

МИНИСТЕРСТВО НАУКИ И ВЫСШЕГО ОБРАЗОВАНИЯ РОССИЙСКОЙ ФЕДЕРАЦИИ
ФЕДЕРАЛЬНОЕ ГОСУДАРСТВЕННОЕ АВТОНОМНОЕ ОБРАЗОВАТЕЛЬНОЕ
УЧРЕЖДЕНИЕ ВЫСШЕГО ОБРАЗОВАНИЯ
«СЕВЕРО-КАВКАЗСКИЙ ФЕДЕРАЛЬНЫЙ УНИВЕРСИТЕТ»

МЕТОДИЧЕСКИЕ УКАЗАНИЯ
по выполнению лабораторных работ
по дисциплине «Схемотехника » для студентов направления
подготовки
09.03.01 Информатика и вычислительная техника
Направленность (профиль)
«Программное обеспечение средств вычислительной техники и
автоматизированных систем»

СОДЕРЖАНИЕ

5 семестр

- 1 Исследование параметров и характеристик усилительного устройства на базе его схемотехнической модели для переменной составляющей сигнала.
- 2 Исследование усилителей напряжения на биполярных транзисторах.
- 3 Исследование влияния отрицательных обратных связей на характеристики усилительных устройств.
- 4 Исследование апериодических усилительных каскадов.
- 5 Исследование усилителей мощности.
- 6 Исследование операционных усилителей.
- 7 Исследование функциональных схем на базе операционных усилителей.
- 8 Исследование активных фильтров на операционных усилителях.
- 9 Исследование автогенераторов.

6 семестр

- 10 Исследование основ булевой логики. Минимизация логических функций.
- 11 Исследование базовых логических элементов.
- 12 Исследование комбинационных цифровых устройств: сумматоров.
- 13 Исследование комбинационных цифровых устройств: шифраторов и дешифраторов.
- 14 Исследование комбинационных цифровых устройств: мультиплексоров и демультиплексоров.
- 15 Исследование триггеров.
- 16 Исследование регистров.
- 17 Исследование счетчиков.
- 18 Исследование оперативной и постоянной памяти, устройств ввода-вывода.
- 19 Исследование цифро-аналоговых и аналого-цифровых преобразователей.

ЛАБОРАТОРНАЯ РАБОТА № 1

Тема: ИССЛЕДОВАНИЕ ПАРАМЕТРОВ И ХАРАКТЕРИСТИК
УСИЛИТЕЛЬНОГО УСТРОЙСТВА НА БАЗЕ ЕГО
СХЕМОТЕХНИЧЕСКОЙ МОДЕЛИ ДЛЯ ПЕРЕМЕННОЙ
СОСТАВЛЯЮЩЕЙ СИГНАЛА

Время – 4 учебных часа.

ЦЕЛЕВАЯ УСТАНОВКА ЛАБОРАТОРНОЙ РАБОТЫ:

В ходе лабораторной работы студенты должны овладеть следующими умениями и навыками:

- осуществлять схемотехническое (компьютерное) моделирование усилительных устройств в режиме малого сигнала с использованием универсальных пакетов прикладных компьютерных программ;
- проводить исследование основных параметров и характеристик усилительного устройства на базе его схемотехнической модели в виде гибридной П-образной схемы замещения;
- подборки и анализа информации для формирования исходных данных для проектирования электронных усилительных устройств.

УЧЕБНО-МАТЕРИАЛЬНОЕ ОБЕСПЕЧЕНИЕ:

- программный редактор схематического моделирования «Electronics Workbench» (EWB), версия не ниже 5.12 или NI Multisim версия Education;
- приложение для математических и инженерных вычислений Mathcad Professional версия не ниже 15.0;
- электронная методическая разработка по лабораторной работе.

СТРУКТУРА ЛАБОРАТОРНОЙ РАБОТЫ:

Занятие №1		90 мин
Вводная часть		10 мин
Проверка готовности студентов к лабораторной работе		8 мин
Вступительная часть		2 мин
Вопросы (задачи), подлежащие исследованию:		75 мин
1. Разработка и анализ схемотехнической модели усилительного устройства в виде гибридной П-образной схемы замещения.	30 мин	
2. Исследование параметров и характеристик усилительного устройства на базе его схемотехнической модели.	25 мин	
Заключительная часть		5 мин
Подведение итогов		3 мин
Задание студентам для самостоятельной работы		2 мин
Занятие №2		90 мин
Вводная часть		10 мин
Проверка готовности студентов к лабораторной работе		8 мин
Вступительная часть		2 мин
Вопросы (задачи), подлежащие исследованию:		55 мин
2. Исследование параметров и характеристик усилительного устройства на базе его схемотехнической модели.	55 мин	
Заключительная часть		25 мин
Защита отчетов по лабораторной работе		20 мин
Подведение итогов		3 мин
Задание студентам для самостоятельной работы		2 мин

СОДЕРЖАНИЕ ЛАБОРАТОРНОЙ РАБОТЫ

Краткие теоретические или справочно-информационные материалы

1. Общие положения

Электронным усилителем называется устройство, преобразующее маломощный электрический сигнал на входе в сигнал большей мощности на выходе с минимальными искажениями формы. Эти усилители называются электронными, так как принцип действия используемых в них усилительных элементов (транзисторов, электронных ламп, интегральных микросхем, тиристоров и других приборов) основан на электронных процессах, происходящих в полупроводнике или вакууме.

Усиление мощности сигнала осуществляется за счет потребления усилителем энергии от дополнительного источника, называемого источником питания. Следовательно, усилитель представляет собой устройство, входной сигнал которого управляет преобразованием энергии источника питания в энергию выходного сигнала. Это преобразование осуществляется с помощью активных элементов усилителя (усилительных элементов). Выходной электрический сигнал усилителя поступает на устройство, называемое нагрузкой. Связь усилителя с источником входного сигнала, нагрузкой и источником питания показана на рис. 1.

В качестве источника входного сигнала могут выступать различные датчики, микрофон, фотоэлемент, термопара и т.д., а также предшествующий усилитель, поскольку усиление, даваемое одним усилительным элементом, для практических целей часто оказывается недостаточным. Тогда в усилителе используют несколько усилительных элементов, включенных таким образом, что усиленные первым элементом сигналы подаются на вход второго, усиленные вторым – на вход третьего и т.д. При этом один усилительный элемент и отнесенные к нему элементы связи называются каскадом. Большинство усилителей является многокаскадным.

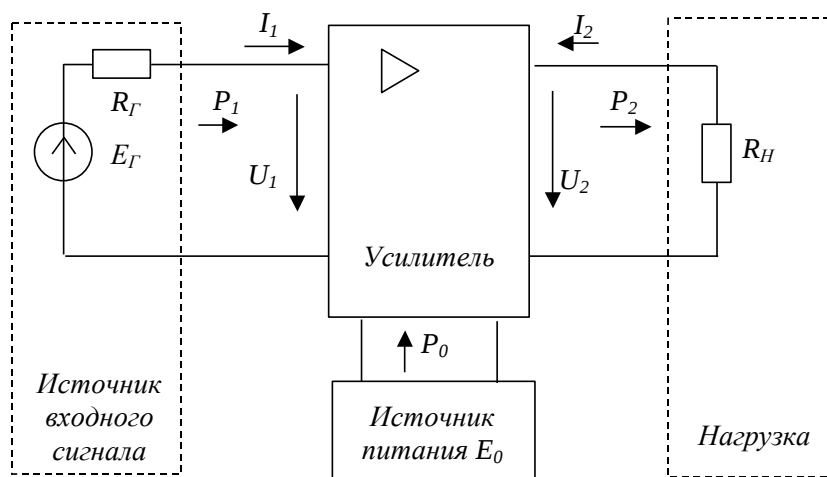


Рис. 1 Обобщенная схема усилительного устройства

В качестве нагрузки могут выступать телефон, динамик, различные системы осциллографа, реле, электродвигатель, канал связи и т.д., а также последующий усилитель.

Поскольку источники входных сигналов и нагрузки значительно различаются по параметрам, то **при анализе усилителей следует учитывать** соотношения, с одной стороны, между сопротивлением источника сигнала $R_Г$ и входным сопротивлением усилителя $R_{вх}$ и, с другой стороны, между сопротивлением нагрузки $R_Н$ и выходным сопротивлением усилителя $R_{вых}$. В зависимости от этих соотношений **усилитель может управляться** или напряжением (при $R_Г \ll R_{вх}$) или током (при $R_Г \gg R_{вх}$) и может **являться для нагрузки источником** тока (при $R_Н \ll R_{вых}$) или источником напряжения (при $R_Н \gg R_{вых}$).

Разновидности эквивалентных схем усилителей при различных соотношениях указанных сопротивлений приведены на рис. 2, где ИНУН – это источник напряжения, управляемый напряжением, ИТУТ – источник тока, управляемый током, ИТУН – источник тока, управляемый напряжением, ИНУТ – источник напряжения, управляемый током.

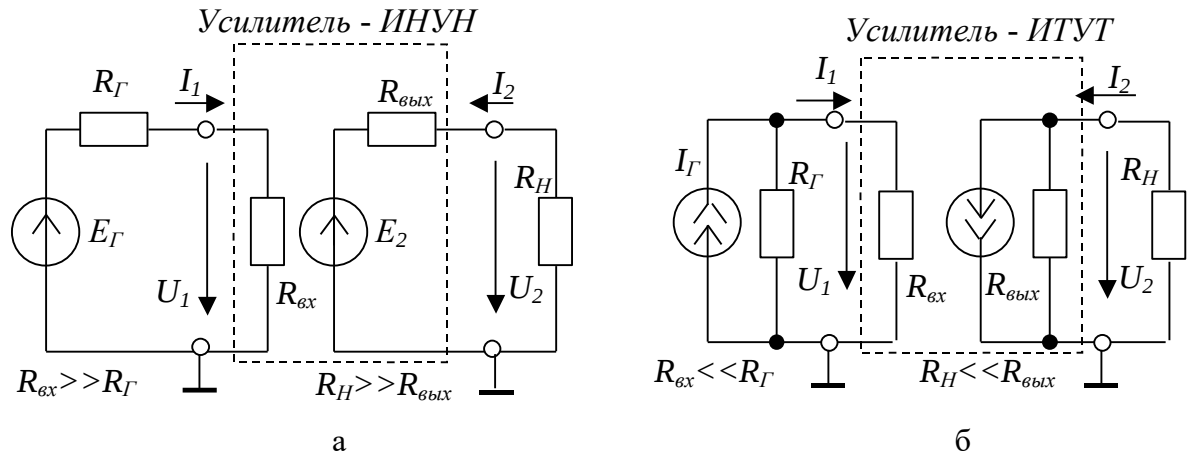


Рис. 2 – Разновидности эквивалентных схем усилителей

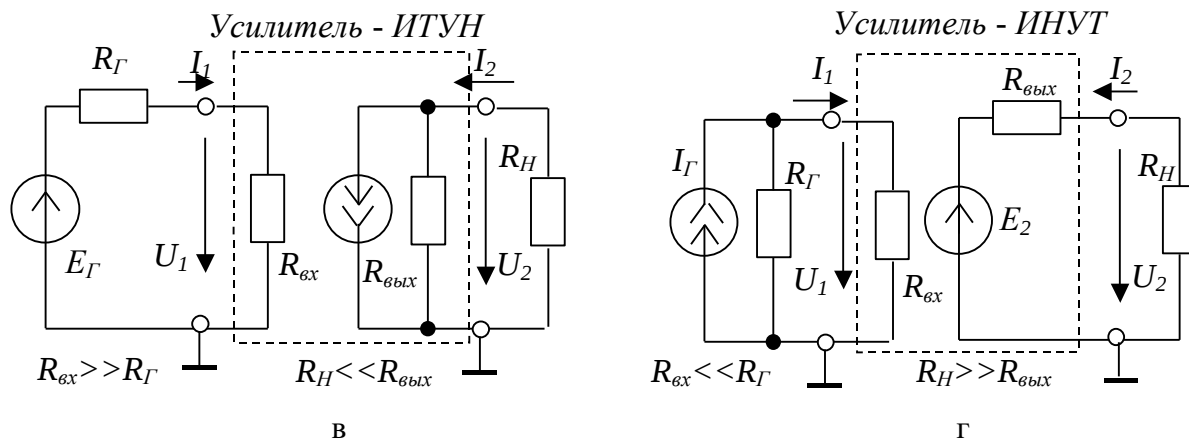


Рис. 2 – Разновидности эквивалентных схем усилителей

Требования к величинам входного R_{6x} и выходного R_{6bx} сопротивлений усилителя вырабатываются, исходя из анализа условий передачи максимальной мощности в нагрузку. Например, для ИНУН (усилителя напряжения) мощность в нагрузке $P_H = \frac{U_2^2}{R_H}$. Так

как $U_2 = \frac{E_2 R_H}{R_{6bx} + R_H}$, а $E_2 = K_U U_1$, где K_U - коэффициент усиления усилителя по напряжению,

то $P_H = \frac{K_U^2 U_1^2 \cdot R_H}{(R_{6bx} + R_H)^2}$. Но, поскольку $U_1 = \frac{E_G R_{6x}}{R_G + R_{6x}}$, то $P_H = \frac{K_U^2 \cdot (E_G \cdot R_{6x})^2 \cdot R_H}{(R_G + R_{6x})^2 \cdot (R_{6bx} + R_H)^2}$. Из ана-

лиза этого выражения следует, что мощность в нагрузке будет иметь максимальное значение только, если $R_G \ll R_{6x}$ (в пределе $R_{6x} \rightarrow \infty$) и $R_{6bx} \ll R_H$ (в пределе $R_{6bx} \rightarrow 0$). Тогда

$$P_{H \max} = \frac{K_U^2 \cdot E_G^2}{R_H}.$$

Таким образом, **любой усилитель должен содержать:**

- **входное устройство** для неискаженной без потерь передачи энергии от источника сигнала во входную цепь первого усилительного каскада. Входное устройство может и отсутствовать, если допустимо непосредственное подключение источника сигнала к входу первого каскада. В частности, для рассматриваемого случая ИНУН в качестве первого каскада можно

использовать каскад с общим коллектором на биполярных транзисторах или с общим стоком на полевых транзисторах, у которых R_{ex} велико и можно обеспечить $R_{\text{ex}} \gg R_{\text{r}}$;

- **выходное устройство** для неискаженной без потерь передачи усиленного сигнала из выходной цепи усилителя в нагрузку. Выходное устройство может и отсутствовать, если допустимо непосредственное подключение нагрузки к выходу оконечного каскада. В частности, для рассматриваемого случая ИНУН в качестве оконечного каскада можно использовать каскад с общим коллектором на биполярных транзисторах или с общим стоком на составном полевом транзисторе;

- **собственно сам усилитель**, который, как правило, содержит последовательное соединение простейших усилительных каскадов. Это могут быть, например, каскады с общим эмиттером на биполярных транзисторах или интегральные каскады усиления, выполненные на интегральных микросхемах операционных усилителей. Следует заметить, что при построении усилителя, который не должен переворачивать фазу, на каскадах с общим эмиттером необходимо использовать четное количество таких каскадов;

- **элементы (цепи) связи** между источником сигнала, усилителем, нагрузкой и между каскадами усилителя. Это могут быть непосредственные связи, RC-связи, трансформаторы, оптроны и т.д.

2. Модели биполярных транзисторов для режима малого сигнала

В схемах усилителей токи и напряжения содержат как постоянные, так и переменные составляющие. Постоянные составляющие необходимы для того, чтобы обеспечить нужное смещение транзистора. Переменные составляющие содержат полезную информацию. Эти составляющие необходимо усилить и передать без искажения.

Для упрощения анализа используют метод наложения, т.е. рассчитывают схему отдельно для переменной и постоянной составляющих. Переменные (сигнальные) составляющие имеют значительно меньшую величину, чем постоянная. Поэтому расчет по переменной составляющей называют *анализом в режиме малого сигнала*. Модели транзистора для режима малого сигнала содержат только линейные элементы.

Для того чтобы получить модель биполярного транзистора для режима малого сигнала, рассмотрим схему на рис. 3.

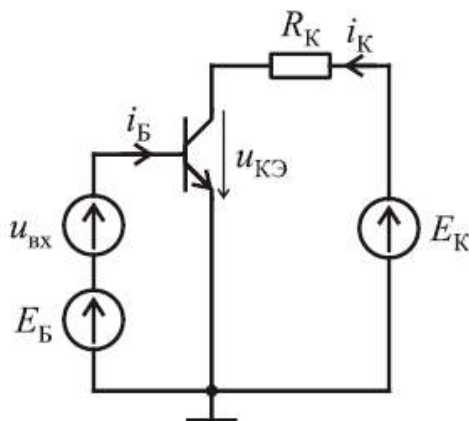


Рис. 3 – Схема включения биполярного транзистора по схеме с ОЭ

В цепь база-эмиттер включены источник постоянного напряжения E_B , обеспечивающий прямое смещение эмиттерного перехода, и источник входного сигнала $u_{\text{вх}}$.

Ток коллектора при включении транзистора по схеме с общим эмиттером равен

$$i_K = \alpha I_{\text{э0}} e^{(E_B + u_{\text{вх}})/Vt} = \alpha I_{\text{э0}} e^{E_B/Vt} \cdot e^{u_{\text{вх}}/Vt} = I_K e^{u_{\text{вх}}/Vt}, \quad (1)$$

где $I_{\text{э0}}$ – обратный ток эмиттерного перехода, $I_{\text{к}} = \alpha I_{\text{э0}} e^{E_{\text{б}}/Vt}$ – постоянная составляющая тока коллектора, α – коэффициент передачи тока эмиттера, Vt – температурный потенциал, прямо пропорциональный абсолютной температуре и при 27 °С равный примерно 26 мВ.

Разложим экспоненту в выражении (1) в ряд Тейлора. Если переменная составляющая входного напряжения невелика, т.е. $u_{\text{вх}} < Vt$, то в разложении можно ограничиться двумя первыми членами:

$$i_{\text{к}} \approx I_{\text{к}} \left(1 + \frac{u_{\text{вх}}}{Vt} \right)$$

Тогда переменная составляющая тока коллектора равна

$$i_{\text{к}} = \frac{I_{\text{к}}}{Vt} u_{\text{вх}} = g_m u_{\text{вх}} \quad (2)$$

Коэффициент пропорциональности $g_m = I_{\text{к}}/Vt$ – называют *крутизной или передаточной проводимостью* биполярного транзистора.

Как следует из (2), крутизна пропорциональна постоянной составляющей тока коллектора $I_{\text{к}}$ и обратно пропорциональна постоянной Vt . Например, если $I_{\text{к}} = 10$ мА, то при комнатной температуре $g_m = 400$ мА/В. Таким образом, в режиме малого сигнала биполярный транзистор можно рассматривать как источник тока, управляемый напряжением $u_{\text{вх}}$.

Определим теперь переменную составляющую тока базы. Полный ток базы равен

$$i_{\text{б}} = i'_{\text{б}} + i''_{\text{б}} = \frac{i_{\text{к}}}{\beta} = \frac{I_{\text{к}}}{\beta} + \frac{1}{\beta} \frac{I_{\text{к}}}{Vt} u_{\text{вх}},$$

где β – коэффициент передачи тока базы.

Переменная составляющая тока базы равна

$$i''_{\text{б}} = \frac{1}{\beta} \frac{I_{\text{к}}}{Vt} u_{\text{вх}}$$

Учитывая, что $g_m = I_{\text{к}}/Vt$, получаем

$$i_{\text{б}} = \frac{g_m}{\beta} u_{\text{вх}}$$

Входное сопротивление для переменной составляющей со стороны базы равно

$$r_{\pi} = \frac{u_{\text{вх}}}{i_{\text{б}}} = \frac{\beta}{g_m} \quad (3)$$

Полученным равенствам (2) и (3) соответствуют малосигнальные модели на рис. 4 а, б. Зависимость (2) моделирует управляемый источник тока, а линейная связь между $i_{\text{б}}$ и $u_{\text{вх}}$ представлена резистором, включенным между базой и эмиттером.

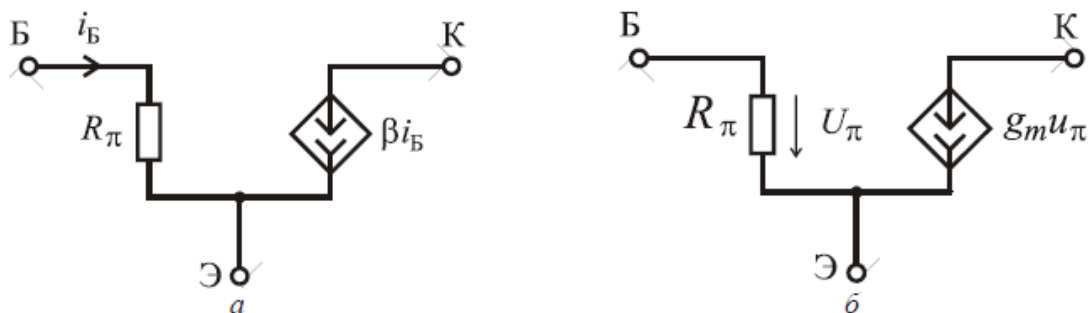


Рис. 4 – Эквивалентные схемы замещения биполярного транзистора

В соответствии с (3) сопротивление резистора r_π прямо пропорционально β и обратно пропорционально постоянной составляющей тока коллектора. Поскольку $g_m = I_k / Vt$, а ток базы $I_b = I_k / \beta$, то можно получить и другое выражение для r_π :

$$r_\pi = \frac{Vt}{I_b}.$$

В последнем выражении I_b – постоянная составляющая тока базы.

Эквивалентные схемы на рис. 4, а, б называют **гибридными П-образными моделями биполярного транзистора**. Таким образом, при малых переменных напряжениях, не превышающих Vt , биполярный транзистор эквивалентен источнику тока, управляемому напряжением u_b , либо током i_b .

Модели транзистора для режима малого сигнала содержат только линейные элементы.

Анализ цепей с биполярными транзисторами в режиме малого сигнала выполняется в следующем порядке.

1) Определяется рабочая точка транзистора, т.е. постоянные составляющие тока коллектора I_k и напряжения $U_{кэ}$. Схему для определения рабочей точки получают, заменяя индуктивные элементы коротким замыканием, а емкостные – разрывами. Источники переменных сигналов из схемы исключают, оставляя только источники постоянных напряжений и токов.

2) По результатам расчетов, выполненных на первом шаге, рассчитываются параметры модели для режима малого сигнала:

$$g_m = I_k / Vt, \quad r_\pi = \beta / g_m, \quad r_e = Vt / I_e.$$

3) Составляется расчетная схема для режима малого сигнала. Транзистор заменяется одной из моделей для режима малого сигнала (рис. 4). Источники постоянных напряжений и токов исключаются.

4) Выполняется анализ расчетной схемы, полученной на предыдущем шаге.

Модели биполярного транзистора, показанные на рис. 4, а, б, **используют для анализа в диапазоне средних частот**, где можно не учитывать зависимость параметров транзисторов от частоты. Для учета эффектов, которые становятся существенными на высоких частотах, в схему замещения включают дополнительные элементы (рис. 5).

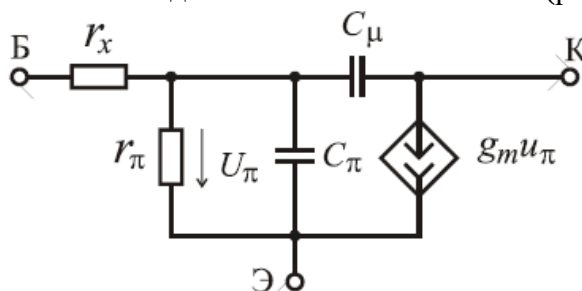


Рис. 5 – Эквивалентная схемы замещения биполярного транзистора на высоких частотах

Резистор r_x учитывает сопротивление базового слоя. Величина этого сопротивления зависит от типа транзистора и положения рабочей точки и может изменяться от единиц до нескольких десятков ом. Конденсатор C_μ учитывает емкость смещенного в обратном направлении коллекторного перехода. Конденсатор C_π учитывает емкость, связанную с накоплением неосновных носителей в базе, и емкость, обусловленную пространственным зарядом в области эмиттерного перехода. В большинстве случаев C_π составляет от единиц пикофарад до нескольких десятков нанофарад. Емкость C_μ не превышает нескольких пикофарад.

Рассмотрим усилитель, в котором транзистор включен по схеме с общим эмиттером, а для стабилизации рабочей точки используется отрицательная обратная связь по току (рис. 6).

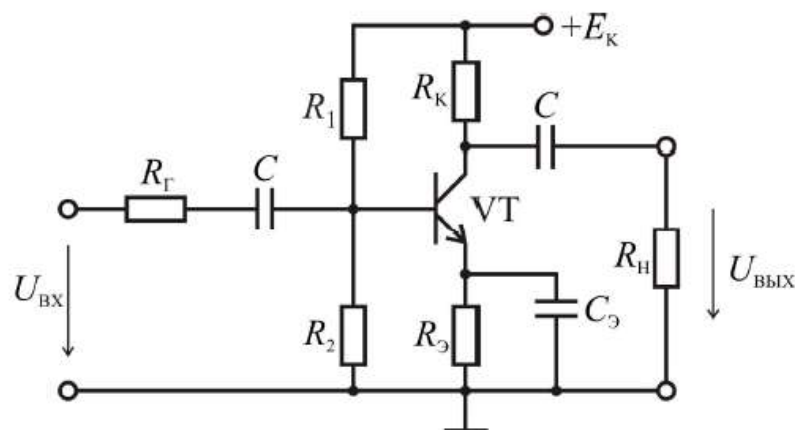


Рис. 6 – Типовой усилительный каскад по схеме с общим эмиттером

Конденсаторы $C1$ и $C2$ являются разделительными: $C1$ препятствует связи по постоянному току источника входного сигнала и усилителя, а $C2$ служит для разделения по постоянному току коллекторной цепи и нагрузки.

Емкости $C1$ и $C2$ выбирают такими, что на частоте переменной составляющей их сопротивлением можно было пренебречь. Резистор $Rг$ учитывает внутреннее сопротивление источника сигнала. Резисторы $R1$ и $R2$ образуют делитель напряжения, определяющий положение рабочей точки эмиттерного перехода.

Резистор в цепи коллектора преобразует изменение тока коллектора в выходное напряжение. На выходе цепи включен резистор нагрузки $Rн$, с которого снимается усиленный сигнал.

Резистор $Rэ$ является цепью отрицательной обратной связи. Конденсатор $Cэ$ в цепи эмиттера шунтирует резистор $Rэ$. Ёмкость этого конденсатора выбирают такой, чтобы на частоте сигнала

$$X_э = \frac{1}{\omega C_э} \ll R_э$$

За счёт этого увеличивается коэффициент усиления переменной составляющей.

Поскольку в схеме действуют источники переменного (источник сигнала на входе) и постоянного напряжения, для расчета используем метод наложения. Проанализируем цепь отдельно для переменной составляющих. Напомним, что этот анализ называют анализом в режиме малого сигнала.

Анализ по переменной составляющей. Исключим из схемы источник постоянного напряжения $Eк$, заменив его коротким замыканием. Верхние зажимы резисторов $R1$ и $Rк$ окажутся заземленными, поэтому $R1$ и $R2$, $Rк$ и $Rн$ соединены параллельно. Емкости конденсаторов выбирают такими, чтобы их сопротивление на частоте переменной составляющей было мало по сравнению с сопротивлениями резисторов. Поэтому зажимы конденсаторов закоротим. Заменив транзистор малосигнальной моделью, получим эквивалентную схему усилителя для режима малого сигнала (рис. 7).

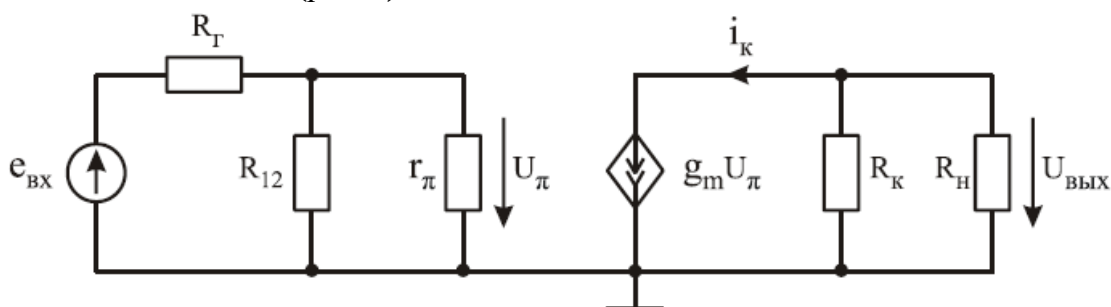


Рис. 7 – Эквивалентная схема замещения усилителя по схеме с общим эмиттером для режима малого сигнала

На эквивалентной схеме сопротивление

$$R_{12} = \frac{R_1 R_2}{R_1 + R_2}.$$

Резистор R_3 в цепи эмиттера шунтирован малым сопротивлением конденсатора C_3 , поэтому отрицательная обратная связь по переменной составляющей отсутствует.

Входное сопротивление схемы равно сопротивлению параллельного соединения двух резисторов

$$R_{\text{вх}} = r_{\pi} \parallel R_{12}.$$

Как правило, входное сопротивление схемы с общим эмиттером невелико и не превышает нескольких кОм.

Определим выходное напряжение эквивалентной схемы усилителя. Резисторы R_2 , R_{12} и r_{π} образуют делитель напряжения, поэтому

$$u_{\pi} = \frac{r_{\pi} \parallel R_{12}}{R_{\Gamma} + r_{\pi} \parallel R_{12}} e_{\text{вх}}.$$

Выходное напряжение схемы на рис. 5 определяется выражением

$$u_{\text{вых}} = -g_m R_{\text{к}} \parallel R_{\text{н}} u_{\pi} = -\frac{g_m R_{\text{вх}}}{R_{\Gamma} + R_{\text{вх}}} R_{\text{к}} \parallel R_{\text{н}} e_{\text{вх}}. \quad (4)$$

Если сопротивление источника сигнала невелико, то напряжение $u_{\pi} \approx e_{\Gamma}$, и формулу (45) можно упростить:

$$u_{\text{вых}} = -g_m R_{\text{к}} \parallel R_{\text{н}} e_{\text{вх}}.$$

Коэффициент усиления переменной составляющей напряжения равен

$$K_U = \frac{u_{\text{вых}}}{e_{\text{вх}}} = -g_m R_{\text{к}} \parallel R_{\text{н}}. \quad (5)$$

Знак минус в последнем выражении указывает на то, что входной и выходной сигналы находятся в противофазе.

Определим коэффициент усиления тока схемы с общим эмиттером.

При $R_{\text{н}} \ll R_{\text{к}}$ выходной ток

$$i_{\text{вых}} = -i_{\text{к}} = -g_m R_{12} \parallel r_{\pi} i_{\text{вх}}$$

Коэффициент усиления переменной составляющей тока

$$K_i = \frac{i_{\text{вых}}}{i_{\text{вх}}} = -g_m R_{12} \parallel r_{\pi} \approx -g_m r_{\pi} = -\beta.$$

Это максимальный коэффициент усиления тока, который может быть получен в режиме короткого замыкания выходных зажимов, при $R_{\text{н}}=0$.

В большинстве случаев $|K_i| < \beta$ за счет того, что часть выходного тока замыкается через резистор R_3 .

Итак, схема с общим эмиттером обеспечивает усиление как по напряжению, так и по току. Она имеет невысокое входное (сотни ом – десятки кОм) и относительно большое выходное сопротивления (единицы – десятки кОм). В многокаскадных усилителях схему с общим эмиттером используют для получения требуемого коэффициента усиления напряжения.

В режиме малого сигнала транзисторный усилитель представляет собой **линейный активный четырёхполюсник**. При работе транзисторного каскада в режиме малого сигнала обеспечивается наибольшее усиление входного сигнала при минимальных искажениях. Характерной особенностью данного режима является то, что при всех возможных значениях входного сигнала рабочая точка транзистора не выходит из линейной области.

3. Шумы транзисторов

Основными составляющими собственных шумов транзисторов являются тепловые, дробовые шумы.

Тепловые шумы определяются хаотическим тепловым движением носителей заряда в объеме полупроводника или проводника. В результате на концах проводника, обладающего определенным сопротивлением, действует случайная флуктуационная ЭДС, которая называется ЭДС теплового шума $E_{шт}$. Тепловые шумы имеют равномерный частотный спектр (белый шум) и оцениваются среднеквадратичной ЭДС шума:

$$E_{шт}^2 = 4kTR_{ш}\Pi_{ш},$$

Где $k=1,37 \cdot 10^{-23}$ Дж/К — постоянная Больцмана; T — абсолютная температура; $R_{ш}$ — эквивалентное «шумовое» сопротивление; $\Pi_{ш}$ — полоса частот, в которой рассчитывается ЭДС шума.

В транзисторах тепловые шумы в основном определяются объемным сопротивлением базы, так как объемное сопротивление эмиттера и коллектора мало за счет большой концентрации носителей в них.

Среднеквадратическая ЭДС теплового шума транзистора

$$E_{шт}^2 = 4kTr_{б}\Pi_{ш},$$

где $r_{б}$ — объемное сопротивление базы.

Дробовые шумы определяются неравномерностью во времени плотности потока носителей заряда коллекторного, эмиттерного и базового токов. ЭДС дробовых шумов складывается из шумов, вносимых переходами эмиттер-база и коллектор-база:

$$E_{шэ}^2 = 2q r_{э}^2 (I_{э} + I_{эб0}) \Pi_{ш},$$

где q — заряд электрона, $r_{э}$ — дифференциальное сопротивление эмиттерного перехода; $I_{э}$ — ток эмиттера; $I_{эб0}$ — обратный ток эмиттера.

На коллекторном переходе ЭДС дробовых шумов в основном зависит от обратного тока коллектора $I_{кб0}$

$$E_{шк}^2 = 2q r_{к}^2 I_{кб0} \Pi_{ш},$$

где $r_{к}$ — дифференциальное сопротивление коллекторного перехода.

Шумовые свойства транзистора, как активного элемента усилителя, в целом характеризуются коэффициентом шум.

Коэффициент шума F определяет увеличение шума, приведенного к входу транзистора, по сравнению с шумом, генерируемым на внутреннем сопротивлении источника сигнала. Формула для коэффициента шума определяется следующим образом:

$$F = \frac{E_{шг}^2 + E_{штр}^2}{E_{шг}^2} = 1 + \frac{E_{штр}^2}{E_{шг}^2}. \quad (6)$$

Коэффициент шума показывает, насколько увеличивается шум на выходе транзистора. Его обычно выражают в децибелах при заданном сопротивлении источника сигнала $R_{г}$.

$$NF(\text{дБ}) = 20 \lg(F). \quad (7)$$

Если сравнивать параметры полевого и биполярного транзистора в области звуковых частот по коэффициенту шума, то полевой транзистор проиграет из-за влияния сопротивления источника сигнала $R_{г}$.

Содержание практической работы, выполняемой студентами в ходе занятия

Описание лабораторного оборудования:

- ПЭВМ на каждого обучающегося;
- программный редактор схематического моделирования «Electronics Workbench» (EWB) версия не ниже 5.12 или NI Multisim версия Education;

– приложение для математических и инженерных вычислений Mathcad Professional версия не ниже 15.0.

Требования безопасности при выполнении работы:

1) К проведению лабораторных работ допускаются студенты, прошедшие требуемые инструктажи по охране труда.

2) Включение лабораторных установок (компьютеров) осуществляется только с разрешения преподавателя.

3) При проведении лабораторной работы не допускается использование приборов, оборудования, не предусмотренного планом проведения занятия.

4) Не разрешается при включенном оборудовании переключать кабели питания, соединительные кабели блоков и компонентов лабораторных установок (компьютеров).

5) При возникновении аварийных ситуаций необходимо немедленно отключить оборудование от питающей сети, сообщить об этом преподавателю и действовать по его указанию.

6) При возгорании оборудования его необходимо немедленно обесточить, сообщить об этом преподавателю, принять меры по устранению возгорания и действовать по указанию преподавателя.

7) По окончании работы с лабораторным оборудованием (компьютерами) его необходимо выключить установленным порядком.

Исходные данные для моделирования и исследования

Варианты заданий для индивидуального моделирования и проведения исследований студентами представлены в таблице 1.

Таблица 1 – Варианты заданий для моделирования и исследований.

Вариант	f , МГц	U_n , В	$P_{\text{вых}}$, мВт	β	C_{be} , пФ	C_{ce} , пФ
0	1	10	5	100	100	10
1	0,5	11	6	95	150	20
2	1,5	12	7	90	140	19
3	2	13	8	80	130	18
4	2,5	14	9	75	120	17
5	3	15	10	70	110	16
6	3,5	10	11	65	100	15
7	4	11	12	60	90	14
8	4,5	12	13	105	80	13
9	5	13	14	110	75	12
10	5,5	14	15	115	70	11
11	6	15	14	120	65	10
12	6,5	10	13	100	60	9
13	7	11	12	95	55	8
Вариант	f , МГц	U_n , В	$P_{\text{вых}}$, мВт	β	C_{be} , пФ	C_{ce} , пФ
14	7,5	12	11	90	50	7
15	8	13	10	85	45	6
16	8,5	14	9	80	45	5
17	9	15	8	75	40	5
18	9,5	12	7	70	35	4
19	10	14	6	65	30	4
20	1	16	10	60	100	12

Задания, выполняемые в ходе лабораторной работы

Задания базового уровня:

- 1) Разработать в программном пакете компьютерного моделирования схемотехническую модель усилительного устройства в виде гибридной П-образной схемы замещения.
- 2) Провести анализ разработанной схемотехнической модели усилительного устройства.

Задания повышенного уровня:

- 3) Исследование частотных свойств усилителя (амплитудно-частотной и фазово-частотной характеристик, диапазона усиливаемых частот) и возникающих частотных искажений.
- 4) Исследование амплитудной характеристики усилителя, его чувствительности, динамического диапазона и возникающих нелинейных искажений.

Порядок выполнения работы

Задание 1. Разработать в программном пакете компьютерного моделирования схемотехническую модель усилительного устройства в виде гибридной П-образной схемы замещения.

Задача и исходные данные моделирования. Смоделировать в программе EWB схемотехническую модель усилительного устройства в виде электрической схемы замещения. Модель должна содержать схемы замещения источника сигнала, непосредственно усилителя на базе источника тока, управляемого напряжением (ИТУН), и нагрузки. Схемотехническое моделирование произвести с помощью функциональных блоков и базовых элементов радиотехники, имеющихся в программе Electronics Workbench.

Для построения схемы замещения источника сигнала следует использовать теорему об эквивалентном источнике, согласно которой любую, сколь угодно сложную схему, всегда можно представить в виде источника напряжения (генератора ЭДС U_g) и включенного последовательно с ним резистора R_g , соответствующего выходному сопротивлению. При этом схема замещения источника сигнала должен содержать генератор шума $Vn1$, имитирующий напряжение шума, создаваемого внешней средой, или напряжение собственного шума активного элемента (транзистора) предыдущего каскада. В качестве генератора шума следует использовать генератор ЧМ сигнала, установив в нем модулирующую частоту, соизмеримую с несущей частотой сигнала, и очень большой (порядка нескольких тысяч) индекс модуляции. В этом случае возникает шумоподобный сигнал, близкий к естественному шуму.

Основой схематической модели непосредственно самого усилителя выступает, приведенная на рис. 7 эквивалентная схема замещения усилителя по схеме с общим эмиттером для режима малого сигнала. Для учета физических эффектов, возникающих в усилителях на высоких частотах, схема замещения должна быть дополнена, как показано на рис. 5 конденсаторами, имитирующими емкости коллекторного перехода C_k , а также базы и эмиттера C_{be} .

Кроме того, для моделирования нелинейных свойств усилителя в режиме большого сигнала схема замещения должна содержать ограничитель напряжения $VR1$. А для введения в модель постоянной составляющей тока, определяющей рабочую точку, схема замещения должна содержать источник постоянного напряжения $V3$ и сопротивление $R1$, имитирующее сопротивление в цепи базы.

Выход схемы замещения усилителя должен быть подключен к сопротивлению нагрузки R_n (входному сопротивлению следующего каскада).

Для метрологического обеспечения проведения исследований схема замещения должна содержать:

- амперметр $MA1$ для измерения постоянного тока на входе усилителя;
- амперметр $MA2$ для измерения переменного тока на входе усилителя;
- вольтметр $MV1$ для измерения постоянного напряжения на входе усилителя;
- вольтметр $MV2$ для измерения переменного напряжения на входе усилителя;
- амперметр $MA3$ для измерения постоянного тока на выходе усилителя;

- амперметр **MA4** для измерения переменного тока на выходе усилителя;
- вольтметр **MV3** для измерения постоянного напряжения на выходе усилителя;
- вольтметр **MV4** для измерения переменного напряжения на выходе усилителя;
- вольтметр **M5** для измерения переменного напряжения в нагрузке усилителя;
- осциллограф для анализа формы сигналов и измерения их параметров, с подключенными к его входам ключами **S4** и **S3** для коммутации различных точек схемы к входам осциллографа;
- графопостроитель АЧХ (Бode-плоттер) для получения амплитудно-частотных и фазово-частотных характеристик (АЧХ и ФЧХ).

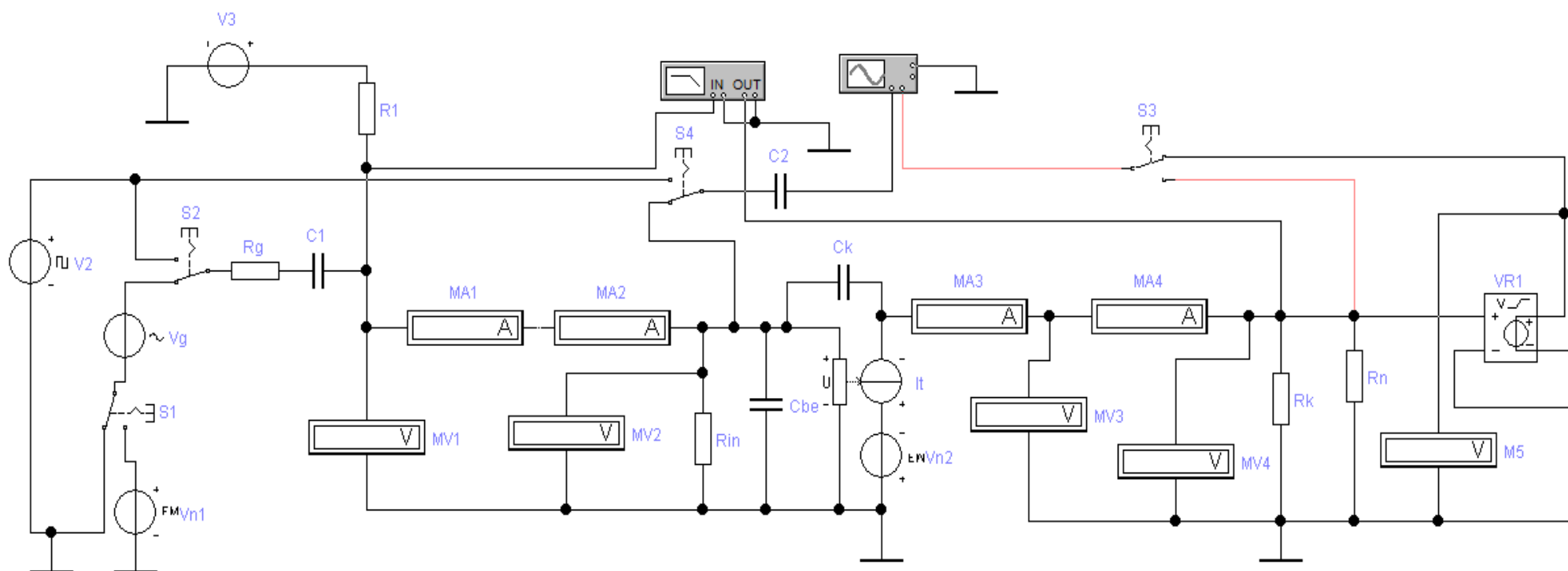


Рис. 8 – Пример схмотехнической модели усилительного устройства в виде гибридной Π -образной схемы замещения

Порядок схемотехнического моделирования.

1) В приложении для математических и инженерных вычислений Mathcad Professional произвести расчет параметров элементов схемы замещения. Для этого выполнить следующие действия:

1.1) В открытом окне программы ввести по заданному варианту исходные данные:

- напряжение источника питания $U_{\text{п}}$;
- заданная выходная мощность усилителя $P_{\text{вых}}$;
- статистический коэффициент передачи по току β ;
- температурный потенциал, равный $V_t = 25,6$ мВ.

1.2) Ввести формулы и рассчитать следующие параметры:

- постоянное напряжение на коллекторе относительно общей точки (эмиттера)

$$U_{\text{кэо}} := \frac{U_{\text{п}}}{2} ;$$

- постоянную составляющую тока коллектора (начальный ток коллектора)

$$I_{\text{ко}} := \frac{P_{\text{вых}}}{U_{\text{кэо}}} ;$$

- крутизну или передаточную проводимость транзистора

$$g := \frac{I_{\text{ко}}}{V_t} ;$$

- сопротивление в цепи коллектора

$$R_{\text{к}} := \frac{U_{\text{п}}}{2 \cdot I_{\text{ко}}} ;$$

- постоянную составляющую тока базы (начальный ток базы)

$$I_{\text{бо}} := \frac{I_{\text{ко}}}{\beta} ;$$

- постоянное напряжение на базе относительно общей точки (эмиттера)

$$U_{\text{бэо}} := \frac{I_{\text{ко}}}{g} ;$$

- входное сопротивление усилителя

$$R_{\text{вх}} := \frac{V_t}{I_{\text{бо}}} ;$$

- сопротивление в цепи базы

$$R_{\text{б}} := \frac{U_{\text{п}} - I_{\text{бо}} \cdot R_{\text{вх}}}{I_{\text{бо}}} .$$

1.3) Занести в отчет по лабораторной работе листинг набранной программы в Mathcad с результатами вычислений.

2) Собрать в программе EWB электрическую схему замещения усилителя. Пример схемотехнической модели усилительного устройства в виде гибридной П-образной схемы замещения представлен на рис. 8. Подключить к схеме измерительные приборы: осциллограф, графопостроитель, амперметры и вольтметры.

3) В собранной схемотехнической модели проверить правильность сборки, обращая, прежде всего, внимание на правильное соединение элементов схемы друг к другу, а также подключение измерительных приборов и ключей коммутации, обращая особое внимание на подключение источника питания и заземления.

Порядок настройки, отладки и проверки работоспособности смоделированной схемы замещения.

- 1) Ввести в собранную схему заданные или рассчитанные параметры элементов:
- частоту в источнике сигнала (генераторе ЭДС U_g) установить согласно заданному варианту, а напряжение, равное 5 мВ;
 - внутреннее сопротивление R_g источнике сигнала (генераторе ЭДС U_g) первоначально установить равным 1 Ом;
 - разделительный конденсатор $C1$ установить равным 10 мкФ;
 - в генераторе шума $Vn1$, имитирующем напряжение шума, создаваемого внешней средой, установить амплитуду несущей 0,02 мВ, несущую частоту 5 МГц, индекс модуляции 5000, модулирующую частоту 4,9 МГц;
 - в генераторе шума $Vn2$, имитирующем напряжение собственных шумов усилителя, установить амплитуду несущей 1 мВ, несущую частоту 5,1 МГц, индекс модуляции 5000, модулирующую частоту 4,9 МГц;
 - установить согласно заданному варианту напряжение в источнике питания $V3$, а также емкости в конденсаторах C_k и C_{be} ;
 - установить в соответствии с полученными расчетными значениями величины входного сопротивления R_{in} , сопротивлений в цепи базы R_b и коллектора R_k ;
 - установить в соответствии с полученным расчетным значением величину крутизны транзистора в ИТУН It ;
 - величину сопротивления нагрузки R_n первоначально установить равной сопротивлению в цепи коллектора R_k ;
 - в ограничителе напряжения $VR1$ установить нижний предел (VL) равный минус половине напряжения питания, а верхний предел (VU) равный 0 В;
 - установить в источнике (генераторе) прямоугольных импульсов $V2$ частоту, в десять раз меньшую заданной частоте, а амплитуду импульсов, равную 10 мВ.

2) Настроить средства измерения, для этого выполнить следующие операции:

- амперметры $MA1$, $MA3$ перевести в режим измерения постоянного тока, а амперметры $MA2$, $MA4$ перевести в режим измерения переменного тока;
- вольтметры $MV1$ и $MV3$ перевести в режим измерения постоянного напряжения, а вольтметры $MV2$, $MV4$ и $MV5$ перевести в режим измерения переменного тока;
- настроить осциллограф в режиме измерения напряжения с постоянной составляющей DC так, чтобы по первому каналу (А) наблюдался слабый входной сигнал, для этого установить вертикальную развертку – 50 мВ/дел, а по второму каналу (В) – усиленный выходной сигнал, для этого установить вертикальную развертку – 2 В/дел, при этом горизонтальная развертка (Time base) должна быть в пределах от 0,50 до 0,10 мкс/дел;
- настроить графопостроитель (Бode плоттер) для измерения АЧХ, для этого установить вертикальную развертку от I = 20 дБ до F = 60 дБ, а горизонтальную развертку от I, равную частоте, в два раза меньшей частоте входного сигнала, до F, равной частоте, в сто раз большей входного сигнала.

3) Провести проверку работоспособности схемотехнической модели, для этого выполнить следующие операции:

- установить коммутационные ключи $S1$ и $S2$ соответственно в левое и нижнее положение, тем самым, подключив к входу усилителя только источник сигнала (генератор ЭДС U_g) без источника внешнего шума $Vn1$;
- установить коммутационные ключи $S3$ и $S4$ соответственно в верхнее и нижнее положение, подключив к первому каналу осциллографа входной сигнал, а ко второму каналу – сигнал с выхода усилителя;
- запустить симулятор EWB, настроить развертку осциллографа по первому каналу для измерения входного сигнала, а по второму каналу для выходного сигнала. Получив осциллограммы входного и выходного усиленного сигнала, убедиться в том, что они похожи на образцовые осциллограммы, приведенные на рис. 9. Занести полученную осциллограмму в отчет по лабораторной работе.

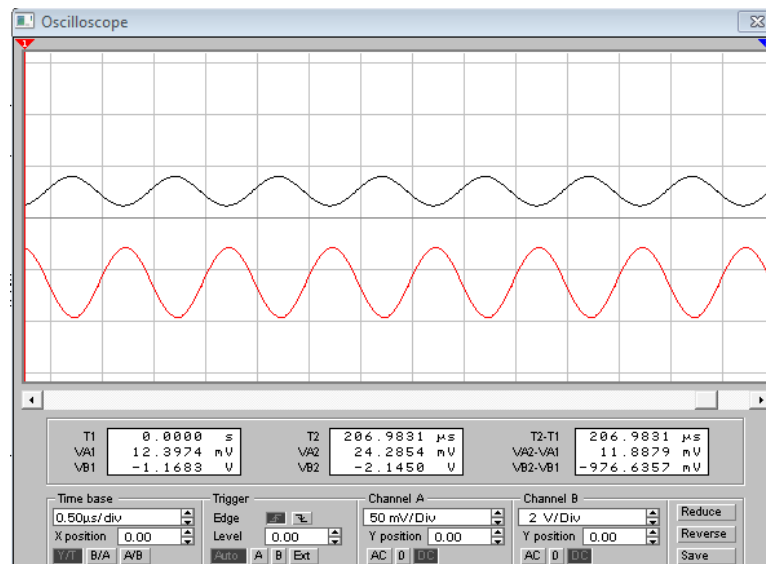


Рис. 9 – Образцовые осциллограммы, демонстрирующие правильность работы разработанной схемы замещения усилителя

Если осциллограф не показывает выходной сигнал, то найти ошибки в сборке схемы или в коммутации измерительных приборов, затем устранить их, добившись правильной работы схемы.

4) Занести в отчет скриншот разработанной и работоспособной схемотехнической модели усилителя. Сделать выводы по проделанной в задании работе.

Задание 2. Провести анализ разработанной схемотехнической модели усилительного устройства.

Постановка задачи и методика анализа. Задача анализа разработанной схемотехнической модели усилительного устройства состоит в получении наиболее полной информации об его свойствах, выявлении соотношений между входными и выходными параметрами, необходимыми для эффективного практического применения устройства. Кроме того, задача анализа включает оценку адекватности разработанной модели усилителя, определение по этой модели заданных функций и параметров, построение частотных, временных и других характеристик.

Методика анализа заключается в определении реакция (отклика) разработанной схемы замещения усилителя на априори известные воздействия, называемые измерительными сигналами, при изменении внутренних параметров схемы или внешних параметров, влияющих на работу электронной схемы.

В рамках данного задания производится расчет входного и выходного сопротивлений усилительного устройства, оценка его передаточных (усилительных) свойств, определение его выходной мощности, а также исследование их зависимости от внешних и внутренних параметров.

Порядок выполнения задания.

1) Определить для заданного внутреннего параметра усилителя (крутизны транзистора g) передаточные (усилительные) показатели схемы замещения усилителя. Для этого произвести измерения, рассчитать и занести в таблицу 2:

– коэффициенты передачи (усиления) по постоянному и переменному токам

$$K_I = I_k / I_b = I_{вых} / I_{вх} \text{ и } K_i = i_k / i_b = i_{вых} / i_{вх},$$

где $I_{вх} = I_b$ - постоянное значение тока базы, измеренное амперметром $MA1$, а $I_{вых} = I_k$ - постоянное значение тока коллектора, измеренное амперметром $MA3$; где $i_{вх} = i_b$ - действующее значение тока базы, измеренное амперметром $MA2$, а $i_{вых} = i_k$ - действующее значение тока коллектора, измеренное амперметром $MA4$;

- коэффициенты передачи (усиления) по постоянному и переменному напряжениям

$$K_U = U_{ke} / U_{be} = U_{вых} / U_{вх} \text{ и } K_u = u_{ke} / u_{be} = u_{вых} / u_{вх},$$

где $U_{вх} = U_{be}$ - постоянное напряжение на базе относительно эмиттера, измеренное вольтметром $MV1$, а $U_{вых} = U_{ke}$ - напряжение на коллекторе относительно эмиттера, измеренное амперметром $MV3$; где $u_{вх} = u_{be}$ - действующее напряжение на базе относительно эмиттера, измеренное амперметром $MV2$, а $u_{вых} = u_{ke}$ - действующее напряжение на коллекторе относительно эмиттера, измеренное амперметром $MV4$;

- коэффициенты передачи (усиления) по постоянной и переменной мощностям

$$K_P = K_U \cdot K_I \text{ и } K_p = K_u \cdot K_i;$$

– выразить рассчитанные коэффициенты усиления в виде коэффициентов усиления по мощности в децибелах:

$$\begin{aligned} K_I [\text{дБ}] &= 20 \cdot \lg(I_{вых} / I_{вх}) \text{ и } K_i [\text{дБ}] = 20 \cdot \lg(i_{вых} / i_{вх}), \\ K_U [\text{дБ}] &= 20 \cdot \lg(U_{вых} / U_{вх}) \text{ и } K_u [\text{дБ}] = 20 \cdot \lg(u_{вых} / u_{вх}), \\ K_P [\text{дБ}] &= 10 \cdot \lg(K_U \cdot K_I) \text{ и } K_p [\text{дБ}] = 10 \cdot \lg(K_u \cdot K_i); \end{aligned}$$

Таблица 2 – Результаты расчетов и измерений.

$g, A/B$	K_I	$K_I [\text{дБ}]$	K_i	$K_i [\text{дБ}]$	K_U	$K_U [\text{дБ}]$	K_u	$K_u [\text{дБ}]$	K_P	$K_P [\text{дБ}]$	K_p	$K_p [\text{дБ}]$
0,5g												
g												
2g												

2) Изменить внутренние параметры усилителя, установив последовательно крутизну транзистора g , равную $0,5g, 2g$. Для данных значений произвести измерения и расчет всех коэффициентов усиления. Полученные результаты занести в таблицу 2.

3) Сделать выводы по результатам проведенных исследований, в том числе о том, как влияет внутренний параметр крутизна транзистора на исследуемые показатели усилителя.

4) Определить для заданного внешнего параметра усилителя ($R_g = 1 \text{ Ом}$) величины входного и выходного сопротивлений усилителя по постоянному и переменному току. Для этого произвести измерения, рассчитать и занести в таблицу 3:

- входное сопротивление по постоянному току

$$R_{вх0} = (U_{вх0} / I_{вх0}) \text{ при } R_H = \text{const},$$

где $U_{вх0}$ - постоянное входное напряжение, измеренное вольтметром $MV1$, $I_{вх0}$ - постоянный входной ток, измеренный амперметром $MA1$.

- входное сопротивление по переменному току

$$R_{вх} \sim = (u_{вх} / i_{вх}) \text{ при } R_H = \text{const},$$

где $u_{вх}$ - переменное входное напряжение, измеренное вольтметром $MV2$, $i_{вх}$ - переменный входной ток, измеренный амперметром $MA2$.

- выходное сопротивление по постоянному току

$$R_{вых0} = U_{вых.хх} / I_{вых.кз},$$

где $U_{вых.хх}$ – напряжение холостого хода на выходе усилителя (при $R_H = 1000 \text{ МОм} \approx \infty$), измеренное вольтметром $MV3$; $I_{вых.кз}$ – ток короткого замыкания (при $R_H = 0.1 \text{ Ом} \approx 0$), измеренный амперметром $MA3$.

- выходное сопротивление по переменному току

$$R_{вых} \sim = u_{вых.хх} / i_{вых.кз},$$

где $u_{вых.хх}$ – переменное напряжение холостого хода на выходе усилителя (при $R_H = 1000$ МОм $\approx \infty$), измеренное вольтметром *MV4*; $i_{вых.кз}$ – переменный ток короткого замыкания (при $R_H = 0.1$ Ом ≈ 0), измеренный амперметром *MA4*.

Занести результаты измерений в таблицу 3. Сравнить величины измеренных сопротивлений с ранее рассчитанными.

Таблица 3 – Результаты расчетов и измерений.

Сопротивление генератора R_g	$R_{вх0}$, Ом		$R_{вх} \sim$, Ом	$P_{вх0}$, мкВт	$P_{вх} \sim$, мкВт
	Рассчит.	Измерен.			
$R_g = 1$ Ом					
$R_g = 100$ Ом					
$R_g = R_{in}$					
$R_g = 10$ кОм					
Сопротивление нагрузки R_n	$R_{вых0}$, Ом		$R_{вых} \sim$, Ом	$P_{вых0}$, мкВт	$P_{вых} \sim$, мкВт
	Рассчит.	Измерен.			
$R_n = 100$ Ом					
$R_n = R_k$					
$R_g = 10$ кОм					

5) Определить для заданного внешнего параметра усилителя ($R_n = R_k$) величины входных и выходных мощностей усилителя по постоянному и переменному току. С этой целью произвести измерения, рассчитать и занести в таблицу 3:

– входная мощность по постоянному току

$$P_{вх0} = U_{вх0} \cdot I_{вх0},$$

где $U_{вх0}$ – постоянное входное напряжение, измеренное вольтметром *MV1*, $I_{вх0}$ – постоянный входной ток, измеренный амперметром *MA1*.

– входная мощность по переменному току

$$P_{вх} \sim = u_{вх} \cdot i_{вх},$$

где $u_{вх}$ – переменное входное напряжение, измеренное вольтметром *MV2*, $i_{вх}$ – переменный входной ток, измеренный амперметром *MA2*.

– выходная мощность по постоянному току

$$P_{вых0} = U_{вых0} \cdot I_{вых0},$$

где $U_{вых0}$ – постоянное напряжение на выходе усилителя, измеренное вольтметром *MV3*;

$I_{вых0}$ – постоянный ток на выходе усилителя, измеренный амперметром *MA3*.

– выходная мощность по переменному току

$$P_{вых} \sim = u_{вых} \cdot i_{вых},$$

где $u_{вых}$ – переменное напряжение на выходе усилителя, измеренное вольтметром *MV4*;

$i_{вых}$ – переменный ток на выходе усилителя, измеренный амперметром *MA4*.

6) Изменить внешние параметры усилителя, установив последовательно сопротивление генератора R_g , равное 100 Ом, 10 кОм и рассчитанному входному сопротивлению. Для данных значений произвести измерения и расчет входных сопротивлений и входных мощностей. Полученные результаты занести в таблицу 3.

7) Изменить внешние параметры усилителя, установив последовательно сопротивление нагрузки R_n , равное 100 Ом, 10 кОм. Для данных значений произвести измерения и расчет выходных сопротивлений и выходных мощностей. Полученные результаты занести в таблицу 3.

8) Сделать выводы по результатам проведенных исследований, в том числе о том, как влияют внешние параметры сопротивления генератора и нагрузки на исследуемые показатели усилителя.

9) Сделать обобщенные выводы по результатам анализа, выполненного в задании 2.

Задание 3. Исследование частотных свойств усилителя (амплитудно-частотной и фазово-частотной характеристик, диапазона усиливаемых частот) и возникающих частотных искажений.

Постановка задачи и методика исследования. Задача исследования разработанной схемотехнической модели усилительного устройства состоит в получении наиболее полной информации об его частотных свойствах, в установлении причин, способствующих возникновению частотных искажений.

Методика исследования заключается в определении реакция (отклика) разработанной схемы замещения усилителя на априори известные воздействия, называемые измерительными сигналами, при изменении внутренних параметров схемы или внешних параметров, влияющих на работу электронной схемы. В качестве измерительного сигнала используется последовательность прямоугольных импульсов, имеющая бесконечно большое количество гармоник.

В рамках данного задания производится измерение АЧХ и ФЧХ схемы замещения усилителя, диапазона усиливаемых частот (полосы пропускания), а также проводится исследование, как данных характеристики влияют на частотные искажения, возникающие в усилителе.

Порядок выполнения задания.

1) Провести измерения АЧХ и ФЧХ схемы замещения усилителя. Для этого выполнить следующие операции:

- установить коммутационные ключи в следующие положения: $S1$ – в лево, $S2$ – в низ, а сопротивление $R_g = 1$ Ом;

- запустить симулятор EWB, открыть графопостроитель (Бode плоттер), который настроить таким образом, чтобы получить АЧХ, примерно такого вида, как показано на рис. 10;

- измерить диапазон усиливаемых частот (полосу пропускания усилителя) с помощью полученной АЧХ, для этого курсор, расположенный слева на экране графопостроителя перевести на такую частоту, при которой максимального значения коэффициента усиления уменьшится на 3 дБ. Занести в отчет по лабораторной работе полученную АЧХ с результатами измерения диапазона частот;

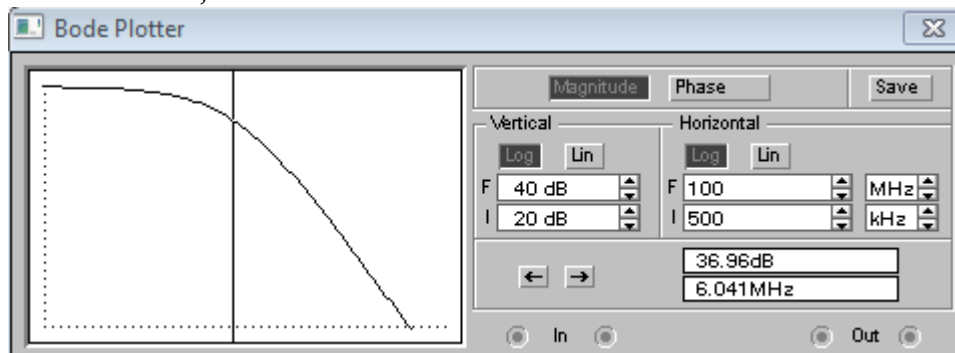


Рис. 10 – Пример настройки графопостроителя для измерения АЧХ

- переключить графопостроитель для измерения ФЧХ, нажав кнопку Phase, и настроить его таким образом, чтобы получить ФЧХ, примерно такого вида, как показано на рис. 11;

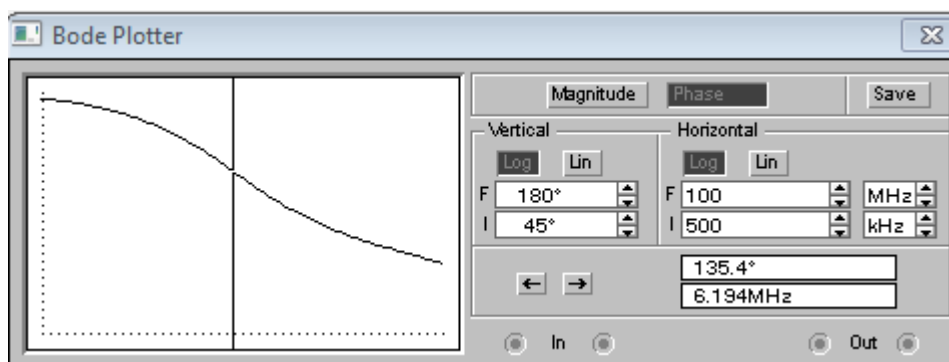


Рис. 11 – Пример настройки графопостроителя для измерения ФЧХ

- измерить диапазон усиливаемых частот (полосу пропускания усилителя) с помощью полученной ФЧХ, для этого курсор, расположенный слева на экране графопостроителя перевести на такую частоту, при которой максимального значения фазы уменьшится на 45 градусов. Занести в отчет по лабораторной работе полученную ФЧХ с результатами измерения диапазона частот;

- проанализировав полученные АЧХ и ФЧХ, сформулировать вывод о том, к какому виду фильтров, с точки зрения полосы пропускания, относится данный усилитель.

2) Смоделировать частотные искажения, возникающие на выходе усилителя. Для этого выполнить следующие операции:

- установить коммутационные ключи в следующие положения: **S2** – в верх, **S4** – в верх;

- установить частоту колебания прямоугольных импульсов в генераторе **V2**, равную частоте гармонического сигнала в генераторе **V1**;

- запустить симулятор EWB, открыть осциллограф, который настроить таким образом, чтобы получить осциллограмму, примерно такого вида, как показано на рис. 12, при этом по первому каналу наблюдается входной измерительный сигнал в виде последовательности прямоугольных импульсов, а по второму каналу – искаженный сигнал на выходе усилителя. Занести в отчет полученную осциллограмму;

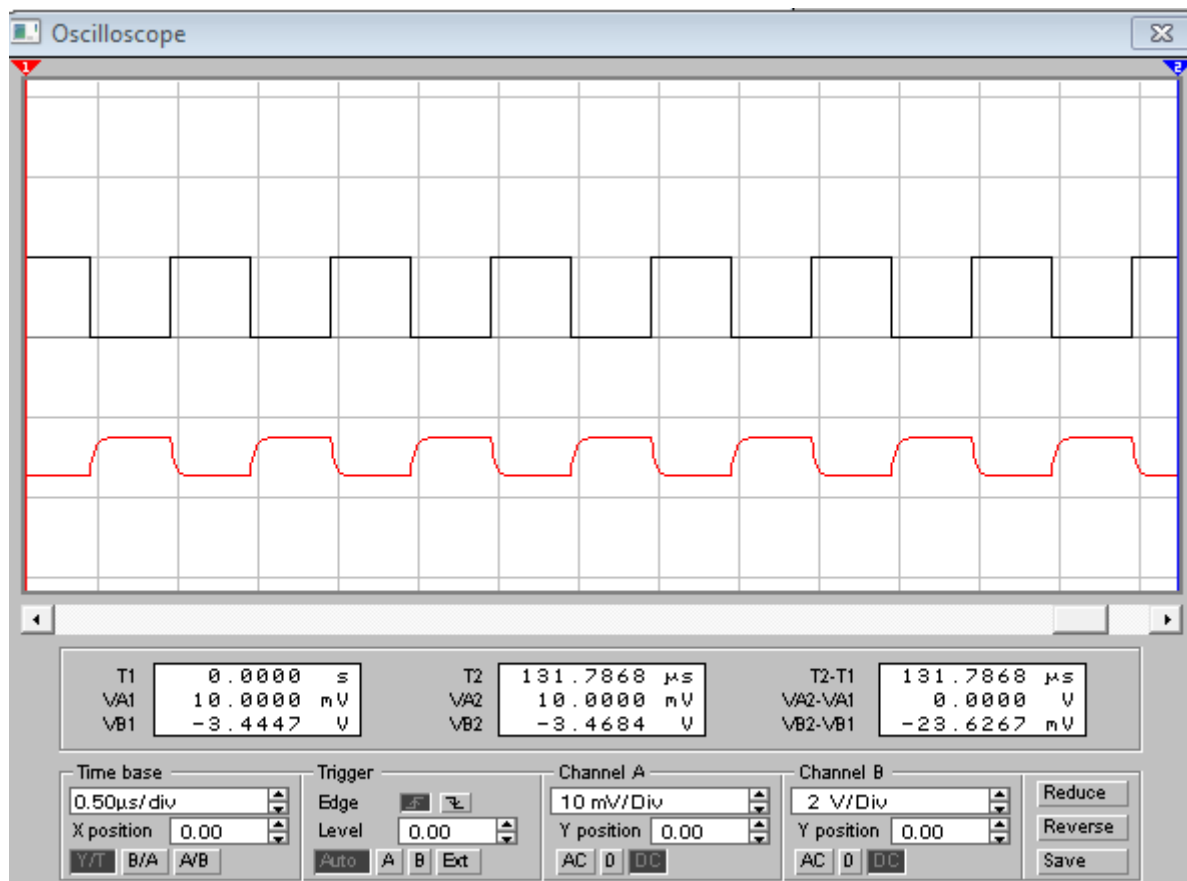


Рис. 12 – Пример настройки осциллографа

– качественно оценить к чему привели частотные искажения, как исказился входной сигнал.

3) Определить коэффициенты частотных искажений первых 5-и нечетных гармоник прямоугольных импульсов с помощью графопостроителя. Для этого выполнить следующие операции:

- переключить коммутационный ключ **S2** в нижнее положение,
- запустить симулятор EWB, открыть графопостроитель (Бode плоттер), передвигая курсор на требуемые частоты, произвести измерения коэффициентов усиления на них и занести их в таблицу 4;

Таблица 4 – Результаты расчетов и измерений.

Частота гармоник	$f_{21} =$	$f_{23} =$	$f_{25} =$	$f_{27} =$	$f_{29} =$
Коэффициент усиления, K_{Gi} , дБ					
Коэффициент искажения M_{Gi} , дБ					

– рассчитать коэффициенты искажений в децибелах для этих гармоник по формуле

$$M_{Gi} = K_{Gi} - K_{\max};$$

– количественно оценить имеющиеся искажения, сделать выводы.

4) Определить коэффициенты частотных искажений первых 5-и нечетных гармоник прямоугольных импульсов с помощью Фурье-анализатора. Для этого выполнить следующие операции:

- переключить коммутационный ключ **S2** в верхнее положение;
- произвести доработку схемы, подключив для удобства измерения между выходом усилителя (выходом ограничителя **VR1**) и ключом **S3** конденсатор емкостью 10 мкФ;

– установить в исследуемой схеме замещения усилителя информационные узлы, для этого во вкладке «Circuit» выбрать «Schematic options», в открывшем диалоговом окне установить опцию «Show nodes»;

– через меню Analysis запустить Фурье-анализатор (Fourier), в котором установить следующие опции: выходной узел – номер узла, соответствующий входу усилителя или выходу генератора V2, основная частота – 25 кГц, число гармоник – 600. Фурье-анализатор запустит окно, в котором будет отображаться спектр входного сигнала, например, как показано на рис. 13;

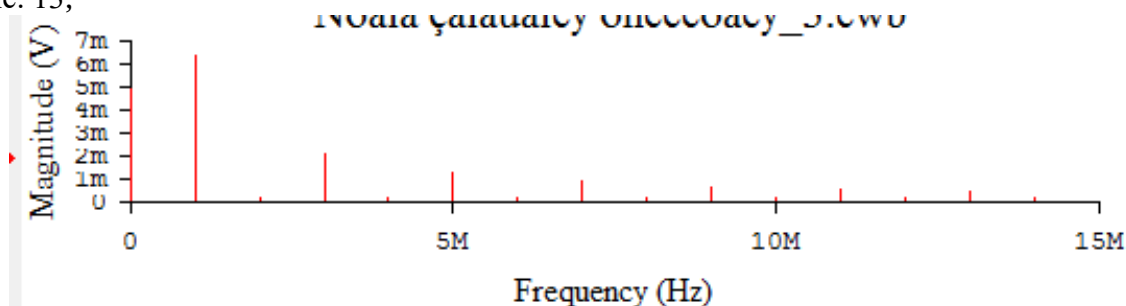


Рис. 13 – Пример спектра входного измерительного сигнала

– с помощью курсоров Фурье-анализатор произвести измерение амплитуд первых 5-и нечетных гармоник входного сигнала, результаты занести в таблицу 5;

Таблица 5 – Результаты расчетов и измерений.

Частота гармоник	$f_{z1} =$	$f_{z3} =$	$f_{z5} =$	$f_{z7} =$	$f_{z9} =$
Амплитуды гармоник входного сигнала, $S_{вхГi}$, мВ					
Амплитуды гармоник идеального выходного сигнала, $S_{выхГi}$, мВ					
Амплитуды гармоник искаженного выходного сигнала, $S^*_{выхГi}$, мВ					
Коэффициент искажения $M_{Гi}$					

– рассчитать и занести в таблицу 5 амплитуды гармоник выходного сигнала для идеального усилителя без искажений путем умножения амплитуд гармоник входного сигнала на максимальный коэффициент усиления по напряжению по переменной составляющей, т.е.

$$S_{выхГi} = S_{вх.Гi} \cdot K_u,$$

– с помощью курсоров Фурье-анализатор произвести измерение амплитуд первых 5-и нечетных гармоник искаженного выходного сигнала $S^*_{выхГi}$, для этого в окне Фурье-анализатора необходимо указать номер выходного узла, соответствующего выходу вставленного в схему конденсатора на выходе усилителя. Полученные результаты занести в таблицу 5;

– рассчитать и занести в таблицу 5 значения коэффициентов искажений первых 5-и нечетных гармоник выходного сигнала по формуле

$$M_{Гi} = \frac{S^*_{выхГi}}{S_{вых.Гi}};$$

– количественно оценить имеющиеся искажения, сравнить эти результаты с результатами, полученными с помощью графопостроителя, сделать выводы.

5) Провести исследование частотных свойств схемы замещения усилителя от внутренних параметров транзистора. Для этого выполнить следующие операции:

– вернуть схему исследования в исходное состояние, установив коммутационный ключ S4 в верхнее положение;

– установить емкость коллекторного перехода Ck, в 5 раз меньше заданной;

- установить коммутационный ключ **S2** в нижнее положение, с помощью графопостроителя получить АЧХ усилителя и определить диапазон усиливаемых частот, результаты занести в отчет по лабораторной работе;
- установить коммутационный ключ **S2** в верхнее положение, подключив к входу усилителя источник прямоугольных импульсов, с помощью осциллографа получить осциллограммы входного и выходного сигналов, качественно оценить частотные искажения в усилителе, результаты занести в отчет по лабораторной работе;
- установить емкость коллекторного перехода **Ck**, в 5 раз больше заданной;
- установить коммутационный ключ **S2** в нижнее положение, с помощью графопостроителя получить АЧХ усилителя и определить диапазон усиливаемых частот, результаты занести в отчет по лабораторной работе;
- установить коммутационный ключ **S2** в верхнее положение, подключив к входу усилителя источник прямоугольных импульсов, с помощью осциллографа получить осциллограммы входного и выходного сигналов, качественно оценить частотные искажения в усилителе, результаты занести в отчет по лабораторной работе;
- сделать вывод о том, как на частотные свойства усилителя влияет емкость коллекторного перехода.

б) Сделать обобщенные выводы по результатам исследования, проведенного в задании 3.

Задание 4. Исследование амплитудной характеристики усилителя, его чувствительности, динамического диапазона и возникающих нелинейных искажений.

Постановка задачи и методика исследования. Задача исследования разработанной схемотехнической модели усилительного устройства состоит в получении наиболее полной информации об его амплитудной характеристике и вытекающих из нее параметров: чувствительности и динамического диапазона, в установлении причин, способствующих возникновению частотных искажений.

Методика исследования заключается в определении реакция (отклика) разработанной схемы замещения усилителя на априори известные воздействия, в виде гармонического сигнала на фиксированной частоте, при постоянных значениях внутренних параметров схемы и изменении амплитуды входного сигнала с учетом наличия внешних и собственных шумов усилителя.

В рамках данного задания производится измерение амплитудной характеристики схемы замещения усилителя, определения пороговой чувствительности и динамического диапазона, а также проводится исследования, как данная характеристика влияют на нелинейные искажения, возникающие в усилителе.

Порядок выполнения задания.

1) Определить номинальную чувствительность схемы замещения усилителя. Для этого выполнить следующие операции:

- произвести доработку схемы, подключив для удобства измерения к обоим входам осциллографа конденсаторы емкостью 10 мкФ;
- установить коммутационный ключ **S1** в правое положение, подключив источник внешних шумов **Vn1**;
- установить в источнике (генераторе) сигналов минимально возможное действующее напряжение, равное 1 мкВ;
- запустить симулятор EWB, открыть осциллограф и получить по первому каналу осциллограмму аддитивной смеси сигнал и шум на входе усилителя, а по второму каналу – полученный при этом выходной сигнал. Пример осциллограммы приведен на рис. 14. Полученные осциллограммы занести в отчет;
- получить с помощью Фурье-анализатора спектр входного и выходного сигналов, занести их в отчет;
- проведенный анализ осциллограмм и спектров, как входных, так и выходных сигналов должен показать, что сигнал не различим на фоне шумов;

– увеличивая действующее напряжение источника с шагом 2 мкВ, с помощью осциллографа и Фурье-анализатора качественно проводить распознавание сигнала на фоне шумов. Под пороговой чувствительностью понимается минимальный входной сигнал, при котором выходной сигнал однозначно определяется над уровнем шумов, при этом уровни входного сигнала и уровня шума равны. Пример пороговой чувствительности показан на осциллограмме, приведенной на рис. 15. Достигнув такого соотношения входного сигнала и шума, как показано на рис. 15, зафиксировать в отчет величину действующего напряжения входного сигнала, соответствующую пороговой чувствительности усилителя;

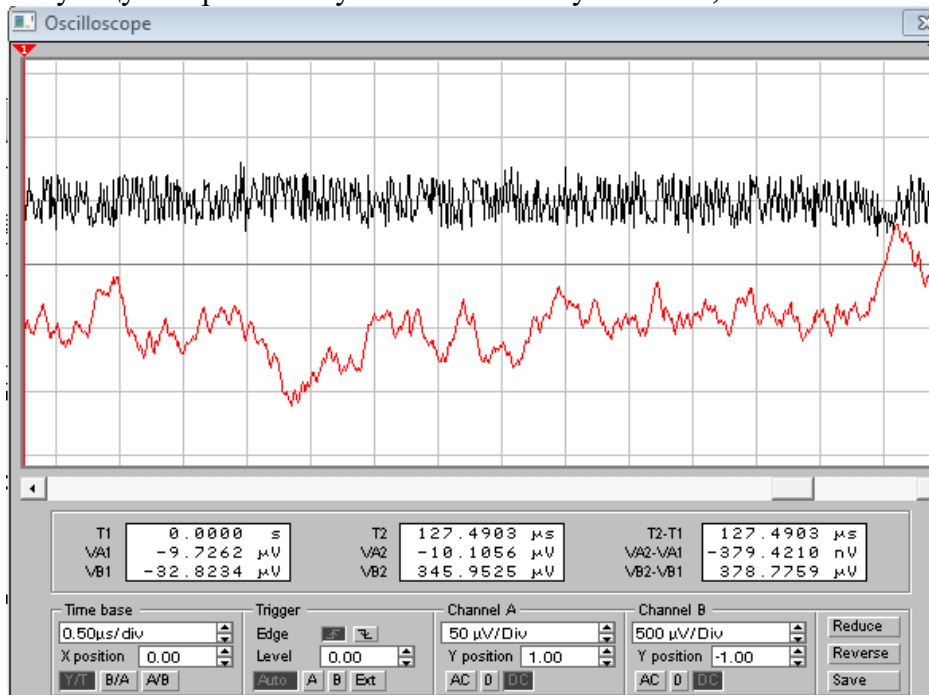


Рис. 14 – Пример осциллограмм входного и выходного сигналов, когда малый входной сигнал подавлен (не различим) на фоне шумов

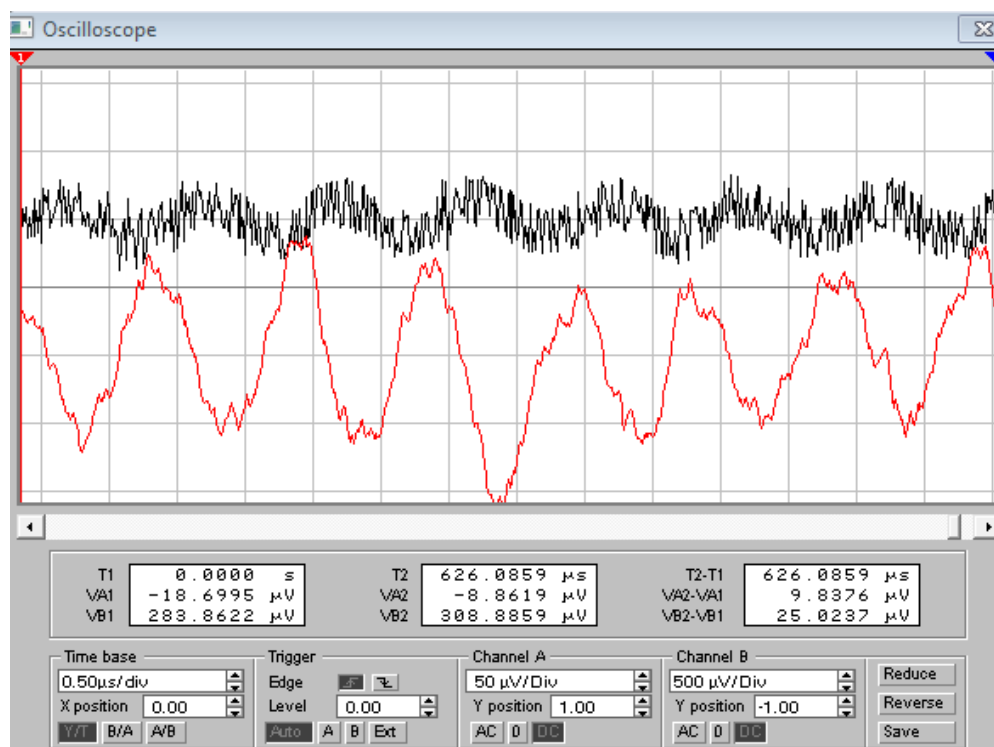


Рис. 15 – Пример осциллограмм входного и выходного сигналов, когда малый входной сигнал определяется на уровне шумов

– провести количественную оценку возможности распознавания сигнала на фоне шумов с помощью коэффициента гармонических искажений (КГИ), определяемого по формуле

$$K_{\Gamma} = \frac{\sqrt{U_2^2 + U_3^2 + U_4^2 + \dots + U_n^2 + \dots}}{U_1},$$

для этого выбрать 4-5 наиболее высоких по амплитуде гармоники шума и рассчитать КГИ. Пример спектра выходного сигнала на фоне шума, приведенного на рис. 15 показан на рис. 16. Для этого случая КГИ примерно равен 0,45;

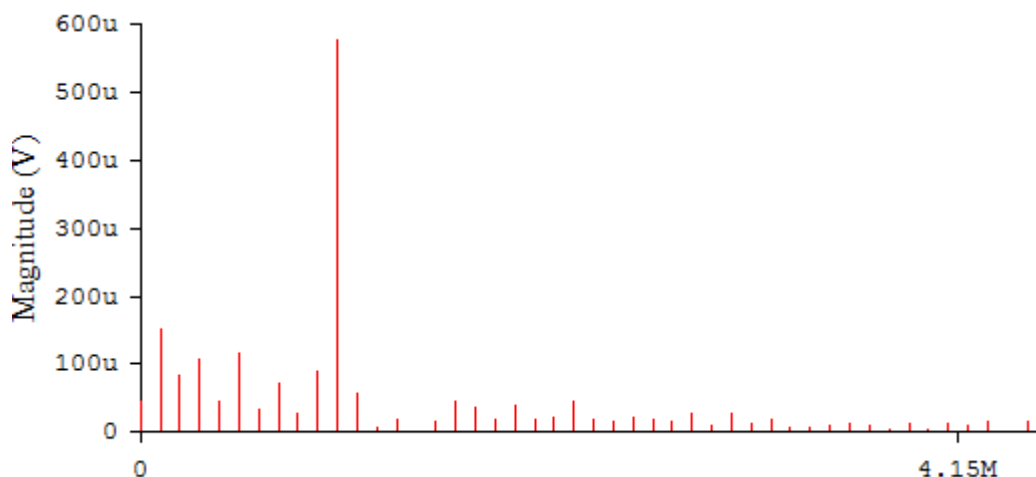


Рис. 16 – Пример спектра выходного сигналов на уровне пороговой чувствительности

Для качественной оценки нелинейных искажений следует руководствоваться следующими типовыми значениями в процентах для КГИ: 0% – форма сигнала представляет собой идеальную синусоиду; до 3% – форма сигнала отлична от синусоидальной, но искажения незаметны на глаз; до 5% – отклонение формы сигнала от синусоидальной заметной на глаз по осциллограмме; до 10% – стандартный (допустимый) уровень искажений, заметен на слух; примерно 50% - пороговая чувствительность сигнала.

– сделать вывод о величине пороговой чувствительности разработанной схемы замещения усилителя.

2) Определить и построить график амплитудной характеристики схемы замещения усилителя. Для этого, последовательно устанавливая действующее напряжение входного сигнала в генераторе **Vg** в виде величин равных пороговой чувствительности, затем 50 мкВ, 200 мкВ, 500 мкВ, 2 мВ, 10 мВ, 20 мВ, 30 мВ, 40 мВ выполнить следующие операции:

– для каждого установленного входного напряжения измерять величину выходного напряжения с помощью вольтметра **MV5** и заносить в электронную таблицу;

– построить график зависимости выходного напряжения $U_{\text{вых}}$ от входного напряжения $U_{\text{вх}}$;

– с помощью графика определить величину динамического диапазона усилителя по приведенным формулам и занести полученные результаты в отчет

$$D = U_{\text{вых.макс}} / U_{\text{вых.мин}} \text{ и } D[\text{дБ}] = 20 \cdot \lg(U_{\text{вых.макс}} / U_{\text{вых.мин}}),$$

где $U_{\text{вых.макс}}$ – максимальное значение выходного напряжения на линейном участке АХ, $U_{\text{вых.мин}}$ - минимальное значение выходного напряжения на линейном участке АХ;

– сделать выводы об амплитудной характеристике усилителя.

3) Смоделировать нелинейные искажения, возникающие на выходе усилителя и определить их КГИ. Для этого, последовательно устанавливая действующее напряжение входного сигнала в генераторе **Vg** в виде величин равных 20 мВ, 25 мВ, 30 мВ, 40 мВ выполнить следующие операции:

– отображать выходной сигнал на осциллографе, для того, чтобы убедиться в том, что выходной сигнал начнет ограничиваться по амплитуде за счет нелинейности вольт-амперной характеристики транзистора,

– с помощью Фурье-анализатора получить спектр выходного сигнала, измерить амплитуды его гармоник и определить КГИ;

– сделать вывод о том, когда возникают нелинейные искажения.

4) Сделать обобщенные выводы по результатам исследования, проведенного в задании 4.

Задание 5. (для самостоятельной работы) Оформить результаты исследований в виде отчета по лабораторной работе и защитить его.

1) В отчете отобразить:

– тему и цель работы, задания для исследований и краткий порядок их выполнения;

– смоделированная принципиальная электрическая схема замещения усилительного устройства в виде П-образной гибридной схемы;

– результаты исследований в виде таблиц с измерениями и расчетами, графиками;

– осциллограммы и спектрограммы исследуемых сигналов;

– выводы по результатам выполнения заданий и в целом по проделанной работе.

2) Защитить отчет по проделанной лабораторной работе, выполнив индивидуальное задание, указанное преподавателем, в рамках проведенных исследований.

**Лабораторная работа разработана
доцентом кафедры инфокоммуникаций,
кандидатом технических наук, доцентом, профессором РАЕ**

К.М. Сагдеевым

ЛАБОРАТОРНАЯ РАБОТА № 2

Тема: **ИССЛЕДОВАНИЕ УСИЛИТЕЛЕЙ НАПРЯЖЕНИЯ**

Время – 4 учебных часа.

ЦЕЛЕВАЯ УСТАНОВКА ЛАБОРАТОРНОЙ РАБОТЫ:

В ходе лабораторной работы студенты должны овладеть следующими умениями и навыками:

- осуществлять схемотехническое (компьютерное) моделирование усилителей с различными схемами включения активного элемента (транзистора) с использованием универсальных пакетов прикладных компьютерных программ;
- проводить исследование основных параметров и характеристик усилителей с общим эмиттером (ОЭ), общей базой (ОБ) и общим коллектором (ОК);
- подборки и анализа информации для формирования исходных данных для проектирования электронных усилительных устройств.

УЧЕБНО-МАТЕРИАЛЬНОЕ ОБЕСПЕЧЕНИЕ:

- программный редактор схематического моделирования «Electronics Workbench» (EWB), версия не ниже 5.12 или NI Multisim версия Education;
- приложение для математических и инженерных вычислений Mathcad Professional версия не ниже 15.0;
- электронная методическая разработка по лабораторной работе.

СТРУКТУРА ЛАБОРАТОРНОЙ РАБОТЫ:

В часы самостоятельной работы при подготовке к ЛР

1. Теоретический расчет основных параметров усилителей по схемам с общим эмиттером (ОЭ), общей базой (ОБ) и общим коллектором (ОК). **90 мин**

Занятие №1 **90 мин**

Вводная часть **10 мин**

Проверка готовности студентов к лабораторной работе **8 мин**

Вступительная часть **2 мин**

Вопросы (задачи), подлежащие исследованию: **75 мин**

2. Сборка схемотехнических моделей усилителей по схемам с ОЭ, ОБ и ОК. **30 мин**

3. Исследование основных параметров и характеристик усилителей по схемам с ОЭ, ОБ и ОК. **45 мин**

Заключительная часть **5 мин**

Подведение итогов **3 мин**

Задание студентам для самостоятельной работы **2 мин**

Занятие №2 **90 мин**

Вводная часть **10 мин**

Проверка готовности студентов к лабораторной работе **8 мин**

Вступительная часть **2 мин**

Вопросы (задачи), подлежащие исследованию: **55 мин**

3. Исследование основных параметров и характеристик усилителей по схемам с ОЭ, ОБ и ОК. **55 мин**

Заключительная часть **25 мин**

Защита отчетов по лабораторной работе **20 мин**

Подведение итогов **3 мин**

Задание студентам для самостоятельной работы **2 мин**

СОДЕРЖАНИЕ ЛАБОРАТОРНОЙ РАБОТЫ

Краткие теоретические или справочно-информационные материалы

Необходимые для проведения лабораторной работы теоретические сведения имеются: в лекционных материалах (лекция №4); в приложении к данной лабораторной работе; в рекомендуемой литературе по учебной дисциплине.

Задание для подготовки к лабораторной работе:

1. Изучить правила и схемотехнику построения усилителей по схемам с общим эмиттером, общей базой и общим коллектором;
2. Проанализировать принципиальные особенности и характеристики схем усилителей с общим эмиттером, общей базой и общим коллектором.
3. Освоить правила расчетов основных параметров схем усилителей с общим эмиттером, общей базой и общим коллектором.

4. Предварительно в часы самостоятельной работы выполнить теоретические расчеты усилителей по схемам с общим эмиттером, базой и коллектором. Для этого рассчитать параметры, приведенные в таблицах 3 и 4 практического занятия по методике, приведенной в Приложении.

Содержание практической работы, выполняемой студентами в ходе занятия

Описание лабораторного оборудования:

- ПЭВМ на каждого обучающегося;
- программный редактор схематического моделирования «Electronics Workbench» (EWB) версия не ниже 5.12 или NI Multisim версия Education;
- приложение для математических и инженерных вычислений Mathcad Professional версия не ниже 15.0.

Требования безопасности при выполнении работы:

- 1) К проведению лабораторных работ допускаются студенты, прошедшие требуемые инструктажи по охране труда.
- 2) Включение лабораторных установок (компьютеров) осуществляется только с разрешения преподавателя.
- 3) При проведении лабораторной работы не допускается использование приборов, оборудования, не предусмотренного планом проведения занятия.
- 4) Не разрешается при включенном оборудовании переключать кабели питания, соединительные кабели блоков и компонентов лабораторных установок (компьютеров).
- 5) При возникновении аварийных ситуаций необходимо немедленно отключить оборудование от питающей сети, сообщить об этом преподавателю и действовать по его указанию.
- 6) При возгорании оборудования его необходимо немедленно обесточить, сообщить об этом преподавателю, принять меры по устранению возгорания и действовать по указанию преподавателя.
- 7) По окончании работы с лабораторным оборудованием (компьютерами) его необходимо выключить установленным порядком.

Исходные данные для моделирования и исследования

Варианты заданий для индивидуального моделирования и проведения исследований студентами представлены в таблице А.

Таблица А – Варианты заданий для моделирования и исследований.

№ варианта	Rb1, кОм	Rb2, кОм	№ варианта	Rb1, кОм	Rb2, кОм
1.	101	15	2.	68	22
3.	91	18	4.	68	27
5.	91	22	6.	56	18
7.	82	15	8.	56	24
9.	82	18	10.	51	18
11.	75	15	12.	51	24

13.	75	22	14.	51	30
15.	75	24	16.	47	15
17.	75	27	18.	47	20
19.	68	15	20.	47	33

Задания, выполняемые в ходе лабораторной работы

Задания базового уровня:

- 1) Выполнить теоретический расчет основных параметров усилителя по схеме с общим эмиттером (в часы самостоятельной работы).
- 2) Собрать в программном пакете компьютерного моделирования схемотехническую модель усилителя по схеме с общим эмиттером.
- 3) Провести исследование основных параметров и характеристик усилителя по схеме с общим эмиттером.
- 4) Выполнить теоретический расчет основных параметров усилителя по схеме с общим коллектором (в часы самостоятельной работы).
- 5) Собрать в программном пакете компьютерного моделирования схемотехническую модель усилителя по схеме с общим коллектором.
- 6) Провести исследование основных параметров и характеристик усилителя по схеме с общим коллектором.

Задания повышенного уровня:

- 7) Выполнить теоретический расчет основных параметров усилителя по схеме с общей базой (в часы самостоятельной работы).
- 8) Собрать в программном пакете компьютерного моделирования схемотехническую модель усилителя по схеме с общей базой.
- 9) Провести исследование основных параметров и характеристик усилителя по схеме с общей базой.

Порядок выполнения работы

Задание 3. Исследование основных параметров и характеристик усилителя по схеме с общим эмиттером

Постановка задачи на исследование: В этом задании проводятся исследования двух режимов работы предварительного усилителя: без нагрузки (на холостом ходу) и с нагрузкой ($R_n = 360 \text{ Ом}$). При этом к усилителю подключается либо идеальный источник сигнала, внутреннее сопротивление которого равно 0, либо реальный источник тока с сопротивлением 1 кОм. Усилитель должен обеспечивать выходное напряжение равное $U_{\text{вых}} = 300 \text{ мВ}$.

В задании необходимо на средней частоте $f_{cp} = 10 \text{ кГц}$ выполнить следующие действия:

- снять осциллограммы входного и выходного сигнала, определить вносимый им сдвиг фазы в выходном сигнале,
- снять амплитудно-частотную характеристику (АЧХ) и фазо-частотную характеристику (ФЧХ) усилителя, определить полосу усиливаемых частот;
- определить первичные и вторичные параметры усилителя;
- оценить передаточные (усилительные) свойства по напряжению, по току и по мощности.

Для выполнения задания 3 необходимо **выполнить задание 2**, т.е. в программном пакете компьютерного моделирования собрать схемотехническую модель усилителя по схеме с ОЭ, приведенную на рис. 1.

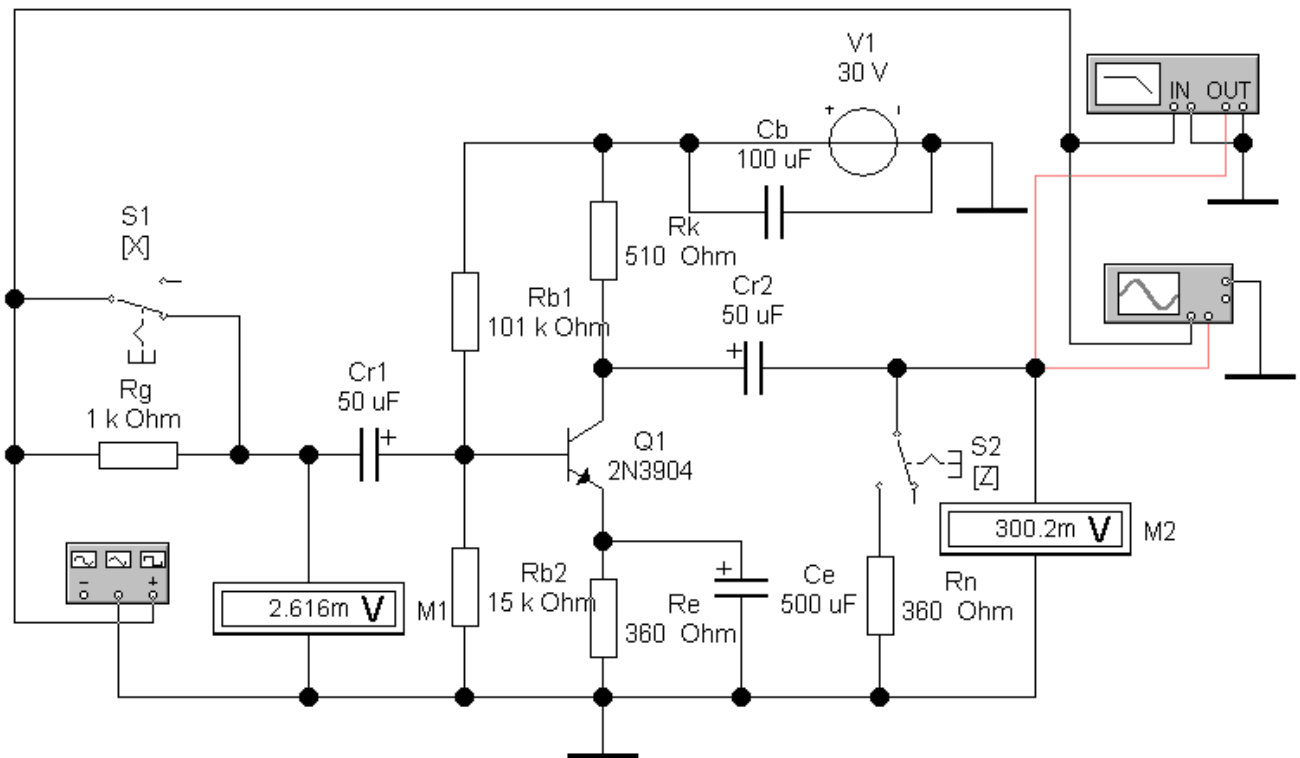


Рис. 1 – Принципиальная схема усилителя с общим эмиттером

Рекомендации по выполнению задания:

1) Установить в собранной схеме значения величин элементов, как показано на рис. 1, за исключением сопротивлений делителя напряжений **Rb1** и **Rb2**, значения которых устанавливаются согласно заданному варианту. В функциональном генераторе установить частоту входного сигнала 10 кГц, а амплитуду $E_2 = 10$ мВ. Ключи **S1** и **S2** установить в положения, как показано на рис. 1.

2) Проверить работоспособность схемы. Для этого активизировать работу схемы кнопкой, находящейся в правом верхнем углу экрана. При правильной работе схемы переменные вольтметры **M1** и **M2** покажут соответственно значения входного напряжения $U_{вх}$ и выходного напряжения $U_{вых}$.

3) Для получения осциллограмм настроить осциллограф таким образом, чтобы на его экране размещалось 3 – 4 периода колебаний, а амплитуды входного и выходного сигналов были примерно одинаковыми. Занести в отчет по ЛР полученные осциллограммы. По осциллограммам определить сдвиг фазы между входным и выходным сигналом.

4) Порядок действий при снятии АЧХ и ФЧХ:

- запустить двойным щелчком левой кнопкой мыши Bode plotter;
- в открывшемся диалоговом окне, выбрать режим работы Magnitude, это означает, что Bode plotter будет работать в режиме АЧХ-метра;
- в рамке Vertical выбрать линейный масштаб по оси амплитуд, и установить значения верхнего и нижнего порога $F=100$ или 500 , $I=0$.
- в рамке Horizontal выбрать логарифмический масштаб по оси частот, и установить значения верхнего и нижнего порога $F=10$ GHz, $I=1$ Hz.
- активизировать работу схемы кнопкой, находящейся в правом верхнем углу экрана; Bode plotter на своем экране покажет АЧХ усилителя (пример на рис. 2);
- занести полученную АЧХ в отчет по ЛР;
- установить в Bode plotter режим работы Phase, переведя его в режиме АЧХ-метра;
- в рамке Vertical для линейного масштаба по оси амплитуд установить значения верхнего и нижнего порога $F= -90$ град., $I= -270$ град.;
- занести полученную ФЧХ в отчет по ЛР.

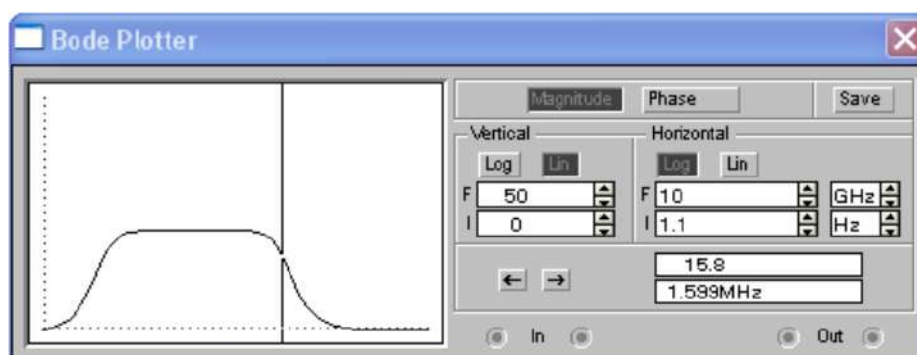


Рис. 2 – Пример настройки Bode plotter

5) Определить полосу усиливаемых частот (полосу пропускания) усилителя. Для этого выполнить следующие операции:

- в режиме работы Magnitude установить курсор Bode plotter на среднюю (рабочую) частоту усилителя, равную 10 кГц, определить величину коэффициента усиления по напряжению K_{CP} в раз;

- продвигая курсор Bode plotter в лево найти нижнюю граничную частоту усиления $f_{ГРН}$, на которой коэффициент усиления K_{CP} уменьшиться на величину $\sqrt{2}$ (т.е. составит 0,707 от K_{CP});

- продвигая курсор Bode plotter в право найти верхнюю граничную частоту усиления $f_{ГРВ}$, на которой коэффициент усиления K_{CP} уменьшиться на величину $\sqrt{2}$ (т.е. составит 0,707 от K_{CP});

- полученные результаты занести в таблицу 1 отчета по ЛР;

- в режиме работы Phase установить курсор Bode plotter на среднюю (рабочую) частоту усилителя, равную 10 кГц, определить величину фазового сдвига φ_{CP} в градусах;

- продвигая курсор Bode plotter в лево найти нижнюю граничную частоту усиления $f_{ГРН}$, на которой фазовый сдвиг φ_{CP} измениться на величину +45 градусов;

- продвигая курсор Bode plotter в право найти верхнюю граничную частоту усиления $f_{ГРВ}$, на которой фазовый сдвиг φ_{CP} измениться на величину -45 градусов;

- полученные результаты занести в таблицу 1 отчета по ЛР.

Таблица 1 – Результаты исследований АЧХ и ФЧХ.

Тип каскада	Параметр	$f_{ГРН}$, Гц	f_{CP} , кГц	$f_{ГРВ}$, МГц
ОЭ	K		10	
	K / K_{CP}	0,707	1	0,707
	φ			
ОК	K		10	
	K / K_{CP}	0,707	1	0,707
	φ			
ОБ	K		10	
	K / K_{CP}	0,707	1	0,707
	φ			

6) Порядок действий при проведении измерений первичных параметров усилителя:

6.1) Замкнуть ключ «X» так, чтобы закоротить внутренне сопротивление генератора R_g , тем самым сделав его равным нулю, как в идеальном источнике ЭДС (см. рис. 1).

6.2) Разомкнуть ключ «Z», отключив при этом нагрузку, тем самым установив режим холостого хода, когда $R_n = \infty$ (см. рис. 1).

6.3) Запустить схему, подобрать такую амплитуду напряжения сигнала E_{Γ} в функциональном генераторе, при котором напряжение на выходе усилительного каскада составит $U_{\text{ВЫХ}} = 300$ мВ.

6.4) Результаты измерений E_{Γ} , $U_{\text{ВХ}}$ и $U_{\text{ВЫХ}}$ для данного случая идеальный источник ЭДС ($R_g=0$) и отключенная нагрузка занести в таблицу 2.

6.5) Рассчитать коэффициент усиления K по напряжению, сквозной коэффициент усиления K_E . Полученные результаты занести в таблицу 2. Для этого воспользоваться формулами:

$$K = \frac{U_{\text{ВЫХ}}}{U_{\text{ВХ}}}, K_E = \frac{U_{\text{ВЫХ}}}{E_{\Gamma}}.$$

Таблица 2 – Результаты измерений и экспериментальных расчетов.

Схема	ОЭ без нагр.		ОЭ с нагр.		ОК без нагр.		ОК с нагр.		ОБ без нагр.		ОБ с нагр.	
Параметр	Rg=0	Rg=1 кОм	Rg=0	Rg=1 кОм	Rg=0	Rg=1 кОм	Rg=0	Rg=1 кОм	Rg=0	Rg=10 Ом	Rg=0	Rg=10 Ом
E_{Γ} , мВ												
$U_{\text{ВХ}}$, мВ												
$U_{\text{ВЫХ}}$, мВ												
K												
K_E												

6.6) Повторить измерения при разомкнутом ключе X , подключив тем самым внутреннее сопротивление генератора $R_g = 1.0$ кОм; определить значение E_{Γ} , при котором выходное напряжение усилителя составит $U_{\text{ВЫХ}} = 300$ мВ.

6.7) Повторить все измерения для обоих случаев ($R_g = 1.0$ кОм и $R_g = 0$) с подключенной нагрузкой $R_H = 360$ Ом; для этого нужно замкнуть ключ Z путём нажатия на одноимённую клавишу клавиатуры.

6.8) Результаты измерений E_{Γ} , $U_{\text{ВХ}}$ и $U_{\text{ВЫХ}}$ для случаев с подключенной и отключенной нагрузкой R_H занести в табл. 2.

7) Порядок действий при проведении экспериментальных расчетов первичных и вторичных параметров усилителя:

7.1) Рассчитать экспериментальные значения входных и выходных токов $I_{\text{ВХ}}$ и $I_{\text{ВЫХ}}$, коэффициентов усиления тока и мощности K_I и K_P для ситуаций с реальным источником сигнала ($R_g = 1.0$ кОм) подключенной и отключенной нагрузки, исследуемых в предыдущем пункте 6).

Для этого в пакете для математических и инженерных вычислений *Mathcad Professional* внести исходные для расчетов данные и записать формулы для вычисления:

$$I_{\text{ВХ}} = \frac{E_{\Gamma} - U_{\text{ВХ}}}{R_{\Gamma}}, I_{\text{ВЫХ}} = \frac{U_{\text{ВЫХ}}}{R'_H},$$

где

$$R'_H = \begin{cases} \frac{R_K R_H}{R_K + R_H}, & \text{if } R_H = 360 \text{ Ом} \\ R_K, & \text{if } R_H = \infty \end{cases},$$

$$K_I = \frac{I_{\text{ВЫХ}}}{I_{\text{ВХ}}}, K_P = K \cdot K_I.$$

Полученные результаты занести в таблицу 3.

Таблица 3 – Результаты экспериментальных расчетов.

Параметр	Схема					
	ОЭ без нагр.	ОЭ с нагр.	ОК без нагр.	ОК с нагр.	ОБ без нагр.	ОБ с нагр.
$I_{вх}$, мА						
$I_{вых}$, мА						
K_I						
K_P						

7.2) Подключить с помощью ключей **X** и **Z** ко входу усилителя реальный источник сигнала с внутренним сопротивлением **R_г**, а к выходу – нагрузку, имеющую активное сопротивление **R_н**.

7.3) Рассчитать для установленного режима работа экспериментальные значения вторичных параметров **R_{вх}**, **R_{вых}**, **h₁₁** и **Y₂₂** усилителя, воспользовавшись данными из таблиц 2 и 3. Для этого в пакете для математических и инженерных вычислений **Mathcad Professional** внести исходные для расчетов данные и записать формулы для вычислений:

– входных и выходных сопротивлений

$$R_{вх} = \frac{U_{вх}}{I_{вх}}, \quad R_{вых} = R_{н=360 \text{ Ом}} \left(\frac{U_{вых R_{н=\infty}}}{U_{вых R_{н=360}}} - 1 \right);$$

– собственного входного сопротивления усилительного элемента

$$h_{11} = \frac{R_{вх} R_{\zeta}}{R_{\zeta} - R_{вх}}, \quad \text{где } R_{\zeta} = \frac{R_{b1} \cdot R_{b2}}{R_{b1} + R_{b2}};$$

– выходной проводимости усилительного элемента (транзистора)

$$Y_{22} = \frac{R_{к} - R_{вых}}{R_{вых} R_{к}}.$$

Полученные результаты занести в таблицу 4.

Таблица 4 – Результаты экспериментальных расчетов.

Параметр	Схема					
	ОЭ без нагр.	ОЭ с нагр.	ОК без нагр.	ОК с нагр.	ОБ без нагр.	ОБ с нагр.
$R_{вх}$, Ом						
$R_{вых}$, Ом						
h_{11} , Ом						
Y_{22} , 1/Ом						

8) Провести анализ передаточных (усилительных) свойств усилительного каскада для случая подключения ко входу реального генератора. Для этого внести полученные ранее коэффициенты передачи в табл. 5. Сравнить их величины для различных режимов работы и для различных схем включения, сформулировать выводы.

Таблица 5 – Сравнительный анализ передаточных свойств усилительных каскадов.

Параметр	Схема					
	ОЭ без нагр.	ОЭ с нагр.	ОК без нагр.	ОК с нагр.	ОБ без нагр.	ОБ с нагр.
K						
K_E						
K_I						
K_P						

9) Сделать выводы по результатам проведенного исследования.

Задание 6. Исследование основных параметров и характеристик усилителя по схеме с общим коллектором.

Постановка задачи на исследование: В этом задании проводятся исследования двух режимов работы согласующего усилителя: без нагрузки (на холостом ходу) и с нагрузкой ($R_n = 360 \text{ Ом}$). При этом к усилителю подключается либо идеальный источник сигнала, внутреннее сопротивление которого равно 0, либо реальный источник тока с сопротивлением 1 кОм. Усилитель должен обеспечивать выходное напряжение равное $U_{\text{вых}} = 300 \text{ мВ}$.

В задании необходимо на средней частоте $f_{cp} = 10 \text{ кГц}$ выполнить следующие действия:

- снять осциллограммы входного и выходного сигнала, определить вносимый им сдвиг фазы в выходном сигнале,
- снять амплитудно-частотную характеристику (АЧХ) и фазо-частотную характеристику (ФЧХ) усилителя, определить полосу усиливаемых частот;
- определить первичные и вторичные параметры усилителя;
- оценить передаточные (усилительные) свойства по напряжению, по току и по мощности.

Для выполнения задания 6 необходимо **выполнить задание 5**, т.е. в программном пакете компьютерного моделирования собрать схемотехническую модель усилителя по схеме с ОК, приведенную на рис. 3.

Рекомендации по выполнению задания:

1) Установить в собранной схеме значения величин элементов, как показано на рис. 1, за исключением сопротивлений делителя напряжений **Rb1** и **Rb2**, значения которых устанавливаются согласно заданному варианту. В функциональном генераторе установить частоту входного сигнала 10 кГц, а амплитуду $E_2 = 450 \text{ мВ}$. Ключи **S1** и **S2** установить в положения, как показано на рис. 3.

2) Проверить работоспособность схемы. Для этого активизировать работу схемы кнопкой, находящейся в правом верхнем углу экрана. При правильной работе схемы переменные вольтметры **M1** и **M2** покажут соответственно значения входного напряжения $U_{\text{вх}}$ и выходного напряжения $U_{\text{вых}}$.

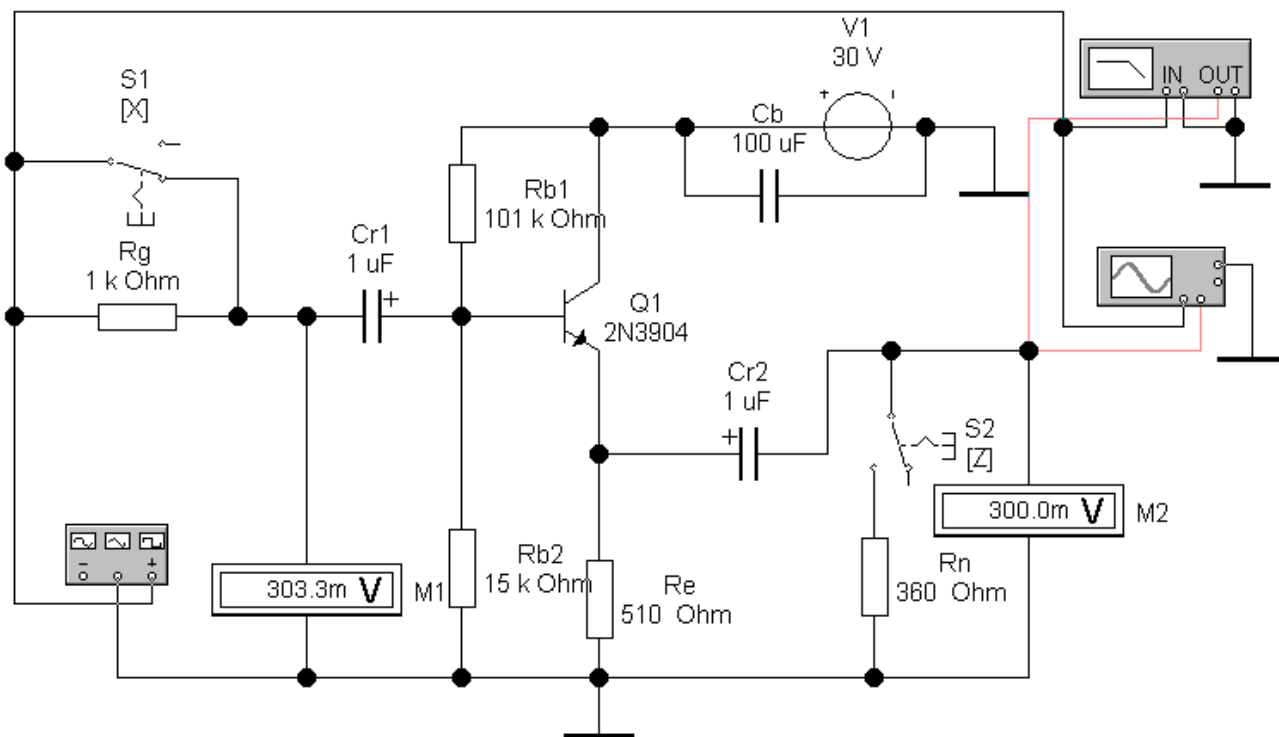


Рис. 3 – Принципиальная схема усилителя с общим коллектором

3) Для получения осциллограмм настроить осциллограф таким образом, чтобы на его экране размещалось 3 – 4 периода колебаний, а амплитуды входного и выходного сигналов были примерно одинаковыми. Занести в отчет по ЛР полученные осциллограммы. По осциллограммам определить сдвиг фазы между входным и выходным сигналом.

4) Порядок действий при снятии АЧХ и ФЧХ:

- запустить двойным щелчком левой кнопкой мыши Bode plotter;
- в открывшемся диалоговом окне, выбрать режим работы Magnitude, это означает, что Bode plotter будет работать в режиме АЧХ-метра;
- в рамке Vertical выбрать линейный масштаб по оси амплитуд, и установить значения верхнего и нижнего порога $F=1$, $I=0$.
- в рамке Horizontal выбрать логарифмический масштаб по оси частот, и установить значения верхнего и нижнего порога $F=900$ GHz, $I=1$ Hz.
- активизировать работу схемы кнопкой, находящейся в правом верхнем углу экрана; Bode plotter на своем экране покажет АЧХ усилителя; занести полученную АЧХ в отчет по ЛР;
- установить в Bode plotter режим работы Phase, переведя его в режиме АЧХ-метра;
- в рамке Vertical для линейного масштаба по оси амплитуд установить значения верхнего и нижнего порога $F=90$ град., $I=-90$ град.;
- занести полученную ФЧХ в отчет по ЛР.

5) Определить полосу усиливаемых частот (полосу пропускания) усилителя. Для этого выполнить следующие операции:

- в режиме работы Magnitude установить курсор Bode plotter на среднюю (рабочую) частоту усилителя, равную 10 кГц, определить величину коэффициента усиления по напряжению $K_{ср}$ в раз;
- продвигая курсор Bode plotter в лево найти нижнюю граничную частоту усиления $f_{грн}$, на которой коэффициент усиления $K_{ср}$ уменьшиться на величину $\sqrt{2}$ (т.е. составит 0,707 от $K_{ср}$);

- продвигая курсор Bode plotter вправо найти верхнюю граничную частоту усиления $f_{ГРВ}$, на которой коэффициент усиления $K_{СР}$ уменьшится на величину $\sqrt{2}$ (т.е. составит 0,707 от $K_{СР}$);

- полученные результаты занести в таблицу 1 отчета по ЛР;
- в режиме работы Phase установить курсор Bode plotter на среднюю (рабочую) частоту усилителя, равную 10 кГц, определить величину фазового сдвига $\varphi_{СР}$ в градусах;
- продвигая курсор Bode plotter влево найти нижнюю граничную частоту усиления $f_{ГРН}$, на которой фазовый сдвиг $\varphi_{СР}$ изменится на величину +45 градусов;
- продвигая курсор Bode plotter вправо найти верхнюю граничную частоту усиления $f_{ГРВ}$, на которой фазовый сдвиг $\varphi_{СР}$ изменится на величину -45 градусов;
- полученные результаты занести в таблицу 1 отчета по ЛР.

6) Порядок действий при проведении измерений первичных параметров усилителя:

6.1) Замкнуть ключ «X» так, чтобы замкнуть внутренне сопротивление генератора R_g , тем самым сделав его равным нулю, как в идеальном источнике ЭДС (см. рис. 3).

6.2) Разомкнуть ключ «Z», отключив при этом нагрузку, тем самым установив режим холостого хода, когда $R_H = \infty$ (см. рис. 3).

6.3) Запустить схему, подобрать такую амплитуду напряжения сигнала E_G в функциональном генераторе, при котором напряжение на выходе усилительного каскада составит $U_{ВЫХ} = 300$ мВ.

6.4) Результаты измерений E_G , $U_{ВХ}$ и $U_{ВЫХ}$ для данного случая идеальный источник ЭДС ($R_g=0$) и отключенная нагрузка занести в таблицу 2.

6.5) Рассчитать коэффициент усиления K по напряжению, сквозной коэффициент усиления K_E . Полученные результаты занести в таблицу 2. Для этого воспользоваться формулами:

$$K = \frac{U_{ВЫХ}}{U_{ВХ}}, K_E = \frac{U_{ВЫХ}}{E_G}.$$

6.6) Повторить измерения при разомкнутом ключе X, подключив тем самым внутреннее сопротивление генератора $R_g = 1.0$ кОм; определить значение E_G , при котором выходное напряжение усилителя составит $U_{ВЫХ} = 300$ мВ.

6.7) Повторить все измерения для обоих случаев ($R_g = 1.0$ кОм и $R_g = 0$) с подключенной нагрузкой $R_H = 360$ Ом; для этого нужно замкнуть ключ Z путём нажатия на одноимённую клавишу клавиатуры.

6.8) Результаты измерений E_G , $U_{ВХ}$ и $U_{ВЫХ}$ для случаев с подключенной и отключенной нагрузкой R_H занести в табл. 2.

7) Порядок действий при проведении экспериментальных расчетов первичных и вторичных параметров усилителя:

7.1) Рассчитать экспериментальные значения входных и выходных токов $I_{ВХ}$ и $I_{ВЫХ}$, коэффициентов усиления тока и мощности K_I и K_P для всех четырех ситуаций, исследуемых в предыдущем пункте 6).

Для этого в пакете для математических и инженерных вычислений *Mathcad Professional* внести исходные для расчетов данные и записать формулы для вычисления:

$$I_{ВХ} = \frac{E_G - U_{ВХ}}{R_G}, I_{ВЫХ} = \frac{U_{ВЫХ}}{R'_H},$$

где

$$R'_H = \begin{cases} \frac{R_e R_H}{R_e + R_H}, & \text{if } R_H = 360 \text{ Ом} \\ R_e, & \text{if } R_H = \infty \end{cases},$$

$$K_I = \frac{I_{ВЫХ} + I_{ВХ}}{I_{ВХ}}, K_P = K \cdot K_I.$$

Полученные результаты занести в таблицу 3.

7.2) Подключить с помощью ключей **X** и **Z** ко входу усилителя источник сигнала с внутренним сопротивлением **R_г**, а к выходу – нагрузку, имеющую активное сопротивление **R_н**.

7.3) Рассчитать для установленного режима работы экспериментальные значения вторичных параметров **R_{вх}**, **R_{вых}**, **h₁₁** и **Y₂₂** усилителя, воспользовавшись данными из таблиц 2 и 3. Для этого в пакете для математических и инженерных вычислений **Mathcad Professional** внести исходные для расчетов данные и записать формулы для вычислений:

– входных и выходных сопротивлений

$$R_{\text{вх}} = \frac{U_{\text{вх}}}{I_{\text{вх}}}, \quad R_{\text{вых}} = R_{\text{н}=360 \text{ Ом}} \left(\frac{U_{\text{вых}}_{R_{\text{н}}=\infty}}{U_{\text{вых}}_{R_{\text{н}}=360}} - 1 \right);$$

– собственного входного сопротивления усилительного элемента

$$h_{11} = \frac{R_{\text{вх}} R_{\text{б}}}{R_{\text{б}} - R_{\text{вх}}}, \quad \text{где } R_{\text{б}} = \frac{R_{\text{б1}} \cdot R_{\text{б2}}}{R_{\text{б1}} + R_{\text{б2}}};$$

– выходной проводимости усилительного элемента (транзистора)

$$Y_{22} = \frac{R_{\text{е}} - R_{\text{вых}}}{R_{\text{вых}} R_{\text{е}}}.$$

Полученные результаты занести в таблицу 4.

8) Провести анализ передаточных (усилительных) свойств усилительного каскада для случая подключения ко входу реального генератора. Для этого внести полученные ранее коэффициенты передачи в табл. 5. Сравнить их величины для различных режимов работы и для различных схем включения, сформулировать выводы.

9) Сделать выводы по результатам проведенного исследования.

Задание 9. Исследование основных параметров и характеристик усилителя по схеме с общей базой.

Постановка задачи на исследование: В этом задании проводятся исследования двух режимов работы согласующего усилителя: без нагрузки (на холостом ходу) и с нагрузкой (**R_н** = 360 Ом). При этом к усилителю подключается либо идеальный источник сигнала, внутреннее сопротивление которого равно 0, либо реальный источник напряжения с сопротивлением 10 Ом. Усилитель должен обеспечивать выходное напряжение равное **U_{вых}** = 300 мВ.

В задании необходимо на средней частоте **f_{ср}** = 10кГц выполнить следующие действия:

- снять осциллограммы входного и выходного сигнала, определить вносимый им сдвиг фазы в выходном сигнале,
- снять амплитудно-частотную характеристику (АЧХ) и фазо-частотную характеристику (ФЧХ) усилителя, определить полосу усиливаемых частот;
- определить первичные и вторичные параметры усилителя;
- оценить передаточные (усилительные) свойства по напряжению, по току и по мощности.

Для выполнения задания 9 необходимо **выполнить задание 8**, т.е. в программном пакете компьютерного моделирования собрать схемотехническую модель усилителя по схеме с ОБ, приведенную на рис. 4.

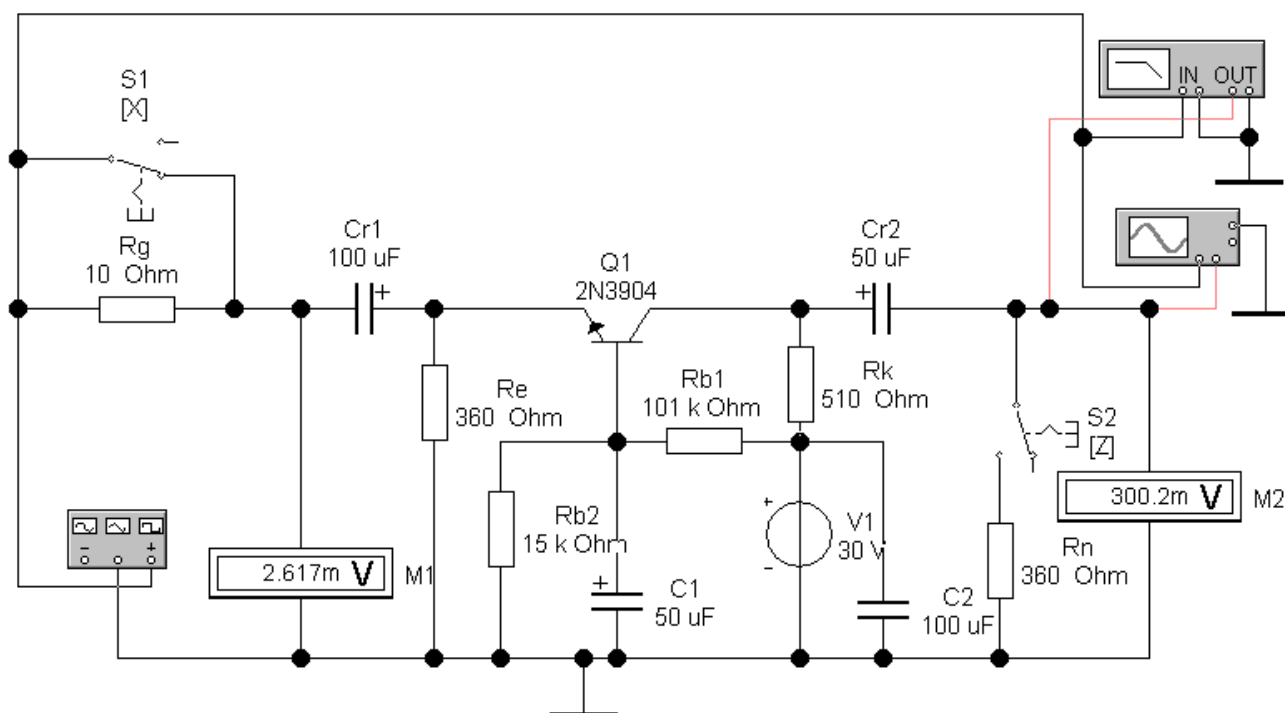


Рис. 4 – Принципиальная схема усилителя с общей базой

Рекомендации по выполнению задания:

1) Установить в собранной схеме значения величин элементов, как показано на рис. 1, за исключением сопротивлений делителя напряжений **Rb1** и **Rb2**, значения которых устанавливаются согласно заданному варианту. Обратите внимание, что внутреннее сопротивление генератора изменилось и стало равное 10 Ом. В функциональном генераторе установить частоту входного сигнала 10 кГц, а амплитуду $E_g = 450$ мВ. Ключи **S1** и **S2** установить в положения, как показано на рис. 4.

2) Проверить работоспособность схемы. Для этого активизировать работу схемы кнопкой, находящейся в правом верхнем углу экрана. При правильной работе схемы переменные вольтметры **M1** и **M2** покажут соответственно значения входного напряжения $U_{вх}$ и выходного напряжения $U_{вых}$.

3) Для получения осциллограмм настроить осциллограф таким образом, чтобы на его экране размещалось 3 – 4 периода колебаний, а амплитуды входного и выходного сигналов были примерно одинаковыми. Занести в отчет по ЛР полученные осциллограммы. По осциллограммам определить сдвиг фазы между входным и выходным сигналом.

4) Порядок действий при снятии АЧХ и ФЧХ:

- запустить двойным щелчком левой кнопкой мыши Bode plotter;
- в открывшемся диалоговом окне, выбрать режим работы Magnitude, это означает, что Bode plotter будет работать в режиме АЧХ-метра;
- в рамке Vertical выбрать линейный масштаб по оси амплитуд, и установить значения верхнего и нижнего порога $F=100$ или 500 , $I=0$.
- в рамке Horizontal выбрать логарифмический масштаб по оси частот, и установить значения верхнего и нижнего порога $F=10$ GHz, $I=1$ Hz.
- активизировать работу схемы кнопкой, находящейся в правом верхнем углу экрана; Bode plotter на своем экране покажет АЧХ усилителя; занести полученную АЧХ в отчет по ЛР;
- установить в Bode plotter режим работы Phase, переведя его в режиме АЧХ-метра;
- в рамке Vertical для линейного масштаба по оси амплитуд установить значения верхнего и нижнего порога $F=90$ град., $I=-180$ град.;
- занести полученную ФЧХ в отчет по ЛР.

5) Определить полосу усиливаемых частот (полосу пропускания) усилителя. Для этого выполнить следующие операции:

- в режиме работы Magnitude установить курсор Bode plotter на среднюю (рабочую) частоту усилителя, равную 10 кГц, определить величину коэффициента усиления по напряжению $K_{\text{СР}}$ в раз;

- продвигая курсор Bode plotter в лево найти нижнюю граничную частоту усиления $f_{\text{ГРН}}$, на которой коэффициент усиления $K_{\text{СР}}$ уменьшится на величину $\sqrt{2}$ (т.е. составит 0,707 от $K_{\text{СР}}$);

- продвигая курсор Bode plotter в право найти верхнюю граничную частоту усиления $f_{\text{ГРВ}}$, на которой коэффициент усиления $K_{\text{СР}}$ уменьшится на величину $\sqrt{2}$ (т.е. составит 0,707 от $K_{\text{СР}}$);

- полученные результаты занести в таблицу 1 отчета по ЛР;

- в режиме работы Phase установить курсор Bode plotter на среднюю (рабочую) частоту усилителя, равную 10 кГц, определить величину фазового сдвига $\varphi_{\text{СР}}$ в градусах;

- продвигая курсор Bode plotter в лево найти нижнюю граничную частоту усиления $f_{\text{ГРН}}$, на которой фазовый сдвиг $\varphi_{\text{СР}}$ изменится на величину +45 градусов;

- продвигая курсор Bode plotter в право найти верхнюю граничную частоту усиления $f_{\text{ГРВ}}$, на которой фазовый сдвиг $\varphi_{\text{СР}}$ изменится на величину -45 градусов;

- полученные результаты занести в таблицу 1 отчета по ЛР.

6) Порядок действий при проведении измерений первичных параметров усилителя:

6.1) Замкнуть ключ «X» так, чтобы замкнуть внутренне сопротивление генератора R_g , тем самым сделав его равным нулю, как в идеальном источнике ЭДС (см. рис. 3).

6.2) Разомкнуть ключ «Z», отключив при этом нагрузку, тем самым установив режим холостого хода, когда $R_n = \infty$ (см. рис. 3).

6.3) Запустить схему, подобрать такую амплитуду напряжения сигнала E_g в функциональном генераторе, при котором напряжение на выходе усилительного каскада составит $U_{\text{ВЫХ}} = 300$ мВ.

6.4) Результаты измерений E_g , $U_{\text{ВХ}}$ и $U_{\text{ВЫХ}}$ для данного случая идеальный источник ЭДС ($R_g=0$) и отключенная нагрузка занести в таблицу 2.

6.5) Рассчитать коэффициент усиления K по напряжению, сквозной коэффициент усиления K_E . Полученные результаты занести в таблицу 2. Для этого воспользоваться формулами:

$$K = \frac{U_{\text{ВЫХ}}}{U_{\text{ВХ}}}, K_E = \frac{U_{\text{ВЫХ}}}{E_g}.$$

6.6) Повторить измерения при разомкнутом ключе X, подключив тем самым внутреннее сопротивление генератора $R_g = 10$ Ом; определить значение E_g , при котором выходное напряжение усилителя составит $U_{\text{ВЫХ}} = 300$ мВ.

6.7) Повторить все измерения для обоих случаев ($R_g = 10$ Ом и $R_g = 0$) с подключенной нагрузкой $R_n = 360$ Ом; для этого нужно замкнуть ключ Z путём нажатия на одноимённую клавишу клавиатуры.

6.8) Результаты измерений E_g , $U_{\text{ВХ}}$ и $U_{\text{ВЫХ}}$ для случаев с подключенной и отключенной нагрузкой R_n занести в табл. 2.

7) Порядок действий при проведении экспериментальных расчетов первичных и вторичных параметров усилителя:

7.1) Рассчитать экспериментальные значения входных и выходных токов $I_{\text{ВХ}}$ и $I_{\text{ВЫХ}}$, коэффициентов усиления тока и мощности K_I и K_P для всех четырех ситуаций, исследуемых в предыдущем пункте б).

Для этого в пакете для математических и инженерных вычислений *Mathcad Professional* внести исходные для расчетов данные и записать формулы для вычисления:

$$I_{\text{ВХ}} = \frac{E_{\Gamma} - U_{\text{ВХ}}}{R_{\Gamma}}, \quad I_{\text{ВЫХ}} = \frac{U_{\text{ВЫХ}}}{R'_{\text{Н}}},$$

где

$$R'_{\text{Н}} = \begin{cases} \frac{R_{\text{К}} R_{\text{Н}}}{R_{\text{К}} + R_{\text{Н}}}, & \text{if } R_{\text{Н}} = 360 \text{ Ом} \\ R_{\text{К}}, & \text{if } R_{\text{Н}} = \infty \end{cases},$$

$$K_I = \frac{I_{\text{ВЫХ}}}{I_{\text{ВЫХ}} + I_{\text{ВХ}}}, \quad K_P = K \cdot K_I.$$

Полученные результаты занести в таблицу 3.

7.2) Подключить с помощью ключей **X** и **Z** ко входу усилителя источник сигнала с внутренним сопротивлением **R_г**, а к выходу – нагрузку, имеющую активное сопротивление **R_н**.

7.3) Рассчитать для установленного режима работы экспериментальные значения вторичных параметров **R_{вх}**, **R_{вых}**, **h₁₁** и **Y₂₂** усилителя, воспользовавшись данными из таблиц 2 и 3. Для этого в пакете для математических и инженерных вычислений **Mathcad Professional** внести исходные для расчетов данные и записать формулы для вычислений:

– входных и выходных сопротивлений

$$R_{\text{ВХ}} = \frac{U_{\text{ВХ}}}{I_{\text{ВХ}}}, \quad R_{\text{ВЫХ}} = R_{\text{Н}=360 \text{ Ом}} \left(\frac{U_{\text{ВЫХ}} R_{\text{Н}=\infty}}{U_{\text{ВЫХ}} R_{\text{Н}=360}} - 1 \right);$$

– собственного входного сопротивления усилительного элемента

$$h_{11} = \frac{R_{\text{ВХ}} R_{\text{Э}}}{R_{\text{Э}} - R_{\text{ВХ}}};$$

– выходной проводимости усилительного элемента (транзистора)

$$Y_{22} = \frac{R_{\text{К}} - R_{\text{ВЫХ}}}{R_{\text{ВЫХ}} R_{\text{К}}}.$$

Полученные результаты занести в таблицу 4.

8) Провести анализ передаточных (усилительных) свойств усилительного каскада. Для этого внести полученные ранее коэффициенты передачи в табл. 5. Сравнить их величины для различных режимов работы и для различных схем включения, сформулировать выводы.

9) Сделать выводы по результатам проведенного исследования.

Задание 10. (для самостоятельной работы) Оформить результаты исследований в виде отчета по лабораторной работе и защитить его.

1) В отчете отобразить:

- тему и цель работы, задания для исследований и краткий порядок их выполнения;
- смоделированные в редакторе схематического моделирования принципиальные электрические схемы усилителей по схеме с ОЭ, ОК и ОБ;
- осциллограммы входных и выходных сигналов;
- графики АЧХ и ФЧХ с результатами измерений граничных частот полосы усиления;
- результаты исследований в виде таблиц с измерениями и расчетами заданных первичных и вторичных параметров усилителей;
- выводы по результатам выполнения заданий и в целом по проделанной работе.

2) Защитить отчет по проделанной лабораторной работе, выполнив индивидуальное задание, указанное преподавателем, в рамках проведенных исследований.

Контрольные вопросы для подготовки к защите:

1. Поясните, что означает термин "общий" на конкретных способах включения УЭ: ОЭ, ОБ, ОК.
2. Нарисуйте схемы усилительных каскадов на УЭ, включенных с ОЭ, ОБ, ОК. Поясните назначение элементов схемы.
3. Дайте общую характеристику трем основным способам включения. Сравнение проведите по показателям: K , K_e , K_i , K_r , $R_{вх}$, $R_{вых}$, $f_{гр.нижн.}$, $f_{гр.верхн.}$.
4. Поясните, почему при включении УЭ по схемам ОБ и ОК не происходит инвертирование входного сигнала.
5. Поясните, почему при включении УЭ по схеме ОЭ наблюдается инвертирование входного сигнала.
6. Дайте определение нижней и верхней граничным частотам усилительного каскада $f_{гр.нижн.}$, $f_{гр.верхн.}$. Чем они определяются в усилительном каскаде?
7. Поясните, почему УЭ при включении с ОБ не может усиливать ток сигнала?
8. Поясните, почему УЭ при включении с ОК не может усиливать напряжение сигнала?
9. Поясните, почему при включении УЭ по схеме с ОЭ имеет место усиление как тока, так и напряжения сигнала?
10. Какая из трех схем включения УЭ позволяет получить наибольшее усиление по мощности?
11. Какие элементы в схеме резисторного каскада ограничивают величину входного сопротивления? Поясните разницу между $R_{вх}$ и h_{11} .
12. Поясните разницу между $R_{вых}$ и Y_{22} .
13. Расскажите о методике измерения $R_{вх}$ и $R_{вых}$.
14. Расскажите о методике снятия АЧХ каскада.

Лабораторная работа разработана
доцентом кафедры инфокоммуникаций,
кандидатом технических наук, доцентом, профессором РАЕ
К.М. Сагдеевым

ЛАБОРАТОРНАЯ РАБОТА № 3

Тема: ИССЛЕДОВАНИЕ ВЛИЯНИЯ ОТРИЦАТЕЛЬНЫХ ОБРАТНЫХ СВЯЗЕЙ НА ХАРАКТЕРИСТИКИ УСИЛИТЕЛЬНЫХ УСТРОЙСТВ

Время – 4 учебных часа.

ЦЕЛЕВАЯ УСТАНОВКА ЛАБОРАТОРНОЙ РАБОТЫ:

В ходе лабораторной работы студенты должны овладеть следующими умениями и навыками:

- осуществлять схемотехническое (компьютерное) моделирование усилителей с различными видами отрицательной обратной связи (ООС) с использованием универсальных пакетов прикладных компьютерных программ;
- проводить исследование влияния различных видов ООС на основные характеристики и параметры усилителя с общим эмиттером (ОЭ);
- подборки и анализа информации для формирования исходных данных для проектирования электронных усилительных устройств.

УЧЕБНО-МАТЕРИАЛЬНОЕ ОБЕСПЕЧЕНИЕ:

- программный редактор схематического моделирования «Electronics Workbench» (EWB), версия не ниже 5.12 или NI Multisim версия Education;
- приложение для математических и инженерных вычислений Mathcad Professional версия не ниже 15.0;
- электронная методическая разработка по лабораторной работе.

СТРУКТУРА ЛАБОРАТОРНОЙ РАБОТЫ:

Занятие №1		90 мин
Вводная часть		10 мин
Проверка готовности студентов к лабораторной работе		8 мин
Вступительная часть		2 мин
Вопросы (задачи), подлежащие исследованию:		75 мин
1. Сборка схемотехнической модели усилителя по схеме с ОЭ с различными видами ООС.		25 мин
2. Исследование полезных свойств ООС.		50 мин
Заключительная часть		5 мин
Подведение итогов		3 мин
Задание студентам для самостоятельной работы		2 мин
Занятие №2		90 мин
Вводная часть		10 мин
Проверка готовности студентов к лабораторной работе		8 мин
Вступительная часть		2 мин
Вопросы (задачи), подлежащие исследованию:		55 мин
3. Исследование влияния ООС на усилительные свойства и частотные характеристики усилителя.		25 мин
4. Исследование влияния ООС на входное и выходное сопротивления усилителя.		20 мин
Заключительная часть		25 мин
Защита отчетов по лабораторной работе		20 мин
Подведение итогов		3 мин
Задание студентам для самостоятельной работы		2 мин

СОДЕРЖАНИЕ ЛАБОРАТОРНОЙ РАБОТЫ

Краткие теоретические или справочно-информационные материалы

Обратной связью называется связь между цепями в усилительном устройстве, при которой энергия сигнала передается в направлении, обратном нормальному, т.е. с выхода на вход.

В усилительных устройствах широко применяется отрицательная ООС с целью:

- а) уменьшение нелинейных искажений и помех;
- б) уменьшение линейных (иначе - частотных и переходных) искажений;
- в) повышение стабильности параметров при воздействии на усилитель дестабилизирующих факторов (изменение температуры окружающей среды, питающего напряжения и др.),
- г) изменение в желаемом направлении входного или выходного сопротивлений усилителя.

ООС дает столь большой положительный эффект, что ее применяют, несмотря на то, что при этом снижается коэффициент усиления.

Усилитель и цепь ОС образуют замкнутую структуру, которая называется петлей ОС.

Коэффициент передачи сигнала вдоль петли ОС называется **петлевым усилением T (или возвратным отношением)**. Для определения петлевого усиления петлю ОС в произвольном месте (чаще на входе усилителя) разрывают, на выходе разомкнутой петли включают сопротивление $R_{вх}$, которое было подключено к точкам разрыва до операции размыкания петли, и для получаемой схемы находят коэффициент передачи по напряжению или по току. Это и будет усиление $T = \beta \cdot K$.

Под возвратной разностью (или глубиной ОС) понимается величина

$$F = 1 - T.$$

Этот показатель показывает, как изменяются многие показатели усилительного устройства от введения ОС (K_e , q , K_g др.).

В зависимости от знака действительной части T на рабочих частотах различают **положительную и отрицательную ОС**. При ПОС действительная часть T положительная. При ООС возвратное напряжение $U_{ос}$ противофазно с $U_{вх}$, и сигналы от источника сигнала и из цепи ОС на входе усилителя вычитаются. Это и определяет название ООС. Если в рабочем диапазоне частот T не зависит от частоты, то ООС называется **частотно-независимой**. В противном случае ООС – **частотно-зависимая**.

В зависимости от устройства формирования ООС на выходе усилителя различают следующие виды ООС: по току, по напряжению и комбинированную по выходу.

При ООС по току напряжение ОС пропорционально выходному току. ООС по току получают обычно, включая резистор в цепь выходного тока усилителя последовательно с нагрузкой.

При ООС по напряжению напряжение ОС пропорционально выходному напряжению. Для получения такой ООС можно использовать резисторный делитель, трансформатор или автотрансформатор.

При комбинированной по выходу ООС напряжение ОС содержит две составляющие. Одна из них пропорциональна выходному току, а другая - выходному напряжению.

На рисунок 1 лабораторной работы приведены все три схемы формирования ООС по выходу усилителя:

- ООС по напряжению - напряжение ОС, пропорциональное выходному напряжению, снимается с резистора (нагрузки) R_k и через резистор 1,9 кОм подается на вход усилителя с помощью переключателя «D» - переключатель замкнут;

- частотно-независимая ООС по току – напряжение ОС снимается с резистора R_z , включенного последовательно с нагрузкой R_k (переключатели «А», «В» «С» и «D» - разомкнуты);

- частотно-зависимая ООС по току – напряжение ОС снимается с резистора R_z , включенного последовательно с нагрузкой R_k (переключатель «D» - разомкнут, а замкнут один из переключателей «B» или «C»;
- комбинированная по выходу ООС - одновременно работают обе схемы формирования ООС.

В зависимости от устройства ввода ОС различают следующие виды ОС: последовательную, параллельную и комбинированную по входу.

При последовательной ООС напряжение ОС подается на вход усилителя последовательно с сигналом.

При параллельной ООС напряжение ОС подается на вход усилителя параллельно с сигналом.

При комбинированной по входу ООС сигнал связи содержит две составляющие, одна из которых вводится на вход усилителя последовательно с источником сигнала, а другая - параллельно.

На рисунок 1 лабораторной работы приведены все три схемы формирования ОС по входу усилителя:

- параллельная ООС – напряжение ОС через резистор 1,9 кОм подается на вход усилителя (с помощью переключателя «D» - переключатель замкнут) параллельно с сигналом;
- последовательная ООС – напряжение ОС, снимаемое с резистора R_z , подается на вход усилителя последовательно с сигналом (конденсатор «C» - отключен);
- комбинированная по входу ООС – работают одновременно обе схемы

Для полной характеристики усилителя с ООС необходимо указать:

- 1) способ введения напряжения ОС на его вход;
- 2) знак ОС;
- 3) способ получения напряжения ОС на выходе усилителя.

В схеме рисунок 1 лабораторной работы, таким образом, приведены три схемы ОС:

- параллельная ООС по напряжению;
- последовательная ООС по току;
- комбинированная по входу ООС, комбинированная по выходу.

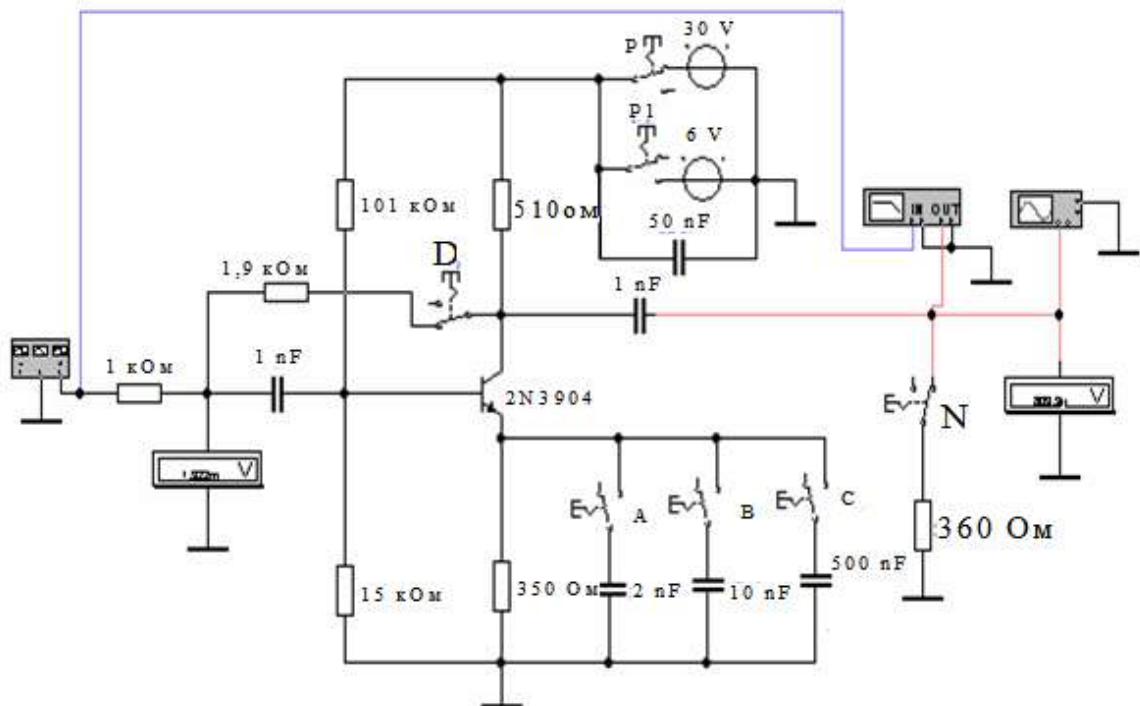


Рисунок 1- Принципиальная схема усилительного устройства

Влияние ОС на коэффициенты усиления не зависит от способа получения сигнала ОС, а определяется только способом введения сигнала ОС на вход усилителя.

При последовательной ОС ток входной цепи, а значит и **усиление по току не меняется**, происходит сложение напряжений. Если ОС отрицательная, то сигнал ОС вычитается из напряжения источника сигнала, и **усиление по напряжению уменьшается**. При ПОС наоборот, усиление по напряжению увеличивается.

При параллельной ОС напряжение на входе усилителя, а значит и **коэффициент усиления усилителя по напряжению не меняются**. Изменяется коэффициент усиления по току. Если ОС отрицательная, то ток ОС вычитается из тока от источника сигнала, и **усиление по току уменьшается**. При ПОС наоборот, усиление по току увеличивается.

При комбинированной по входу ОС составляющая последовательной ОС влияет только на коэффициент усиления по напряжению, а составляющая параллельной ОС — только на коэффициент усиления по току.

При ООС все коэффициенты усиления уменьшаются, а при ПОС - увеличиваются.

Сквозной коэффициент усиления при любом способе введения ОС меняется одинаково. Для расчета используется формула

$$K_{eoc} = \frac{K_e}{F}, \quad (1)$$

где — K_{eoc} сквозной коэффициент усиления с учетом ОС; K_e сквозной коэффициент усиления до введения ОС, F - глубина ОС.

Важное полезное свойство ООС - уменьшение неустойчивости параметров усиления, и в первую очередь неустойчивость сквозного коэффициента усиления, при воздействии дестабилизирующих факторов.

Относительную неустойчивость сквозного коэффициента усиления можно рассчитать по двум значениям этого показателя, полученным в разных условиях, по формуле

$$q = \frac{\Delta K_e}{K_e} = \frac{K_{e1} - K_{e2}}{K_{e1}}, \quad (2)$$

где K_{e1} и K_{e2} - сквозные коэффициенты усиления, например, при изменении питающего напряжения.

От введения ООС неустойчивость усиления изменяется по формуле

$$q_{eoc} = \frac{q_e}{F}. \quad (3)$$

При ООС $F > 1$ и неустойчивость уменьшается. Физически это объясняется тем, что, например, при увеличении усиления под действием любых дестабилизирующих факторов, сигнал на выходе усилителя увеличивается. Это приводит к увеличению сигнала ОС. При этом из сигнала от источника вычитается больший сигнал ОС, сигнал на входе усилительной части схемы уменьшается, что приводит к уменьшению выходного сигнала. При ПОС наоборот, неустойчивость усиления увеличивается.

Второе полезное свойство ООС - уменьшение нелинейных искажений и помех. Напряжение гармоник или помех в усилителе с ОС можно рассчитать по формуле

$$U_{noc} = \frac{U_n}{F}, \quad (4)$$

где U_n - напряжение гармоник и помех до введения ОС, F - глубина ОС.

При ООС $F > 1$, напряжение гармоник или помех уменьшается. Физически это объясняется тем, что напряжение гармоник или помех по петле ООС возвращается в точку своего возникновения с противоположной полярностью и вычитается из исходного напряжения помех.

Третье полезное свойство ООС - уменьшение линейных искажений. Для усилителей гармонических сигналов линейные искажения надо рассматривать как частотные.

Для простых усилителей от введения ОС граничные частоты меняются по формулам

$$f_{нгр\text{ос}} = \frac{f_{нгр}}{F} \quad f_{вгр\text{ос}} = f_{вгр} \cdot F, \quad (5)$$

где $f_{нгр}$ и $f_{вгр}$ - нижняя и верхняя граничные частоты до введения ООС

При ООС $F > 1$ $f_{нгр\text{ос}}$ - уменьшается, а $f_{вгр\text{ос}}$ - увеличивается, т.е. при ООС протяженность частотного диапазона больше, где АЧХ равномерна (а значит, нет линейных искажений).

Физически объяснение этого явления совпадает с объяснением стабилизации коэффициента усиления. Цепь ООС реагирует на изменение входного сигнала одинаково, независимо от физических причин, вызывающих это изменение. При ПОС усиление возрастает, но протяженность диапазона частот с равномерной АЧХ сокращается.

От введения ОС изменяется входное сопротивление усилителя. Это изменение не зависит от способа получения сигнала ОС на выходе усилителя, а определяется способом введения сигнала ОС во входную цепь усилителя. Влияние ОС на входное сопротивление описывается формулой Блекмана:

$$R_{вх\text{ос}} = R_{вх} \cdot \frac{F_{ог}}{F_{\infty г}}, \quad (6)$$

где $R_{вх\text{ос}}$ - входное сопротивление с учетом ОС; $R_{вх}$ - входное сопротивление до введения ОС, $F_{ог}$ - глубина ОС при нулевом внутреннем сопротивлении источника сигнала; $F_{\infty г}$ - глубина ОС при бесконечно большом внутреннем сопротивлении источника сигнала.

Величина $F_{ог}$ определяется составляющей последовательной ОС; при параллельной ОС $F_{ог} = 1$.

При последовательной ООС

$$R_{вх\text{ос}} = R_{вх} \cdot F_{ог}. \quad (7)$$

Если ОС отрицательная, **то входное сопротивление увеличивается**, так как $F_{ог} > 1$. Физически это объясняется тем, что при ООС напряжение связи вычитается из сигнала от источника сигнала и для восстановления того же напряжения на входе усилителя, что было до введения ОС, надо увеличивать напряжение, отбираемое от источника сигнала. При ПОС наоборот, входное сопротивление уменьшается.

При параллельной ООС

$$R_{вх\text{ос}} = \frac{R_{вх}}{F_{\infty г}}. \quad (8)$$

Если ОС отрицательная, то $F_{\infty г} > 1$ и входное сопротивление уменьшается. Физически это объясняется тем, что при ООС ток связи вычитается из сигнала от источника сигнала, и для восстановления того же тока на входе усилителя, который был до введения ОС, надо увеличивать ток, отбираемый от источника сигнала. При ПОС входное сопротивление увеличивается.

При комбинированной по входу ОС две составляющие сигнала ОС действуют независимо друг от друга. В соответствии с формулой Блекмана они изменяют входное сопротивление в противоположных направлениях. Значение входного сопротивления после введения ОС зависит от соотношения составляющих в сигнале комбинированной ОС.

При отрицательной ОС входное сопротивление увеличивается, если преобладает последовательная ОС и уменьшается, если преобладает параллельная ОС. Для практических целей полезен случай, когда последовательная ОС и параллельная ОС уравнивают друг друга.

При этом от введения ОС и изменения ее глубины $R_{вх}$ не изменяется.

Такое свойство полезно, когда источником сигнала является длинная линия, в которой для устранения отраженных волн надо поддерживать режим согласования. Это достигается при постоянстве входного сопротивления усилителя.

От введения ОС меняется и выходное сопротивление усилителя. Под выходным сопротивлением усилителя понимается внутреннее сопротивление эквивалентного генератора, которым относительно нагрузки может быть заменена выходная цепь усилителя.

Изменение выходного сопротивления от введения ОС не зависит от способа ввода сигнала ОС на вход усилителя, а определяется только способом получения сигнала ОС на выходе усилителя. Влияние ОС на выходное сопротивление определяется формулой Блекмана

$$R_{выхос} = R_{вых} \cdot \frac{F_{он}}{F_{\infty}} \quad (9)$$

где – $R_{выхос}$ выходное сопротивление с учетом ОС; $R_{вых}$ - выходное сопротивление до введения ОС; $F_{он}$ - глубина ОС при нулевом сопротивлении нагрузки; F_{∞} - глубина ОС при бесконечно большом сопротивлении нагрузки.

Величина $F_{он}$ определяется составляющей ОС по току, при ОС по напряжению $F_{он} = 1$. Величина F_{∞} определяется составляющей ОС по напряжению, при ОС по току $F_{\infty} = 1$.

При ОС по току, таким образом

$$R_{выхос} = R_{вых} \cdot F_{он} \quad (10)$$

Если ОС отрицательная, то $F_{он} > 1$, и **выходное сопротивление увеличивается**. Физически это объясняется тем, что ООС по току стабилизирует выходной ток. Свойством постоянства выходного тока обладает источник заданного тока с бесконечно большим внутренним сопротивлением. ООС по току приближает выходную цепь усилителя по своим свойствам к источнику заданного тока. При ПОС выходное сопротивление наоборот уменьшается.

При ОС по напряжению

$$R_{выхос} = \frac{R_{вых}}{F_{он}} \quad (11)$$

Если ОС отрицательная, то **выходное сопротивление уменьшается**. Физически это объясняется тем, что ООС по напряжению стабилизирует выходное напряжение. Свойством постоянства выходного напряжения обладает источник э.д.с. с нулевым внутренним сопротивлением. ООС по напряжению приближает выходную цепь по своим свойствам к источнику э.д.с. При ПОС выходное сопротивление наоборот - увеличивается.

При комбинированной по выходу ОС две составляющие сигнала ОС действуют независимо друг от друга. В соответствии с формулой Блекмана они изменяют выходное сопротивление в разных направлениях. Значение выходного сопротивления после введения комбинированной по выходу ОС зависит от соотношения составляющих ОС по току и по напряжению в общем сигнале ОС. При ООС выходное сопротивление увеличится, если преобладает ОС по току, и уменьшится, если преобладает ОС по напряжению. Для практических целей полезен случай, когда ОС по току и по напряжению уравнивают друг друга. При этом от введения ОС и изменения ее глубины $R_{вых}$ не изменяется. Такое свойство полезно, когда нагрузкой усилителя является длинная линия, в которой для устранения отраженных волн надо поддерживать режим согласования. Это достигается при постоянстве выходного сопротивления усилителя.

В усилителях систем многоканальной связи широкое применение находит ООС с большой глубиной. Усилитель с глубокой ООС обладает принципиально важным свойством: коэффициент усиления усилителя с глубокой ООС не зависит от коэффициента усиления усилительной части схемы, а зависит только от коэффициента передачи цепи ОС. Это свойство вытекает из уравнения

$$K_{еос} = \frac{K_e}{F} = \frac{K_e}{1 + \beta \cdot K_e} \approx \frac{1}{\beta} \quad (12)$$

Из этого свойства следует важное практическое правило: если нужно изменять коэффициент усиления усилителя с глубокой ООС, то регулирующий элемент должен включаться в цепь ООС и регулировать величину β . Свойство усилителя с глубокой ООС - зависимость коэффициента усиления от коэффициента передачи цепи ООС - практически применяется в

усилителях многоканальной связи и для коррекции амплитудно-частотных искажений сигнала в линиях связи. Сигнал при распространении по линии связи искажается, так как затухание линии связи растет с увеличением частоты сигнала. Для достижения такого свойства в усилителе применяют частотно-зависимую ООС.

Содержание практической работы, выполняемой студентами в ходе занятия

Описание лабораторного оборудования:

- ПЭВМ на каждого обучающегося;
- программный редактор схематического моделирования «Electronics Workbench» (EWB) версия не ниже 5.12 или NI Multisim версия Education;
- приложение для математических и инженерных вычислений Mathcad Professional версия не ниже 15.0.

Требования безопасности при выполнении работы:

- 1) К проведению лабораторных работ допускаются студенты, прошедшие требуемые инструктажи по охране труда.
- 2) Включение лабораторных установок (компьютеров) осуществляется только с разрешения преподавателя.
- 3) При проведении лабораторной работы не допускается использование приборов, оборудования, не предусмотренного планом проведения занятия.
- 4) Не разрешается при включенном оборудовании переключать кабели питания, соединительные кабели блоков и компонентов лабораторных установок (компьютеров).
- 5) При возникновении аварийных ситуаций необходимо немедленно отключить оборудование от питающей сети, сообщить об этом преподавателю и действовать по его указанию.
- 6) При возгорании оборудования его необходимо немедленно обесточить, сообщить об этом преподавателю, принять меры по устранению возгорания и действовать по указанию преподавателя.
- 7) По окончании работы с лабораторным оборудованием (компьютерами) его необходимо выключить установленным порядком.

Исходные данные для моделирования и исследования

Варианты заданий для индивидуального моделирования и проведения исследований студентами представлены в таблице А.

Таблица А – Варианты заданий для моделирования и исследований.

№ варианта	Rb1, кОм	Rb2, кОм	№ варианта	Rb1, кОм	Rb2, кОм
1.	101	33	2.	101	27
3.	101	24	4.	101	22
5.	101	18	6.	101	15
7.	91	15	8.	91	18
9.	91	22	10.	91	24
11.	91	27	12.	91	33
13.	82	15	14.	82	18
15.	82	22	16.	82	24
17.	82	27	18.	82	33
19.	75	33	20.	75	24

Задания, выполняемые в ходе лабораторной работы

Задания базового уровня:

- 1) Собрать в программном пакете компьютерного моделирования принципиальную электрическую схему усилителя с общим эмиттером и с различными видами отрицательной обратной связи.
- 2) Провести исследование полезных свойств отрицательной обратной связи.

3) Провести исследование влияния ООС на усилительные свойства и частотные характеристики усилителя.

Задания повышенного уровня:

4) Провести исследование влияния ООС на входное и выходное сопротивления усилителя.

Порядок выполнения работы

Задание 1. *Собрать в программном пакете компьютерного моделирования принципиальную электрическую схему усилителя с общим эмиттером и с различными видами отрицательной обратной связи.*

Постановка задачи:

Смоделировать в программном пакете компьютерного моделирования EWB схему электрическую принципиальную усилительного устройства с общим эмиттером без обратной связи и с возможностью подключения различных видов отрицательной обратной связи, а именно:

- параллельной ООС по напряжению;
- последовательной частотно-независимой ООС по току;
- последовательной частотно-зависимой ООС по току;
- комбинированной по входу и выходу ООС.

В качестве источника сигнала использовать функциональный генератор с внутренним сопротивлением. В качестве нагрузки использовать подключаемое активное сопротивление.

Для проведения исследований схема должна иметь средства измерения:

- амперметры для измерений входных и выходных токов в усилителе;
- вольтметры для измерений входных и выходных напряжений в усилителе;
- осциллограф для анализа формы входных и выходных сигналов и измерения их параметров;
- графопостроитель АЧХ (Бode-плоттер) для построения амплитудно-частотных и фазово-частотных характеристик (АЧХ и ФЧХ).

Пример принципиальной схемы усилителя приведен на рис. 2.

Порядок выполнения задания

1) Собрать в программе EWB принципиальную электрическую схему усилителя с заданными видами ООС и подключить требуемые средства измерения.

2) Установить в собранной схеме величины параметров элементов, как показано на рис. 2, за исключением сопротивлений делителя напряжений **Rb1** и **Rb2**, значения которых устанавливаются согласно заданному варианту. В функциональном генераторе установить частоту входного гармонического сигнала, равную 3 кГц, а амплитуду первоначально – $E_g = 10$ мВ.

3) Отключить все виды ООС, для этого установить коммутационные ключи следующим образом:

- разомкнуть ключи **S1** (кнопка D), **S2** (кнопка A), **S3** (кнопка B), **S4** (кнопка C), отключив сопротивление и все емкости в цепях обратной связи;
- замкнуть ключ **S8** (кнопка E), закоротив (отключив) сопротивление эмиттера, также выполняющего роль сопротивления в цепи обратной связи.

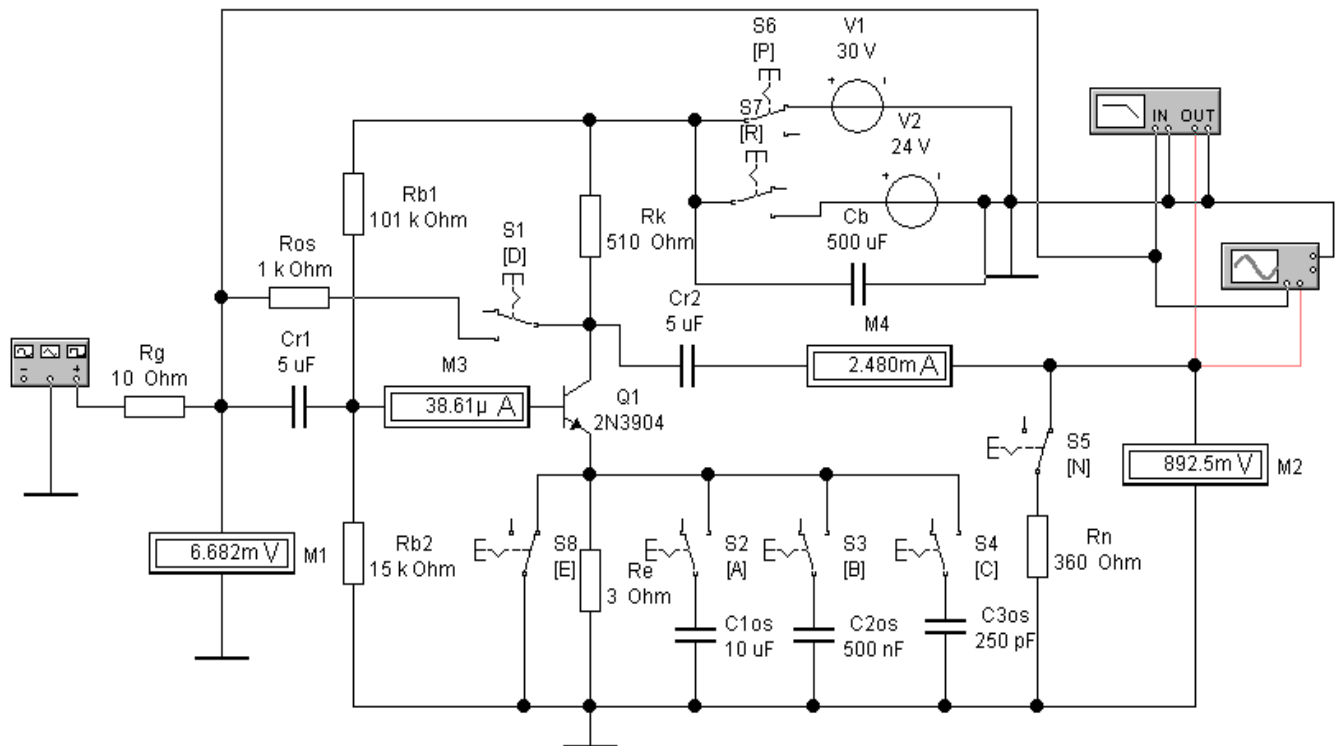


Рис. 2 – Принципиальная схема усилительного устройства по схеме с общим эмиттером с различными видами отрицательной обратной связи

4) Подключить нагрузку, замкнув ключ **S5** (кнопка N), подать напряжение питания от 30 вольтного источника, для этого замкнуть ключ **S6** (кнопка P), а разомкнуть ключ **S7** (кнопка R).

5) Проверить правильность сборки схемы. Для этого, прежде всего, проверить правильность соединений элементов схемы друг к другу, а также подключение измерительных приборов и коммутацию ключей, обращая особое внимание на подключение источника питания и заземление.

6) Проверить работоспособность схемы. Для этого активизировать работу программы EWB включателем, находящемся в правом верхнем углу рабочего окна программы. При правильной работе схемы переменные вольтметры и амперметры покажут соответственно значения входных и выходных токов и напряжений, не равных 0, при этом выходные значения будут значительно больше входных.

7) Настроить средства измерения:

–амперметры и вольтметры должны измерять переменные величины;

–в осциллографе горизонтальную и вертикальные развертки установить таким образом, чтобы на его экране размещалось 3 – 4 периода колебаний, а амплитуды входного и выходного сигналов были примерно одинаковыми. Занести в отчет по ЛР полученные осциллограммы;

–графопостроитель (Бode-плоттер) установить в режим АЧХ-метра, для этого включить кнопку Magnitude, в рамке Vertical выбрать линейный масштаб по оси амплитуд, и установить значения верхнего и нижнего порога $F=100$ или 500 , $I=0$, в рамке Horizontal выбрать логарифмический масштаб по оси частот, и установить значения верхнего и нижнего порога $F=10$ GHz, $I=1$ Hz.

8) Проверить правильность настройки схемы. Для этого с помощью осциллографа проанализировать формы входного и выходного сигналов. Они в усилителе с общим эмиттером должны быть противофазные. Если выходной сигнал подвергается нелинейным искажениям, в этом случае его вид будет отличаться от гармонического сигнала, то устранить искажения путем уменьшения амплитуды генератора E_g в пределах 1 – 5 мВ.

9) Если осциллограф или амперметр и вольтметр не показывают наличие выходного сигнала, то найти ошибки в сборке схемы или в коммутации измерительных приборов, затем устранить их, добившись правильной работы схемы.

10) Занести в отчет по лабораторной работе скриншот собранной и работоспособной схемы усилителя. Сделать выводы по проделанной в задании работе.

Задание 2. Провести исследование полезных свойств отрицательной обратной связи.

Постановка задачи:

В данном задании требуется подтвердить целесообразность введения ООС в усилительных устройствах. Для этого необходимо качественно оценить, как ООС улучшает основные показатели усилителя или придает им новые специфические свойства.

С этой целью в задании проводится исследование следующих полезных свойств ООС:

- а) уменьшение нелинейных искажений;
- б) уменьшение линейных (иначе - частотных и переходных) искажений;
- в) повышение стабильности параметров при воздействии на усилитель дестабилизирующего фактора в виде изменения питающего напряжения.

В качестве модели для исследования использовать собранный в предыдущем задании усилитель по схеме с общим эмиттером, имеющий возможность подключать различные виды ООС.

Порядок выполнения задания

1) ***Провести исследование полезного свойства ООС – уменьшение нелинейных искажений.*** Для этого выполнить следующие процедуры:

1.1) Установить усилитель в исходное состояние с разомкнутой цепью ООС:

- замкнуть ключ **S8** (кнопка E), закоротив (отключив) сопротивление эмиттера, выполняющего роль сопротивления в цепи обратной связи.
- разомкнуть ключи **S1** (кнопка D), **S2** (кнопка A), **S3** (кнопка B), **S4** (кнопка C), отключив сопротивление и все емкости в цепях обратной связи.

1.2) Установить в функциональном генераторе напряжение гармонического сигнала в 5 – 10 раз большее, чем первоначальное, равное 10 мВ.

1.3) Запустив EWB, с помощью осциллографа проанализировать форму выходного сигнала, убедившись в возникновении нелинейных искажений. Полученную осциллограмму занести в отчет по ЛР.

1.4) Определить коэффициент гармонических искажений, для этого выполнить следующие операции:

- установить в схеме усилителя информационные узлы, для этого во вкладке «Circuit» выбрать «Schematic options», в открывшем диалоговом окне установить опцию «Show nodes»;
- через меню Analysis запустить Фурье-анализатор (Fourier), в котором установить следующие опции: выходной узел – номер узла, соответствующий выходу усилителя, основная частота – 3 кГц, число гармоник – 10. Фурье-анализатор запустит окно, в котором будет отображаться спектр выходного сигнала;
- с помощью курсоров Фурье-анализатор произвести измерение амплитуд первых 5-и гармоник выходного сигнала, результаты занести в таблицу 2;
- рассчитать и занести в таблицу 2 коэффициент гармонических искажений (K_{Γ}), определяемый по формуле

$$K_{\Gamma} = \frac{\sqrt{U_2^2 + U_3^2 + U_4^2 + \dots + U_n^2 + \dots}}{U_1} . \quad (13)$$

Таблица 2 – Результаты расчетов и измерений.

Вид ООС в усилителе	Амплитуда гармоник				
	$U_{21} =$	$U_{22} =$	$U_{23} =$	$U_{24} =$	$U_{25} =$
Разомкнутая цепь ООС					
	$K_{\Gamma} =$				
Параллельная ООС по напряжению					
	$K_{\Gamma} =$				
Последовательная частотно-независимая ООС по току					
	$K_{\Gamma} =$				

1.5) Подключить в усилителе параллельную ООС по напряжению, замкнув ключ **S1** (кнопка D).

1.6) Запустив EWB, с помощью осциллографа проанализировать форму выходного сигнала, убедившись в уменьшении нелинейных искажений. Полученную осциллограмму занести в отчет по ЛР.

1.7) Определить коэффициент гармонических искажений при наличии параллельной ООС по напряжению. Для этого запустить Фурье-анализатор (Fourier), с помощью его курсоров произвести измерение амплитуд первых 5-и гармоник выходного сигнала, результаты занести в таблицу 2, рассчитать и занести в таблицу 2 коэффициент гармонических искажений (K_{Γ}), определяемый по формуле (13).

1.8) Подключить в усилителе последовательную частотно-независимую ООС по току, разомкнув ключи **S1** (кнопка D) и **S8** (кнопка E).

1.9) Запустив EWB, с помощью осциллографа проанализировать форму выходного сигнала, убедившись в уменьшении нелинейных искажений. Полученную осциллограмму занести в отчет по ЛР.

1.10) Определить коэффициент гармонических искажений при наличии последовательной ООС по току. Для этого запустить Фурье-анализатор (Fourier), с помощью его курсоров произвести измерение амплитуд первых 5-и гармоник выходного сигнала, результаты занести в таблицу 2, рассчитать и занести в таблицу 2 коэффициент гармонических искажений (K_{Γ}), определяемый по формуле (13).

1.11) Сделать выводы по результатам проделанных исследований, о том, как влияет ООС на нелинейные искажения в усилителе.

2) **Провести исследование полезного свойства ООС – уменьшение линейных (частотных и переходных) искажений.** Для этого выполнить следующие процедуры:

2.1) Установить усилитель в исходное состояние со слабой частотно-зависимой ООС:

– разомкнуть ключ **S8** (кнопка E), подключив сопротивление эмиттера, выполняющего роль сопротивления в цепи обратной связи.

– разомкнуть ключи **S1** (кнопка D), **S3** (кнопка B), **S4** (кнопка C), замкнув ключ **S2** (кнопка A), подключив емкость 10 мкФ в цепь обратной связи.

2.2) Установить в функциональном генераторе импульсный сигнал с амплитудой напряжения, равной 10 мВ, скважностью 50%.

2.3) Запустив EWB, с помощью осциллографа проанализировать форму выходного импульсного сигнала, убедившись в возникновении линейных (переходных) искажений. Полученную осциллограмму занести в отчет по ЛР.

2.4) Определить коэффициенты частотных искажений первых 5-и нечетных гармоник импульсного сигнала с помощью графопостроителя. Для этого выполнить следующие операции:

– запустить симулятор EWB, открыть графопостроитель (Бode плоттер), передвигая курсор на требуемые частоты, произвести измерения коэффициентов усиления на этих частотах и занести их в таблицу 3;

Таблица 3 – Результаты расчетов и измерений.

Вид ООС	Частота гармоник, кГц	$f_{г1}=3$	$f_{г3}=9$	$f_{г5}=15$	$f_{г7}=21$	$f_{г9}=27$
слабая частотно-зависимая ООС (при $C_{ос} = 10$ мкФ)	Коэффициент усиления, $K_{Г1}$, дБ					
	Коэффициент искажения $M_{Г1}$, дБ					
сильная последовательная частотно-зависимая ООС по току (при $C_{ос} = 250$ пФ)	Коэффициент усиления, $K_{Г1}$, дБ					
	Коэффициент искажения $M_{Г1}$, дБ					
параллельная ООС по напряжению	Коэффициент усиления, $K_{Г1}$, дБ					
	Коэффициент искажения $M_{Г1}$, дБ					
комбинированная по входу и выходу ООС	Коэффициент усиления, $K_{Г1}$, дБ					
	Коэффициент искажения $M_{Г1}$, дБ					

- с помощью графопостроителя (Бode плоттера) определить максимальный коэффициент усиления K_{max} при наличии слабой последовательной частотно-зависимой ООС по току;
- рассчитать и занести в таблицу 3 коэффициенты частотных (переходных) искажений в децибелах для этих гармоник по формуле

$$M_{Гi} = K_{Гi} - K_{max}; \quad (14)$$

- качественно оценить имеющиеся искажения, сделать выводы.

2.5) Подключить в усилителе сильную последовательную частотно-зависимую ООС по току, разомкнув ключ **S2** (кнопка А), замкнув кнопку **S4** (кнопка С), подсоединив в цепь обратной связи емкость 250 пФ.

2.6) Запустив EWB, с помощью осциллографа проанализировать форму выходного сигнала, убедившись в изменении линейных (переходных) искажений. Полученную осциллограмму занести в отчет по ЛР.

2.7) Определить коэффициенты частотных искажений первых 5-и нечетных гармоник импульсного сигнала с помощью графопостроителя. Для этого выполнить следующие операции:

- запустить симулятор EWB, открыть графопостроитель (Бode плоттер), передвигая курсор на требуемые частоты, произвести измерения коэффициентов усиления на этих частотах и занести их в таблицу 4;
- с помощью графопостроителя (Бode плоттера) определить максимальный коэффициент усиления K_{max} при наличии сильной последовательной частотно-зависимой ООС по току;
- рассчитать и занести в таблицу 3 коэффициенты частотных (переходных) искажений в децибелах для этих гармоник по формуле (14);
- качественно оценить имеющиеся искажения, сделать выводы.

2.8) Подключить в усилителе частотно-независимую параллельную ООС по напряжению, замкнув ключи **S1** (кнопка D) и **S2** (кнопка А), разомкнув кнопку **S4** (кнопка С), подсоединив в цепь обратной связи сопротивление 1 кОм.

2.9) Запустив EWB, с помощью осциллографа проанализировать форму выходного сигнала, убедившись в изменении линейных (переходных) искажений. Полученную осциллограмму занести в отчет по ЛР.

2.10) Определить коэффициенты частотных искажений первых 5-и нечетных гармоник импульсного сигнала с помощью графопостроителя. Для этого выполнить следующие операции:

- запустить симулятор EWB, открыть графопостроитель (Бode плоттер), передвигая курсор на требуемые частоты, произвести измерения коэффициентов усиления на этих частотах и занести их в таблицу 4;
- с помощью графопостроителя (Бode плоттера) определить максимальный коэффициент усиления $K_{\max}$ при наличии параллельной ООС по напряжению;
- рассчитать и занести в таблицу 3 коэффициенты частотных (переходных) искажений в децибелах для этих гармоник по формуле (14);
- качественно оценить имеющиеся искажения, сделать выводы.

2.11) Подключить в усилителе комбинированную по входу и выходу ООС, замкнув ключи **S1** (кнопка D) и **S4** (кнопка C), разомкнув кнопку **S2** (кнопка A).

2.12) Запустив EWB, с помощью осциллографа проанализировать форму выходного сигнала, убедившись в изменении линейных (переходных) искажений. Полученную осциллограмму занести в отчет по ЛР.

2.13) Определить коэффициенты частотных искажений первых 5-и нечетных гармоник импульсного сигнала с помощью графопостроителя. Для этого выполнить следующие операции:

- запустить симулятор EWB, открыть графопостроитель (Бode плоттер), передвигая курсор на требуемые частоты, произвести измерения коэффициентов усиления на этих частотах и занести их в таблицу 3;
- с помощью графопостроителя (Бode плоттера) определить максимальный коэффициент усиления $K_{\max}$ при наличии комбинированной ООС;
- рассчитать и занести в таблицу 3 коэффициенты частотных (переходных) искажений в децибелах для этих гармоник по формуле (14);
- качественно оценить имеющиеся искажения, сделать выводы.

2.14) Сделать выводы по результатам проделанных исследований, о том, как влияет ООС на линейные (частотные и переходные) искажения в усилителе.

3) *Провести исследование полезного свойства ООС – уменьшение неустойчивости параметров усиления (сквозного коэффициента усиления).* Для этого выполнить следующие процедуры:

3.1) Установить усилитель в исходное состояние с разомкнутой цепью ООС:

- замкнуть ключ **S8** (кнопка E), закоротив (отключив) сопротивление эмиттера, выполняющего роль сопротивления в цепи обратной связи;
- разомкнуть ключи **S1** (кнопка D), **S2** (кнопка A), **S3** (кнопка B), **S4** (кнопка C), отключив сопротивление и все емкости в цепях обратной связи;
- установить ключом **S6** (кнопка P) напряжение питания +30 В.

3.2) Подать на вход усилителя из функционального генератора гармонический сигнал с действующим напряжением $E_{\Gamma} = 10$ мВ с учетом того, что в генераторе устанавливается амплитуда сигнала.

3.3) Определить относительную неустойчивость сквозного коэффициента усиления без ООС. Для этого выполнить следующие операции:

- измерить с помощью вольтметра напряжение выходного сигнала усилителя $U_{1_{\text{вых}}}$ и занести результат в таблицу 4;
- рассчитать сквозной коэффициент усиления при исходном напряжении питания и занести результат в таблицу 4, воспользовавшись формулой

$$K_{1E} = U_{1_{\text{вых}}} / E_{\Gamma} ; \quad (15)$$

- установить ключом **S7** (кнопка R) напряжение питания +24 В, разомкнув ключ **S6** (кнопка P);

- измерить с помощью вольтметра напряжение выходного сигнала усилителя $U_{2\text{вых}}$ при изменившемся питании и занести результат в таблицу 4;
- рассчитать сквозной коэффициент усиления при изменившемся напряжении питания и занести результат в таблицу 4, воспользовавшись формулой

$$K_{2E} = U_{2\text{вых}} / E_{\Gamma}; \quad (16)$$

- рассчитать и занести в таблицу 4 относительную нестабильность сквозного коэффициента усиления без ООС по полученным значениям при разных напряжениях питания по формуле

$$q_o = \frac{K_{1E} - K_{2E}}{K_{1E}}. \quad (17)$$

Таблица 4 – Результаты расчетов и измерений.

Вид ООС		Параметры		
Без ООС	$U_{\text{пит}} = 30 \text{ В}$	$U_{1\text{вых}} =$	$K_{1E} =$	$q_o =$
	$U_{\text{пит}} = 24 \text{ В}$	$U_{2\text{вых}} =$	$K_{2E} =$	$F =$
Последовательная ООС по току	$U_{\text{пит}} = 30 \text{ В}$	$U_{1\text{вых}} =$	$K_{1E} =$	$q_{oc} =$
	$U_{\text{пит}} = 24 \text{ В}$	$U_{2\text{вых}} =$	$K_{2E} =$	$F =$
Параллельная ООС по напряжению	$U_{\text{пит}} = 30 \text{ В}$	$U_{1\text{вых}} =$	$K_{1E} =$	$q_{oc} =$
	$U_{\text{пит}} = 24 \text{ В}$	$U_{2\text{вых}} =$	$K_{2E} =$	$F =$
Комбинированная ООС	$U_{\text{пит}} = 30 \text{ В}$	$U_{1\text{вых}} =$	$K_{1E} =$	$q_{oc} =$
	$U_{\text{пит}} = 24 \text{ В}$	$U_{2\text{вых}} =$	$K_{2E} =$	$F =$

3.4) Подключить в усилителе последовательную частотно-независимую ООС по току:

- разомкнуть ключ **S8** (кнопка E), подключив сопротивление эмиттера, выполняющего роль сопротивления в цепи обратной связи;
- остальные ключи **S1** (кнопка D), **S2** (кнопка A), **S3** (кнопка B), **S4** (кнопка C) оставить в разомкнутом состоянии;
- установить ключом **S6** (кнопка P) напряжение питания +30 В, разомкнув ключ **S7** (кнопка R).

3.5) Определить относительную нестабильность сквозного коэффициента усиления при наличии последовательной ООС по току. Для этого выполнить следующие операции:

- измерить с помощью вольтметра напряжение выходного сигнала усилителя $U_{1\text{вых}}$ и занести результат в таблицу 4;
- рассчитать сквозной коэффициент усиления при исходном напряжении питания и занести результат в таблицу 4, воспользовавшись формулой (15);
- установить ключом **S7** (кнопка R) напряжение питания +24 В, разомкнув ключ **S6** (кнопка P);
- измерить с помощью вольтметра напряжение выходного сигнала усилителя $U_{2\text{вых}}$ при изменившемся питании и занести результат в таблицу 4;
- рассчитать сквозной коэффициент усиления при изменившемся напряжении питания и занести результат в табл. 4, воспользовавшись формулой (16);
- рассчитать и занести в таблицу 4 относительную нестабильность сквозного коэффициента усиления при наличии последовательной ООС по току с учетом полученных значений при разных напряжениях питания по формуле (17);
- рассчитать и занести в таблицу 4 глубину обратной связи по формуле

$$F = \frac{q_o}{q_{oc}}, \quad (18)$$

где q_o - относительная нестабильность сквозного коэффициента усиления без ООС.

3.6) Подключить в усилителе параллельную ООС по напряжению:

- замкнуть ключ **S8** (кнопка E), отключив сопротивление эмиттера, выполняющего роль сопротивления в цепи обратной связи;
- замкнуть ключ **S1** (кнопка D), подключив сопротивление обратной связи R_{os} , остальные ключи **S2** (кнопка A), **S3** (кнопка B), **S4** (кнопка C) оставить в разомкнутом состоянии;
- установить ключом **S6** (кнопка P) напряжение питания +30 В, разомкнув ключ **S7** (кнопка R).

3.7) Определить относительную нестабильность сквозного коэффициента усиления при наличии параллельной ООС по напряжению. Для этого выполнить следующие операции:

- измерить с помощью вольтметра напряжение выходного сигнала усилителя $U1_{вых}$ и занести результат в таблицу 4;
- рассчитать сквозной коэффициент усиления при исходном напряжении питания и занести результат в таблицу 4, воспользовавшись формулой (15);
- установить ключом **S7** (кнопка R) напряжение питания +24 В, разомкнув ключ **S6** (кнопка P);
- измерить с помощью вольтметра напряжение выходного сигнала усилителя $U2_{вых}$ при изменившемся питании и занести результат в таблицу 4;
- рассчитать сквозной коэффициент усиления при изменившемся напряжении питания и занести результат в табл. 4, воспользовавшись формулой (16);
- рассчитать и занести в таблицу 4 относительную нестабильность сквозного коэффициента усиления при наличии параллельной ООС по напряжению с учетом полученных значений при разных напряжениях питания по формуле (17);
- рассчитать и занести в табл. 4 глубину обратной связи по формуле (18).

3.8) Подключить в усилителе комбинированную ООС:

- разомкнуть ключ **S8** (кнопка E), подключив сопротивление эмиттера, выполняющего роль сопротивления в цепи обратной связи, замкнуть ключ **S1** (кнопка D), подключив сопротивление обратной связи R_{os} ;
- остальные ключи **S2** (кнопка A), **S3** (кнопка B), **S4** (кнопка C) оставить в разомкнутом состоянии;
- установить ключом **S6** (кнопка P) напряжение питания +30 В, разомкнув ключ **S7** (кнопка R).

3.9) Определить относительную нестабильность сквозного коэффициента усиления при наличии комбинированной ООС. Для этого выполнить следующие операции:

- измерить с помощью вольтметра напряжение выходного сигнала усилителя $U1_{вых}$ и занести результат в таблицу 4;
- рассчитать сквозной коэффициент усиления при исходном напряжении питания и занести результат в таблицу 4, воспользовавшись формулой (15);
- установить ключом **S7** (кнопка R) напряжение питания +24 В, разомкнув ключ **S6** (кнопка P);
- измерить с помощью вольтметра напряжение выходного сигнала усилителя $U2_{вых}$ при изменившемся питании и занести результат в таблицу 4;
- рассчитать сквозной коэффициент усиления при изменившемся напряжении питания и занести результат в табл. 4, воспользовавшись формулой (16);
- рассчитать и занести в таблицу 4 относительную нестабильность сквозного коэффициента усиления при наличии комбинированной ООС по полученным значениям при разных напряжениях питания по формуле (17);
- рассчитать и занести в табл. 4 глубину обратной связи по формуле (18).

3.10) Сделать выводы по результатам проделанных исследований, о том, как влияет ООС на нестабильность параметров усиления.

Задание 3. Провести исследование влияния ООС на усилительные свойства и частотные характеристики усилителя.

Постановка задачи:

В данном задании необходимо установить, как различные виды ООС влияют на коэффициент усиления напряжения, коэффициент сквозного усиления, коэффициент усиления тока и коэффициент мощности в усилителе, построенном по схеме с ОЭ, а также на его частотные характеристики на примере АЧХ.

В качестве модели для исследования использовать собранный в первом задании усилитель по схеме с общим эмиттером, имеющий возможность подключать различные виды ООС и средства для измерений первичных параметров: входных и выходных токов и напряжений.

Порядок выполнения задания

1) ***Провести исследование влияния ООС на усилительные свойства смоделированного усилителя.*** Для этого выполнить следующие процедуры:

1.1) Установить усилитель в исходное состояние с разомкнутой цепью ООС:

- замкнуть ключ **S8** (кнопка E), закоротив (отключив) сопротивление эмиттера, выполняющего роль сопротивления в цепи обратной связи.
- разомкнуть ключи **S1** (кнопка D), **S2** (кнопка A), **S3** (кнопка B), **S4** (кнопка C), отключив сопротивление и все емкости в цепях обратной связи.

1.2) Установить в функциональном генераторе такую амплитуду гармонического сигнала, чтобы его действующее напряжение равнялось 10 мВ.

1.3) Запустив EWB, с помощью осциллографа проанализировать форму выходного сигнала, убедившись в отсутствии нелинейных искажений.

1.4) Определить коэффициенты усиления усилителя в режиме работы без ООС. Для этого выполнить следующие операции:

- измерить с помощью вольтметров напряжения входного и выходного сигналов усилителя $U_{вх}$ и $U_{вых}$, а с помощью амперметров токи $I_{вх}$ и $I_{вых}$, занести результаты в таблицу 5;
- рассчитать сквозной коэффициент усиления K_E , коэффициент усиления по напряжению K , коэффициент усиления по току K_I и коэффициент усиления по мощности K_P при отсутствии ООС, занести результаты в таблицу 5.

Таблица 5 – Результаты расчетов и измерений.

Параметры	Вид ООС			
	Без ООС	Последовательная ООС по току	Параллельная ООС по напряжению	Комбинированная ООС
$E_{Г}$, мВ				
$U_{вх}$, мВ				
$I_{вх}$, мА				
$U_{вых}$, мВ				
$I_{вых}$, мА				
K_E				
K				
K_I				
K_P				
F	1			

1.5) Перевести усилитель в режим работы при подключенной последовательной ООС по току:

- разомкнуть ключ **S8** (кнопка E), подключив сопротивление эмиттера, выполняющего роль сопротивления в цепи обратной связи, замкнуть ключ **S4** (кнопка C), подключив оптимальную емкость в цепь обратной связи;
- ключи **S1** (кнопка D), **S2** (кнопка A), **S3** (кнопка B) оставить разомкнутыми.

1.6) Определить коэффициенты усиления усилителя в режиме работы при подключенной последовательной ООС по току. Для этого выполнить следующие операции:

- измерить с помощью вольтметров напряжения входного и выходного сигналов усилителя $U_{вх}$ и $U_{вых}$, а с помощью амперметров токи $I_{вх}$ и $I_{вых}$, занести результаты в таблицу 5;
- рассчитать сквозной коэффициент усиления K_{EOC} , коэффициент усиления по напряжению K_{OC} , коэффициент усиления по току K_{IOC} и коэффициент усиления по мощности K_{POC} при подключенной последовательной ООС по току, занести результаты в таблицу 5;
- рассчитать и занести в таблицу 5 значение глубины обратной связи, воспользовавшись формулой

$$F = \frac{K_E}{K_{EOC}}. \quad (19)$$

1.7) Перевести усилитель в режим работы при подключенной параллельной ООС по напряжению:

- замкнуть ключ **S8** (кнопка E) и разомкнуть ключ **S4** (кнопка C), соответственно отключив сопротивление и емкость в цепи последовательной обратной связи;
- замкнуть ключ **S1** (кнопка D), подключив сопротивление в цепи параллельной обратной связи;
- ключи **S2** (кнопка A), **S3** (кнопка B) оставить разомкнутыми.

1.8) Определить коэффициенты усиления усилителя в режиме работы при подключенной параллельной ООС по напряжению. Для этого выполнить следующие операции:

- измерить с помощью вольтметров напряжения входного и выходного сигналов усилителя $U_{вх}$ и $U_{вых}$, а с помощью амперметров токи $I_{вх}$ и $I_{вых}$, занести результаты в таблицу 5;
- рассчитать сквозной коэффициент усиления K_E , коэффициент усиления по напряжению K , коэффициент усиления по току K_I и коэффициент усиления по мощности K_P при подключенной параллельной ООС по напряжению, занести результаты в таблицу 5;
- рассчитать и занести в таблицу 5 значение глубины обратной связи, воспользовавшись формулой (19).

1.9) Перевести усилитель в режим работы при комбинированной ООС:

- разомкнуть ключ **S8** (кнопка E) и замкнуть ключ **S4** (кнопка C), соответственно подключив сопротивление и емкость в цепи последовательной обратной связи;
- замкнуть ключ **S1** (кнопка D), подключив сопротивление в цепи параллельной обратной связи;
- ключи **S2** (кнопка A), **S3** (кнопка B) оставить разомкнутыми.

1.10) Определить коэффициенты усиления усилителя в режиме работы при подключенной комбинированной ООС. Для этого выполнить следующие операции:

- измерить с помощью вольтметров напряжения входного и выходного сигналов усилителя $U_{вх}$ и $U_{вых}$, а с помощью амперметров токи $I_{вх}$ и $I_{вых}$, занести результаты в таблицу 5;
- рассчитать сквозной коэффициент усиления K_E , коэффициент усиления по напряжению K , коэффициент усиления по току K_I и коэффициент усиления по мощности K_P при подключенной комбинированной ООС, занести результаты в таблицу 5;
- рассчитать и занести в таблицу 5 значение глубины обратной связи, воспользовавшись формулой (19).

1.11) Проанализировать полученные коэффициенты усиления и сделать выводы, о том, как влияет ООС на усилительные свойства усилителя по схеме с общим эмиттером.

2) *Провести исследование полезного влияния ООС на частотные характеристики смоделированного усилителя.* Для этого выполнить следующие процедуры:

2.1) Установить усилитель в исходное состояние с разомкнутой цепью ООС:

- замкнуть ключ **S8** (кнопка E), закоротив (отключив) сопротивление эмиттера, выполняющего роль сопротивления в цепи обратной связи.

– разомкнуть ключи **S1** (кнопка D), **S2** (кнопка A), **S3** (кнопка B), **S4** (кнопка C), отключив сопротивление и все емкости в цепях обратной связи.

2.2) Определить диапазон усиливаемых частот усилителя с помощью графопостроителя. Для этого выполнить следующие операции:

–настроить графопостроитель (Бode-плоттер) в режиме АЧХ-метра, для этого включить кнопку Magnitude, в рамке Vertical выбрать линейный масштаб по оси амплитуд, и установить значения верхнего и нижнего порога $F=100$ или 500 , $I=0$, в рамке Horizontal выбрать логарифмический масштаб по оси частот, и установить значения верхнего и нижнего порога $F=10\text{ GHz}$, $I=1\text{ Hz}$;

– запустить симулятор EWB, получить с помощью графопостроителя (Бode плоттера) АЧХ усилителя без ООС, измерить на АЧХ коэффициент усиления по напряжению в области средних частот $K_{\text{ср}}$, передвинув курсор АЧХ-метра на плоский участок АЧХ в районе $f_{\text{ср}} = 3\text{ кГц}$. Полученную АЧХ с результатом измерения коэффициента усиления занести в отчет по ЛР;

– определить с помощью АЧХ-метра граничные частоты усиления, для этого передвигая курсор на уровень усиления, равный 0.707 от $K_{\text{ср}}$, с начало влево, а затем вправо от средней частоты измерить соответственно значения нижней $f_{\text{гр.н}}$ и верхней граничной частоты усиления $f_{\text{гр.в}}$. Полученные результаты занести в таблицу 6;

Таблица 6 – Результаты расчетов и измерений.

Вид ОС	Параметр	Частота		
		$f_{\text{гр.н}}$, Гц	$f_{\text{ср}}$, кГц	$f_{\text{гр.в}}$, МГц
без ООС	Коэффициент усиления K , дБ			
	частота			
	Фазовый сдвиг φ , град.			
	частота			
Последовательная ООС по току	Коэффициент усиления K , дБ			
	частота			
	Фазовый сдвиг φ , град.			
	частота			
Параллельная ООС по напряжению	Коэффициент усиления K , дБ			
	частота			
	Фазовый сдвиг φ , град.			
	частота			
Комбинированная ООС	Коэффициент усиления K , дБ			
	частота			
	Фазовый сдвиг φ , град.			
	частота			

–перестроить графопостроитель (Бode-плоттер) в режиме АЧХ-метра, для этого включить кнопку Phase, в рамке Vertical выбрать линейный масштаб по оси амплитуд, и установить значения верхнего и нижнего порога $F=0^\circ$, $I= -360^\circ$, в рамке Horizontal оставить прежние значения верхнего и нижнего порога $F=10\text{ GHz}$, $I=1\text{ Hz}$;

– запустить симулятор EWB, получить с помощью графопостроителя (Бode плоттера) ФЧХ усилителя без ООС, измерить на ФЧХ фазовый сдвиг в области средних частот $\varphi_{\text{ср}}$, передвинув курсор ФЧХ-метра на плоский участок ФЧХ в районе $f_{\text{ср}} = 3\text{ кГц}$. Полученную ФЧХ с результатом измерения коэффициента усиления занести в отчет по ЛР;

– определить с помощью ФЧХ-метра граничные частоты усиления, для этого передвигая курсор влево на уровень фазового сдвига $\varphi_{\text{ср}}+45^\circ$, а затем вправо на уровень фазового сдвига $\varphi_{\text{ср}}-45^\circ$, измерить соответственно значение нижней $f_{\text{гр.н}}$ и верхней граничной частоты усиления $f_{\text{гр.в}}$. Полученные результаты занести в таблицу 6.

2.3) Перевести усилитель в режим работы при подключенной последовательной ООС по току:

- разомкнуть ключ **S8** (кнопка Е), подключив сопротивление эмиттера, выполняющего роль сопротивления в цепи обратной связи, замкнуть ключ **S4** (кнопка С), подключив оптимальную емкость в цепь обратной связи;

- ключи **S1** (кнопка D), **S2** (кнопка А), **S3** (кнопка В) оставить разомкнутыми.

2.4) Определить с помощью графопостроителя диапазон усиливаемых частот усилителя при наличии последовательной ООС по току. Для этого воспользоваться методикой, приведенной в пункте 2.2). Полученные АЧХ и ФЧХ, а также результаты измерений и расчетов занести в таблицу 6.

2.5) Перевести усилитель в режим работы при подключенной параллельной ООС по напряжению:

- замкнуть ключ **S8** (кнопка Е) и разомкнуть ключ **S4** (кнопка С), соответственно отключив сопротивление и емкость в цепи последовательной обратной связи;

- замкнуть ключ **S1** (кнопка D), подключив сопротивление в цепи параллельной обратной связи;

- ключи **S2** (кнопка А), **S3** (кнопка В) оставить разомкнутыми.

2.6) Определить с помощью графопостроителя диапазон усиливаемых частот усилителя при наличии параллельной ООС по напряжению. Для этого воспользоваться методикой, приведенной в пункте 2.2). Полученные АЧХ и ФЧХ, а также результаты измерений и расчетов занести в таблицу 6.

2.7) Перевести усилитель в режим работы при комбинированной ООС:

- разомкнуть ключ **S8** (кнопка Е) и замкнуть ключ **S4** (кнопка С), соответственно подключив сопротивление и емкость в цепи последовательной обратной связи;

- замкнуть ключ **S1** (кнопка D), подключив сопротивление в цепи параллельной обратной связи;

- ключи **S2** (кнопка А), **S3** (кнопка В) оставить разомкнутыми.

2.8) Определить с помощью графопостроителя диапазон усиливаемых частот усилителя при наличии комбинированной ООС. Для этого воспользоваться методикой, приведенной в пункте 2.2). Полученные АЧХ и ФЧХ, а также результаты измерений и расчетов занести в таблицу 6.

2.9) Проанализировать полученные АЧХ, ФЧХ, граничные частоты диапазона усиления и сделать выводы, о том, как влияет ООС на частотные характеристики усилителя по схеме с общим эмиттером.

Задание 4. Провести исследование влияния ООС на входное и выходное сопротивления усилителя (повышенного уровня).

Постановка задачи:

В данном задании необходимо проанализировать возможности ООС по изменению входного или выходного сопротивлений усилителя в желаемом направлении для улучшения его согласования с источником сигнала и нагрузкой. Для этого путем исследований следует установить, как различные виды ООС влияют на входное или выходное сопротивления усилителя.

В качестве модели для исследования использовать собранный в первом задании усилитель по схеме с общим эмиттером, имеющий возможность подключать различные виды ООС и средства для измерений первичных параметров: входных и выходных токов и напряжений.

Порядок выполнения задания:

1.1) Установить усилитель в исходное состояние с разомкнутой цепью ООС при подключенной нагрузке.

1.2) Установить в функциональном генераторе такую амплитуду, равную 10 мВ.

1.3) Запустив EWB, определить входное и выходное сопротивление усилителя в режиме работы без ООС. Для этого выполнить следующие операции:

– измерить с помощью вольтметров напряжения входного и выходного сигналов усилителя $U_{ВХ}$ и $U_{ВЫХ(RH=360)}$, а с помощью амперметров токи $I_{ВХ}$ и $I_{ВЫХ}$, занести результаты в таблицу 7;

Таблица 7– Результаты расчетов и измерений.

Параметры	Вид ООС			
	Без ООС	Последовательная ООС по току	Параллельная ООС по напряжению	Комбинированная ООС
$U_{ВХ}$, мВ				
$I_{ВХ}$, мкА				
$U_{ВЫХ(RH=360)}$, В				
$I_{ВЫХ}$, мА				
$U_{ВЫХ(RH=\infty)}$, В				
$R_{ВХ}$, Ом				
$R_{ВЫХ}$, Ом				

– разомкнуть ключ $S5$ (кнопка N), отключив нагрузку и переведя выход усилитель в режим холостого хода, измерить с помощью вольтметра напряжения выходного сигналов усилителя $U_{ВЫХ(RH=\infty)}$, занести результат в таблицу 7;

– рассчитать и занести в таблицу 7 значения входного и выходного сопротивления усилителя, воспользовавшись формулами

$$R_{ВХ} = \frac{U_{ВХ}}{I_{ВХ}}, \quad R_{ВЫХ} = R_{H=360} \text{ Ом} \left(\frac{U_{ВЫХ R_{H=\infty}}}{U_{ВЫХ R_{H=360}}} - 1 \right). \quad (20)$$

1.4) Перевести усилитель в режим работы при подключенной последовательной ООС по току и нагрузке.

1.5) Запустив EWB, определить входное и выходное сопротивление усилителя в режиме работы при подключенной последовательной ООС по току. Для этого выполнить следующие операции:

– измерить с помощью вольтметров напряжения входного и выходного сигналов усилителя $U_{ВХ}$ и $U_{ВЫХ(RH=360)}$, а с помощью амперметров токи $I_{ВХ}$ и $I_{ВЫХ}$, занести результаты в таблицу 7;

– разомкнуть ключ $S5$ (кнопка N), отключив нагрузку и переведя выход усилитель в режим холостого хода, измерить с помощью вольтметра напряжения выходного сигналов усилителя $U_{ВЫХ(RH=\infty)}$, занести результат в таблицу 7;

– рассчитать и занести в таблицу 7 значения входного и выходного сопротивление усилителя по формулам (20).

1.6) Перевести усилитель в режим работы при подключенной параллельной ООС по напряжению и нагрузке.

1.7) Запустив EWB, определить входное и выходное сопротивление усилителя в режиме работы при подключенной параллельной ООС по напряжению. Для этого выполнить следующие операции:

– измерить с помощью вольтметров напряжения входного и выходного сигналов усилителя $U_{ВХ}$ и $U_{ВЫХ(RH=360)}$, а с помощью амперметров токи $I_{ВХ}$ и $I_{ВЫХ}$, занести результаты в таблицу 7;

– разомкнуть ключ $S5$ (кнопка N), отключив нагрузку и переведя выход усилитель в режим холостого хода, измерить с помощью вольтметра напряжения выходного сигналов усилителя $U_{ВЫХ(RH=\infty)}$, занести результат в таблицу 7;

– рассчитать и занести в таблицу 7 значения входного и выходного сопротивление усилителя по формулам (20).

1.8) Перевести усилитель в режим работы при подключенной комбинированной ООС и нагрузке.

1.9) Запустив EWB, определить входное и выходное сопротивление усилителя в режиме работы при подключенной комбинированной ООС. Для этого выполнить следующие операции:

- измерить с помощью вольтметров напряжения входного и выходного сигналов усилителя $U_{вх}$ и $U_{вых(Rн=360)}$, а с помощью амперметров токи $I_{вх}$ и $I_{вых}$, занести результаты в таблицу 7;
- разомкнуть ключ $S5$ (кнопка N), отключив нагрузку и переведя выход усилителя в режим холостого хода, измерить с помощью вольтметра напряжения выходного сигналов усилителя $U_{вых(Rн=∞)}$, занести результат в таблицу 7;
- рассчитать и занести в таблицу 7 значения входного и выходного сопротивления усилителя по формулам (20).

1.10) Проанализировать полученные значения сопротивлений и сделать выводы, о том, как влияет ООС на изменения согласующих свойств усилителя по схеме с общим эмиттером.

Задание 5. (для самостоятельной работы) Оформить результаты исследований в виде отчета по лабораторной работе и защитить его.

- 1) В отчете по ЛР отобразить:
 - тему и цель работы, задания для исследований и краткий порядок их выполнения;
 - смоделированную в редакторе схематического моделирования принципиальную электрическую схему усилителя по схеме с ОЭ и различных видах ООС;
 - осциллограммы входных и выходных сигналов;
 - графики АЧХ и ФЧХ с результатами измерений граничных частот полосы усиления;
 - результаты исследований в виде таблиц с измерениями и расчетами заданных первичных и вторичных параметров усилителей;
 - выводы по результатам выполнения заданий и в целом по проделанной работе.
- 2) Защитить отчет по проделанной лабораторной работе, выполнив индивидуальное задание, указанное преподавателем, в рамках проведенных исследований.

Контрольные вопросы для подготовки к защите:

1. Зачем в усилительных устройствах применяется ООС?
2. Дайте определение терминов "обратная связь", «петлевое усиление», и "возвратное отношение", "глубина обратной связи".
3. Классификация ОС по знаку и частотной зависимости параметра ОС.
4. Классификация ОС по способу получения сигнала ОС на выходе усилителя.
5. Классификация ОС по способу введения сигнала ОС на вход усилителя
6. Влияние ОС на коэффициенты усиления при последовательной ОС.
7. Влияние ОС на коэффициенты усиления при комбинированной по входу ОС.
8. Влияние ОС на коэффициенты усиления при параллельной ОС.
9. Влияние ОС на стабильность коэффициентов усиления.
10. Влияние ОС на нелинейные искажения и помехи.
11. Влияние ОС на линейные искажения.
12. Влияние на входное сопротивление последовательной ОС.
13. Влияние на входное сопротивление параллельной ОС.
14. Влияние на входное сопротивление комбинированной по входу ООС.
15. Влияние на выходное сопротивление ОС по току.
16. Влияние на выходное сопротивление ОС по напряжению.
17. Влияние на выходное сопротивление комбинированной по выходу ООС.
18. Свойства усилителя с глубокой ООС.
19. Принцип и цель коррекции АЧХ с помощью частотно-зависимой ООС.

**Лабораторная работа разработана
доцентом кафедры инфокоммуникаций,
кандидатом технических наук, доцентом, профессором РАЕ
К.М. Сагдеевым**

ЛАБОРАТОРНАЯ РАБОТА № 4

Тема: **ИССЛЕДОВАНИЕ АПЕРИОДИЧЕСКИХ УСИЛИТЕЛЬНЫХ КАСКАДОВ**

Время – 4 учебных часа.

ЦЕЛЕВАЯ УСТАНОВКА ЛАБОРАТОРНОЙ РАБОТЫ:

В ходе лабораторной работы студенты должны овладеть следующими умениями и навыками:

- осуществлять схемотехническое (компьютерное) моделирование различных типовых усилительных каскадов с использованием универсальных пакетов прикладных компьютерных программ;
- проводить исследование принципов построения и основных характеристики и параметров типовых усилительных каскадов;
- подборки и анализа информации для формирования исходных данных для проектирования электронных усилительных устройств.

УЧЕБНО-МАТЕРИАЛЬНОЕ ОБЕСПЕЧЕНИЕ:

- программный редактор схематического моделирования «Electronics Workbench» (EWB), версия не ниже 5.12 или NI Multisim версия Education;
- приложение для математических и инженерных вычислений Mathcad Professional версия не ниже 15.0;
- электронная методическая разработка по лабораторной работе.

СТРУКТУРА ЛАБОРАТОРНОЙ РАБОТЫ:

Занятие №1		90 мин
Вводная часть		10 мин
Проверка готовности студентов к лабораторной работе		8 мин
Вступительная часть		2 мин
Вопросы (задачи), подлежащие исследованию:		75 мин
1. Расчет и моделирование аperiodического усилительного каскада.		25 мин
2. Исследование аperiodического усилительного каскада.		50 мин
Заключительная часть		5 мин
Подведение итогов		3 мин
Задание студентам для самостоятельной работы		2 мин
Занятие №2		90 мин
Вводная часть		10 мин
Проверка готовности студентов к лабораторной работе		8 мин
Вступительная часть		2 мин
Вопросы (задачи), подлежащие исследованию:		65 мин
3. Расчет и моделирование эмиттерного повторителя.		20 мин
4. Исследование эмиттерного повторителя.		45 мин
Заключительная часть		15 мин
Защита отчетов по лабораторной работе		10 мин
Подведение итогов		3 мин
Задание студентам для самостоятельной работы		2 мин

СОДЕРЖАНИЕ ЛАБОРАТОРНОЙ РАБОТЫ

Краткие теоретические или справочно-информационные материалы

Расчет аperiodического усилителя на транзисторах включает следующие основные этапы:

- 1) Выбор транзистора и элементной базы.
- 2) Расчет статического режима (т.е. расчет транзистора по постоянному току).
- 3) Расчет динамического режима (т.е. расчет транзистора по переменному току).

Как правило, на практике при проектировании усилителя инженеру даются *исходные данные*:

- входное ($U_{вх}$) и выходное ($U_{вых}$) напряжение усилителя (или коэффициенты усиления усилителя по току K_I и по напряжению K_U);
- входное сопротивление усилителя ($R_{вх}$);
- сопротивление нагрузки (R_n);
- полоса пропускания усилителя $\Delta f = f_v - f_n$, где f_n , f_v – нижняя и верхняя граничные частоты усиления;
- диапазон рабочих температур $T_0 \pm \Delta T$;
- напряжение источника питания E_k .

Число исходных параметров, формируемых потребителем, может быть больше, либо меньше приведенных.

Расчет статического режима работы биполярного транзистора по постоянному току

Расчет статического режима состоит в определении постоянных токов и напряжений на выводах транзисторов, а также потребляемой мощности. Расчет начинается с задания рабочей точки на входной и выходной вольтамперной характеристиках (ВАХ) транзистора. После этого по закону Ома рассчитываются сопротивления резисторов для выбранной схемы каскада. Расчет завершается определением коэффициента температурной нестабильности S и приращения коллекторного тока при изменении температуры T .

Задание рабочей точки означает задание ее положения на входной и выходной характеристиках (рис. 1). Из рисунка 1 видно, что задание сопротивления коллекторной нагрузки R_k фиксирует положение рабочей точки в пределах нагрузочной прямой. Задание тока базы (в данном случае $I_{б3}$) фиксирует положение рабочей точки уже на одной точке нагрузочной прямой (точка "А" на рис. 1).

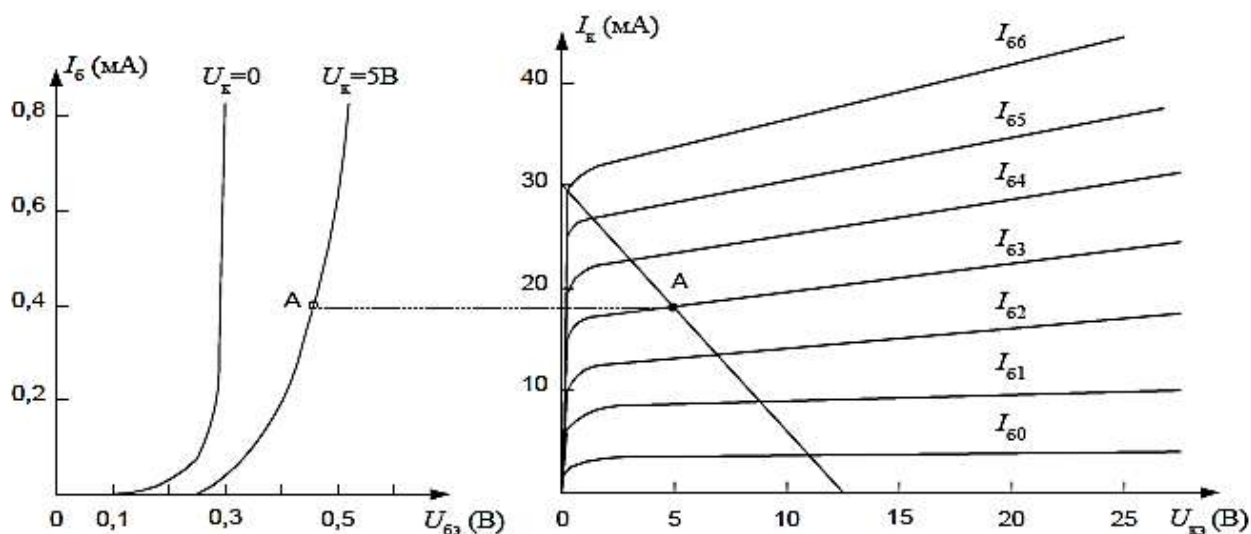


Рис. 1 – Положение рабочей точки "А" на входной и выходной характеристиках транзистора

Задать ток базы можно с помощью источника тока (напряжения), включенного в цепь базы. Однако включение в схему дополнительного источника напряжения нерационально, поэтому используют другие способы.

Наиболее эффективным является сочетание способов фиксированного напряжения базы и задания рабочей точки с помощью отрицательной обратной связи по току.

Задача расчета транзистора по постоянному току состоит в определении номинальных значений резисторов в схеме, которые задают рабочую точку транзистора. Рассмотрим схему на рис. 2. В данном случае мы должны найти величины сопротивлений R_k , R_1 , R_2 , R_3 , а также коэффициент температурной нестабильности S .

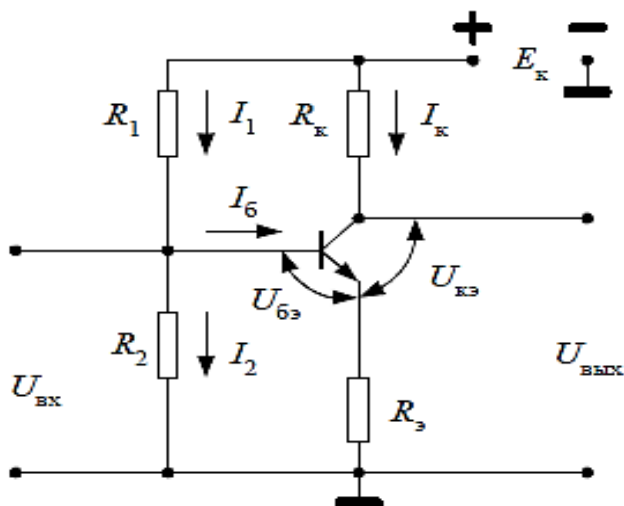


Рис. 2 – Схема аperiodического (резистивного) усилителя с ООС по току

Рассмотрим решение этой задачи на конкретном примере. Пусть имеем стандартный источник питания $E_k=12$ В, маломощный транзистор КТ-312Б, для которого выбираем режим работы класса А. Для данного транзистора в справочнике приведены все необходимые характеристики (рис. 3 – 4).

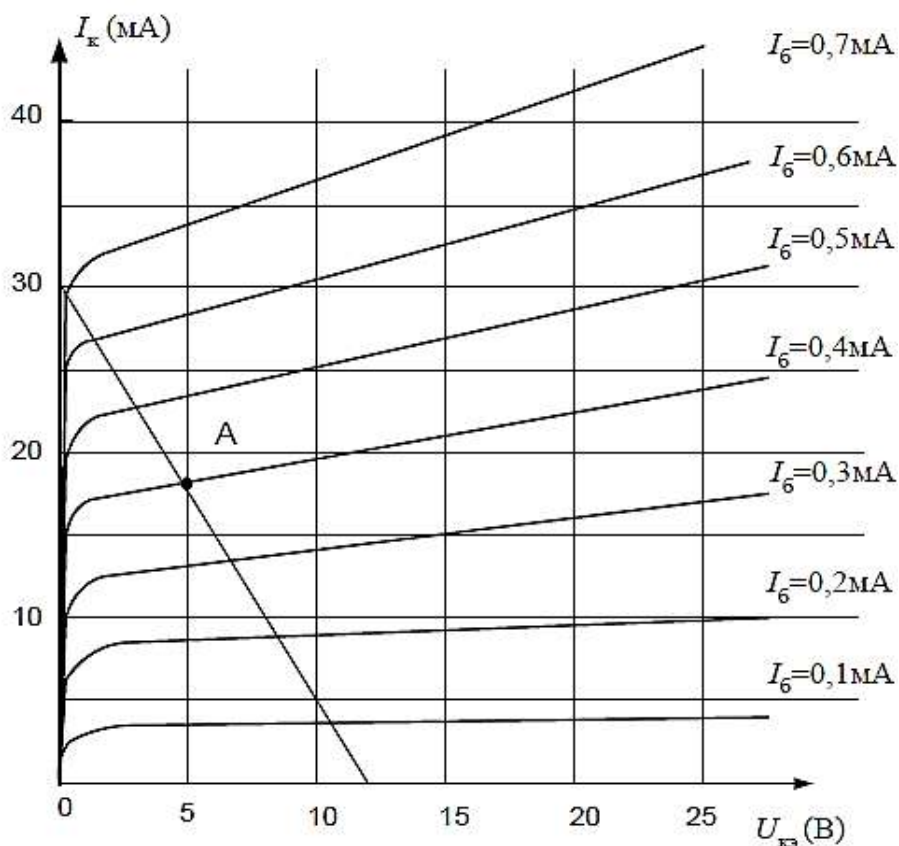


Рис. 3 – Выходные характеристики транзистора КТ312Б

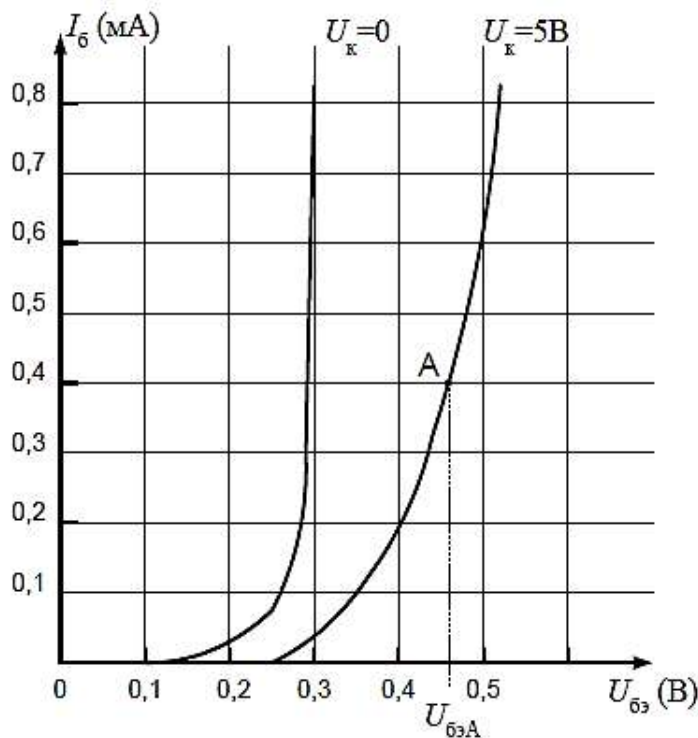


Рис. 4 – Входные характеристики транзистора КТ312Б

Выберем рабочую точку "А" транзистора с параметрами $U_{кА}=5\text{ В}$, $I_{кА}=18\text{ мА}$. Проводим нагрузочную прямую через точку "А" и через точку с координатами $U_{кЭ}=E_к=12\text{ В}$, $I_{кЭ}=0$ до пересечения с осью тока. По нагрузочной характеристике находим максимальное значение тока насыщения транзистора. Для рассматриваемого случая оно равно $I_{кн}=30\text{ мА}$. Зная ток насыщения транзистора, можем теперь найти величину резистора в цепи коллектора $R_к$

$$I_{кн} = \frac{E_к}{R_к} \rightarrow R_к = \frac{E_к}{I_{кн}} = \frac{12\text{ В}}{30 \cdot 10^{-3}\text{ А}} = 400\text{ Ом} \quad (1)$$

Из стандартного ряда сопротивлений выбираем ближайший номинал $R_к=430\text{ Ом}$ или 390 Ом , в зависимости от требований к коэффициенту усиления KU или полосе пропускания. Если нам необходимо получить максимальный коэффициент усиления KU , то нужно выбрать значение коллекторного сопротивления, равное $R_к=430\text{ Ом}$, если же нам требуется максимальная полоса пропускания, то нужно взять $R_к=390\text{ Ом}$.

Далее по выходной характеристике транзистора определяем ток базы в точке "А" $I_{бА}$ (рис. 3). В данном случае он равен: $I_{бА}=0,4\text{ мА}$. Затем по входной характеристике находим значение напряжения на базе в точке "А" $U_{бэА}$. В нашем примере падение напряжения на базе будет равно: $U_{бэА}=0,46\text{ В}$.

Ток эмиттера является суммой токов коллектора и базы, т.е.

$$I_{эА} = I_{кА} + I_{бА} = 18\text{ мА} + 0,4\text{ мА} = 18,4\text{ мА}$$

Составляем уравнение равновесия напряжений по второму правилу Кирхгофа для цепи эмиттер-коллектор

$$E_к = I_{кА} \cdot R_к + U_{кЭ} + I_{эА} R_э \quad (2)$$

Для входной цепи по второму правилу Кирхгофа можно составить два уравнения равновесия напряжений:

$$E_к = I_1 \cdot R_1 + I_2 \cdot R_2; \quad (3)$$

$$E_к = I_1 \cdot R_1 + U_{бэА} + U_{R_э} = I_1 \cdot R_1 + U_{бэА} + I_{эА} \cdot R_э \quad (4)$$

Из уравнений (3) и (4) следует, что

$$U_{R_2} = I_2 \cdot R_2 = U_{R_э} + U_{бэА} = I_{эА} \cdot R_э + U_{бэА}$$

Сопротивление R_3 осуществляет отрицательную обратную связь по току (ООС). Падение напряжения на нем должно быть небольшим, поэтому обычно из практических соображений выбирают $U_{R_3} \approx (0,1 \div 0,3) E_k$. Возьмем в нашем случае $U_{R_3} = 0,1 E_k$, тогда из этого условия можно найти значение сопротивления в цепи эмиттера:

$$R_3 = \frac{U_{R_3}}{I_{3A}} = \frac{0,1 \cdot E_k}{I_{3A}} = \frac{0,1 \cdot 12 \text{ В}}{18,4 \cdot 10^{-3} \text{ А}} \approx 66 \text{ Ом}$$

Выбираем номинал резистора по стандартному ряду сопротивлений типа МЛТ, равный 100 Ом. Тогда падение напряжения на эмиттерном сопротивлении будет равно:

$$U_{R_3} = I_{3A} \cdot R_3 = 18,4 \cdot 10^{-3} \text{ А} \cdot 100 \text{ Ом} = 1,84 \text{ В}$$

Для задания фиксированного напряжения на базе транзистора необходимо, чтобы $U_{R_2} = U_{R_3} + U_{63} = 1,84 + 0,46 = 2,3 \text{ В}$.

Для расчета сопротивления R_2 необходимо знать величину тока I_2 . Как и в предыдущем случае из практических соображений выбираем значения токов I_1 и I_2 равными:

$$I_1 = 5 \cdot I_{6A} = 5 \cdot 0,4 \text{ мА} = 2 \text{ мА}, I_2 = I_1 - I_{6A} = 2 - 0,4 = 1,6 \text{ мА}.$$

Теперь можем рассчитать величину резистора R_2 :

$$R_2 = \frac{U_{R_2}}{I_2} = \frac{2,3 \text{ В}}{1,6 \text{ мА}} = 1438 \text{ Ом}$$

Выбираем ближайший номинал из стандартного ряда сопротивлений типа МЛТ, равный $R_2 = 1,5 \text{ кОм}$. Далее по уравнению (1) для входной цепи рассчитываем величину резистора R_1 :

$$R_1 = \frac{E_k - U_{R_2}}{I_1} = \frac{(12 - 2,3) \text{ В}}{2 \cdot 10^{-3} \text{ А}} = 4850 \text{ Ом}$$

Выбираем номинал из стандартного ряда, равный $R_1 = 5,1 \text{ кОм}$. Рассчитаем теперь мощность рассеяния на выбранных нами сопротивлениях:

$$P_1 = I_1^2 \cdot R_1 = (2 \cdot 10^{-3})^2 \cdot 5,1 \cdot 10^3 = 20,4 \cdot 10^{-3} \text{ Вт};$$

$$P_1 = I_1^2 \cdot R_1 = (1,6 \cdot 10^{-3})^2 \cdot 1,5 \cdot 10^3 = 3,84 \cdot 10^{-3} \text{ Вт};$$

$$P_k = I_k^2 \cdot R_k = (18 \cdot 10^{-3})^2 \cdot 430 = 139,32 \cdot 10^{-3} \text{ Вт};$$

$$P_3 = I_3^2 \cdot R_3 = (18,4 \cdot 10^{-3})^2 \cdot 100 = 33,856 \cdot 10^{-3} \text{ Вт}.$$

Таким образом, в нашу схему для задания рабочей точки необходимо поставить резисторы следующих номиналов:

R_1 – МЛТ – 0,125 Вт – 5,1 кОм; R_2 – МЛТ – 0,125 Вт – 1,5 кОм;

R_k – МЛТ – 0,250 Вт – 430 Ом; R_3 – МЛТ – 0,125 Вт – 100 Ом.

Далее рассчитаем коэффициент температурной нестабильности. Для этого сначала считаем параметры D и α :

$$D = \frac{R_3}{R_1} + \frac{R_3}{R_2} + \frac{R_3 \cdot R_k}{R_1 \cdot R_2} = \frac{100}{5100} + \frac{100}{1500} + \frac{100 \cdot 430}{5100 \cdot 1500} = 0,020 + 0,067 + 0,006 = 0,093;$$

$$\alpha = \frac{h_{213}}{h_{213} + 1} = \frac{50}{50 + 1} = 0,9804.$$

Теперь можно определить коэффициент температурной нестабильности для схемы с ООС по току:

$$S = \frac{1 + D}{1 - \alpha + D} = \frac{1 + 0,093}{1 - 0,98 + 0,093} = \frac{1,093}{0,113} = 9,67.$$

Зная коэффициент температурной нестабильности, можно найти величину приращения коллекторного тока ΔI_k при изменении температуры в заданном интервале ΔT .

Расчет эмиттерного повторителя

Эмиттерный повторитель в электронике выполняет роль каскада, обеспечивающего согласование между источником сигнала с высоким выходным сопротивлением и низкоомной нагрузкой. Еще более простыми словами: **эмиттерный повторитель понижает выходное сопротивление источника сигнала.**

При этом следует запомнить простое правило: **эмиттерный повторитель дает усиление по току, а не по напряжению.** Поскольку повышается сила тока, следовательно, повышается и мощность, отдаваемая в нагрузку, так как $P=IU$, где P – это мощность, I – сила тока, U – напряжение.

Рассчитаем схему эмиттерного повторителя для звукового сигнала (рис. 5) при $U_{пит}=12$ Вольт.

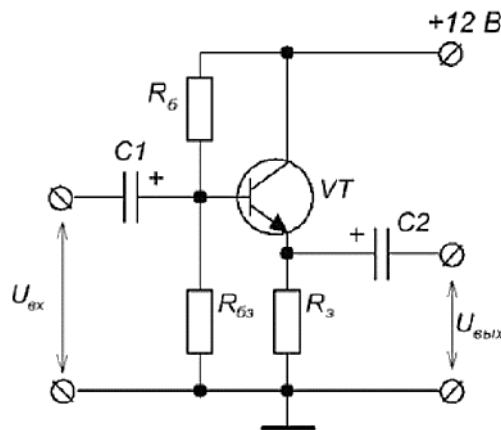


Рис. 5 – Схема эмиттерного повторителя

Чтобы сигнал имел как можно большую амплитуду, рабочая точка (покоя) должна находиться в середине активного режима транзистора (линейного участка выходной характеристики). Для этого напряжение на эмиттере должно быть равно половине напряжения питания:

$$U_э = U_{пит} / 2 = 12 / 2 = 6 \text{ В.}$$

Чтобы зря не рассеивать на транзисторе тепло, оптимальный ток покоя как правило берут в 1 мА. Это значит, что по цепи $+12\text{В} \rightarrow \text{коллектор} \rightarrow \text{эмиттер} \rightarrow R_э \rightarrow \text{земля}$ должен течь ток с силой в 1 мА. Здесь мы не учитываем крохотный ток базы. Как этого добиться? Вспоминаем закон Ома для участка цепи и высчитываем номинал резистора:

$$I_э = U_э / R_э, R_э = U_э / I_э, R_э = 6 \text{ В} / 0,001 \text{ А} = 6000 \text{ Ом} = 6 \text{ кОм.}$$

Берем ближайший из ряда на 6,2 кОм.

Какая же сила тока должна течь через базу-эмиттер, чтобы обеспечить ток покоя в 1 мА? Так как в нашем примере ток эмиттера $I_э$ почти равен току коллектора I_k (если, конечно, не учитывать крохотный базовый ток) то вспоминаем формулу зависимости тока базы от тока коллектора:

$$\beta = \frac{I_{\text{коллектора}}}{I_{\text{базы}}}.$$

Возьмем мощный транзистор КТ817Б, у которого β равно около 300, а падение напряжения на переходе база-эмиттер 0,55 Вольт.

Следовательно, $I_б = I_k / \beta = 1 / 300 = 3,3 \text{ мкА}$.

Высчитываем ток делителя напряжения, который образуют два резистора: $R_б$ и $R_э$. Его берут в основном в 10 раз больше, чем ток базы:

$$I_{\text{дел}} = 10 \cdot I_б = 10 \cdot 3,3 = 33 \text{ мкА.}$$

Считаем напряжение на базе. Оно равняется:

$$U_B = U_Э + U_{БЭ} = 6 + 0,55 = 6,55 \text{ В.}$$

Из закона Ома получаем следующие расчеты:

$$R_{БЭ} = 6,55 \text{ В} / 33 \text{ мкА} = 200 \text{ кОм.}$$

Берем ближайший из ряда на 200 КилоОм. Так как сумма падений напряжений на резисторах равняется $U_{пит}$, следовательно, на R_6 будет напряжение $12 - 6,55 = 5,45$ Вольта.

$$R_6 = 5,45 \text{ В} / 33 \text{ мкА} = 165 \text{ кОм.}$$

Берем ближайший из ряда на 150 КилоОм.

Конденсаторы в схеме нам служат для того, чтобы убрать постоянную составляющую, то есть постоянный ток, который присутствует на базе и эмиттере. Для выбора конденсаторов существует простое правило: *постоянная времени RC-цепи $t = R_{ex} C1$ должна быть больше периода передаваемого сигнала самой низкой частоты примерно в 100 раз.*

Входное сопротивление эмиттерного повторителя высчитывается по формуле:

$$R_{ex} = R, \beta = 6000 \cdot 300 = 1,8 \text{ МОм.}$$

Для звукового сигнала самая низкая частота – это 20 Герц (предел слуха человека), отсюда находим период 0,05 сек и значение конденсатора 2,7 мкФ. То есть берем конденсатор больше 2,7 мкФ, например, 10 мкФ.

Таблица 1 – Ряды номиналов радиодеталей

E12	E24	E96							
1,0	1,0	4,3	100	143	210	301	432	619	887
1,2	1,1	4,7	102	147	215	309	442	634	909
1,5	1,2	5,1	105	150	221	316	453	649	931
1,8	1,3	5,6	107	154	226	324	464	665	953
2,2	1,5	6,2	110	158	232	332	475	681	976
2,7	1,6	6,8	113	162	237	340	487	698	
3,3	1,8	7,5	115	165	243	348	499	715	
3,9	2,0	8,2	118	174	249	357	511	732	
4,7	2,2	9,1	121	178	255	365	523	750	
5,6	2,4		124	182	261	374	536	768	
6,8	2,7		127	187	267	383	549	787	
8,2	3,0		130	191	274	392	562	806	
	3,3		133	196	280	402	576	825	
	3,6		137	200	287	412	590	845	
	3,9		140	205	294	422	604	866	

Содержание практической работы, выполняемой студентами в ходе занятия

Описание лабораторного оборудования:

- ПЭВМ на каждого обучающегося;
- программный редактор схематического моделирования «Electronics Workbench» (EWB) версия не ниже 5.12 или NI Multisim версия Education;
- приложение для математических и инженерных вычислений Mathcad Professional версия не ниже 15.0.

Требования безопасности при выполнении работы:

- 1) К проведению лабораторных работ допускаются студенты, прошедшие требуемые инструктажи по охране труда.
- 2) Включение лабораторных установок (компьютеров) осуществляется только с разрешения преподавателя.
- 3) При проведении лабораторной работы не допускается использование приборов, оборудования, не предусмотренного планом проведения занятия.
- 4) Не разрешается при включенном оборудовании переключать кабели питания, соединительные кабели блоков и компонентов лабораторных установок (компьютеров).
- 5) При возникновении аварийных ситуаций необходимо немедленно отключить оборудование от питающей сети, сообщить об этом преподавателю и действовать по его указанию.

6) При возгорании оборудования его необходимо немедленно обесточить, сообщить об этом преподавателю, принять меры по устранению возгорания и действовать по указанию преподавателя.

7) По окончании работы с лабораторным оборудованием (компьютерами) его необходимо выключить установленным порядком.

Исходные данные для моделирования и исследования

Варианты заданий для индивидуального моделирования и проведения исследований студентами представлены в таблице 2.

Таблица 2 – Варианты заданий для расчета и моделирования.

№ варианта	Транзистор	Источник питания (E_K), В	№ варианта	Транзистор	Источник питания (E_K), В
1.	2N 2218	9	2.	2N 2218	20
3.	2N 2222	12	4.	2N 2222	18
5.	2N 2369	15	6.	2N 2369	9
7.	2N 4124	18	8.	2N 4124	12
9.	2N 3391	20	10.	2N 3391	15
11.	2N 3707	9	12.	2N 3707	20
13.	2N 3903	12	14.	2N 3903	18
15.	2N 3904	15	16.	2N 3904	9
17.	2N 3947	18	18.	2N 3947	12
19.	2N 4014	20	20.	2N 4014	15

Задания, выполняемые в ходе лабораторной работы

Задания базового уровня:

- 1) Провести расчет и моделирование апериодического усилительного каскада.
- 2) Провести исследование апериодического усилительного каскада.

Задания повышенного уровня:

- 3) Провести расчет и моделирование эмиттерного повторителя.
- 4) Провести исследование эмиттерного повторителя.

Порядок выполнения работы

Задание 1. Провести расчет и моделирование апериодического усилительного каскада.

Постановка задачи:

Рассчитать для заданных по варианту исходных данных и смоделировать в программном пакете компьютерного моделирования EWB схему электрическую принципиальную апериодического усилительного каскада по схеме с общим эмиттером.

Исходными данными являются заданные тип транзистора и напряжение источника питания (см. таблицу 2). Задания выполняются при условии отсутствия справочных (паспортных) данных о транзисторе.

Задание должно выполняться при следующих ограничениях: поскольку заданные транзисторы являются маломощными, то коллекторный ток покоя не должен превышать 10 мА для транзисторов типа 2N 2xxx, 15 мА для транзисторов типа 2N 3xxx и 20 мА для транзисторов типа 2N 4xxx, а напряжение эмиттер-база – около 800 мВ плюс-минус 50 мВ.

В качестве источника сигнала с частотой $f = 1$ кГц использовать измерительный функциональный генератор с внутренним сопротивлением R_G , равным 50 Ом. В качестве нагрузки использовать активное сопротивление $R_N = 10$ кОм.

Для проведения исследований схема должна иметь средства измерения:

- амперметры для измерений токов в цепях усилителя;
- вольтметры для измерений напряжений на элементах усилителя;

- осциллограф для анализа формы входных и выходных сигналов и измерения их параметров;
- графопостроитель АЧХ (Бode-плоттер) для построения амплитудно-частотных и фазово-частотных характеристик (АЧХ и ФЧХ).

Порядок выполнения задания 1

1.1) Моделирование схемы измерения статистической ВАХ заданного биполярного транзистора по схеме с общим эмиттером и определение параметров покоя транзистора. Для этого выполнить следующие процедуры:

1.1.1) Собрать в программе EWB принципиальную электрическую схему измерения статистической вольт-амперной характеристики (ВАХ) заданного транзистора по схеме с общим эмиттером. Пример схемы приведен на рис. 7.

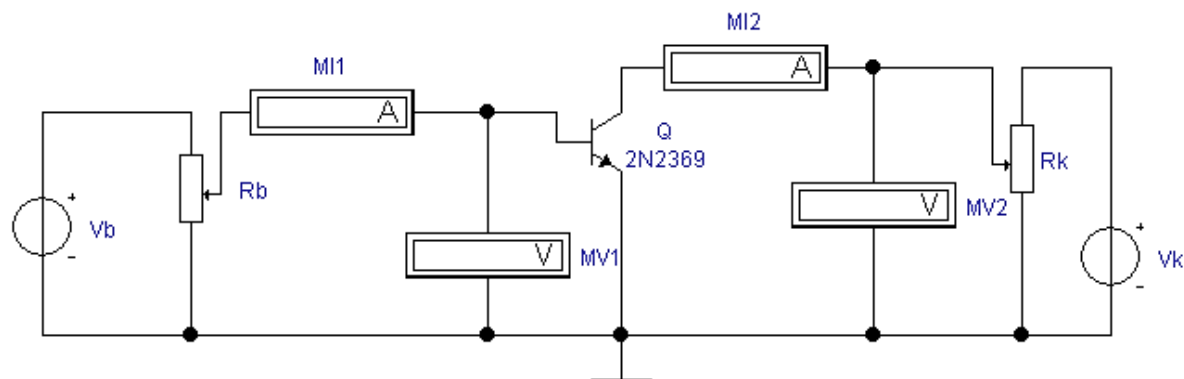


Рис. 7 – Принципиальная электрическая схема измерения статистической ВАХ биполярного транзистора по схеме с общим эмиттером

1.1.2) Установить в собранной схеме, используя для этого окна свойства элементов, их требуемые параметры:

- тип транзистора **Q** и напряжение источника питания коллектора **Vк** согласно варианту;
- переменные сопротивления **Rb** и **Rk** соответственно – 1 кОм и 2 кОм с шагом перестройки (increment) 1%;
- для изменения величин переменных сопротивлений **Rb** и **Rk** ввести клавиши **B** и **K** соответственно на английской раскладке;

1.1.3) Перевести амперметры и вольтметры в режим измерения постоянных величин.

1.1.4) Определить напряжения и токи покоя (рабочей точки) транзистора. Для этого выполнить следующие действия:

- плавно изменяя величину сопротивления **Rk**, нажимая одновременно клавиши **Shift** и **K** для увеличения или клавишу **K** для уменьшения, установить напряжение коллектор-эмиттер транзистора, равное половине напряжения источника коллекторного питания;
- плавно изменяя величину сопротивления **Rb**, нажимая одновременно клавиши **Shift** и **B** для увеличения или клавишу **B** для уменьшения, установить напряжение база-эмиттер транзистора, примерно равное 800 мВ плюс-минус 50 мВ, таким образом, чтобы коллекторный ток покоя **Iк0** не превышал заданную величину – 10 или 15 или 20 мА;
- если напряжение коллектор-эмиттер транзистора изменилось, то плавно изменяя величину сопротивления **Rk**, восстановить напряжение коллектор-эмиттер транзистора, равное половине напряжения источника коллекторного питания;
- добившись требуемых значений напряжений, произвести измерение тока базы и коллекторного тока в режиме покоя;
- занести в отчет по лабораторной работе в таблицу 3 результаты измерений напряжений и токов в режиме покоя (отсутствия входного сигнала).

Таблица 3 - Напряжения и токи покоя (рабочей точки) транзистора

Параметры			
$U_{БЭ0}$, мВ	$I_{Б0}$, мкА	$U_{кЭ0}$, В	$I_{к0}$, мА

1.1.5) Сделать выводы по результатам проделанной в задании 1.1 работы.

1.2) Расчет аperiodического усилительного каскада. Для этого выполнить следующие процедуры:

1.2.1) Запустить приложение Mathcad Professional для математических и инженерных вычислений, в открывшемся окне ввести исходные данные: заданное напряжение источника питания E_k и полученные в процессе измерения постоянные напряжения и токи покоя, задающие рабочую точку транзистора, занесенные в табл. 3.

1.2.2) Ввести формулы для расчета следующих параметров усилителя:

- сопротивление цепи эмиттер-коллектор

$$R_{ке} := \frac{E_k - U_{ке0}}{I_{к0}} ;$$

- постоянный коллекторный ток насыщения транзистора

$$I_{кн} := \frac{E_k}{R_{ке}} ;$$

- постоянный эмиттерный ток в режиме покоя транзистора

$$I_{е0} := I_{к0} + I_{б0} ;$$

- падение напряжения на сопротивлении эмиттера

$$U_{Re} := 0.01 \cdot E_k ;$$

- сопротивление в цепи эмиттера, обеспечивающее отрицательную обратную связь по току

$$R_e := \frac{U_{Re}}{I_{е0}} ;$$

- сопротивление в коллекторной цепи

$$R_k := R_{ке} - R_e ;$$

- фиксированное падение напряжение на базе транзистора

$$U_{R2} := U_{бе0} + U_{Re} ;$$

- ток в ветви делителя напряжений, протекающий через сопротивление R_1

$$I_1 := 10 \cdot I_{б0} ;$$

- ток в ветви делителя напряжений, протекающий через сопротивление R_2

$$I_2 := I_1 - I_{б0} ;$$

- сопротивление резистора R_2 делителя напряжения

$$R_2 := \frac{U_{R2}}{I_2} ;$$

- сопротивление резистора R_1 делителя напряжения

$$R_1 := \frac{E_k - U_{R2}}{I_1} ;$$

– собственное входное сопротивление транзистора по постоянному току

$$h_{11} := \frac{U_{be0}}{I_{b0}} ;$$

– собственное выходное сопротивление транзистора по постоянному току

$$h_{22} := \frac{U_{ke0}}{I_{k0}} .$$

– емкость разделительных конденсаторов и конденсатора в цепи эмиттера

$$C_r := \frac{1}{2\pi \cdot f} \quad \text{и} \quad C_e := \frac{3}{2\pi \cdot f} ,$$

где f – заданная частота сигнала.

1.2.3) Листинг программы с результатами расчетов и единицами измерений занести в отчет по лабораторной работе.

1.2.4) По результатам расчетов выбрать из ряда номиналов радиодеталей, приведенных в табл. 1, номиналы сопротивлений емкостей наиболее близких к рассчитанным значениям и занести в таблицу 4.

Таблица 4 – Рассчитанные и выбранные величины сопротивлений для рассчитанного апериодического усилительного каскада.

Рассчитанные параметры					
R_1 , кОм	R_2 , кОм	R_k , Ом	R_e , Ом	C_r , мкФ	C_e , мкФ
Выбранные параметры из ряда номиналов					
R_1 , кОм	R_2 , кОм	R_k , Ом	R_e , Ом	C_r , мкФ	C_e , мкФ

1.2.5) Сделать выводы по результатам проделанной в задании 1.2 работы.

1.3) Моделирование апериодического усилительного каскада. Для этого выполнить следующие процедуры:

1.3.1) Собрать в программе EWB схему электрическую принципиальную апериодического усилительного каскада по схеме с общим эмиттером. Пример схемы приведен на рис. 8.

1.3.2) Подключить к элементам усилительного каскада средства измерений, обеспечивающие:

- измерение электрического тока в ветвях делителя напряжения, в цепях базы и коллектора транзистора, а также в цепи нагрузки;
 - измерение падения напряжения на входе и выходе усилительного каскада, на электродах эмиттер-база и коллектор-эмиттер транзистора, на сопротивлении в коллекторной цепи;
 - анализ формы входных и выходных сигналов, измерение их параметров;
 - получение амплитудно-частотных и фазово-частотных характеристик (АЧХ и ФЧХ).
- Установить амперметры и вольтметры в режим измерения постоянных величин, за исключением вольтметров и амперметров, измеряющих значения входного и выходного сигналов.

1.3.3) Установить в собранной схеме заданный транзистор и напряжение источника питания, а также выбранные величины параметров элементов (из табл. 4). Установить емкость блокировочного конденсатора – 100 мкФ. В функциональном генераторе установить частоту

входного гармонического сигнала, равную 1 кГц, а амплитуду первоначально – $E_2 = 10$ мВ. Сопротивления генератора и нагрузки должны быть равны 50 Ом и 10 кОм соответственно.

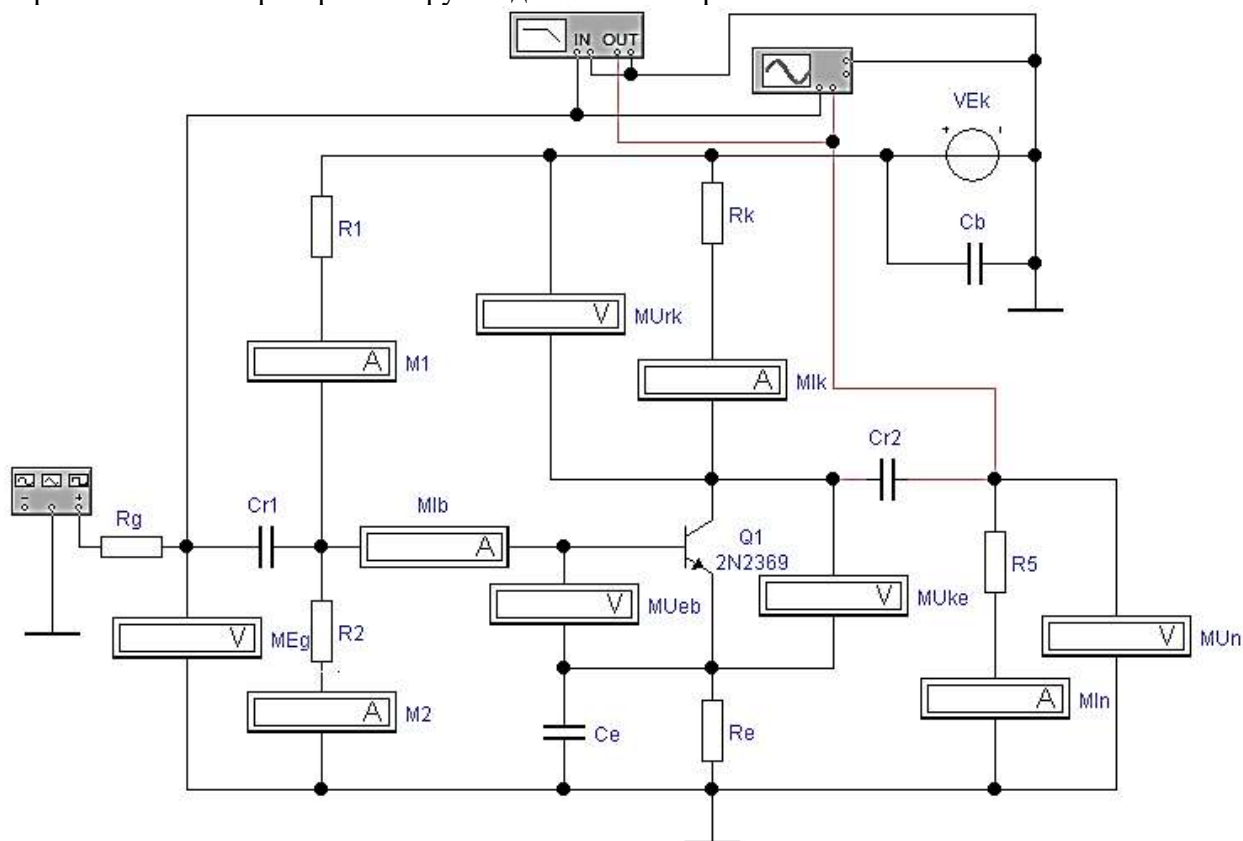


Рис. 8 – Электрическая принципиальная схема аperiодического усилительного каскада по схеме с общим эмиттером

1.3.4) Проверить правильность сборки схемы. Для этого, прежде всего, проверить правильность соединений элементов схемы друг к другу, а также подключение измерительных приборов, обращая особое внимание на подключение источника питания и заземления.

1.3.5) **Проверить работоспособность схемы, при необходимости провести ее настройку по постоянному току.** Для этого активизировать работу программы EWB включателем, находящемся в правом верхнем углу рабочего окна программы. При правильной работе схемы переменные вольтметры и амперметры покажут соответственно значения входных и выходных токов и напряжений, не равных 0, при этом выходные значения будут значительно больше входных. Проверить подаются ли требуемые напряжения на электродах база-эмиттер $U_{БЭ0}$ и коллектор-эмиттер $U_{КЭ0}$. Если напряжение коллектор-эмиттер примерно не равно половине напряжения питания, то изменяя величину сопротивления коллектора, таким образом, чтобы оно входило в приведенный ряд номиналов, добиться этого.

1.3.6) Настроить осциллограф, установив горизонтальную и вертикальные развертки таким образом, чтобы на его экране размещалось 3 – 4 периода колебаний, а амплитуды входного и выходного сигналов были примерно одинаковыми. Занести в отчет по ЛР полученные осциллограммы.

1.3.7) Проверить правильность настройки схемы усилительного каскада по переменному току. Для этого с помощью осциллографа проанализировать формы входного и выходного сигналов. Они в усилителе с общим эмиттером должны быть противофазные. При правильном расчете усилителя и правильном моделировании выходной сигнал должен быть линейным и не подвергаться нелинейным искажениям. Если это не так, то необходимо найти ошибку в схеме или в расчетах, устранить их, добившись правильной работы схемы. Занести в отчет по лабораторной работе скриншот собранной и работоспособной схемы усилителя.

1.3.8) Запустить Фурье-анализатор и получить спектр выходного сигнала. При правильной настройке усилительного каскада убедиться в том, что он не искажает выходной сигнал, т.е. не вносит нелинейных искажений. Занести в отчет по лабораторной работе скриншот спектра выходного сигнала.

1.3.9) Сделать выводы по результатам проделанной в задании 1.3 работы.

1.4) Сделать обобщающие выводы по результатам проведенного расчета и моделирования апериодического усилительного каскада.

Задание 2. Провести исследование апериодического усилительного каскада.

Постановка задачи:

В рамках этого задания необходимо выполнить три частные задачи исследования: во-первых, необходимо определить различные коэффициенты усиления апериодического усилительного каскада, во-вторых, получить его амплитудно-частотную характеристику (АЧХ) и оценить его диапазонные свойства, и, в-третьих, провести исследования влияния величин сопротивлений на положение рабочей точки транзистора, на параметры и качественные показатели усилительного каскада.

Под качеством работы усилителя будем понимать его свойство, способствующее усилению сигнала без изменения его формы. Это означает, что в идеальном усилителе должны точно повторяться все изменения напряжения (или тока). Отклонения формы выходного сигнала от формы входного сигнала называются искажениями, снижающими качество работы усилителя. Таким образом, искажения являются качественными показателями усилителя.

При выполнении этого задания для оценки качества работы усилителя использовать показатель – коэффициент гармонических искажений.

Порядок выполнения задания

2.1) Определить коэффициенты усиления (передачи) апериодического усилительного каскада:

- коэффициент усиления по напряжению;
- сквозной коэффициент усиления;
- коэффициент усиления по току;
- коэффициент усиления по мощности.

Этот пункт задания выполняется студентами самостоятельно. Методика его выполнения аналогична методике, используемой в предыдущих лабораторных работах.

Результаты исследования занести в таблицу 5.

Таблица 5 – Измеренные и рассчитанные параметры апериодического усилительного каскада.

Измеренные параметры				
$E_{Г}$, мВ	$U_{ВХ}$, мВ	$I_{ВХ}$, мА	$U_{ВЫХ}$, мВ	$I_{ВЫХ}$, мА
Рассчитанные параметры				
K_E	K	K_I	K_P	

Проанализировать полученные коэффициенты усиления и сделать выводы, о том, какими усилительными свойствами характеризуется апериодический усилительный каскад по схеме с общим эмиттером.

2.2) Построить амплитудно-частотную характеристику (АЧХ) апериодического усилительного каскада и оценить его диапазонные свойства.

Для выполнения этого пункта задания самостоятельно необходимо:

2.2.1) Получить с помощью графопостроителя (Боде плоттера) АЧХ усилительного каскада и занести ее в отчет по лабораторной работе.

2.2.2) Определить нижнюю и верхнюю граничные полосы усиления апериодического каскада, и его полосу усиливаемых частот.

2.2.3) Оценить по соотношению $f_{ГРВ}/f_{ГРН}$, к какому классу усилителей относится апериодический усилительный каскад по диапазону усиливаемых частот.

Результаты исследований занести в таблицу 6.

Таблица 6 – Измеренные и рассчитанные параметры апериодического усилительного каскада.

$f_{ГРН}$, [Гц]	$f_{ГРН}$, [МГц]	$\Delta f = f_{ГРВ} - f_{ГРН}$, [МГц]	$f_{ГРВ}/f_{ГРН}$

2.2.4) Сделать выводы о диапазонных свойствах апериодического усилительного каскада.

2.3) Провести исследования влияния величин сопротивлений на положения рабочей точки транзистора, на параметры и качественные показатели усилительного каскада.

Для этого выполнить следующие процедуры:

2.3.1) Провести измерения величин постоянных напряжений и токов, задающих и определяющих рабочую точку (точку покоя) транзистора в настроенном апериодическом усилительном каскаде. С этой целью выполнить следующие действия (операции):

– отключить входной сигнал, установив в функциональном генераторе амплитуду, равную 0;

– запустив программу EWB, с помощью амперметров M1 и M2 измерить постоянные токи I_1 и I_2 , протекающие в цепях делителя напряжения, образованного сопротивлениями $R1$ и $R2$, полученные результаты занести в таблицу 7;

– измерить с помощью амперметров M1b и M1k постоянные базовый и коллекторный токи транзистора, полученные результаты занести в таблицу 7;

– измерить с помощью вольтметров MUEb, MUEk и MURk соответственно постоянные напряжения на переходах база-эмиттер и коллектор-эмиттер транзистора и на сопротивлении Rk в цепи коллектора, полученные результаты занести в таблицу 7;

– сравнить измеренные значения с рассчитанными значениями, полученными при выполнении 1-го задания, сделать выводы о том, почему эти значения различаются.

Таблица 7 – Измеренные и рассчитанные значения постоянных токов и напряжений в апериодическом усилительном каскаде.

Рассчитанные параметры						
I_1 , [мА]	I_2 , [мА]	I_{b0} , [мкА]	I_{k0} , [мА]	U_{be0} , [мВ]	U_{ke0} , [В]	U_{Rk0} , [В]
Измеренные параметры						
I_1 , [мА]	I_2 , [мА]	I_{b0} , [мкА]	I_{k0} , [мА]	U_{be0} , [мВ]	U_{ke0} , [В]	U_{Rk0} , [В]

2.3.2) Провести расчет следующих параметров настроенного апериодического усилительного каскада в режиме покоя:

– входного и выходного сопротивлений активного элемента (транзистора) по постоянному току;

– крутизны транзистора по постоянному току по формуле

$$G_0 = I_{k0}/U_{be0} ;$$

– коэффициента передачи по току.

Полученные результаты занести в таблицу 8.

Таблица 8 – Рассчитанные параметры апериодического усилительного каскада в режиме покоя.

Рассчитанные параметры			
$R_{вх0}$, [Ом]	$R_{вых0}$, [Ом]	K_{I0}	G_0 , [А/В]

2.3.3) Провести расчет и анализ работы настроенного апериодического усилительного каскада. С этой целью выполнить следующие действия

- с функционального генератора подать на усилитель входной сигнал с амплитудой 10 мВ;
- перевести амперметры M_{Ib} , M_{Ik} , вольтметры $M_{U_{be}}$, $M_{U_{ke}}$, $M_{U_{rk}}$ в режим измерения переменных величин;
- провести измерения переменных составляющих токов и напряжений, имеющих место в усилительном каскаде, результаты занести в таблицу 9;
- рассчитать входное и выходное сопротивления активного элемента (транзистора) по переменному току, полученные результаты занести в таб. 9;
- рассчитать и занести в табл. 9 значение крутизны транзистора по переменному току, воспользовавшись формулой

$$G = I_k / U_{be} ;$$

Таблица 9 – Измеренные и рассчитанные параметры апериодического усилительного каскада по переменному току.

Измеренные параметры					
I_b , [мкА]	I_k , [мА]	U_{be} , [мВ]	U_{ke} , [В]	U_{Rk} , [В]	
Рассчитанные параметры					
R_{BX} , [Ом]	$R_{ВЫХ}$, [Ом]	G , [А/В]	K_I	K_U	КГИ, %

- рассчитать коэффициент передачи транзистора по переменному току и напряжению, полученные результаты занести в табл. 9;
- через меню Analysis запустить Фурье-анализатор (Fourier), в котором установить следующие опции: выходной узел – номер узла, соответствующий выходу усилителя, основная частота – 1 кГц, число гармоник – 10. Фурье-анализатор запустит окно, в котором будет отображаться спектр выходного сигнала;
- с помощью курсоров Фурье-анализатор произвести измерение амплитуд первых 3-х гармоник выходного сигнала, занести в отчет по лабораторной работе скриншоты измерений амплитуд гармоник спектра;
- рассчитать и занести в табл. 9 коэффициент гармонических искажений (КГИ), определяемый по формуле

$$K_{\Gamma} = \frac{\sqrt{U_2^2 + U_3^2 + U_4^2 + \dots + U_n^2 + \dots}}{U_1} ;$$

- сделать вывод о качестве работы настроенного апериодического усилительного каскада;
- провести сравнительный анализ полученных значений параметров усилителя по постоянному и переменному токам.

2.3.4) Провести исследование влияния величины сопротивления R_1 в цепи делителя напряжений на режим покоя транзистора, на входные и выходные параметры, коэффициент передачи усилительного каскада по постоянному току. С этой целью выполнить следующие действия:

– занести измеренные ранее значения параметров (из табл. 7) настроенного усилительного каскада (при установленном значении сопротивления **R1**) в режиме покоя в таблицу 10, а рассчитанные ранее параметры (из табл. 8) в таблицу 11;

Таблица 10 – Измеренные постоянные токи и напряжения в апериодическом усилительном каскаде в режиме покоя

Измеренные параметры при значении сопротивления R1 – 1 кОм						
I_1 , [мА]	I_2 , [мА]	I_{b0} , [мкА]	I_{k0} , [мА]	U_{be0} , [мВ]	U_{ke0} , [В]	U_{Rk0} , [В]
Измеренные параметры при установленном значении сопротивления R1						
I_1 , [мА]	I_2 , [мА]	I_{b0} , [мкА]	I_{k0} , [мА]	U_{be0} , [мВ]	U_{ke0} , [В]	U_{Rk0} , [В]
Измеренные параметры при значении сопротивления R1 + 1 кОм						
I_1 , [мА]	I_2 , [мА]	I_{b0} , [мкА]	I_{k0} , [мА]	U_{be0} , [мВ]	U_{ke0} , [В]	U_{Rk0} , [В]

– отключить входной сигнал и перевести амперметры и вольтметры в режим измерения постоянных величин;

– изменить величину сопротивления **R1** на 1 кОм, с начала уменьшая его, а затем увеличивая;

– для обоих случаев произвести измерения и расчет заданных параметров, результаты занести в табл. 10 и 11;

Таблица 11 – Рассчитанные параметры апериодического усилительного каскада в режиме покоя.

Рассчитанные параметры при значении сопротивления R1 – 1 кОм			
$R_{вх0}$, [Ом]	$R_{вых0}$, [Ом]	$K_{Ю}$	G_0 , [А/В]
Рассчитанные параметры при установленном значении сопротивления R1			
$R_{вх0}$, [Ом]	$R_{вых0}$, [Ом]	$K_{Ю}$	G_0 , [А/В]
Рассчитанные параметры при значении сопротивления R1 + 1 кОм			
$R_{вх0}$, [Ом]	$R_{вых0}$, [Ом]	$K_{Ю}$	G_0 , [А/В]

– сделать вывод о том, как изменились постоянные токи и напряжения в усилительном каскаде в режиме покоя при уменьшении и увеличении сопротивления **R1**;

– проанализировать и определить, как изменилось положение рабочей точки на выходной и входной характеристиках транзистора при уменьшении и увеличении сопротивления **R1**. Для этого воспользоваться в качестве примера графиками на рис. 3 и 4;

– проанализировать и определить, как изменились входные и выходные параметры, коэффициент передачи по постоянному току при уменьшении и увеличении сопротивления **R1**.

2.3.5) Провести исследование влияния величины сопротивления **R1** в цепи делителя напряжений на входные и выходные параметры по переменному току, коэффициенты передачи и качественный показатель усилительного каскада. С этой целью выполнить следующие действия:

– включить входной сигнал и перевести амперметры и вольтметры в режим измерения переменных величин;

– занести измеренные ранее значения параметров по переменному току (из табл. 9) настроенного усилительного каскада (при установленном значении сопротивления **R1**) в таблицу 12, а рассчитанные ранее параметры (из табл. 9) в таблицу 13;

- изменить величину сопротивления **R1** на 1 кОм, с начала уменьшая его, а затем увеличивая;
- для обоих случаев произвести измерения и расчет заданных параметров, результаты занести в табл. 12 и 13;

Таблица 12 – Измеренные параметры по переменному току апериодического усилительного каскада.

Измеренные параметры при значении сопротивления R1 – 1 кОм				
I_b , [мкА]	I_k , [мА]	U_{be} , [мВ]	U_{ke} , [В]	U_{Rk} , [В]
Измеренные параметры при установленном значении сопротивления R1				
I_b , [мкА]	I_k , [мА]	U_{be} , [мВ]	U_{ke} , [В]	U_{Rk} , [В]
Измеренные параметры при значении сопротивления R1 + 1 кОм				
I_b , [мкА]	I_k , [мА]	U_{be} , [мВ]	U_{ke} , [В]	U_{Rk} , [В]

Таблица 13 – Рассчитанные параметры по переменному току апериодического усилительного каскада.

Рассчитанные параметры при значении сопротивления R1 – 1 кОм					
R_{BX} , [Ом]	$R_{ВЫХ}$, [Ом]	G , [А/В]	K_I	K_U	КГИ, %
Рассчитанные параметры при установленном значении сопротивления R1					
R_{BX} , [Ом]	$R_{ВЫХ}$, [Ом]	G , [А/В]	K_I	K_U	КГИ, %
Рассчитанные параметры при значении сопротивления R1 + 1 кОм					
R_{BX} , [Ом]	$R_{ВЫХ}$, [Ом]	G , [А/В]	K_I	K_U	КГИ, %

- сделать вывод о том, как изменились переменные токи и напряжения в усилительном каскаде при уменьшении и увеличении сопротивления **R1**;
- для обоих случаев с помощью осциллографа получить осциллограммы выходных сигналов, а с помощью Фурье-анализатора их спектры, которые занести в отчет по лабораторной работе;
- определить и оценить, как изменился качественный показатель (КГИ) усилительного каскада, в каком из 2-х случаев возникли искажения сигнала и почему;
- проанализировать и определить, как изменились входные и выходные параметры по переменному току, а также коэффициенты передачи при уменьшении и увеличении сопротивления **R1**.

2.3.6) Провести исследование влияния величины сопротивления **R2** в цепи делителя напряжений на режим покоя транзистора, на входные и выходные параметры, коэффициент передачи усилительного каскада по постоянному току. С этой целью выполнить следующие действия:

- отключить входной сигнал и перевести амперметры и вольтметры в режим измерения постоянных величин;
- занести измеренные ранее значения параметров (из табл. 7) настроенного усилительного каскада (при установленном значении сопротивления **R2**) в режиме покоя в таблицу 14, а рассчитанные ранее параметры (из табл. 8) в таблицу 15;
- изменить величину сопротивления **R2** на 300 Ом, с начала уменьшая его, а затем увеличивая;
- для обоих случаев произвести измерения и расчет заданных параметров, результаты занести в табл. 14 и 15;

– сделать вывод о том, как изменились постоянные токи и напряжения в усилительном каскаде в режиме покоя при уменьшении и увеличении сопротивления **R2**;

Таблица 14 – Измеренные постоянные токи и напряжения в апериодическом усилительном каскаде в режиме покоя

Измеренные параметры при значении сопротивления R2 – 300 Ом						
I_1 , [мА]	I_2 , [мА]	I_{b0} , [мкА]	I_{k0} , [мА]	U_{be0} , [мВ]	U_{ke0} , [В]	U_{Rk0} , [В]
Измеренные параметры при установленном значении сопротивления R2						
I_1 , [мА]	I_2 , [мА]	I_{b0} , [мкА]	I_{k0} , [мА]	U_{be0} , [мВ]	U_{ke0} , [В]	U_{Rk0} , [В]
Измеренные параметры при значении сопротивления R2 + 300 Ом						
I_1 , [мА]	I_2 , [мА]	I_{b0} , [мкА]	I_{k0} , [мА]	U_{be0} , [мВ]	U_{ke0} , [В]	U_{Rk0} , [В]

Таблица 15 – Рассчитанные параметры апериодического усилительного каскада в режиме покоя.

Рассчитанные параметры при значении сопротивления R2 – 300 Ом			
$R_{вх0}$, [Ом]	$R_{вых0}$, [Ом]	K_{I0}	G_0 , [А/В]
Рассчитанные параметры при установленном значении сопротивления R2			
$R_{вх0}$, [Ом]	$R_{вых0}$, [Ом]	K_{I0}	G_0 , [А/В]
Рассчитанные параметры при значении сопротивления R2 + 300 Ом			
$R_{вх0}$, [Ом]	$R_{вых0}$, [Ом]	K_{I0}	G_0 , [А/В]

– проанализировать и определить, как изменилось положение рабочей точки на выходной и входной характеристиках транзистора при уменьшении и увеличении сопротивления **R2**. Для этого воспользоваться в качестве примера графиками на рис. 3 и 4;

– проанализировать и определить, как изменились входные и выходные параметры, коэффициент передачи по постоянному току при уменьшении и увеличении сопротивления **R2**.

2.3.7) Провести исследование влияния величины сопротивления **R2 в цепи делителя напряжений на входные и выходные параметры по переменному току, коэффициенты передачи и качественный показатель усилительного каскада. С этой целью выполнить следующие действия:**

– включить входной сигнал и перевести амперметры и вольтметры в режим измерения переменных величин;

– занести измеренные ранее значения параметров по переменному току (из табл. 9) настроенного усилительного каскада (при установленном значении сопротивления **R2**) в таблицу 16, а рассчитанные ранее параметры (из табл. 9) в таблицу 17;

– изменить величину сопротивления **R2** на 300 Ом, с начала уменьшая его, а затем увеличивая;

– для обоих случаев произвести измерения и расчет заданных параметров, результаты занести в табл. 16 и 17;

Таблица 16 – Измеренные параметры по переменному току апериодического усилительного каскада.

Измеренные параметры при значении сопротивления $R_2 = 300 \text{ Ом}$				
$I_b, [\text{мкА}]$	$I_k, [\text{мА}]$	$U_{be}, [\text{мВ}]$	$U_{ke}, [\text{В}]$	$U_{Rk}, [\text{В}]$
Измеренные параметры при установленном значении сопротивления R_2				
$I_b, [\text{мкА}]$	$I_k, [\text{мА}]$	$U_{be}, [\text{мВ}]$	$U_{ke}, [\text{В}]$	$U_{Rk}, [\text{В}]$
Измеренные параметры при значении сопротивления $R_2 + 300 \text{ Ом}$				
$I_b, [\text{мкА}]$	$I_k, [\text{мА}]$	$U_{be}, [\text{мВ}]$	$U_{ke}, [\text{В}]$	$U_{Rk}, [\text{В}]$

Таблица 17 – Рассчитанные параметры по переменному току апериодического усилительного каскада.

Рассчитанные параметры при значении сопротивления $R_2 = 300 \text{ Ом}$					
$R_{BX}, [\text{Ом}]$	$R_{ВЫХ}, [\text{Ом}]$	$G, [\text{А/В}]$	K_I	K_U	$K_{ГИ}, \%$
Рассчитанные параметры при установленном значении сопротивления R_2					
$R_{BX}, [\text{Ом}]$	$R_{ВЫХ}, [\text{Ом}]$	$G, [\text{А/В}]$	K_I	K_U	$K_{ГИ}, \%$
Рассчитанные параметры при значении сопротивления $R_2 + 300 \text{ Ом}$					
$R_{BX}, [\text{Ом}]$	$R_{ВЫХ}, [\text{Ом}]$	$G, [\text{А/В}]$	K_I	K_U	$K_{ГИ}, \%$

- сделать вывод о том, как изменились переменные токи и напряжения в усилительном каскаде при уменьшении и увеличении сопротивления R_2 ;
- для обоих случаев с помощью осциллографа получить осциллограммы выходных сигналов, а с помощью Фурье-анализатора их спектры, которые занести в отчет по лабораторной работе;
- определить и оценить, как изменился качественный показатель ($K_{ГИ}$) усилительного каскада, в каком из 2-х случаев возникли искажения сигнала и почему;
- проанализировать и определить, как изменились входные и выходные параметры по переменному току, а также коэффициенты передачи при уменьшении и увеличении сопротивления R_2 .

2.3.8) Провести исследование влияния величины коллекторного сопротивления R_k на крутизну линии нагрузки, выходные параметры, коэффициент передачи усилительного каскада по постоянному току. С этой целью выполнить следующие действия:

- отключить входной сигнал и перевести амперметры и вольтметры в режим измерения постоянных величин;
- занести измеренные ранее значения параметров (из табл. 7) настроенного усилительного каскада (при установленном значении коллекторного сопротивления R_k) в режиме покоя в таблицу 18, а рассчитанные ранее параметры (из табл. 8) в таблицу 19;
- изменить величину сопротивления R_k , с начала уменьшив его в 2 раза, а затем увеличивая последовательно в 1,5 и 2 раза;
- для трех случаев произвести измерения и расчет заданных параметров, результаты занести в табл. 18 и 19;

Таблица 18 – Измеренные постоянные токи и напряжения в аperiodическом усилительном каскаде в режиме покоя

Измеренные параметры при значении сопротивления $0,5R_K$				
I_{b0} , [мкА]	I_{k0} , [мА]	U_{be0} , [мВ]	U_{ke0} , [В]	U_{Rk0} , [В]
Измеренные параметры при установленном значении сопротивления R_K				
I_{b0} , [мкА]	I_{k0} , [мА]	U_{be0} , [мВ]	U_{ke0} , [В]	U_{Rk0} , [В]
Измеренные параметры при значении сопротивления $1,5R_K$				
I_{b0} , [мкА]	I_{k0} , [мА]	U_{be0} , [мВ]	U_{ke0} , [В]	U_{Rk0} , [В]
Измеренные параметры при значении сопротивления $2R_K$				
I_{b0} , [мкА]	I_{k0} , [мА]	U_{be0} , [мВ]	U_{ke0} , [В]	U_{Rk0} , [В]

Таблица 19 – Рассчитанные параметры аperiodического усилительного каскада в режиме покоя.

Рассчитанные параметры при значении сопротивления $0,5R_K$			
$R_{вх0}$, [Ом]	$R_{вых0}$, [Ом]	K_{I0}	G_0 , [А/В]
Рассчитанные параметры при установленном значении сопротивления R_K			
$R_{вх0}$, [Ом]	$R_{вых0}$, [Ом]	K_{I0}	G_0 , [А/В]
Рассчитанные параметры при значении сопротивления $1,5R_K$			
$R_{вх0}$, [Ом]	$R_{вых0}$, [Ом]	K_{I0}	G_0 , [А/В]
Рассчитанные параметры при значении сопротивления $2R_K$			
$R_{вх0}$, [Ом]	$R_{вых0}$, [Ом]	K_{I0}	G_0 , [А/В]

- сделать вывод о том, как изменились постоянные токи и напряжения в усилительном каскаде в режиме покоя при уменьшении и увеличении коллекторного сопротивления R_K ;
- проанализировать и определить, как изменилась крутизна линии нагрузки транзистора по постоянному току при уменьшении и увеличении коллекторного сопротивления R_K . Для этого воспользоваться в качестве примера графиком на рис. 3;
- проанализировать и определить, как изменились входные и выходные параметры, коэффициент передачи по постоянному току при уменьшении и увеличении коллекторного сопротивления R_K .

2.3.9) Провести исследование влияния величины коллекторного сопротивления R_K на входные и выходные параметры по переменному току, коэффициенты передачи и качественный показатель усилительного каскада. С этой целью выполнить следующие действия:

- включить входной сигнал и перевести амперметры и вольтметры в режим измерения переменных величин;
- занести измеренные ранее значения параметров по переменному току (из табл. 9) настроенного усилительного каскада (при установленном значении коллекторного сопротивления R_K) в таблицу 20, а рассчитанные ранее параметры (из табл. 9) в таблицу 21;
- изменить величину сопротивления R_K , с начала уменьшив его в 2 раза, а затем увеличивая последовательно в 1,5 и 2 раза;
- для трех случаев произвести измерения и расчет заданных параметров, результаты занести в табл. 20 и 21;

Таблица 20 – Измеренные параметры по переменному току апериодического усилительного каскада.

Измеренные параметры при значении сопротивления $0,5R_K$				
I_b , [мкА]	I_k , [мА]	U_{be} , [мВ]	U_{ke} , [В]	U_{Rk} , [В]
Измеренные параметры при установленном значении сопротивления R_K				
I_b , [мкА]	I_k , [мА]	U_{be} , [мВ]	U_{ke} , [В]	U_{Rk} , [В]
Измеренные параметры при значении сопротивления $1,5R_K$				
I_b , [мкА]	I_k , [мА]	U_{be} , [мВ]	U_{ke} , [В]	U_{Rk} , [В]
Измеренные параметры при значении сопротивления $2R_K$				
I_b , [мкА]	I_k , [мА]	U_{be} , [мВ]	U_{ke} , [В]	U_{Rk} , [В]

Таблица 21 – Рассчитанные параметры по переменному току апериодического усилительного каскада.

Рассчитанные параметры при значении сопротивления $0,5R_K$					
R_{BX} , [Ом]	$R_{ВЫХ}$, [Ом]	G , [А/В]	K_I	K_U	КГИ, %
Рассчитанные параметры при установленном значении сопротивления R_K					
R_{BX} , [Ом]	$R_{ВЫХ}$, [Ом]	G , [А/В]	K_I	K_U	КГИ, %
Рассчитанные параметры при значении сопротивления $1,5R_K$					
R_{BX} , [Ом]	$R_{ВЫХ}$, [Ом]	G , [А/В]	K_I	K_U	КГИ, %
Рассчитанные параметры при значении сопротивления $2R_K$					
R_{BX} , [Ом]	$R_{ВЫХ}$, [Ом]	G , [А/В]	K_I	K_U	КГИ, %

- сделать вывод о том, как изменились переменные токи и напряжения в усилительном каскаде при уменьшении и увеличении коллекторного сопротивления R_K ;
- проанализировать и определить, как изменилась крутизна линии нагрузки транзистора по переменному току при уменьшении и увеличении коллекторного сопротивления R_K . Для этого воспользоваться в качестве примера графиком на рис. 3;
- для трех случаев с помощью осциллографа получить осциллограммы выходных сигналов, а с помощью Фурье-анализатора их спектры, которые занести в отчет по лабораторной работе;
- определить и оценить, как изменился качественный показатель (КГИ) усилительного каскада, в каком из 3-х случаев возникли искажения сигнала и почему;
- проанализировать и определить, как изменились входные и выходные параметры по переменному току, а также коэффициенты передачи при уменьшении и увеличении коллекторного сопротивления R_K .

2.4) Сделать обобщающие выводы по результатам проведенного исследования апериодического усилительного каскада.

Задание 5. (для самостоятельной работы) Оформить результаты исследований в виде отчета по лабораторной работе и защитить его.

5.1) В отчете по лабораторной работе отобразить:

- тему и цель работы, задания для исследований и краткий порядок их выполнения;
- произведенные расчеты исследуемых усилительных каскадов;

- смоделированные в редакторе схематического моделирования принципиальные электрические схемы исследуемых усилительных каскадов;
- осциллограммы входных и выходных сигналов;
- графики АЧХ с результатами измерений граничных частот полосы усиления;
- результаты исследований в виде таблиц с измеренными и расчетными параметрами исследуемых усилительных каскадов;
- спектрограммы выходных сигналов, с помощью которых проводилось определение коэффициента гармонических искажений;
- выводы по результатам выполнения заданий и в целом по проделанной работе.

5.2) Защитить отчет по проделанной лабораторной работе, выполнив индивидуальное задание, указанное преподавателем, в рамках проведенных исследований.

Контрольные вопросы для подготовки к защите:

- 1) Как установить режимы работы каскада по постоянному и переменному токам, чтобы нелинейные искажения выходного сигнала были минимальны?
- 2) Каким образом определить напряжение на базе транзистора при заданном положении точки покоя?
- 3) С учетом каких условий задаются постоянные потенциалы на коллекторе и эмиттере транзистора в режиме покоя?
- 4) Обоснуйте справедливость схемы замещения каскада ОЭ по переменному току.
- 5) Благодаря каким свойствам транзистора обеспечивается усиление сигнала по току и напряжению?
- 6) Как формируется сигнал ООС по постоянному току с помощью резистора R_e в схеме лабораторной установки?
- 7) Каково назначение разделительных конденсаторов в схеме усилителя?
- 8) Почему на нижней частоте диапазона f_n наименьшее усиление каскада по току и напряжению?
- 9) Какими причинами обусловлен спад АЧХ в верхнем диапазоне частот?
- 10) Почему на средних частотах диапазона коэффициенты передачи усилителя по току и напряжению остаются практически неизменными?

Лабораторная работа разработана
доцентом кафедры инфокоммуникаций,
кандидатом технических наук, доцентом, профессором РАЕ
К.М. Сагдеевым

ЛАБОРАТОРНАЯ РАБОТА № 5

Тема: **ИССЛЕДОВАНИЕ УСИЛИТЕЛЕЙ МОЩНОСТИ**

Время – 4 учебных часа.

ЦЕЛЕВАЯ УСТАНОВКА ЛАБОРАТОРНОЙ РАБОТЫ:

В ходе лабораторной работы студенты должны овладеть следующими умениями и навыками:

- осуществлять схемотехническое (компьютерное) моделирование усилителей мощности с использованием универсальных пакетов прикладных компьютерных программ;
- проводить исследование основных параметров и характеристик усилительного устройства – двухтактного усилителя мощности и усилителя мощности с трансформаторной связью;
- подборки и анализа информации для формирования исходных данных для проектирования электронных усилительных устройств.

УЧЕБНО-МАТЕРИАЛЬНОЕ ОБЕСПЕЧЕНИЕ:

- программный редактор схематического моделирования «Electronics Workbench» (EWB), версия не ниже 5.12 или NI Multisim версия Education;
- приложение для математических и инженерных вычислений Mathcad Professional версия не ниже 15.0;
- электронная методическая разработка по лабораторной работе.

СТРУКТУРА ЛАБОРАТОРНОЙ РАБОТЫ:

Занятие №1		90 мин
Вводная часть		10 мин
Проверка готовности студентов к лабораторной работе		8 мин
Вступительная часть		2 мин
Вопросы (задачи), подлежащие исследованию:		75 мин
1. Моделирование двухтактного усилителя мощности.		25 мин
2. Исследование двухтактного усилителя мощности.		45 мин
Заключительная часть		5 мин
Подведение итогов		3 мин
Задание студентам для самостоятельной работы		2 мин
Занятие №2		90 мин
Вводная часть		10 мин
Проверка готовности студентов к лабораторной работе		8 мин
Вступительная часть		2 мин
Вопросы (задачи), подлежащие исследованию:		65 мин
3. Моделирование усилителя мощности с трансформаторной связью.		20 мин
4. Исследование усилителя мощности с трансформаторной связью.		45 мин
Заключительная часть		15 мин
Защита отчетов по лабораторной работе		10 мин
Подведение итогов		3 мин
Задание студентам для самостоятельной работы		2 мин

СОДЕРЖАНИЕ ЛАБОРАТОРНОЙ РАБОТЫ

Краткие теоретические или справочно-информационные материалы

1. Общие положения

Электронным усилителем называется устройство, преобразующее маломощный электрический сигнал на входе в сигнал большей мощности на выходе с минимальными искажениями формы. Эти усилители называются электронными, так как принцип действия используемых в них усилительных элементов (транзисторов, электронных ламп, интегральных микросхем, тиристоров и других приборов) основан на электронных процессах, происходящих в полупроводнике или вакууме.

Усилителем мощности называют усилитель, предназначенный для обеспечения заданной мощности нагрузки R_H при заданном сопротивлении нагрузки R_H . Усилитель мощности является примером устройств силовой электроники. Основная цель при разработке таких устройств состоит в том, чтобы передать нагрузке заданную мощность. В усилителе мощности активным прибором может быть биполярный транзистор, полевой транзистор или электронная лампа.

По принципу действия усилители мощности не отличаются от усилителей напряжения (тока), однако режим их работы выбирается так, чтобы получить на выходе наибольшую мощность, а не наибольшее напряжение.

Большая мощность означает работу с большими токами и напряжениями, которые значительно превышают напряжения и токи в усилителях напряжения. Если в усилителях напряжения обычно используется лишь небольшой участок характеристики активного прибора, то в усилителях мощности всегда стремятся наиболее полно использовать всю его характеристику, что приводит к заметному возрастанию нелинейных искажений. Отсюда вытекает необходимость оценки нелинейных искажений усилителя мощности.

Усиление мощности сигнала осуществляется за счет потребления усилителем энергии от дополнительного источника, называемого источником питания. Следовательно, усилитель представляет собой устройство, входной сигнал которого управляет преобразованием энергии источника питания в энергию выходного сигнала. Это преобразование осуществляется с помощью активных элементов усилителя (усилительных элементов). Выходной электрический сигнал усилителя поступает на устройство, называемое нагрузкой. Связь усилителя с источником входного сигнала, нагрузкой и источником питания показана на рис. 1.

В качестве источника входного сигнала могут выступать различные датчики, микрофон, фотоэлемент, термопара и т.д., а также предшествующий усилитель, поскольку усиление, даваемое одним усилительным элементом, для практических целей часто оказывается недостаточным. Тогда в усилителе используют несколько усилительных элементов, включенных таким образом, что усиленные первым элементом сигналы подаются на вход второго, усиленные вторым – на вход третьего и т.д. При этом один усилительный элемент и отнесенные к нему элементы связи называются каскадом. Большинство усилителей является многокаскадным.

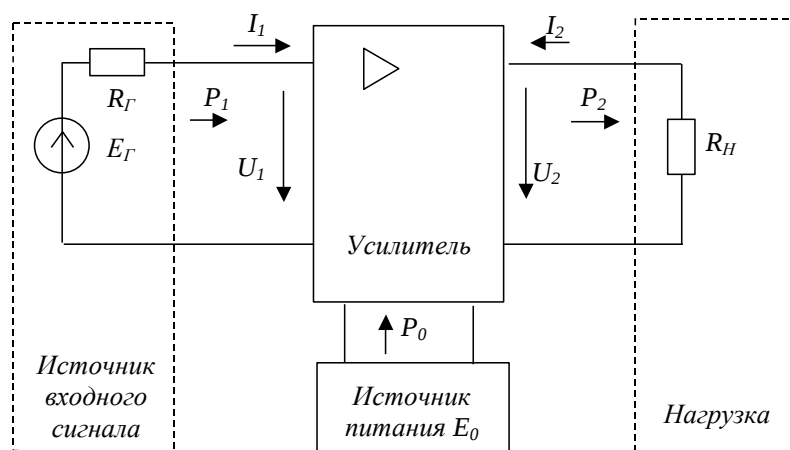


Рис. 1 Обобщенная схема усилительного устройства

Условия работы усилителя мощности зависят от характера нагрузки и ее постоянства. В общем случае сопротивление нагрузки имеет комплексный характер. Для передачи возможно большей мощности в нагрузку должно быть выполнено согласование между сопротивлением нагрузки и внутренним сопротивлением активного прибора. Наиболее распространенным согласующим устройством является трансформатор.

В качестве нагрузки могут выступать телефон, динамик, различные системы осциллографа, реле, электродвигатель, канал связи и т.д., а также последующий усилитель.

При использовании в усилителе мощности биполярного транзистора наиболее употребительной является схема с общим эмиттером, дающая наибольшее усиление мощности сигнала, а поэтому требующая меньшей выходной мощности от предоконечного усилителя и наименьшего усиления от предварительного усилителя. Включение транзистора с общей базой позволяет уменьшить нелинейные искажения и повысить стабильность всех параметров схемы. Однако при таком включении входная проводимость усилителя мощности велика и предоконечный усилитель приходится делать с трансформаторной нагрузкой.

Транзисторы усилителей мощности работают в режиме большого сигнала, когда амплитуды переменных составляющих токов и напряжений достаточно велики. При этом заметно проявляются нелинейные свойства транзисторов и возникают нелинейные искажения входного сигнала.

Уровень нелинейных искажений усилителя мощности существенно зависят от начального режима работы, причем нелинейные искажения обуславливаются нелинейностью не только входных, но и выходных характеристик транзисторов, так как они работают в режиме большого сигнала. Минимально возможный уровень нелинейных искажений можно обеспечить в режиме класса «А», а максимально возможный КПД — в режиме классов «В» или «АВ». Усилители мощности бывают одноктактные и двухтактные, причем первые работают в режиме класса «А», а вторые — в режиме классов «В» или «АВ». Одноктактные усилители мощности применяются при относительно малых выходных мощностях

В соответствии с требованием обеспечить заданную мощность нагрузки P_H при разработке усилителя мощности должен быть решен вопрос о соответствующем выборе напряжения питания усилителя E . Предположим, что усилитель с указанным напряжением питания может создать на нагрузке синусоидальный сигнал с максимально возможной амплитудой напряжения. Тогда максимально возможная мощность нагрузки $P_{H\max}$ определится выражением

$$P_{H\max} = \left(\frac{U_m}{\sqrt{2}}\right)^2 \frac{1}{R_H} = \frac{U_m^2}{2R_H} = \frac{E^2}{8R_H},$$

где

$$U_m = \frac{E}{2} = 2\sqrt{P_{H\max} R_H}$$

Если по каким-либо причинам выбрать полученное значение E не представляется возможным, для согласования усилителя и нагрузки можно использовать трансформатор. Однако трансформатор часто является нежелательным элементом усилителя мощности, так как это сравнительно дорогое и сложное в изготовлении устройство.

Рассмотрим согласование нагрузки и усилителя с помощью трансформатора (рис. 2).

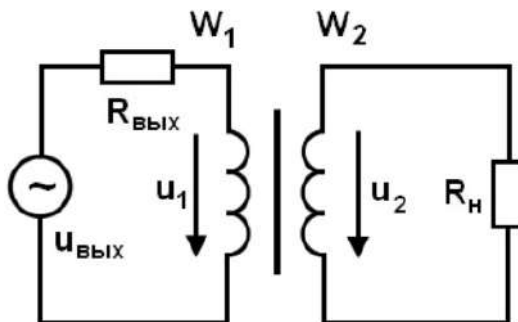


Рисунок 2 – Согласование с нагрузкой через трансформатор

Через $W1$ и $W2$ обозначено соответственно количество витков первичной и вторичной обмоток трансформатора, а через $u_{\text{ВЫХ}}$ и $R_{\text{ВЫХ}}$ — соответственно выходное напряжение и выходное сопротивление усилителя.

При определении мощности нагрузки эту схему можно заменить эквивалентной схемой, приведенной на рис. 3

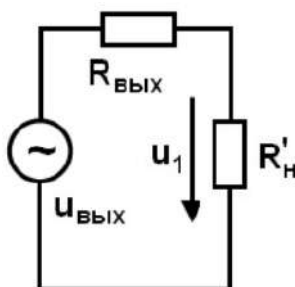


Рисунок 3 – Эквивалентная схема замещения

В ней через R'_H обозначено приведенное сопротивление нагрузки $R'_H = R_H / n^2$ где n — коэффициент трансформации ($n = W2 / W1$).

Изменяя коэффициент трансформации, можно добиться необходимого согласования усилителя и нагрузки, причем известно, что максимальная мощность в нагрузку отдается при $R_{\text{ВЫХ}} = R'_H$. Отсюда определим оптимальное значение коэффициента трансформации:

$$n_{\text{ОПТ}} = \sqrt{\frac{R_H}{R_{\text{ВЫХ}}}}$$

В трансформаторных усилителях мощности транзисторы чаще всего включают по схеме с общим эмиттером. Простейший вариант схемы однотактного трансформаторного усилителя мощности с таким включением транзистора показан на рисунке 4.

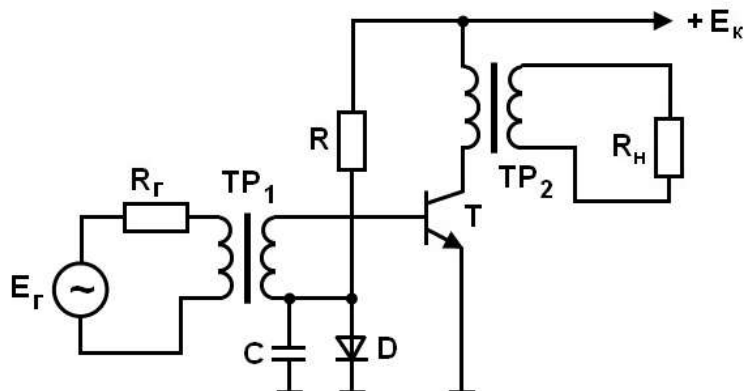


Рисунок 4. Схема однотактного трансформаторного усилителя мощности

В этой схеме применена термостабилизация тока базы, так как включение в цепь эмиттера значительного сопротивления невозможно из-за большой величины выходного тока. Поэтому обратная связь по постоянному току получается малоэффективной и не обеспечивает стабильности режима.

Первичная обмотка трансформатора служит коллекторной нагрузкой транзистора. Ее сопротивление для переменной составляющей коллекторного тока велико и зависит от коэффициента трансформации трансформатора и величины нагрузки, подключенной ко вторичной обмотке.

Частотные свойства усилителя определяют его полосу пропускания и уровень линейных (частотных) искажений сигнала на его выходе. Анализ частотных свойств удобно производить по эквивалентной схеме.

Содержание практической работы, выполняемой студентами в ходе занятия

Описание лабораторного оборудования:

- ПЭВМ на каждого обучающегося;
- программный редактор схематического моделирования «Electronics Workbench» (EWB) версия не ниже 5.12 или NI Multisim версия Education;
- приложение для математических и инженерных вычислений Mathcad Professional версия не ниже 15.0.

Требования безопасности при выполнении работы:

- 1) К проведению лабораторных работ допускаются студенты, прошедшие требуемые инструктажи по охране труда.
- 2) Включение лабораторных установок (компьютеров) осуществляется только с разрешения преподавателя.
- 3) При проведении лабораторной работы не допускается использование приборов, оборудования, не предусмотренного планом проведения занятия.
- 4) Не разрешается при включенном оборудовании переключать кабели питания, соединительные кабели блоков и компонентов лабораторных установок (компьютеров).
- 5) При возникновении аварийных ситуаций необходимо немедленно отключить оборудование от питающей сети, сообщить об этом преподавателю и действовать по его указанию.
- 6) При возгорании оборудования его необходимо немедленно обесточить, сообщить об этом преподавателю, принять меры по устранению возгорания и действовать по указанию преподавателя.
- 7) По окончании работы с лабораторным оборудованием (компьютерами) его необходимо выключить установленным порядком.

Задания, выполняемые в ходе лабораторной работы

Задания базового уровня:

- 1) Моделирование и исследование характеристик двухтактного усилителя мощности

Задания повышенного уровня:

- 2) Моделирование и исследование характеристик усилителя мощности с трансформаторной связью

Порядок выполнения работы

Задание 1. Моделирование и исследование характеристик двухтактного усилителя мощности.

Задача и исходные данные моделирования. В этом задании проводятся исследования двух режимов работы предварительного усилителя: без нагрузки (на холостом ходу) и с нагрузкой ($R_n = 300 \text{ Ом}$). При этом к усилителю подключается либо идеальный источник сигнала, внутреннее сопротивление которого равно 0, либо реальный источник тока с сопротивлением 1 кОм. Усилитель должен обеспечивать выходное напряжение равное $U_{вых}$ равное $U_{вх}$. В задании необходимо на средней частоте $f_{ср} = 10 \text{ кГц}$ выполнить следующие действия:

- снять осциллограммы входного и выходного сигнала, определить вносимый им сдвиг фазы в выходном сигнале,
- определить первичные и вторичные параметры усилителя;
- оценить передаточные (усилительные) свойства по напряжению, по току и по мощности

Порядок схемотехнического моделирования.

- 1) Собрать схему, представленную на рисунке 5.

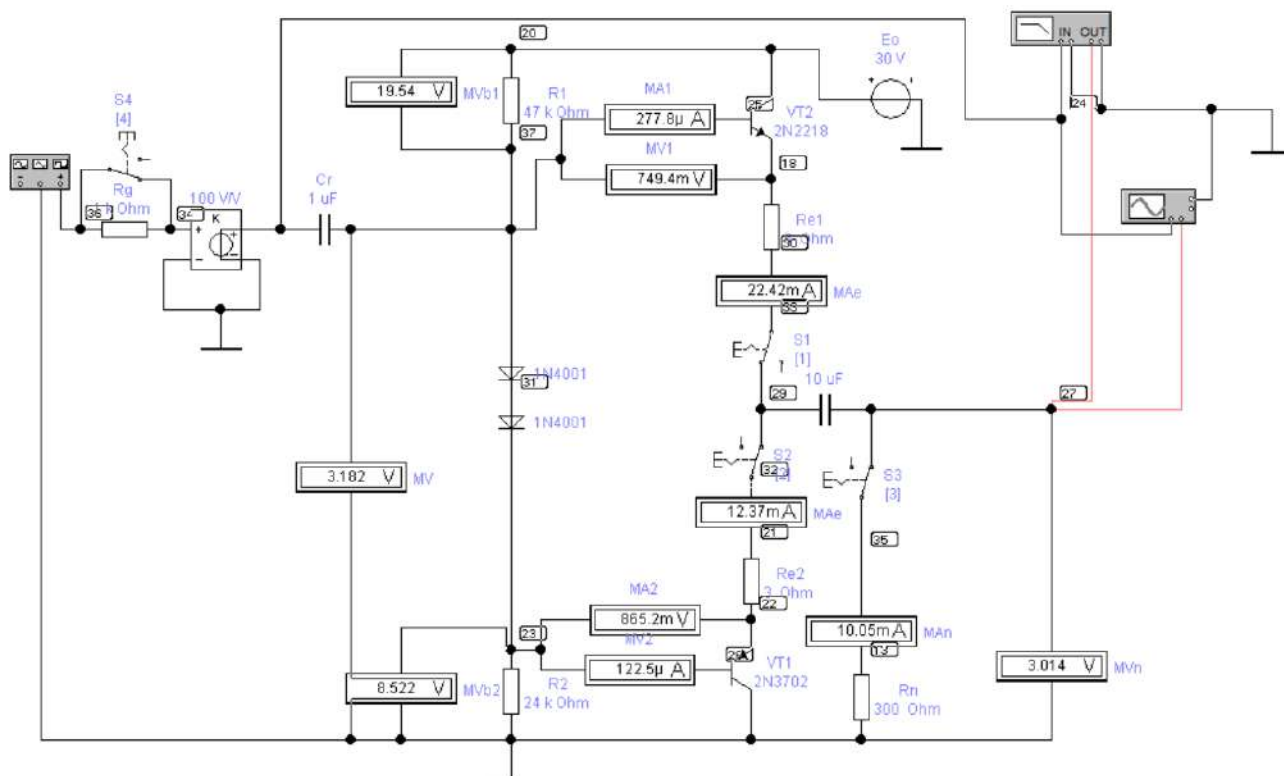


Рис. 5 – Схема двухтактного усилителя мощности

1.1) Установить в собранной схеме значения величин элементов, как показано на рис. 5. В функциональном генераторе установить частоту входного сигнала 10 кГц, а амплитуду $E_g = 10$ мВ. Ключи **S1** и **S2**, **S3** и **S4** установить в положения, как показано на рис. 5.

2) Проверить работоспособность схемы. Для этого активизировать работу схемы кнопкой, находящейся в правом верхнем углу экрана. При правильной работе схемы переменные вольтметры и амперметры покажут соответственно значения, представленные на рисунке 5.

3) Получить осциллограмму, настроив осциллограф так, чтобы на его экране отображалось 3-4 периода колебаний, а амплитуды сигналов были примерно равны. Полученную временную диаграмму занести в отчет по лабораторной работе.

4) Далее снять АЧХ и ФЧХ. Для этого необходимо

- запустить двойным щелчком левой кнопкой мыши Bode plotter;
- в открывшемся диалоговом окне, выбрать режим работы Magnitude, это означает, что Bode plotter будет работать в режиме АЧХ-метра;
- в рамке Vertical выбрать линейный масштаб по оси амплитуд, и установить значения верхнего и нижнего порога $F=100$, $I=-200$.
- в рамке Horizontal выбрать логарифмический масштаб по оси частот, и установить значения верхнего и нижнего порога $F=1$ GHz, $I=1$ mHz.
- активизировать работу схемы кнопкой, находящейся в правом верхнем углу экрана; Bode plotter на своем экране покажет АЧХ усилителя (пример на рис. 6);
- занести полученную АЧХ в отчет по ЛР;
- установить в Bode plotter режим работы Phase, переведя его в режиме АЧХ-метра;
- в рамке Vertical для линейного масштаба по оси амплитуд установить значения верхнего и нижнего порога $F=180$ град., $I=-45$ град.;
- занести полученную ФЧХ в отчет по ЛР.

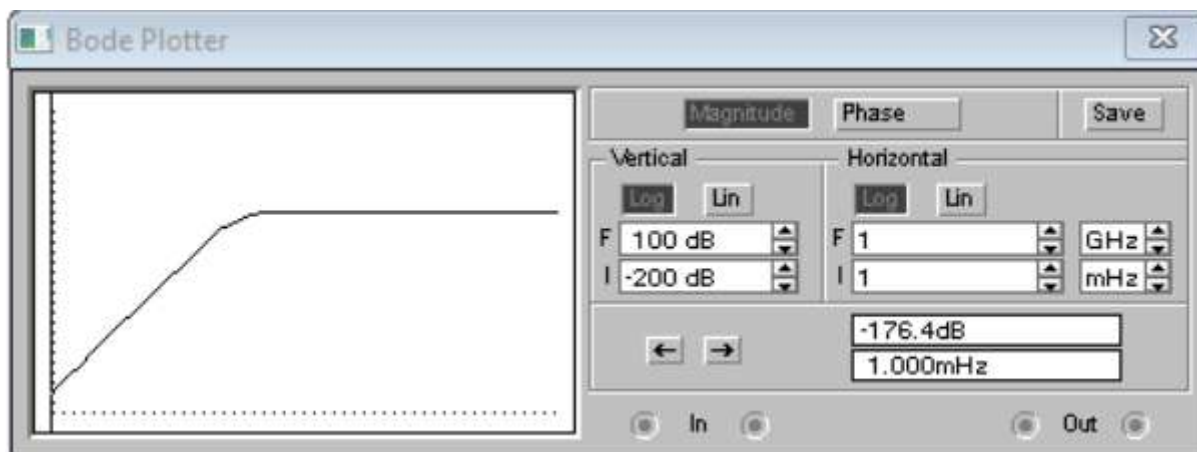


Рисунок 6 – Пример настройки Bode plotter

6) Порядок действий при проведении измерений первичных параметров усилителя:

6.1) Замкнуть ключ S4 так, чтобы закоротить внутренне сопротивление генератора R_g , тем самым сделав его равным нулю, как в идеальном источнике ЭДС (см. рис. 1).

6.2) Разомкнуть ключ «S3», отключив при этом нагрузку, тем самым установив режим холостого хода, когда $R_n = \infty$.

6.3) Результаты измерений E_{Γ} , $U_{вх}$ и $U_{вых}$ для данного случая идеальный источник ЭДС ($R_g=0$) и отключенная нагрузка занести в таблицу 1. ($U_{вх}$ снимать с вольтметра MV, а $U_{вых}$ – с MVn).

6.4) Рассчитать коэффициент усиления K по напряжению, сквозной коэффициент усиления K_E . Полученные результаты занести в таблицу 1. Для этого воспользоваться формулами:

$$K = \frac{U_{вых}}{U_{вх}}, K_E = \frac{U_{вых}}{E_{\Gamma}},$$

Таблица 1 – Результаты измерений и экспериментальных расчетов.

Параметры	E_{Γ} , мВ	$U_{вх}$, В	$U_{вых}$, В	K	K_E
$R_g = 0$					
$R_g = 1 \text{ Ом}$					
$R_g = 0,5 \text{ кОм}$					
$R_g = 2 \text{ кОм}$					

6.6) Повторить измерения при разомкнутом ключе X, подключив тем самым внутреннее сопротивление генератора $R_g = 1.0 \text{ кОм}$; определить значение E_{Γ} , при котором выходное напряжение усилителя составит $U_{вых} = 300 \text{ мВ}$.

6.7) Повторить все измерения для обоих случаев ($R_g = 1.0 \text{ кОм}$ и $R_g = 0$) с отключенной нагрузкой и занести результаты в таблицу 2.

Таблица 2 – Результаты измерений и экспериментальных расчетов.

Параметры	E_{Γ} , мВ	$U_{вх}$, В	$U_{вых}$, В	K	K_E
$R_g = 0$					
$R_g = 1 \text{ Ом}$					
$R_g = 0,5 \text{ кОм}$					
$R_g = 2 \text{ кОм}$					

7) Порядок действий при проведении экспериментальных расчетов первичных и вторичных параметров усилителя:

7.1) Рассчитать экспериментальные значения входных и выходных токов $I_{вх}$ и $I_{вых}$, коэффициентов усиления тока и мощности K_I и K_P для ситуаций с реальным источником сигнала ($R_g = 1.0 \text{ кОм}$) подключенной и отключенной нагрузки, исследуемых в предыдущем пункте 6).

Для этого в пакете для математических и инженерных вычислений Mathcad Professional внести исходные для расчетов данные и записать формулы для вычисления:

где

$$I_{\text{ВХ}} = \frac{E_{\Gamma} - U_{\text{ВХ}}}{R_{\Gamma}}, \quad I_{\text{ВЫХ}} = \frac{U_{\text{ВЫХ}}}{R'_{\text{Н}}},$$

$$R'_{\text{Н}} = \begin{cases} \frac{R_{\text{К}} R_{\text{Н}}}{R_{\text{К}} + R_{\text{Н}}}, & \text{if } R_{\text{Н}} = 360 \text{ Ом} \\ R_{\text{К}}, & \text{if } R_{\text{Н}} = \infty \end{cases},$$

$$K_I = \frac{I_{\text{ВЫХ}}}{I_{\text{ВХ}}}, \quad K_P = K \cdot K_I.$$

Полученные результаты вносятся в таблицу 3.

Таблица 3 – Результаты экспериментальных расчетов.

Параметры	$I_{\text{ВХ}}, \text{мА}$	$I_{\text{ВЫХ}}, \text{мА}$	K_I	K_P
С нагрузкой				
Rg = 0				
Rg = 1 Ом				
Rg = 0,5 кОм				
Rg = 2 кОм				
Без нагрузки				
Rg = 0				
Rg = 1 Ом				
Rg = 0,5 кОм				
Rg = 2 кОм				

Рассчитать для установленного режима работа экспериментальные значения вторичных параметров $R_{\text{ВХ}}$, $R_{\text{ВЫХ}}$, h_{11} и Y_{22} усилителя, воспользовавшись данными из таблиц 2 и 3. Для этого в пакете для математических и инженерных вычислений Mathcad Professional внести исходные для расчетов данные и записать формулы для вычислений:

– входных и выходных сопротивлений:

$$R_{\text{ВХ}} = \frac{U_{\text{ВХ}}}{I_{\text{ВХ}}}, \quad R_{\text{ВЫХ}} = R_{\text{Н}=300 \text{ Ом}} \left(\frac{U_{\text{ВЫХ}} R_{\text{Н}=\infty}}{U_{\text{ВЫХ}} R_{\text{Н}=300}} - 1 \right);$$

–собственного входного сопротивления усилительного элемента:

$$h_{11} = \frac{R_{\text{ВХ}} R_6}{R_{\text{ВХ}} - R_6}, \quad \text{где } R_6 = \frac{R_1 R_2}{R_1 + R_2};$$

– выходной проводимости усилительного элемента:

$$Y_{22} = \frac{R_{\text{К}} - R_{\text{ВЫХ}}}{R_{\text{ВЫХ}} R_{\text{К}}};$$

Таблица 4 – Результаты экспериментальных расчетов.

Параметры	$R_{\text{ВХ}}, \text{Ом}$	$R_{\text{ВЫХ}}, \text{Ом}$	$h_{11}, \text{Ом}$	$Y_{22}, \text{СМ}$
С нагрузкой				
Без нагрузки				

Сделать выводы по результатам проведенного исследования

Отключить от цепи нижнюю ветвь с транзистором VT2 ключом S2, снять осциллограмму и занести ее в отчет по лабораторной работе. Аналогичные действие произвести при отключении VT1 ключом S1.

Сделать выводы при сравнении полученных временных диаграмм с осциллограммой, полученной при нормальной работе схемы.

1.2 Исследование нелинейных искажений

Смоделировать и исследовать нелинейные искажения. Для этого выполнить следующие операции. Вернуть схему в исходное состояние на рисунке 5. Последовательно изменяя напряжение со 100 мВ до исходного и выполнить следующие действия:

- Зафиксировать временную диаграмму и занести ее в отчет.
- С помощью анализатора Фурье определить коэффициент гармонических искажений по формуле:

$$K_{\Gamma} = \frac{\sqrt{U_2^2 + U_3^2 + U_4^2 + \dots + U_n^2 + \dots}}{U_1}$$

- Оценить усилительные свойства.

Сделать вывод о том, как нелинейные искажения влияют на усилительные свойства исследуемого каскада.

Задание 2. Моделирование и исследование характеристик усилителя мощности с трансформаторной связью.

Порядок схемотехнического моделирования.

- 1) Собрать схему, представленную на рисунке 7.

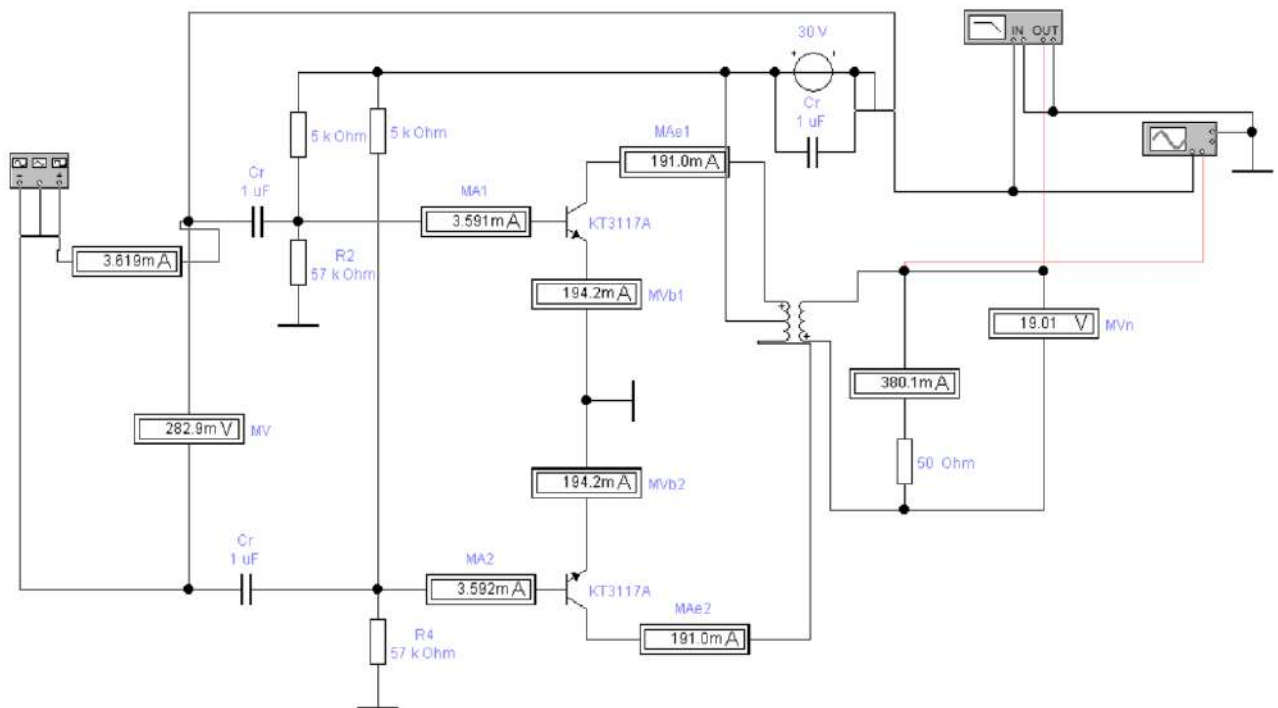


Рис. 7 – Схема усилителя мощности с трансформаторной связью

1.1) Установить в собранной схеме значения величин элементов, как показано на рис. 7. На функциональном генераторе установить частоту входного сигнала 1 МГц, а амплитуду $E_{\Gamma} = 200$ мВ.

2) Проверить работоспособность схемы. Для этого активизировать работу схемы кнопкой, находящейся в правом верхнем углу экрана. При правильной работе схемы переменные вольтметры и амперметры покажут соответственно значения, представленные на рисунке 7.

3) Получить осциллограмму, настроив осциллограф так, чтобы на его экране отображалось 3-4 периода колебаний, а амплитуды сигналов были примерно равны. Полученную временную диаграмму занести в отчет по лабораторной работе.

4) Далее снять АЧХ и ФЧХ. Для этого необходимо

- запустить двойным щелчком левой кнопкой мыши Bode plotter;
- в открывшемся диалоговом окне, выбрать режим работы Magnitude, это означает, что Bode plotter будет работать в режиме АЧХ-метра;

- в рамке Vertical выбрать линейный масштаб по оси амплитуд, и установить значения верхнего и нижнего порога $F=200$, $I=-200$.
- в рамке Horizontal выбрать логарифмический масштаб по оси частот, и установить значения верхнего и нижнего порога $F=10$ GHz, $I=1$ Hz.
- активизировать работу схемы кнопкой, находящейся в правом верхнем углу экрана; Bode plotter на своем экране покажет АЧХ усилителя;
- занести полученную АЧХ в отчет по ЛР;
- установить в Bode plotter режим работы Phase, переведя его в режиме АЧХ-метра;
- в рамке Vertical для линейного масштаба по оси амплитуд установить значения верхнего и нижнего порога $F= 225$ град., $I= -180$ град.;
- занести полученную ФЧХ в отчет по ЛР.

5) Рассчитать коэффициент усиления K по напряжению, сквозной коэффициент усиления K_E . Полученные результаты занести в таблицу 5. Для этого воспользоваться формулами:

$$K = \frac{U_{\text{ВЫХ}}}{U_{\text{ВХ}}}, K_E = \frac{U_{\text{ВЫХ}}}{E_{\Gamma}},$$

Таблица 5 – Результаты измерений и экспериментальных расчетов.

Параметры	E_{Γ} , мВ	$U_{\text{ВХ}}$, В	$U_{\text{ВЫХ}}$, В	K	K_E

6) Рассчитать экспериментальные значения входных и выходных токов $I_{\text{ВХ}}$ и $I_{\text{ВЫХ}}$, коэффициентов усиления тока и мощности K_I и K_P .

Для этого в пакете для математических и инженерных вычислений Mathcad Professional внести исходные для расчетов данные и записать формулы для вычисления:

$$I_{\text{ВХ}} = \frac{E_{\Gamma} - U_{\text{ВХ}}}{R_{\Gamma}}, I_{\text{ВЫХ}} = \frac{U_{\text{ВЫХ}}}{R'_{\text{Н}}},$$

где

$$R'_{\text{Н}} = \begin{cases} \frac{R_{\text{К}} R_{\text{Н}}}{R_{\text{К}} + R_{\text{Н}}}, & \text{if } R_{\text{Н}} = 360 \text{ Ом} \\ R_{\text{К}}, & \text{if } R_{\text{Н}} = \infty \end{cases},$$

$$K_I = \frac{I_{\text{ВЫХ}}}{I_{\text{ВХ}}}, K_P = K \cdot K_I.$$

Полученные результаты вносятся в таблицу 6.

Таблица 6 – Результаты экспериментальных расчетов.

Параметры	$I_{\text{ВХ}}$, мА	$I_{\text{ВЫХ}}$, мА	K_I	K_P

Рассчитать для установленного режима работа экспериментальные значения вторичных параметров $R_{\text{ВХ}}$, $R_{\text{ВЫХ}}$, h_{11} и Y_{22} усилителя, воспользовавшись данными из таблиц 5 и 6. Для этого в пакете для математических и инженерных вычислений Mathcad Professional внести исходные для расчетов данные и записать формулы для вычислений:

– входных и выходных сопротивлений:

$$R_{\text{ВХ}} = \frac{U_{\text{ВХ}}}{I_{\text{ВХ}}}, R_{\text{ВЫХ}} = R_{\text{Н}=300 \text{ Ом}} \left(\frac{U_{\text{ВЫХ } R_{\text{Н}}=\infty}}{U_{\text{ВЫХ } R_{\text{Н}}=300}} - 1 \right);$$

–собственного входного сопротивления усилительного элемента:

$$h_{11} = \frac{R_{\text{ВХ}} R_6}{R_{\text{ВХ}} - R_6}, \text{ где } R_6 = \frac{R_1 R_2}{R_1 + R_2};$$

– выходной проводимости усилительного элемента:

$$Y_{22} = \frac{R_{\text{К}} - R_{\text{ВЫХ}}}{R_{\text{ВЫХ}} R_{\text{К}}};$$

Таблица 7 – Результаты экспериментальных расчетов.

Параметры	$R_{вх}$, Ом	$R_{вых}$, Ом	h_{11} , Ом	Y_{22} , СМ

Сделать выводы по результатам проведенного исследования. Сравнить исследуемый ранее усилитель с анализируемым в ходе данного задания.

2.2 Исследование нелинейных искажений

Смоделировать и исследовать нелинейные искажения. Для этого выполнить следующие операции. Вернуть схему в исходное состояние на рисунке 7. Установить напряжение на генератора равное 10мВ. Последовательно изменяя напряжение с 10 мВ (шаг изменения принять за 10мВ) до исходного и для каждого значения напряжения выполнить следующие действия:

- Зафиксировать временную диаграмму и занести ее в отчет;
- С помощью анализатора Фурье определить коэффициент гармонических искажений по формуле:

$$K_{\Gamma} = \frac{\sqrt{U_2^2 + U_3^2 + U_4^2 + \dots + U_n^2 + \dots}}{U_1}$$

- Оценить усилительные свойства.

Сравнить влияние нелинейных искажений двух исследуемых усилителей и сделать вывод на основе анализа.

Задание 3. (для самостоятельной работы) Оформить результаты исследований в виде отчета по лабораторной работе и защитить его.

3.1) В отчете по лабораторной работе отобразить:

- тему и цель работы, задания для исследований и краткий порядок их выполнения;
- смоделированные в редакторе схематического моделирования принципиальные электрические схемы исследуемых усилителей;
- осциллограммы входных и выходных сигналов;
- графики АЧХ с результатами измерений частотных параметров;
- результаты исследований в виде таблиц с измеренными и расчетными параметрами исследуемых усилителей;
- выводы по результатам выполнения заданий и в целом по проделанной работе.

3.2) Защитить отчет по проделанной лабораторной работе, выполнив индивидуальное задание, указанное преподавателем, в рамках проведенных исследований.

**Лабораторная работа разработана
доцентом кафедры инфокоммуникаций,
кандидатом технических наук, доцентом, профессором РАЕ
К.М. Сагдеевым**

ЛАБОРАТОРНАЯ РАБОТА № 6
Тема: ИССЛЕДОВАНИЕ ОПЕРАЦИОННЫХ УСИЛИТЕЛЕЙ

Время – 4 учебных часа.

ЦЕЛЕВАЯ УСТАНОВКА ЛАБОРАТОРНОЙ РАБОТЫ:

В ходе лабораторной работы студенты должны овладеть следующими умениями и навыками:

- осуществлять схемотехническое (компьютерное) моделирование операционных усилителей при различных схемах их включения с использованием универсальных пакетов прикладных компьютерных программ;
- проводить исследование принципов работы, основных характеристик и параметров операционных усилителей при различных схемах их включения;
- подборки и анализа информации для формирования исходных данных для проектирования электронных усилительных устройств на операционных усилителях.

Компетенции, формируемые в ходе лабораторной работы

ОПК-4: способность иметь навыки самостоятельной работы на компьютере и в компьютерных сетях, осуществлять компьютерное моделирование устройств, систем и процессов с использованием универсальных пакетов прикладных компьютерных программ.

ПК-8: умение собирать и анализировать информацию для формирования исходных данных для проектирования средств и сетей связи и их элементов.

УЧЕБНО-МАТЕРИАЛЬНОЕ ОБЕСПЕЧЕНИЕ:

- программный редактор схематического моделирования «Electronics Workbench» (EWB), версия не ниже 5.12 или NI Multisim версия Education;
- приложение для математических и инженерных вычислений Mathcad Professional версия не ниже 15.0;
- электронная методическая разработка по лабораторной работе.

СТРУКТУРА ЛАБОРАТОРНОЙ РАБОТЫ:

Занятие №1		90 мин
Вводная часть		10 мин
Проверка готовности студентов к лабораторной работе		8 мин
Вступительная часть		2 мин
Вопросы (задачи), подлежащие исследованию:		75 мин
1. Исследование параметров и характеристик операционных усилителей.		30 мин
2. Исследование принципов работы, параметров и характеристик неинвертирующего усилителя.		45 мин
Заключительная часть		5 мин
Подведение итогов		3 мин
Задание студентам для самостоятельной работы		2 мин
Занятие №2		90 мин
Вводная часть		10 мин
Проверка готовности студентов к лабораторной работе		8 мин
Вступительная часть		2 мин
Вопросы (задачи), подлежащие исследованию:		65 мин
3. Исследование принципов работы, параметров и характеристик инвертирующего усилителя.		40 мин
4. Исследование особенностей работы и параметров дифференциального усилителя.		25 мин
Заключительная часть		15 мин
Защита отчетов по лабораторной работе		10 мин
Подведение итогов		3 мин
Задание студентам для самостоятельной работы		2 мин

СОДЕРЖАНИЕ ЛАБОРАТОРНОЙ РАБОТЫ

Краткие теоретические или справочно-информационные материалы

Интегральный операционный усилитель (ОУ) характеризуется рядом параметров, описывающих этот компонент с точки зрения качества выполнения им своих функций. Среди параметров, обычно приводимых в справочных данных, основными являются следующие.

1) **Средний входной ток $I_{\text{вх}}$** . В отсутствие сигнала на входах ОУ через его входные выводы протекают токи, обусловленные базовыми токами входных биполярных транзисторов или токами утечки затворов для ОУ с полевыми транзисторами на входе. **Входные токи, проходя через внутреннее сопротивление источника входного сигнала, создают падения напряжения на входе ОУ, которые могут вызвать появление напряжения на выходе в отсутствие сигнала на входе.** Компенсация этого падения напряжения затруднена тем, что токи входов реальных ОУ могут отличаться друг от друга на 10...20%. **Входные токи ОУ можно оценить по среднему входному току, вычисляемому как среднее арифметическое токов инвертирующего и неинвертирующего входов:**

$$I_{\text{вх}} = \frac{I_1 + I_2}{2}, \quad (1)$$

где I_1 и I_2 соответственно токи инвертирующего и неинвертирующего входов.

2) **Разность входных токов $\Delta I_{\text{вх}}$** . В справочниках указывают модуль этой величины. Разность входных токов определяется выражением:

$$\Delta I_{\text{вх}} = |I_1 - I_2|. \quad (2)$$

3) **Коэффициент усиления напряжения на постоянном токе K_U** – показатель ОУ, определяющий насколько хорошо выполняет ОУ основную функцию – усиление входных сигналов. У идеального усилителя коэффициент усиления должен стремиться к бесконечности.

Коэффициент усиления напряжения для схемы инвертирующего усилителя на ОУ вычисляется по формуле:

$$K_U = -\frac{R_{\text{ОС}}}{R_1}, \quad (3)$$

где - знак "минус" в формуле означает, что выходное напряжение инвертирующего усилителя находится в противофазе с входным напряжением.

Коэффициент усиления напряжения для схемы неинвертирующего усилителя на ОУ вычисляется по формуле:

$$K_U = 1 + \frac{R_{\text{ОС}}}{R_1}. \quad (4)$$

4) **Напряжение смещения $U_{\text{см}}$** – значение напряжения, которое необходимо подать на вход ОУ, чтобы напряжение на его выходе было равно нулю. Напряжение смещения $U_{\text{см}}$ можно вычислить, зная выходное напряжение при отсутствии напряжения на входе и коэффициент усиления напряжения:

$$U_{\text{см}} = \frac{\Delta U_{\text{ВЫХ}}}{K_U}. \quad (5)$$

5) **Входное сопротивление $R_{\text{вх}}$** . Различают две составляющие входного сопротивления:

– **дифференциальное входное сопротивление**. Входное дифференциальное сопротивление для биполярных ОУ находится обычно в пределах 10 кОм ... 10 МОм. Дифференциальное входное сопротивление наблюдается между входами ОУ и **может быть определено по формуле:**

$$R_{\text{вх.диф}} = \frac{\Delta U_{\text{ВХ}}}{\Delta I_{\text{ВХ}}}; \quad (6)$$

где $\Delta U_{\text{ВХ}}$ – изменение напряжения между входами ОУ, $\Delta I_{\text{ВХ}}$ – изменение входного тока;

– **входное сопротивление по синфазному сигналу** (сопротивление утечки между каждым входом и "землей"). Входное сопротивление по синфазному сигналу **определяется как отношение** приращения входного синфазного напряжения к вызванному приращению среднего входного тока:

$$R_{\text{ВХ.сф}} = \frac{\Delta U_{\text{ВХ.сф}}}{\Delta I_{\text{ВХ.ср}}} . \quad (7)$$

6) **Выходное сопротивление $R_{\text{ВЫХ}}$** в интегральных ОУ составляет 20...2000 Ом. Выходное сопротивление уменьшает амплитуду выходного сигнала, особенно при работе усилителя, на сравнимое с ним сопротивление нагрузки. Оно **может быть определено по формуле**:

$$R_{\text{ВЫХ}} = \frac{\Delta U_{\text{ВЫХ}}}{\Delta I_{\text{ВЫХ}}} . \quad (8)$$

7) **Скорость нарастания выходного напряжения $V_{U_{\text{ВЫХ}}}$** равна отношению изменения выходного напряжения ОУ $\Delta U_{\text{ВЫХ}}$ ко времени его нарастания при подаче на вход скачка напряжения. Время нарастания определяется интервалом времени $t_{\text{уст}}$, в течении которого выходное напряжение ОУ изменяется от 10% до 90% от своих установившихся значений. Определяется по формуле

$$V_{U_{\text{ВЫХ}}} = \frac{\Delta U_{\text{ВЫХ}}}{t_{\text{уст}}} . \quad (9)$$

8) **Дифференциальный коэффициент усиления $K_{\text{д}}$** – это коэффициент усиления идентичный коэффициенту усиления по напряжению ОУ без обратной связи. Это объясняется тем, что при усилении дифференциальных сигналов ООС за счет резистора эмиттерной связи в дифференциальном каскаде не возникает (т.к. переменная составляющая эмиттеров протекает по сопротивлениям $R_{\text{э}}$ в противоположных направлениях). Определяется по формуле:

$$K_{\text{Д}} = \frac{\Delta U_{\text{ВЫХ}}}{\Delta U_{\text{ВХД}}} , \quad (10)$$

где $\Delta U_{\text{ВХД}} = U_{\text{ВХ1}} - U_{\text{ВХ2}}$ – изменение (разность) входных напряжений (между двумя входами).

9) **Коэффициент усиления синфазного напряжения.** Этот коэффициент усиления $K_{\text{сф}}$ обычно невелик, т.к. токи эмиттеров протекают по $R_{\text{э}}$ в одном направлении (для синфазных сигналов) и возникает глубокая ООС, снижающая $K_{\text{сф}}$ во много раз. Определяется по формуле:

$$K_{\text{СФ}} = \frac{\Delta U_{\text{ВЫХ}}}{\Delta U_{\text{ВХСФ}}} , \quad (11)$$

$$\text{где } \Delta U_{\text{ВХСФ}} = \frac{\Delta U_{\text{ВХ1}} + \Delta U_{\text{ВХ2}}}{2} .$$

это изменение синфазного напряжения, поступающего на входы с линии связи.

10) **Коэффициент относительного ослабления синфазных сигналов (КОСС)** – это основной параметр дифференциального каскада, входящего в состав ОУ, характеризующий способность ослаблять (не усиливать) сигналы, приложенные к обоим входам одновременно (т.е. синфазные сигналы). Для $K_{\text{сф}}$ условие $U_{\text{ВХ1}} = U_{\text{ВХ2}}$ в абсолютном значении не выполняется, т.к. резисторы, транзисторы не подогнаны точно, и появляется разность коллекторных напряжений $U_{\text{к1}} - U_{\text{к2}}$. Этот эффект минимизируется, но никогда не устраняется. Соответственно, при несимметричном выходе всегда будет $U_{\text{ВЫХ}} \neq 0$ при $U_{\text{ВХ1}} = U_{\text{ВХ2}}$ (даже при симметричном входе). Усиленная разность и характеризуется $K_{\text{сф}}$, который должен быть минимален (а $K_{\text{ООС}}$ должен быть максимален). Определяется по формуле:

$$K_{\text{ООС}} = 20 \cdot \lg \left(\frac{K_{\text{Д}}}{K_{\text{СФ}}} \right), \quad [\text{дБ}]. \quad (12)$$

Содержание практической работы, выполняемой студентами в ходе занятия

Описание лабораторного оборудования:

- ПЭВМ на каждого обучающегося;
- программный редактор схематического моделирования «Electronics Workbench» (EWB) версия не ниже 5.12 или NI Multisim версия Education;
- приложение для математических и инженерных вычислений Mathcad Professional версия не ниже 15.0.

Требования безопасности при выполнении работы:

- 1) К проведению лабораторных работ допускаются студенты, прошедшие требуемые инструктажи по охране труда.
- 2) Включение лабораторных установок (компьютеров) осуществляется только с разрешения преподавателя.
- 3) При проведении лабораторной работы не допускается использование приборов, оборудования, не предусмотренного планом проведения занятия.
- 4) Не разрешается при включенном оборудовании переключать кабели питания, соединительные кабели блоков и компонентов лабораторных установок (компьютеров).
- 5) При возникновении аварийных ситуаций необходимо немедленно отключить оборудование от питающей сети, сообщить об этом преподавателю и действовать по его указанию.
- 6) При возгорании оборудования его необходимо немедленно обесточить, сообщить об этом преподавателю, принять меры по устранению возгорания и действовать по указанию преподавателя.
- 7) По окончании работы с лабораторным оборудованием (компьютерами) его необходимо выключить установленным порядком.

Исходные данные для исследования

Варианты заданий для индивидуального моделирования схем операционных усилителей и проведения исследований представлены в таблице 1.

Таблица 1 – Варианты заданий для исследования.

№ варианта	Заданная модель ОУ	Модель ОУ для замены при исследовании	№ варианта	Заданная модель ОУ	Модель ОУ для замены при исследовании
1	LM 101A	LM 124A	11	LM 218	LM 741
2	LM 107	LM 124	12	LM 307	LM 124A
3	LM 108	LM 741	13	LM 308	LM 741
4	LM 112	LM 124	14	LM 311	LM 124A
5	LM 118	LM 101A	15	LM 318	LM 741
6	LM 124	LM 741	16	LM 324	LM 124A
7	LM 124A	LM 318	17	LM 741	LM 324
8	LM 144	LM 318	18	LM 124A	LM 124
9	LM 158	LM 112	19	LM 318	LM 107
10	LM 208	LM 318	20	LM 107	LM 144

Задания, выполняемые в ходе лабораторной работы

Задания базового уровня:

- 1) Провести исследование параметров операционного усилителя по постоянному току.
- 2) Провести исследование принципов работы, параметров и характеристик неинвертирующего усилителя.

3) Провести исследование принципов работы, параметров и характеристик инвертирующего усилителя.

Задания повышенного уровня:

4) Провести исследование особенностей работы и параметров дифференциального усилителя.

Порядок выполнения работы

Задание 1. Провести исследование параметров операционного усилителя по постоянному току.

Постановка задачи:

Исходными данными для исследования являются заданные модели ОУ (см. таблицу 1). Задание выполняется при условии отсутствия справочных (паспортных) данных об ОУ.

В задании необходимо для заданного ОУ определить следующие его параметры по постоянному току:

- входных токов смещения;
- коэффициента усиления напряжения;
- напряжения смещения;
- входного и выходного сопротивлений;
- время и скорости нарастания выходного напряжения.

Для этого воспользоваться типовыми схемами, обеспечивающими проведение измерений требуемых параметров.

Для проведения исследований схема должна иметь средства измерения:

- амперметры для измерений входных токов;
- вольтметры для измерений напряжения смещения и выходного напряжения;
- функциональный генератор для задания импульсного входного воздействия;
- осциллограф для анализа формы выходного напряжения и измерения времени его установления;

Порядок выполнения задания 1

1.1) Определить входные постоянные токи ОУ, создающие напряжение смещения. Для этого выполнить следующие процедуры:

1.1.1) Собрать в программе EWB принципиальную электрическую схему измерения входных токов ОУ, с параметрами входных сопротивлений **R1**, **R2** и сопротивления нагрузки **Rn**, как приведено на рис. 6.

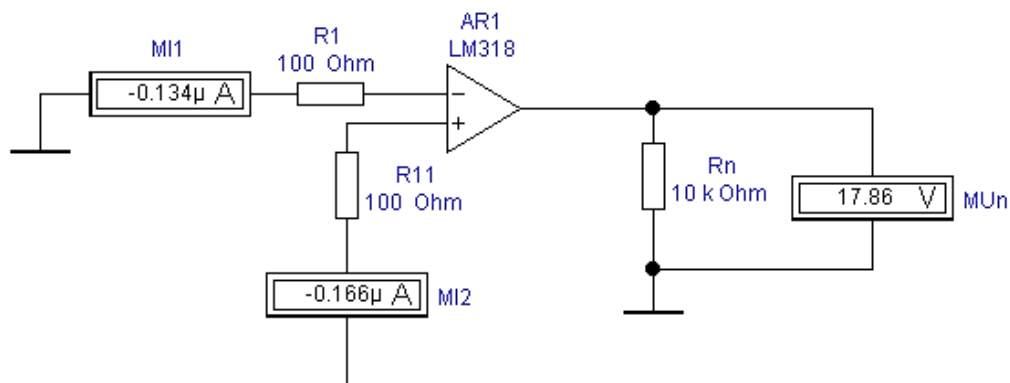


Рис. 6 – Схема для измерения входных постоянных токов ОУ

1.1.2) Установить в собранной схеме заданную модель ОУ, запустив для этого окно свойства элементов, в котором найти модели LM и выбрать заданную, как показано на рис. 7:

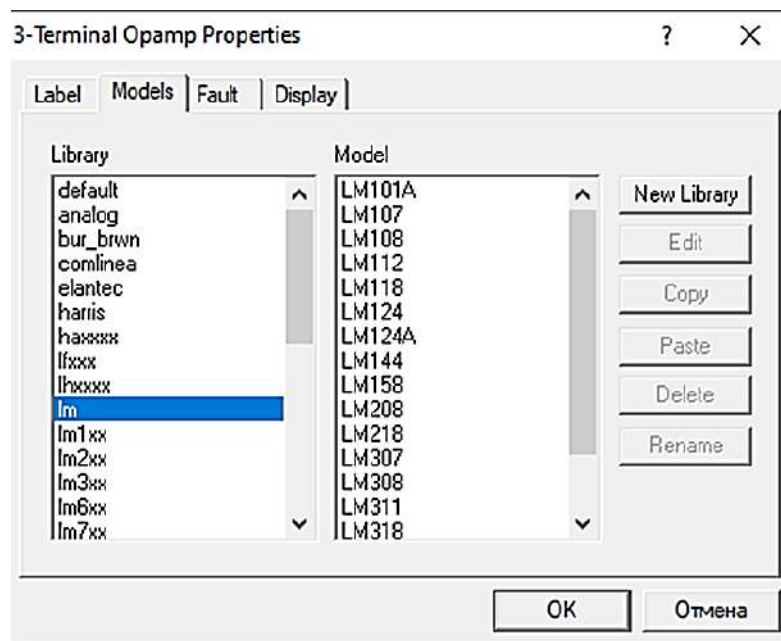


Рис. 7 – Окно свойство 3-хполюсного операционного усилителя.

1.1.3) Установить амперметры и вольтметры в режим измерения постоянных величин, запустить программу EWB, убедиться в наличии входных токов и постоянного напряжения на выходе ОУ при отсутствии входных сигналов. Занести схему измерений с полученными результатами в отчет по лабораторной работе.

1.1.4) Провести измерения входных токов и рассчитать параметры, являющиеся паспортными данными ОУ – средний входной ток смещения и модуль разности входных токов, для этого воспользоваться формулами (1) и (2). Полученные результаты занести в отчет по лабораторной работе.

1.1.5) Заменить исходную модель ОУ на другую модель, указанную в таблице 1 по своему варианту, повторить все измерения и расчеты по пункту 1.1.4), а также занести полученные результаты в отчет по лабораторной работе.

1.1.6) Сделать выводы по результатам проведенного исследования.

1.2) Определить коэффициент усиления напряжения по постоянному току и напряжение смещения. Для этого выполнить следующие процедуры:

1.2.1) Собрать в программе EWB принципиальную электрическую схему измерения с параметрами входного сопротивления **R_1** , сопротивления обратной связи **R_{oc}** и сопротивления нагрузки **R_n** , как приведено на рис. 8. Установить в собранной схеме заданную модель ОУ. Ключ **S1** установить в правое положение, заземлив неинвертирующий вход.

1.2.2) Рассчитать теоретический коэффициент усиления напряжения по постоянному току, воспользовавшись формулой (3) или (4), занести полученный результат в отчет по лабораторной работе.

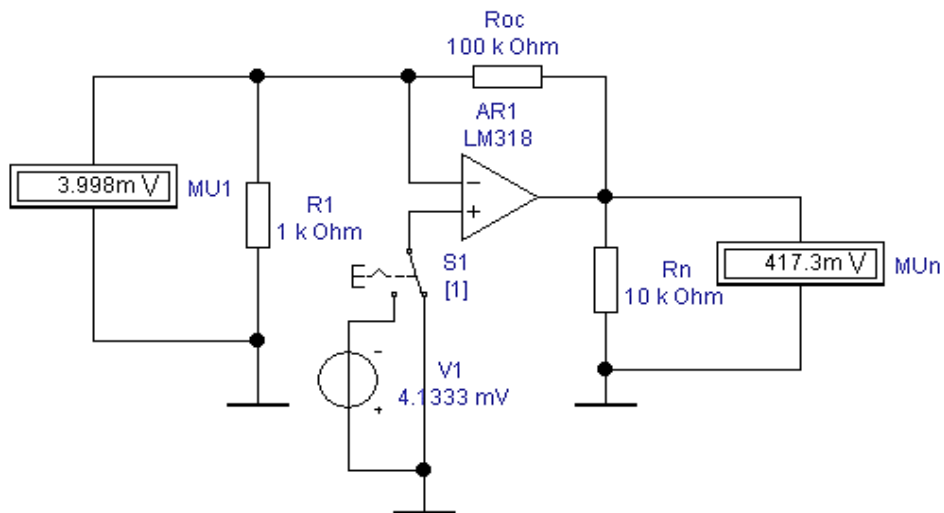


Рис. 8 – Схема для измерения напряжения смещения ОУ

1.2.3) Установить вольтметры в режим измерения постоянных величин, запустить программу EWB, измерить напряжения на входе и выходе ОУ, занести схему измерений с полученными результатами в отчет по лабораторной работе.

1.2.4) Рассчитать фактический коэффициент усиления напряжения по постоянному току, занести полученный результат в отчет по лабораторной работе.

1.2.5) Рассчитать величину напряжения смещения, воспользовавшись формулой (5), занести полученный результат в отчет по лабораторной работе.

1.2.6) Установить в источнике **V1** напряжение, равное напряжению смещения для его компенсации, запустив программу EWB, убедиться в присутствии постоянного напряжения на выходе ОУ даже при наличии напряжения компенсации на входе. Занести схему измерений с полученными результатами в отчет по лабораторной работе.

1.2.7) Объяснить, что является причиной наличия остаточного напряжения на выходе ОУ. Определить на какую величину необходимо увеличить напряжения смещения для полной компенсации напряжения смещения, занести полученный результат в отчет по лабораторной работе.

1.2.8) Установить в источнике **V1** напряжение, необходимое для полной компенсации напряжения смещения, при котором постоянное напряжение на выходе ОУ не будет превышать 100 мкВ. Занести схему измерений с полученными результатами в отчет по лабораторной работе.

1.2.9) Заменить исходную модель ОУ на другую модель, указанную в таблице 1 по своему варианту, повторить все измерения и расчеты по пунктам 1.2.5) – 1.2.8), а также занести полученные результаты в отчет по лабораторной работе.

1.2.10) Сделать выводы по результатам проведенного исследования.

1.3) Определить входное и выходное сопротивления ОУ. Для этого выполнить следующие процедуры:

1.3.1) Собрать в программе EWB принципиальную электрическую схему измерения со значениями источников напряжения **V1**, **V2** и сопротивления нагрузки **Rn**, как приведено на рис. 9. Установить в собранной схеме заданную модель ОУ. Ключ **S2** установить в нижнее положение, подключив нагрузку.

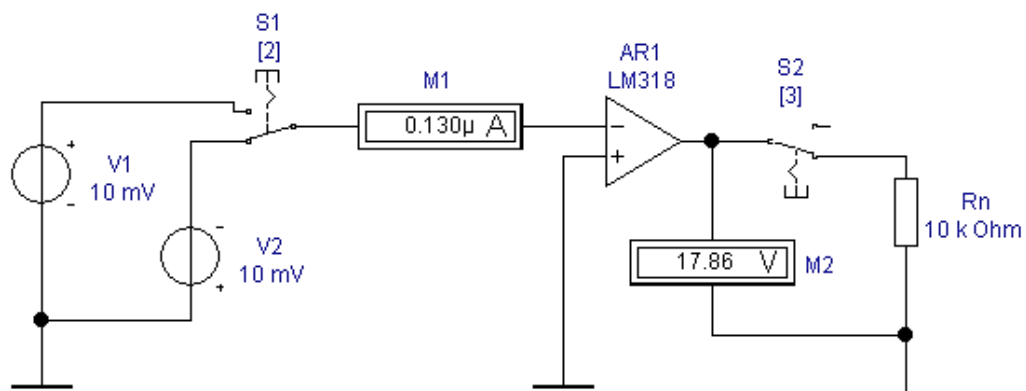


Рис. 9 – Схема для измерения входного и выходного сопротивлений ОУ

1.3.2) Установить амперметр и вольтметр в режим измерения постоянных величин, запустить программу EWB, измерить входной ток $I_{вх}$ и выходное напряжение $U_{вых}$, занести схему измерений с полученными результатами в отчет по лабораторной работе.

1.3.3) Переключить ключ **S1** в другое положение, измерить входной ток $I_{вх}$ и выходное напряжение $U_{вых}$ после переключения ключа, занести схему измерений с полученными результатами в отчет по лабораторной работе.

1.3.4) Рассчитать изменения входного напряжения $\Delta U_{вх}$ и тока $\Delta I_{вх}$. По полученным результатам вычислите дифференциальное входное сопротивление $R_{вх,диф}$ ОУ, воспользовавшись формулой (6), занести в результат в отчет по лабораторной работе.

1.3.5) Перевести ключи **S1** и **S2** в верхнее положение, отключив нагрузку. Измерить выходное напряжение $U_{вых,хх}$ в режиме холостого хода.

1.3.6) Для определения выходного сопротивления ОУ подключить сопротивление нагрузки. Уменьшать величину сопротивления R_n до тех пор, пока выходное напряжение $U_{вых}$ не будет равно половине выходного напряжения в режиме холостого хода, т.е. $U_{вых} = U_{вых,хх}/2$. Полученное сопротивление R_n , равное выходному сопротивлению $R_{вых}$ ОУ занести в отчет по лабораторной работе.

1.3.7) Заменить исходную модель ОУ на другую модель, указанную в таблице 1 по своему варианту, повторить все измерения и расчеты по пунктам 1.3.2) – 1.3.6), а также занести полученные результаты в отчет по лабораторной работе.

1.3.8) Сделать выводы по результатам проведенного исследования.

1.4) Определить время и скорость нарастания выходного напряжения. Для этого выполнить следующие процедуры:

1.4.1) Собрать в программе EWB принципиальную электрическую схему измерения со значениями сопротивлений, как приведено на рис. 10. Установить в собранной схеме заданную модель ОУ.

1.4.2) Установить в функциональном генераторе режим прямоугольных импульсов с частотой следования 5 кГц, скважностью 50% и напряжением 10 В.

1.4.3) Подключить осциллограф, так чтобы по первому каналу проводить анализ входного сигнала, а по второму каналу – выходного сигнала. Настроить горизонтальную (временную) и вертикальную развертку осциллографа по обоим каналам, как показано на рис. 11.

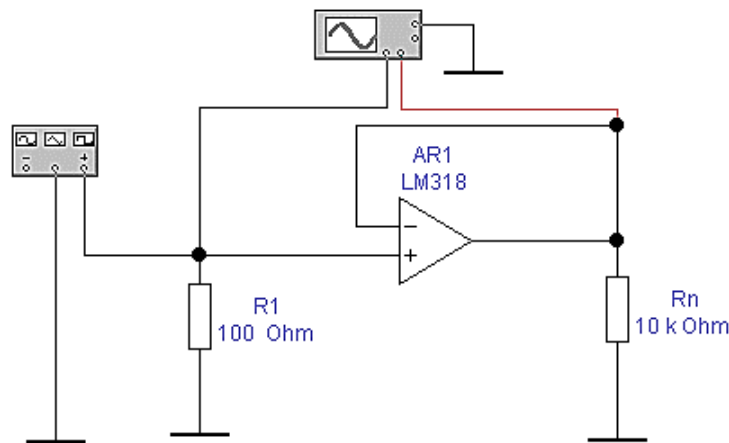


Рис. 10 – Схема для измерения времени нарастания выходного напряжения ОУ

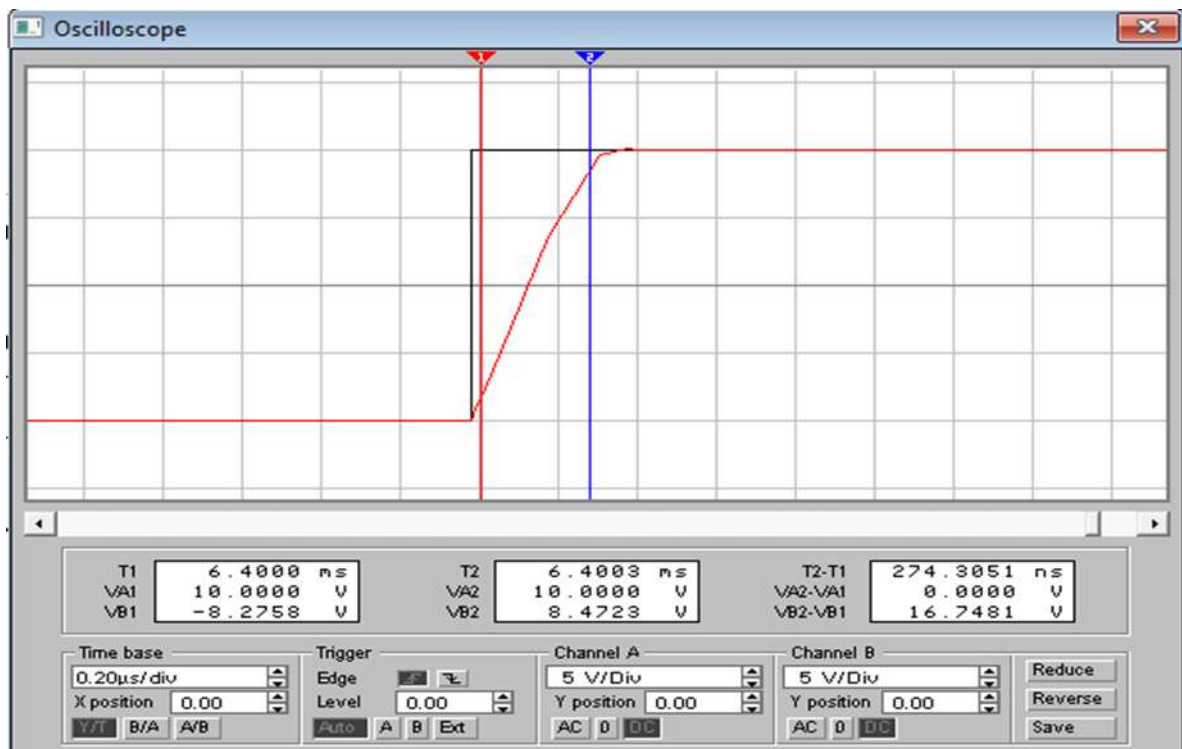


Рис. 11 – Пример настройки осциллографа для измерения времени нарастания (установки) выходного напряжения ОУ

1.4.4) Запустить программу EWB, получить осциллограмму, имеющую вид как на рис. 11, т.е. показывающую как нарастает фронт выходного импульса. Занести осциллограмму в отчет по лабораторной работе.

1.4.5) Провести измерение времени установки (нарастания) выходного напряжения. Для этого первый курсор осциллографа установить примерно на величину, равную $0,1U_{\text{вых}}$, для данной схемы измерения – это минус 8 В, а второй курсор примерно на величину, равную $0,9U_{\text{вых}}$, для данной схемы измерения – это плюс 8 В. С помощью окна измерительного окна осциллографа определить величину изменения выходного напряжения $\Delta U_{\text{вых}} = VB2 - VB1$ и время его нарастания $t_{\text{уст}} = T2 - T1$. Занести полученные результаты в отчет по лабораторной работе.

1.4.6) Рассчитать скорость нарастания выходного напряжения ОУ, воспользовавшись формулой (9). Полученный результат привести к размерности [В/мкс] и занести в отчет по лабораторной работе.

1.4.7) Заменить исходную модель ОУ на другую модель, указанную в таблице 1 по своему варианту, повторить все измерения и расчеты по пунктам 1.4.4) – 1.4.6), а также занести полученные результаты в отчет по лабораторной работе.

1.4.8) Сделать выводы по результатам проведенного исследования.

1.5) Сделать выводы по результатам исследований, проведенных в первом задании, сравнив полученные параметры заданных ОУ.

Задание 2. Провести исследование принципов работы, параметров и характеристик неинвертирующего усилителя.

Постановка задачи:

Исходными данными для исследования являются заданные модели ОУ (см. таблицу 1) и полученные в задании 1 их параметры по постоянному току.

В задании необходимо на базе заданного ОУ смоделировать неинвертирующий усилитель, проанализировать принципы его работы, определить и провести исследование следующих его параметров и характеристик:

- коэффициента усиления напряжения при наличии ООС, дифференциальный коэффициент усиления напряжения (без ООС);
- входные и выходные сопротивления;
- разность фаз между выходным и входным синусоидальным напряжением ОУ;
- напряжение смещения и степень влияния коэффициента усиления схемы на постоянную составляющую выходного напряжения;
- амплитудную характеристику (АХ), динамический диапазон и максимальное входное напряжение, при котором сигнал не подвергается нелинейным искажениям;
- амплитудно-частотную характеристику (АЧХ), ширину полосы усиления, площадь усиления и предельную частоту усиления.

Для этого воспользоваться типовыми схемами, обеспечивающими проведение измерений требуемых параметров.

Для проведения исследований схема должна иметь средства измерения:

- амперметры и вольтметры для измерений токов и напряжений;
- источники сигналов для задания входных воздействий;
- осциллограф для анализа формы выходных сигналов;
- измеритель АЧХ (Бode-плоттер).

Порядок выполнения задания 2

2.1) Провести моделирование схемы неинвертирующего усилителя на ОУ. Для этого выполнить следующие процедуры:

2.1.1) Собрать в программе EWB принципиальную электрическую схему неинвертирующего усилителя на ОУ с несимметричным входом. Установить модель ОУ, как указано в исходных данных (таблица 1), а величины сопротивлений, как приведено на рис. 12, т.е. **R_{os}** = 200 кОм, **R₁** = 1 кОм, **R_n** = 10 кОм.

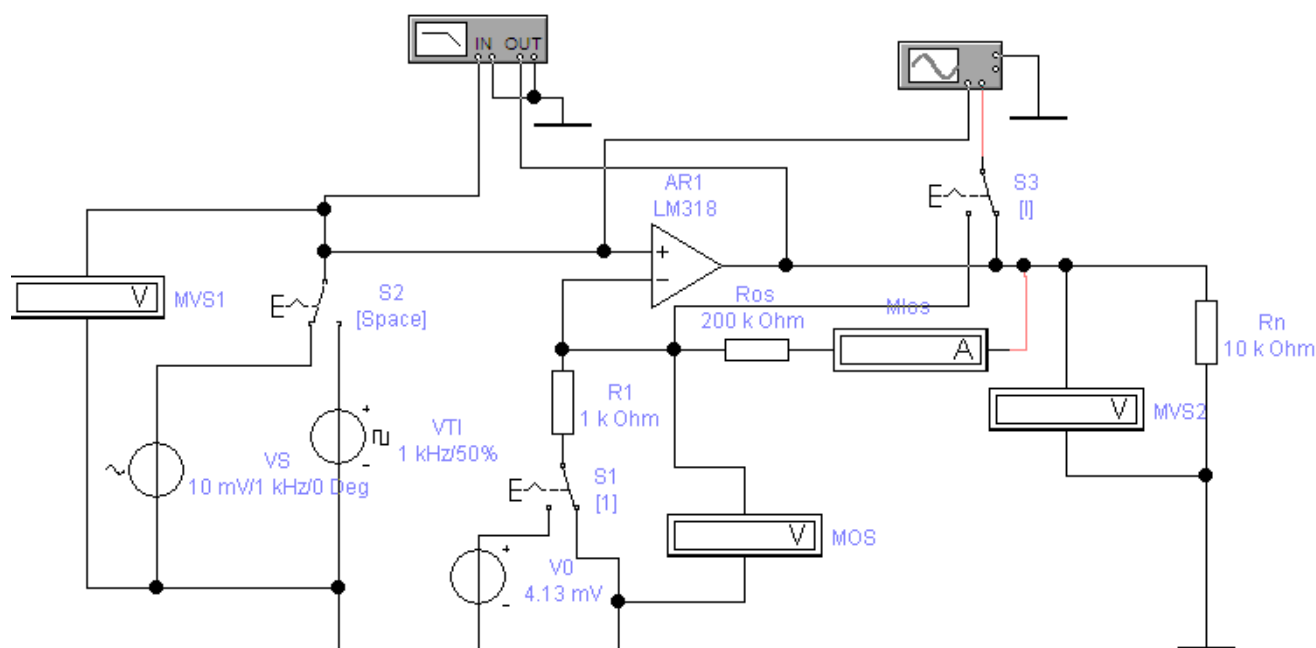


Рис. 12 – Схема для исследований параметров и характеристик неинвертирующего усилителя на ОУ

2.1.2) Установить следующие параметры входных сигналов:

- в источнике гармонического сигнала **VS** – действующее напряжение 10 мВ, а частоту – 1 кГц;
- в источнике импульсных сигналов **VTI** – амплитуду 5 мВ, частоту следования импульсов – 1 кГц, а длительность импульсов – 50 %;
- в источнике постоянного напряжения **V0** – напряжение смещения для заданной модели ОУ, определенное в пункте 1.2) предыдущего задания.

2.1.3) Схемные переключатели привести в исходное положение следующим образом:

- ключ **S1** – в правое положение (источник напряжения смещения отключен);
- ключ **S2** – в левое положение (подключен источник гармонического сигнала);
- ключ **S3** – в правое положение (второй канал осциллографа подключен к нагрузке).

2.1.4) Все амперметры и вольтметры перевести в режим измерения переменных величин.

2.1.5) Запустить симулятор программы EWB и проверить работоспособность схемы. При правильной работе усилителя вольтметр **MVS1** должен показать напряжение входного сигнала, примерное равное 10 мВ, а вольтметр **MVS2** напряжение выходного сигнала, примерное равное 2 В. В противном случае схема собрана с ошибками, найти их и устранить.

2.2) Исследовать принципы работы, параметры и характеристики неинвертирующего усилителя на ОУ. Для этого выполнить следующие процедуры:

2.2.1) Провести измерения, расчет и анализ параметров неинвертирующего усилителя на ОУ по переменному току. Для этого выполнить следующие действия:

- рассчитать теоретический коэффициент усиления напряжения **K_u** для схемы неинвертирующего усилителя на ОУ, воспользовавшись формулой (4), полученный результат занести в табл. 2;

- запустить симулятор программы EWB и получить осциллограммы входного и выходного сигналов, при этом 2-й канал должен быть настроен для измерения постоянных сигналов (нажать кнопку DC), это позволит убедиться в том, что в выходном сигнале присутствует постоянная составляющая напряжения. Полученные осциллограммы занести в отчет по лабораторной работе;

- устранить постоянную составляющую, для этого перевести ключ **S1** в левое положение, подключив к инверсному входу ОУ источник, компенсирующий напряжение смещения;

- получить осциллограммы входного и выходного сигналов при отсутствии постоянной составляющей выходного напряжения, которые занести в отчет по лабораторной работе;
- измерить с помощью вольтметров MVS1, MOS и MVS2 соответственно напряжения входных сигналов $U_{вх}^+$ и $U_{вх}^-$, выходного сигналов $U_{вых}$, а также рассчитать разность входных напряжений $\Delta U_{вхД}$ и реальный коэффициент усиления напряжения K_U , полученные результаты занести в табл. 2;
- определить с помощью курсоров осциллографа разность фаз между выходным и входным гармоническим напряжением, при отсутствии синфазности сигналов, например, как на рис. 13, измерить временной сдвиг между сигналами $\Delta t = T2 - T1$, а затем определить фазовый сдвиг по формуле: $\Delta \varphi = \Delta t \cdot f \cdot 360$ [Град], полученный результат занести в табл. 2

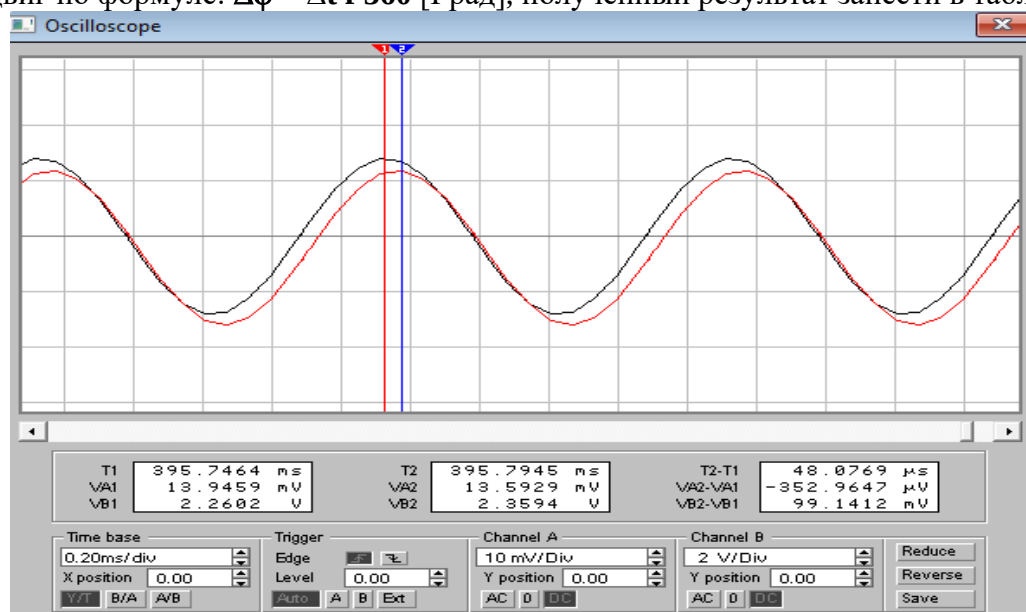


Рис. 13 – Измерения разности фаз между выходным и входным сигналами

- получить с помощью графопостроителя (Бодеплоттера) АЧХ усилителя, для этого настроить его таким образом, чтобы изменение частоты проводилось в диапазоне от 1 Гц до 100 МГц, а измерение коэффициента усиления по напряжению от 0 до 120 дБ. Полученную АЧХ занести в отчет по лабораторной работе;
- произвести измерение дифференциального коэффициента усиления напряжения $K_{диф}$, для этого разомкнуть цепь обратной связи (отсоединить красный провод в цепи обратной связи), запустить симулятор программы EWB и в графопостроителе измерить максимальный коэффициент усиления в дБ, а затем занести пересчитанный в разы результат в табл. 2, воспользовавшись формулой:

$$K_{диф} = 10^{K_{диф} [дБ]/20};$$

Таблица 2 – Результаты измерений и расчетов при исследовании неинвертирующего усилителя на ОУ.

$U_{вх}^+$, мВ	$U_{вх}^-$, мВ	$\Delta U_{вхД} = U_{вх}^+ - U_{вх}^-$, мкВ	рассчитан. K_U	измеренный K_U	рассчитан. $K_{диф}$
измеренное $U_{вых}$, В	$U_{вых} = U_{вх}^+ \cdot K_U$, В	$U_{выхД} = \Delta U_{вхД} \cdot K_{диф}$, В	Δt , мкс	$\Delta \varphi$, Град	F_t

– определить по АЧХ усилителя без ООС предельную частоту усиления F_t , на которой собственный коэффициент усиления равен единице (0 дБ), полученный результат занести в отчет по лабораторной работе в табл. 2.

2.2.2) Провести исследование частотных и усилительных свойств неинвертирующего усилителя на ОУ от величины сопротивления обратной связи. Для этого выполнить следующие действия:

– привести схему в исходное состояние, подсоединив обратную связь, запустить симулятор программы EWB;

– провести измерения напряжений входных сигналов $U_{вх}^+$ и $U_{вх}^-$, и рассчитать разность входных напряжений $\Delta U_{вхд}$, полученные результат занести в отчет по лабораторной работе в табл. 3;

– открыть графопостроитель (Бode-плоттера), по АЧХ усилителя определить дифференциальный коэффициент усиления $K_{диф}$ при наличии ООС, ширину полосы усиления Δf (пропускания), полученные результат занести в отчет по лабораторной работе в табл. 3;

– рассчитать площадь усиления усилителя Π , как произведение дифференциального коэффициента усиления $K_{диф}$ на ширину полосы усиления Δf (пропускания), полученный результат занести в отчет по лабораторной работе в табл. 3;

– изменяя сопротивление $R_{ос}$, последовательно устанавливая его 1 МОм, 50 кОм и 10 кОм, повторить измерения напряжений входных сигналов $U_{вх}^+$ и $U_{вх}^-$ и расчет разности входных напряжений $\Delta U_{вхд}$, а также измерения дифференциального коэффициента усиления $K_{диф}$ при наличии ООС, ширины полосы усиления Δf (пропускания), а также расчет площади усиления Π . Полученные результат занести в отчет по лабораторной работе в табл. 3

Таблица 3 – Результаты измерений и расчетов при исследовании неинвертирующего усилителя на ОУ.

$R_{ос}$	$U_{вх}^+$, мВ	$U_{вх}^-$, мВ	$\Delta U_{вхд}$, мкВ	$K_{диф}$	Δf , Гц	Π
1000 кОм						
200 кОм						
50 кОм						
10 кОм						

– проанализировать, как влияет величина сопротивления обратной связи на разность фаз между входным и выходным сигналами, для этого, изменяя сопротивление $R_{ос}$, последовательно устанавливая его 1 МОм, 200 кОм, 50 кОм, получить осциллограммы входных и выходных сигналов, на которых измерить временной сдвиг между сигналами $\Delta t = T_2 - T_1$, а затем определить фазовый сдвиг по формуле: $\Delta \varphi = \Delta t \cdot f \cdot 360$ [Град], полученные результаты вместе с осциллограммами занести в отчет по лабораторной работе;

– проанализировать, как влияет величина сопротивления обратной связи на усиление импульсных сигналов, для этого переключить ключ **S2** в правое положение, подключив ко входу ОУ источник импульсных сигналов, изменяя сопротивление $R_{ос}$, последовательно устанавливая его 1 МОм, 200 кОм и 50 кОм, получить осциллограммы выходных сигналов и занести их в отчет по лабораторной работе;

– проанализировать все полученные осциллограммы, АЧХ и занесенные в табл. 3 результаты, сделать выводы о том, на что (какие параметры) и как влияет изменение сопротивления обратной связи, и к чему это приводит.

2.2.3) Провести исследование амплитудной характеристики неинвертирующего усилителя на ОУ при условии, что чувствительность ОУ равна 10 мкВ. Для этого выполнить следующие действия:

– привести схему в исходное состояние, как показано на рис. 12;

– установить в источнике гармонического сигнала **VS** минимальное напряжение входного сигнала, равное чувствительности;

– запустить симулятор программы EWB, с помощью осциллографа получить осциллограммы входного и выходного сигнала, с помощью вольтметра измерить напряжение выходного сигнала $U_{\text{вых}}$, полученный результат занести в табл. 4;

– изменить напряжение входного сигнала $U_{\text{вх}}^+$, последовательно устанавливая его 100 мкВ, 1 мВ, 10 мВ, 100 мВ и 1 В, для каждого входного напряжения проанализировать осциллограмму выходного сигнала с целью определения наличия или отсутствия нелинейных искажений, а также с помощью вольтметра провести измерение величины напряжения выходного сигнала $U_{\text{вых}}$, полученные результаты занести в табл. 4;

– рассчитать величину максимального входного сигнала, при котором сигнал еще не подвергается нелинейным искажениям, воспользовавшись формулой

$$U_{\text{вх.мах}} = E_{\text{ипп}}/(\sqrt{2} \cdot K_U),$$

где $E_{\text{ипп}}$ – напряжение источника питания, находится в окне параметры заданной модели ОУ при нажатой кнопке Edit;

– установить в источнике гармонического сигнала VS рассчитанное напряжение $U_{\text{вх.мах}}$ входного сигнала, запустить симулятор программы EWB, по осциллограмме выходного сигнала убедиться в отсутствии нелинейных искажений, занести напряжение $U_{\text{вх.мах}}$ в ячейку X таблицы 4, с помощью вольтметра измерить напряжение выходного сигнала $U_{\text{вых}}$, полученный результат занести в табл. 4;

Таблица 4 – Результаты измерений и расчетов при исследовании неинвертирующего усилителя на ОУ.

$U_{\text{вх}}^+$	10 мкВ	100 мкВ	1 мВ	10 мВ	X	100 мВ	1 В
$U_{\text{вых}}$							
Наличие нелинейных искажений (+/-)							
D, в раз							
D, дБ							

– рассчитать и занести в табл. 4 значение динамического диапазона ОУ, воспользовавшись формулой

$$D = U_{\text{вх.мах}} / U_{\text{вх.мин}};$$

– перевести значение динамического диапазона ОУ относительные единицы измерения децибелы и полученный результат занести в табл. 4;

– проанализировать занесенные в табл. 4 результаты, сделать выводы о том, какой амплитудной характеристикой обладает заданный ОУ, какова величина динамического диапазона.

2.3) Сделать обобщающие выводы по результатам проведенного исследования неинвертирующего усилителя на ОУ.

Задание 3. Провести исследование принципов работы, параметров и характеристик инвертирующего усилителя.

Постановка задачи:

Исходными данными для исследования являются заданные модели ОУ (см. таблицу 1) и полученные в задании 1 их параметры по постоянному току.

В задании необходимо на базе заданного ОУ смоделировать инвертирующий усилитель, проанализировать принципы его работы, определить и провести исследование следующих его параметров и характеристик:

- коэффициента усиления напряжения при наличии ООС, дифференциальный коэффициент усиления напряжения (без ООС);
- входные и выходные сопротивления;
- разность фаз между выходным и входным синусоидальным напряжением ОУ;

- напряжение смещения и степень влияния коэффициента усиления схемы на постоянную составляющую выходного напряжения;
- амплитудную характеристику (АХ), динамический диапазон и максимальное входное напряжение, при котором сигнал не подвергается нелинейным искажениям;
- амплитудно-частотную характеристику (АЧХ), ширину полосы усиления, площадь усиления и предельную частоту усиления.

Для этого воспользоваться типовыми схемами, обеспечивающими проведение измерений требуемых параметров.

Для проведения исследований схема должна иметь средства измерения:

- амперметры и вольтметры для измерений токов и напряжений;
- источники сигналов для задания входных воздействий;
- осциллограф для анализа формы выходных сигналов;
- измеритель АЧХ (Бод-плоттер).

Порядок выполнения задания 3

3.1) Провести моделирование схемы инвертирующего усилителя на ОУ. Для этого выполнить следующие процедуры:

3.1.1) Собрать в программе EWB принципиальную электрическую схему инвертирующего усилителя на ОУ с несимметричным входом. Установить модель ОУ, как указано в исходных данных (таблица 1), а величины сопротивлений, как приведено на рис. 14, т.е. $R_{os} = 200 \text{ кОм}$, $R_1 = 1 \text{ кОм}$, $R_n = 10 \text{ кОм}$.

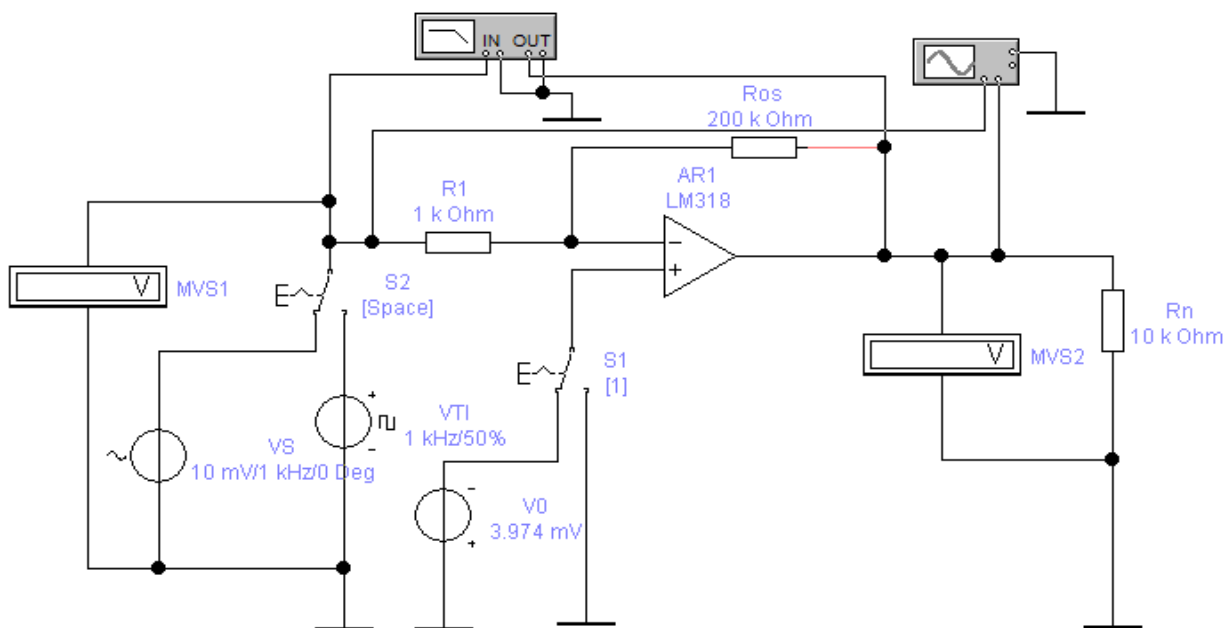


Рис. 14 – Схема для исследований параметров и характеристик инвертирующего усилителя на ОУ

3.1.2) Установить следующие параметры входных сигналов:

- в источнике гармонического сигнала V_s – действующее напряжение 10 мВ, и частоту – 1 кГц;
- в источнике импульсных сигналов V_{TI} – амплитуду 5 мВ, частоту следования импульсов – 1 кГц, а длительность импульсов – 50 %;
- в источнике постоянного напряжения V_0 – напряжение смещения для заданной модели ОУ, определенное в пункте 1.2) предыдущего задания.

3.1.3) Схемные переключатели привести в исходное положение следующим образом:

- ключ S_1 – в правое положение (источник напряжения смещения отключен);
- ключ S_2 – в левое положение (подключен источник гармонического сигнала);

Вольтметры перевести в режим измерения переменных величин.

3.1.4) Запустить симулятор программы EWB и проверить работоспособность схемы. При правильной работе усилителя вольтметр **MVS1** должен показать напряжение входного сигнала, примерное равное 10 мВ, а вольтметр **MVS2** напряжение выходного сигнала, примерное равное 2 В. В противном случае схема собрана с ошибками, найти их и устранить.

3.2) Исследовать принципы работы, параметры и характеристики инвертирующего усилителя на ОУ. Для этого выполнить следующие процедуры:

3.2.1) Провести измерения, расчет и анализ параметров инвертирующего усилителя на ОУ по переменному току. Для этого выполнить следующие действия:

- рассчитать теоретический коэффициент усиления напряжения K_U для схемы инвертирующего усилителя на ОУ, воспользовавшись формулой (3), полученный результат занести в табл. 5;

- запустить симулятор программы EWB и получить осциллограммы входного и выходного сигналов, при этом 2-й канал должен быть настроен для измерения постоянных сигналов (нажать кнопку DC), это позволит убедиться в том, что в выходном сигнале присутствует постоянная составляющая напряжения. Полученные осциллограммы занести в отчет по лабораторной работе;

- устранить постоянную составляющую, для этого перевести ключ **S1** в левое положение, подключив к прямому входу ОУ источник, компенсирующий напряжение смещения; разомкнуть цепь обратной связи (удалить красный провод), перевести вольтметр **MVS2** в режим измерения постоянного напряжения, запустить симулятор программы EWB и изменяя незначительно напряжение источника **V0** компенсировать постоянное напряжение на выходе ОУ, добиваясь того, чтобы напряжение на вольтметре достигло минимального по модулю значения (единицы – десятки милливольт);

- вернуть схему в исходное состояние, подсоединив обратную связь, переведя вольтметр **MVS2** в режим измерения переменного напряжения, запустить симулятор программы EWB, получить осциллограммы входного и выходного сигналов при отсутствии постоянной составляющей выходного напряжения, которые занести в отчет по лабораторной работе;

- измерить с помощью вольтметров MVS1 и MVS2 соответственно напряжения входного сигнала $U_{вх}$, выходного сигналов $U_{вых}$, а также рассчитать реальный коэффициент усиления напряжения K_U , полученные результаты занести в табл. 5;

- определить с помощью курсоров осциллографа разность фаз между выходным и входным гармоническим напряжением, для этого измерить временной сдвиг между сигналами $\Delta t = T_2 - T_1$, а затем определить фазовый сдвиг по формуле: $\Delta \varphi = \Delta t \cdot f \cdot 360$ [Град], полученный результат занести в табл. 5

- получить с помощью графопостроителя (Бode-плоттера) АЧХ усилителя, для этого настроить его таким образом, чтобы изменение частоты проводилось в диапазоне от 1 Гц до 100 МГц, а измерение коэффициента усиления по напряжению от 0 до 120 дБ. Полученную АЧХ занести в отчет по лабораторной работе;

- произвести измерение дифференциального коэффициента усиления напряжения $K_{диф}$, для этого разомкнуть цепь обратной связи (отсоединить красный провод в цепи обратной связи), запустить симулятор программы EWB и в графопостроителе измерить максимальный коэффициент усиления в дБ, а затем занести пересчитанный в разы результат в табл. 5, воспользовавшись формулой:

$$K_{диф} = 10^{K_{диф} [дБ]/20}.$$

Таблица 5 – Результаты измерений и расчетов при исследовании неинвертирующего усилителя на ОУ.

измеренное $U_{вх}$, мВ	рассчитанный K_U	измеренный K_U	рассчитанный $K_{диф}$
измеренное $U_{вых}$, В	$U_{вых} = U_{вх} \cdot K_U$, В	Δt , мкс	$\Delta \varphi$, Град

3.2.2) Провести исследование частотных и усилительных свойств инвертирующего усилителя на ОУ от величины сопротивления обратной связи. Для этого выполнить следующие действия:

- привести схему в исходное состояние, подсоединив обратную связь, запустить симулятор программы EWB;
- измерить напряжение входного сигнала $U_{вх}$, результат занести в отчет по лабораторной работе в табл. 6;
- открыть графопостроитель (Бode-плоттера), по АЧХ усилителя определить коэффициент усиления напряжения K_U при наличии ООС, ширину полосы усиления Δf (пропускания), полученные результат занести в отчет по лабораторной работе в табл. 6;
- рассчитать площадь усиления усилителя Π , как произведение коэффициента усиления напряжения K_U на ширину полосы усиления Δf (пропускания), полученный результат занести в отчет по лабораторной работе в табл. 6;
- изменяя сопротивление $R_{ос}$, последовательно устанавливая его 1 МОм, 50 кОм и 10 кОм, повторить измерения напряжений входного сигнала $U_{вх}$, а также измерения коэффициента усиления напряжения K_U при наличии ООС, ширины полосы усиления Δf (пропускания), а также расчет площади усиления Π . Полученные результат занести в отчет по лабораторной работе в табл. 6;

Таблица 6 – Результаты измерений и расчетов при исследовании неинвертирующего усилителя на ОУ.

R_{ос}	U_{вх}, мВ	K_U	Δf, Гц	Π
1000 кОм				
200 кОм				
50 кОм				
10 кОм				

– проанализировать, как влияет величина сопротивления обратной связи на разность фаз между входным и выходным сигналами, для этого, изменяя сопротивление $R_{ос}$, последовательно устанавливая его 1 МОм, 200 кОм, 50 кОм, получить осциллограммы входных и выходных сигналов, на которых измерить временной сдвиг между сигналами $\Delta t = T_2 - T_1$, а затем определить фазовый сдвиг по формуле: $\Delta \varphi = \Delta t \cdot f \cdot 360$ [Град], полученные результаты вместе с осциллограммами занести в отчет по лабораторной работе;

– проанализировать, как влияет величина сопротивления обратной связи на усиление импульсных сигналов, для этого переключить ключ **S2** в правое положение, подключив ко входу ОУ источник импульсных сигналов, изменяя сопротивление $R_{ос}$, последовательно устанавливая его 1 МОм, 200 кОм и 50 кОм, получить осциллограммы выходных сигналов и занести их в отчет по лабораторной работе;

– проанализировать все полученные осциллограммы, АЧХ и занесенные в табл. 6 результаты, сделать выводы о том, на что (какие параметры) и как влияет изменение сопротивления обратной связи, и к чему это приводит.

3.2.3) Провести исследование амплитудной характеристики инвертирующего усилителя на ОУ при условии, что чувствительность ОУ равна 10 мкВ. Для этого выполнить следующие действия:

- привести схему в исходное состояние, как показано на рис. 14;
- установить в источнике гармонического сигнала **VS** минимальное напряжение входного сигнала, равное чувствительности;
- запустить симулятор программы EWB, с помощью осциллографа получить осциллограммы входного и выходного сигнала, с помощью вольтметра измерить напряжение выходного сигнала $U_{вых}$, полученный результат занести в табл. 7;

– изменить напряжение входного сигнала $U_{вх}$, последовательно устанавливая его 100 мкВ, 1 мВ, 10 мВ, 100 мВ и 1 В, для каждого входного напряжения проанализировать осциллограмму выходного сигнала с целью определения наличия или отсутствия нелинейных искажений, а также с помощью вольтметра провести измерение величины напряжения выходного сигнала $U_{вых}$, полученные результаты занести в табл. 7;

– рассчитать величину максимального входного сигнала, при котором сигнал еще не подвергается нелинейным искажениям, воспользовавшись формулой

$$U_{вх.мах} = E_{ип}/(\sqrt{2} \cdot K_u),$$

где $E_{ип}$ – напряжение источника питания, находится в окне параметры заданной модели ОУ при нажатой кнопке Edit;

– установить в источнике гармонического сигнала VS рассчитанное напряжение $U_{вх.мах}$ входного сигнала, запустить симулятор программы EWB, по осциллограмме выходного сигнала убедиться в отсутствии нелинейных искажений, занести напряжение $U_{вх.мах}$ в ячейку X таблицы 7, с помощью вольтметра измерить напряжение выходного сигнала $U_{вых}$, полученный результат занести в табл. 7;

Таблица 7 – Результаты измерений и расчетов при исследовании неинвертирующего усилителя на ОУ.

$U_{вх}^+$	10 мкВ	100 мкВ	1 мВ	10 мВ	X	100 мВ	1 В
$U_{вых}$							
Наличие нелинейных искажений (+/-)							
D, в раз							
D, дБ							

– рассчитать и занести в табл. 7 значение динамического диапазона ОУ, воспользовавшись формулой

$$D = U_{вх.мах} / U_{вх.мин};$$

– перевести значение динамического диапазона ОУ относительные единицы измерения децибелы и полученный результат занести в табл. 7;

– проанализировать занесенные в табл. 7 результаты, сделать выводы о том, какой амплитудной характеристикой обладает заданный ОУ, какова величина динамического диапазона.

3.3) Сделать обобщающие выводы по результатам проведенного исследования инвертирующего усилителя на ОУ, сравнить принципы работы, параметры и характеристики инвертирующего и неинвертирующего усилителей.

Задание 4. Провести исследование особенностей работы и параметров дифференциального усилителя.

Постановка задачи:

Это задание относится к заданиям повышенного уровня выполняется студентами самостоятельно.

Исходными данными для исследования являются заданные модели ОУ (см. таблицу 1) и полученные в задании 1 их параметры по постоянному току.

В задании необходимо на базе заданного ОУ смоделировать дифференциальный усилитель с симметричным входом и несимметричным выходом, проанализировать отличительные особенности его работы, определить и провести исследование следующих его параметров:

- дифференциальный коэффициент усиления напряжения,
- коэффициент усиления синфазного напряжения,
- коэффициент относительного ослабления синфазного сигнала;
- разность фаз между выходными и входным синусоидальными напряжениями ОУ.

Для этого воспользоваться типовыми схемами, обеспечивающими проведение измерений требуемых параметров.

Для проведения исследований схема должна иметь средства измерения:

- вольтметры для измерений напряжений;
- источники сигналов для задания входных воздействий;
- осциллограф для анализа формы входных и выходных сигналов.

Порядок выполнения задания 4

4.1) Провести моделирование схемы дифференциального усилителя на ОУ. Для этого выполнить следующие процедуры:

4.1.1) Собрать в программе EWB принципиальную электрическую схему дифференциального усилителя на ОУ с симметричным входом. Установить модель ОУ, как указано в исходных данных (таблица 1), а величины сопротивлений, как приведено на рис. 15, т.е. $R_{os} = 200\text{ кОм}$, $R_1 = 1\text{ кОм}$, $R_2 = 1\text{ кОм}$, $R_3 = 100\text{ кОм}$, $R_n = 10\text{ кОм}$.

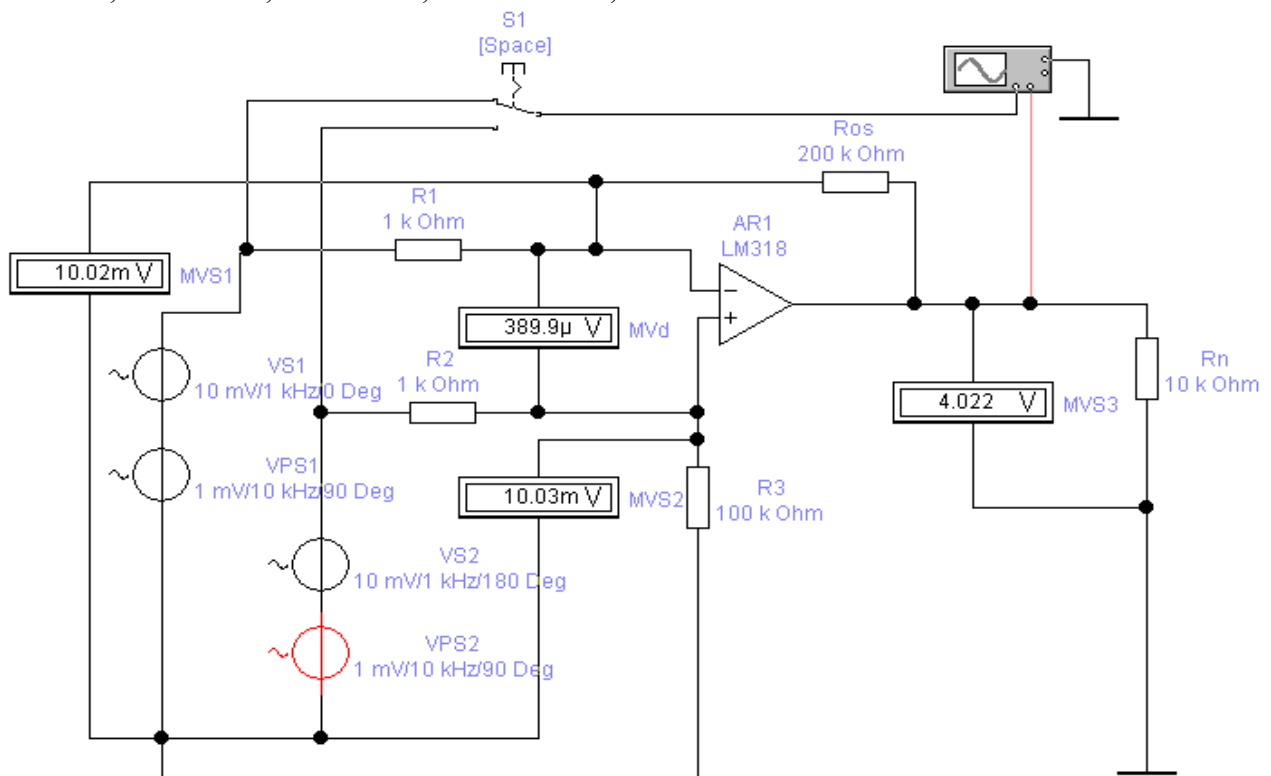


Рис. 15 – Схема для исследований параметров дифференциального усилителя

4.1.2) Установить следующие параметры входных сигналов:

- в источниках гармонических сигналов **VS1** и **VS2** – одинаковые действующие напряжения по 10 мВ, и частоты – 1 кГц, а фазы – противоположенные в первом – 0 град, а во втором – 180 град;
- в источниках синфазных гармонических помех **VPS1** и **VPS2** – одинаковые действующие напряжения по 1 мВ, совпадающие частоты – 10 кГц, и фазы – 90 град;
- переключатель **S1** в верхнее положение.

4.1.3) Все вольтметры перевести в режим измерения переменных величин.

4.1.4) Запустить симулятор программы EWB и проверить работоспособность схемы. При правильной работе усилителя вольтметры **MVS1** и **MVS2** должен показать напряжения противофазных входных сигналов, около 10 мВ, а вольтметр **MVd** напряжение дифференциального входного сигнала, примерное равное 0,4 мВ (разность входных сигналов). Вольтметр **MVS3** должен показать выходное напряжение порядка 4 В.

В противном случае схема собрана с ошибками, найти их и устранить.

4.2) Исследовать отличительные особенности работы и параметры дифференциального усилителя на ОУ. Для этого выполнить следующие процедуры:

4.2.1) Запустить симулятор программы EWB и получить осциллограммы входного и выходного сигналов, при этом оба канала настроить для измерения переменных сигналов (нажать кнопку AC). Убедиться в том, что в выходном сигнале в отличие от входного сигнала отсутствует синфазная помеха. Пример приведен на рис. 16. Полученные осциллограммы занести в отчет по лабораторной работе.

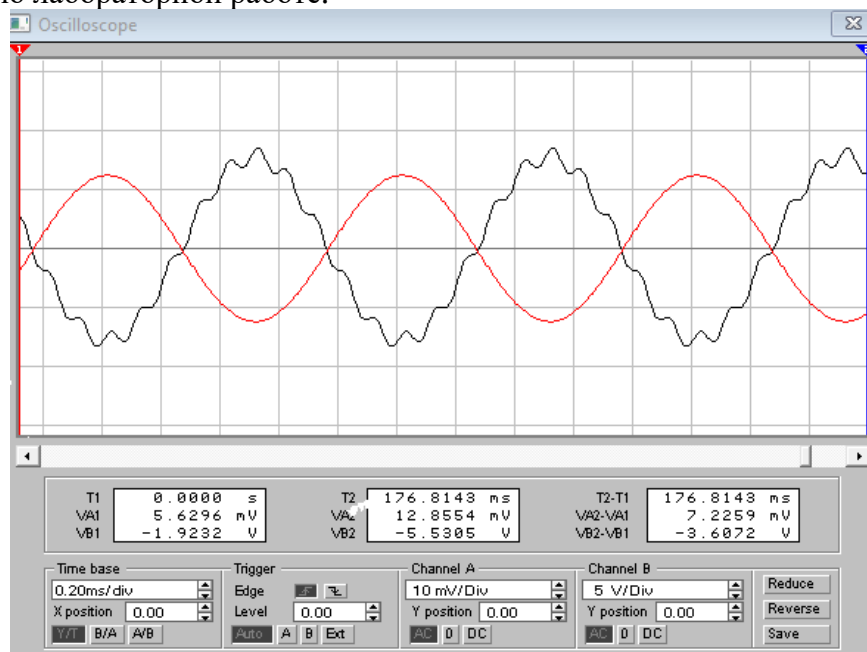


Рис. 16 –Входные и выходные сигналы дифференциального усилителя

4.2.2) Провести измерения, расчет и анализ параметров дифференциального усилителя на ОУ по переменному току. Для этого выполнить следующие действия:

- отключить синфазную гармоническую помеху, для этого в источниках **VPS1** и **VPS2** установить действующее напряжение 0 мВ;
- запустить симулятор программы EWB, измерить с помощью вольтметров MVS1, MVS2, MVS3 и MVD соответственно напряжения входных сигналов $U_{ВХ}^-$ и $U_{ВХ}^+$, выходного сигналов $U_{ВЫХ}$, разность входных напряжений $\Delta U_{ВХД}$, полученные результаты занести в табл. 8;
- рассчитать дифференциальный входной сигнал $U_{ВХД} = U_{ВХ}^+ + U_{ВХ}^-$, полученный результат занести в табл. 8;
- рассчитать коэффициент усиления напряжения $K_U = U_{ВЫХ} / U_{ВХД}$ и дифференциальный коэффициент усиления $K_{диф} = U_{ВЫХ} / \Delta U_{ВХД}$, полученные результаты занести в табл. 8;
- определить с помощью курсоров осциллографа разность фаз между выходным и входным гармоническим напряжением, измерить временной сдвиг между сигналами $\Delta t = T_2 - T_1$, а затем определить фазовый сдвиг по формуле: $\Delta \varphi = \Delta t \cdot f \cdot 360$ [Град], полученный результат занести в табл. 8

Таблица 8 – Результаты измерений и расчетов при исследовании дифференциального усилителя на ОУ.

$U_{ВХ}^+$, мВ	$U_{ВХ}^-$, мВ	$\Delta U_{ВХД} = U_{ВХ}^+ - U_{ВХ}^-$, мкВ	$U_{ВХД} = U_{ВХ}^+ + U_{ВХ}^-$, мкВ	$U_{ВЫХ}$, В
$K_U = U_{ВЫХ} / U_{ВХД}$	$K_{диф} = U_{ВЫХ} / \Delta U_{ВХД}$		Δt , мкс	$\Delta \varphi$, Град

- включить синфазную гармоническую помеху, для этого в источниках **VPS1** и **VPS2** установить действующее напряжение, равное исходному 1 мВ;
 - отключить входные сигналы, для этого в источниках в **VS1** и **VS2** установить действующее напряжение – 0 мВ;
 - запустить симулятор программы EWB, получить осциллограммы входного и выходного синфазного сигналов, при этом оба канала настроить для измерения переменных сигналов (нажать кнопку AC). Полученные осциллограммы занести в отчет по лабораторной работе;
 - измерить с помощью курсоров осциллографа амплитуды входного и выходного синфазного сигналов $U_{вх.сф}$ и $U_{вых.сф}$, полученные результаты занести в табл. 9;
 - рассчитать коэффициент усиления синфазного напряжения $K_{сф} = U_{вых.сф}/U_{вх.сф}$, полученный результат занести в табл. 9;
 - рассчитать коэффициент относительного ослабления синфазных сигналов $K_{оос} = K_{диф}/K_{сф}$, перевести величину коэффициента в относительную единицу измерения – децибелы, полученные результаты занести в табл. 9.
- Таблица 9 – Результаты измерений и расчетов при исследовании дифференциального усилителя на ОУ.

$U_{вх.сф}$, мВ	$U_{вых.сф}$, мВ	$K_{сф} = U_{вых.сф}/U_{вх.сф}$	$K_{оос} = K_{диф}/K_{сф}$	$K_{оос}$, дБ

- проанализировать все полученные осциллограммы, занесенные в табл. 8 и 9 результаты, сделать выводы.

4.2.3) Провести исследование особенностей работы дифференциального усилителя на ОУ Для этого выполнить следующие действия:

- привести схему в исходное (начальное) состояние, запустить симулятор программы EWB, убедиться в правильности работы;
 - перевести схему в режим инвертирующего усилителя, для этого в источниках **VS2**, **VPS1** и **VPS2** установить действующее напряжение, равное 0 мВ;
 - запустить симулятор программы EWB, провести измерения напряжений входного сигнала $U_{вх.диф^-}$ и выходного сигнала $U_{вых.инв}$, полученные результаты занести в табл. 10;
 - рассчитать дифференциальный коэффициент усиления в режиме инвертирующего усилителя $K_{диф.инв} = U_{вых.инв}/U_{вх.диф^-}$, полученный результат занести в табл. 10;
 - получить осциллограммы входного и выходного синфазного сигналов, при этом оба канала настроить для измерения переменных сигналов (нажать кнопку AC). Полученные осциллограммы занести в отчет по лабораторной работе. С помощью курсоров осциллографа измерить амплитуды входного и выходного напряжений ($U1_{вх.макс^-}$ и $U1_{вых.макс}$), полученные результат занести в табл. 10;
 - рассчитать коэффициент усиления напряжения в режиме инвертирующего усилителя $K_{у.инв} = U1_{вых.макс}/U1_{вх.макс^-}$, полученный результат занести в табл. 10;
- Таблица 10 – Результаты измерений и расчетов при исследовании дифференциального усилителя на ОУ.

$U_{вх.диф^-}$, мкВ	$U_{вых.инв}$, В	$K_{диф.инв} = U_{вых.инв}/U_{вх.диф^-}$	$U1_{вх.макс^-}$, мВ	$U1_{вых.макс}$, В	$K_{у.инв} = U1_{вых.макс}/U1_{вх.макс^-}$
$U_{вх.диф^+}$, мкВ	$U_{вых.неинв}$, В	$K_{диф.неинв} = U_{вых.неинв}/U_{вх.диф^+}$	$U2_{вх.макс^+}$, мВ	$U2_{вых.макс}$, В	$K_{у.инв} = U2_{вых.макс}/U2_{вх.макс^+}$

- перевести схему в режим неинвертирующего усилителя, для этого в источниках **VS1**, **VPS1** и **VPS2** установить действующее напряжение, равное 0 мВ, а в источнике **VS2** – напряжение 10 мВ, и фазу – 0 град;

- запустить симулятор программы EWB, провести измерения напряжений входного сигнала $U_{вх.диф}^+$ и выходного сигнала $U_{вых.неинв}$, полученные результаты занести в табл. 10;
- рассчитать дифференциальный коэффициент усиления в режиме неинвертирующего усилителя $K_{диф.неинв} = U_{вых.неинв}/U_{вх.диф}^+$, полученный результат занести в табл. 10;
- получить осциллограммы входного и выходного синфазного сигналов, при этом оба канала настроить для измерения переменных сигналов (нажать кнопку AC). Полученные осциллограммы занести в отчет по лабораторной работе. С помощью курсоров осциллографа измерить амплитуды входного и выходного напряжений ($U_{2вх.макс}^+$ и $U_{2вых.макс}$), полученные результат занести в табл. 10;
- рассчитать коэффициент усиления напряжения в режиме неинвертирующего усилителя $K_{U.неинв} = U_{2вых.макс}/U_{2вх.макс}^+$, полученный результат занести в табл. 10;
- проанализировать результаты, занесенные в табл. 10, сделать выводы сравнив два режима работы усилителя.

4.3) Сделать обобщающие выводы по результатам проведенного исследования дифференциального усилителя на ОУ, сравнить принципы его работы и параметры с инвертирующим и неинвертирующим усилителями.

Задание 5. (для самостоятельной работы) Оформить результаты исследований в виде отчета по лабораторной работе и защитить его.

5.1) В отчете по лабораторной работе отобразить:

- тему и цель работы, задания для исследований и краткий порядок их выполнения;
- смоделированные в редакторе схематического моделирования принципиальные электрические схемы исследуемых усилителей;
- осциллограммы входных и выходных сигналов;
- графики АЧХ с результатами измерений частотных параметров;
- результаты исследований в виде таблиц с измеренными и расчетными параметрами исследуемых усилителей;
- выводы по результатам выполнения заданий и в целом по проделанной работе.

5.2) Защитить отчет по проделанной лабораторной работе, выполнив индивидуальное задание, указанное преподавателем, в рамках проведенных исследований.

Контрольные вопросы для подготовки к защите:

1. Измерение входных токов операционного усилителя (ОУ).
2. Измерение напряжения смещения ОУ.
3. Измерение скорости нарастания выходного напряжения ОУ.
4. Измерение скорости нарастания выходного напряжения ОУ.

**Лабораторная работа разработана
доцентом кафедры инфокоммуникаций,
кандидатом технических наук, доцентом, профессором РАЕ**

К.М. Сагдеевым

ЛАБОРАТОРНАЯ РАБОТА № 7

Тема: ИССЛЕДОВАНИЕ ФУНКЦИОНАЛЬНЫХ СХЕМ НА БАЗЕ ОПЕРАЦИОННЫХ УСИЛИТЕЛЕЙ

Время – 4 учебных часа.

ЦЕЛЕВАЯ УСТАНОВКА ЛАБОРАТОРНОЙ РАБОТЫ:

В ходе лабораторной работы студенты должны овладеть следующими умениями и навыками:

- осуществлять схемотехническое (компьютерное) моделирование различных функциональных схем на операционных усилителях с использованием универсальных пакетов прикладных компьютерных программ;
- проводить исследование принципов работы, основных характеристик и параметров различных функциональных схем на операционных усилителях;
- подборки и анализа информации для формирования исходных данных для проектирования функциональных схем на операционных усилителях.

УЧЕБНО-МАТЕРИАЛЬНОЕ ОБЕСПЕЧЕНИЕ:

- программный редактор схематического моделирования «ElectronicsWorkbench» (EWB), версия не ниже 5.12 или NIMultisim версия Education;
- приложение для математических и инженерных вычислений MathcadProfessional версия не ниже 15.0;
- электронная методическая разработка по лабораторной работе.

СТРУКТУРА ЛАБОРАТОРНОЙ РАБОТЫ:

Занятие №1		90 мин
Вводная часть		10 мин
Проверка готовности студентов к лабораторной работе		8 мин
Вступительная часть		2 мин
Вопросы (задачи), подлежащие исследованию:		75 мин
1. Исследование принципов работы и параметров сумматора, вычитателя на операционном усилителе.		50 мин
2. Исследование принципов работы и параметров дифференциатора на операционном усилителе.		25 мин
Заключительная часть		5 мин
Подведение итогов		3 мин
Задание студентам для самостоятельной работы		2 мин
Занятие №2		90 мин
Вводная часть		10 мин
Проверка готовности студентов к лабораторной работе		8 мин
Вступительная часть		2 мин
Вопросы (задачи), подлежащие исследованию:		65 мин
2. Исследование принципов работы и параметров дифференциатора на операционном усилителе.		20 мин
3. Исследование принципов работы и параметров интегратора на операционном усилителе.		45 мин
Заключительная часть		15 мин
Защита отчетов по лабораторной работе		10 мин
Подведение итогов		3 мин
Задание студентам для самостоятельной работы		2 мин

СОДЕРЖАНИЕ ЛАБОРАТОРНОЙ РАБОТЫ

Краткие теоретические или справочно-информационные материалы

1. Сумматор напряжений

Для выполнения операции алгебраического сложения нескольких электрических сигналов достаточно дополнить инвертирующее или неинвертирующее включение ОУ дополнительными входами по количеству слагаемых (рис. 1, а).

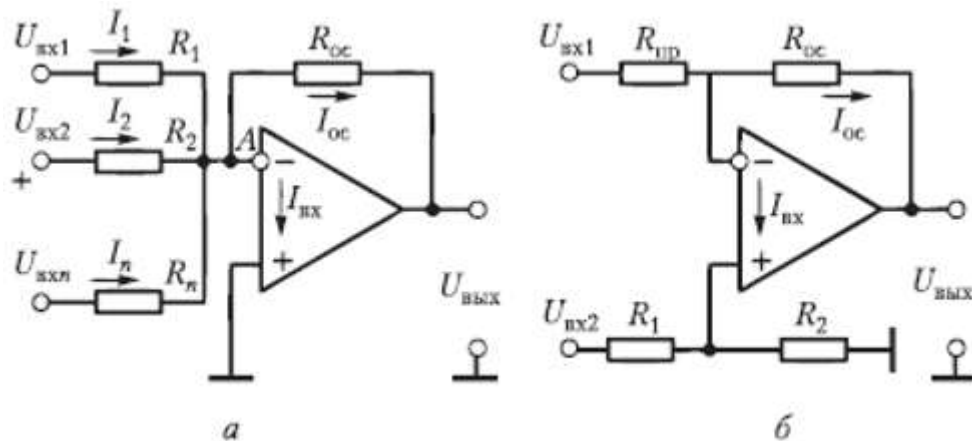


Рис. 1 – Схемы на базе ОУ суммирования (а), вычитания (б)

Входные напряжения через резисторы $R_1, \dots, R_n$ подаются на инвертирующий вход усилителя (точка А), который в этой схеме является суммирующей точкой. Поскольку эта точка является виртуальным нулем (неинвертирующий вход заземлен) $\Delta U_{\text{вх}} \approx 0$, а входной ток операционного усилителя пренебрежительно мал), то токи, создаваемые входными напряжениями, будут суммироваться и течь через резистор $R_{\text{ос}}$.

Значения каждого тока определяется уровнем соответствующего входного напряжения и сопротивлений резисторов во входных цепях $I_1 = U_{\text{вх1}}/R_1$, $I_2 = U_{\text{вх2}}/R_2$, и т.д. В общем случае для n входных сигналов можно записать:

$$U_{\text{ВЫХ}} = -\left(U_{\text{ВХ1}} \cdot \frac{R_{\text{ос}}}{R_1} + U_{\text{ВХ2}} \cdot \frac{R_{\text{ос}}}{R_2} + \dots + U_{\text{ВХn}} \cdot \frac{R_{\text{ос}}}{R_n}\right) \quad (1)$$

Отношение сопротивления в цепи обратной связи к сопротивлениям соответствующих входов можно считать весовыми коэффициентами. В частном случае при $R_{\text{ос}} = R_1 = R_2 = \dots = R_n$ получается сумматор напряжений

$$U_{\text{ВЫХ}} = -(U_{\text{ВХ1}} + U_{\text{ВХ2}} + \dots + U_{\text{ВХn}}) \quad (2)$$

Если резисторы будут разными, то каждое из входных напряжений будет суммироваться с коэффициентом пропорциональности $K_i = R_{\text{ос}}/R_i$:

$$U_{\text{ВЫХ}} = -\sum_{i=1}^n K_i U_i \quad (3)$$

На рис. 1, б) изображена схема, обеспечивающая вычитание двух напряжений:

$$U_{\text{ВЫХ}} = U_2 - U_1 \quad (4)$$

Если все сопротивления сделать одинаковыми, то при отсутствии второго напряжения, т.е. $U_2 = 0$, остается схема с инвертирующим включением усилителя, для которого

$$U_{\text{ВЫХ}} = -\frac{R_{\text{ос}}}{R_{\text{пр}}} U_1 = -\frac{R}{R} U_1 = -U_1 \quad (5)$$

При отсутствии первого напряжения, т.е. $U_1 = 0$, усилитель должен создать на выходе такое напряжение $U_{\text{вых}}$, чтобы потенциалы на инвертирующем и неинвертирующем входах были бы равны. Потенциал на неинвертирующем входе равен:

$$U_+ = \frac{U_2 R_2}{R_1 + R_2} = \frac{U_2 R}{R + R} = \frac{U_2}{2} \quad (6)$$

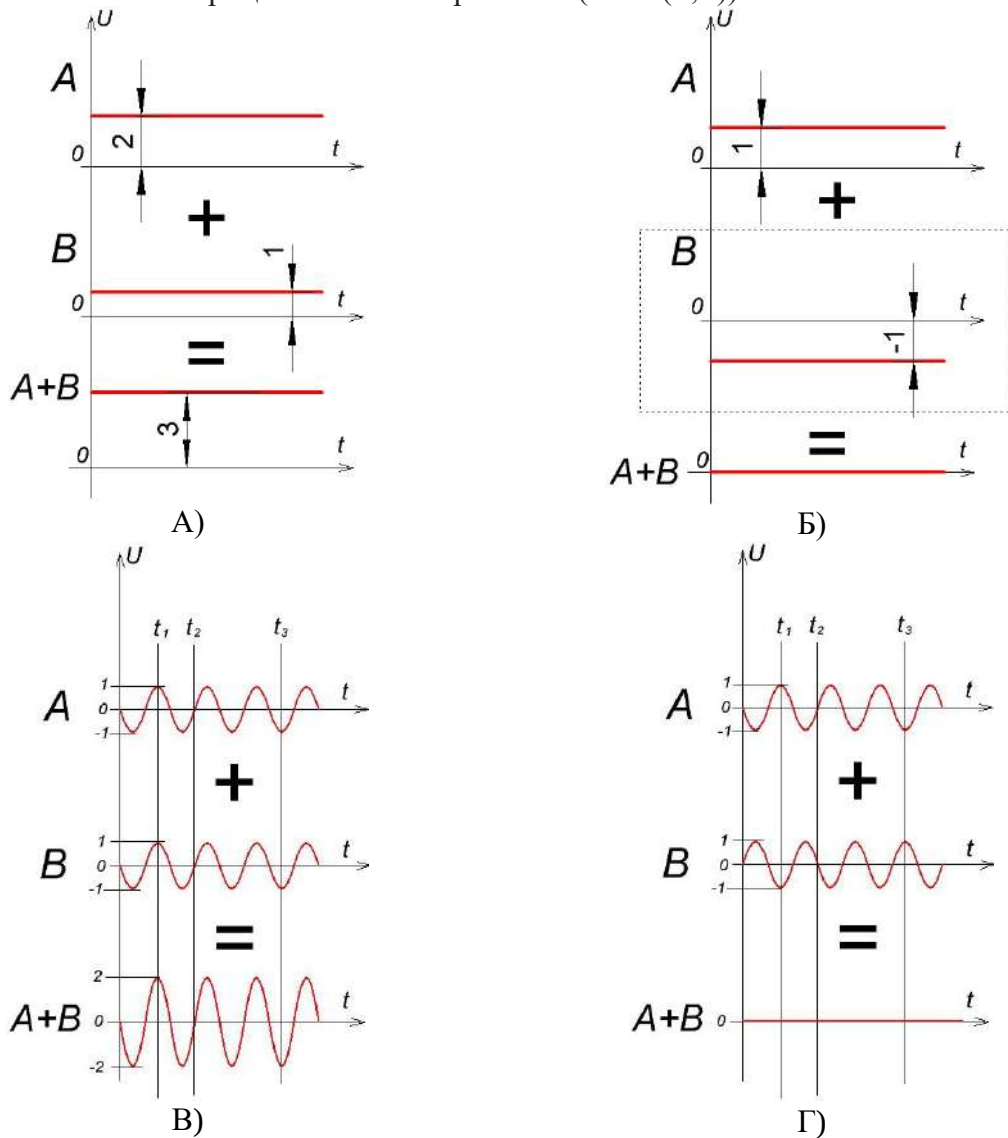
Потенциал на инвертирующем входе равен:

$$U_- = \frac{U_{\text{вых}} R_1}{R_1 + R_2} = \frac{U_{\text{вых}} R}{R + R} = \frac{U_{\text{вых}}}{2} \quad (7)$$

Таким образом, $U_{\text{вых}} = U_2$. Если же на обоих входах присутствуют сигналы, то $U_{\text{вых}} = U_2 - U_1$. Изменяя соотношение сопротивлений в делителях таким образом, чтобы $R_{\text{пр}} = R_{\text{ос}}/\alpha$; $R_1 = R_2/\alpha$, а $R_{\text{ос}} = R_2$, операцию вычитания можно выполнять с коэффициентом α :

$$U_{\text{вых}} = \alpha (U_2 - U_1) \quad (8)$$

На рисунке 2 мы видим два сигнала A и B и сумму этих сигналов: A+B (Рис.2(А,В)). Если сигнал A = 2 В, сигнал B = 1 В, то сумма этих сигналов составит 3 В. Все то же самое касается и сигналов с отрицательной полярностью (Рис.2(Б,Г)).



При сложении сигналов с равной амплитудой, но разной полярности, мы в сумме получаем 0. То есть эти два сигнала взаимно себя скомпенсировали: $1 + (-1) = 0$. Если складывать сигналы, которые меняются во времени, то есть переменные сигналы. Они могут быть как периодические, так и непериодические.

2. Дифференциатор

Дифференцирующей называется схема, производящей математическую операцию дифференцирования (выходное напряжение равно производной входного напряжения) или формирования остroконечных импульсов запуска. Дифференцирование может производиться RC или RL цепями (рис. 2, а), а также с помощью операционного усилителя (рис. 2, б). Дифференцирование гармонических сигналов производится при условии $R \ll 1/\omega C$, а импульсных – при $RC \ll t_{и}$.

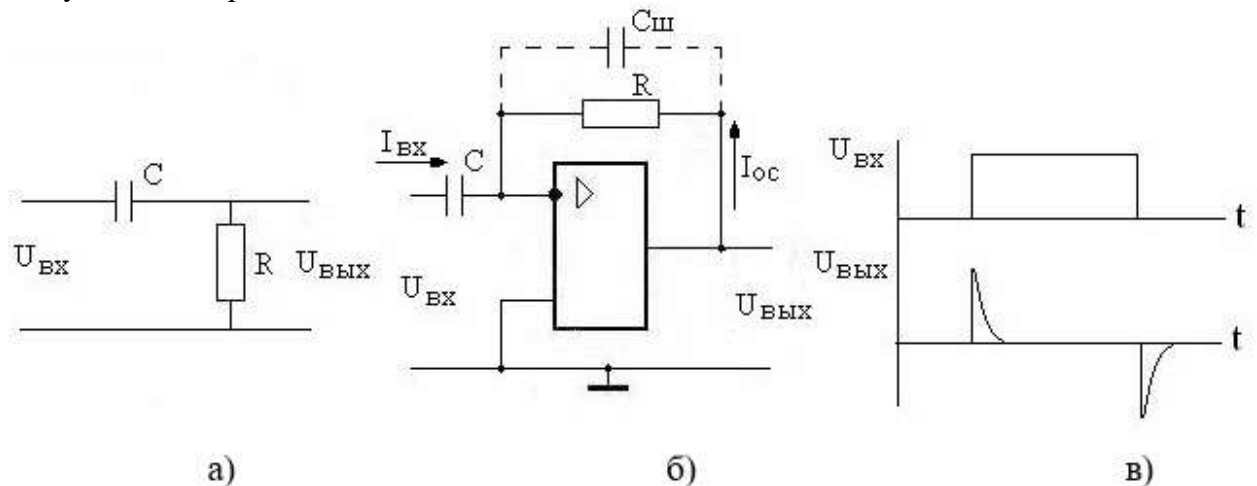


Рис. 2 – Схема дифференцирования

Работа RC цепи (рис. 2, а) происходит следующим образом. До воздействия входного сигнала напряжения на резисторе и емкости равны нулю. В момент подачи входного сигнала (рис. 2, в) напряжение на выходе изменяется скачком до U_m и начинает уменьшаться до нуля ввиду заряда конденсатора. Время заряда приблизительно равно $t = (3...5)RC$. По окончании действия входного импульса конденсатор, ставший источником напряжения, разряжается от U_m до 0. При этом из-за изменения направления тока знак выходного напряжения изменяется на противоположный. Для рассмотренной RC цепи можно записать соотношение

$$U = i \cdot R = RC \cdot \frac{du_c}{dt} = RC \cdot \frac{d(u_{ex} - u_{сблх})}{dt} \approx RC \frac{du_{ex}}{dt} \quad (11)$$

В схеме на операционном усилителе, принимая его параметры идеальными ($K_{дф} \rightarrow \infty$ и $R_{дф} \rightarrow \infty$), можно считать, что входной ток равен току обратной связи $I_{ВХ} = I_{ОС}$, и соответственно

$$i_{ВХ} = C \cdot \frac{dU_c}{dt} = C \cdot \frac{dU_{ex}}{dt} \quad \text{и} \quad i_{ОС} = \frac{U_{сблх}}{R} \quad (12)$$

Тогда из последних соотношений получим

$$U_{ВЫХ} = RC \frac{dU_{ex}}{dt} \quad (13)$$

Таким образом, выходное напряжение в схеме пропорционально первой производной от входного напряжения.

С целью устранения явления самовозбуждения дифференциатора резистор в цепи обратной связи шунтируется конденсатором $C_{ш}$, емкость которого должна быть меньшей емкости рабочего конденсатора C .

3. Интегратор

К интегрирующим относятся схемы, у которых выходное напряжение пропорционально интегралу входного сигнала во времени. Применяются для получения линейно-изменяющихся напряжений. Как и дифференцирующие строятся на основе RC, RL цепей или операционных усилителей.

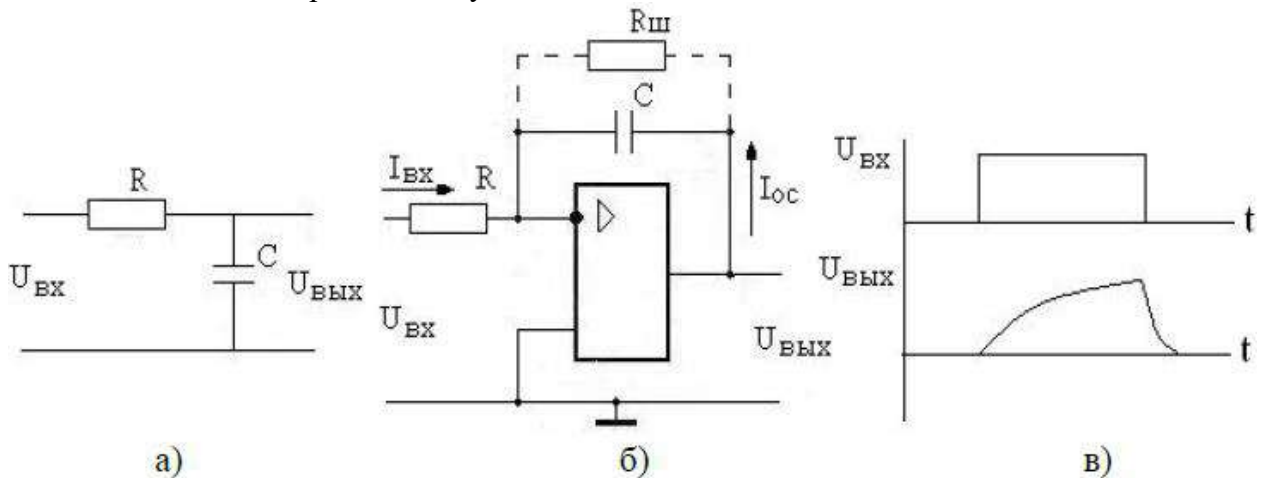


Рис. 3 – Схема интегрирования

В интегрирующей цепи (рис. 3, а) при поступлении входного импульса напряжение на конденсаторе, являющимся выходным, возрастает по экспоненте, а по окончании действия - также по экспоненте уменьшается. Для выполнения операции интегрирования на основе ОУ в цепь обратной связи устанавливается конденсатор $C_{ос}$ (рис. 3, б). В этом случае для идеального ОУ справедливы соотношения

$$i_{вх} = U_{вх}/R = i_{ос} = i_c, \quad U_{вых} = U_c = \frac{1}{C} \int i_c(t) dt \quad (14)$$

Тогда из этих соотношений получаем

$$U_{вых} = -\frac{1}{RC} \int_0^t U_{вх} dt \quad (15)$$

Таким образом, выходное напряжение схемы пропорционально интегралу от входного напряжения. Значения сопротивления и емкости определяют постоянный коэффициент схемы интегрирования, что можно объяснить и с чисто физических соображений. Чем больше R и C , тем меньше ток, заряжающий конденсатор, и тем больше величина его емкости, поэтому заряд конденсатора, а, следовательно, и выходное напряжение, будут нарастать медленнее. При подаче на вход интегратора скачка напряжения на выходе будет наблюдаться медленный рост выходного напряжения, наклон прямой графика определяется постоянной времени интегрирования $\tau = RC$ (рис. 3, в).

Время интегрирования τ принимается равным длительности импульса входного сигнала или при периодическом входном сигнале - периоду следования входного сигнала.

Выходное напряжение не зависит от коэффициента усиления ОУ, а определяется постоянной времени $\tau = RC$ и характером входного сигнала. Например, при подаче на вход прямоугольного импульса (рис. 3, в.) выходной сигнал будет иметь вид линейно-изменяющегося напряжения

$$U_{вых}(t) = -\frac{U_m}{\tau} \cdot t \quad (16)$$

Наличие у реального ОУ конечного значения напряжения смещения вызывает на выходе схемы появление дополнительного напряжения

$$U_{\text{дон}} = -\frac{1}{RC} \int U_{\text{см}} dt \quad (17)$$

В целях исключения погрешности интегрирования конденсатор шунтируется резистором $R_{\text{ш}}$, через который происходит разряд конденсатора.

Многие физические задачи описываются простыми дифференциальными уравнениями. Такие задачи можно решить, реализовав исходное дифференциальное уравнение с помощью аналоговых интегрирующих схем и измеряя установившееся выходное напряжение. Обычное дифференциальное уравнение — это зависимость функции y и ее производных от переменной x . Например, линейное дифференциальное уравнение второго порядка выглядит следующим образом:

$$y'' + k_1 y' + k_0 y = f(x). \quad (18)$$

Для разрешения управления производят замену переменной x на время t , т.е. $x = t/\tau$. Тогда первая и вторая производные равны:

$$y' = \frac{1}{x'(t)} \frac{dy}{dt} = \tau \frac{dy}{dt} \quad \text{и} \quad y'' = \tau^2 \frac{d^2 y}{dt^2}. \quad (19)$$

Путем таких преобразований дифференциальное уравнение приводится к виду, которое может быть реализовано на основе схем интегрирования:

$$\tau \frac{d^2 y}{dt^2} + k_1 \frac{dy}{dt} = -\frac{1}{\tau} [k_0 y - f(t/\tau)] \quad (20)$$

Интегрируя левую и правую части уравнения, получим:

$$\tau \frac{dy}{dt} + k_1 y = -\frac{1}{\tau} \int [k_0 y - f(t/\tau)] dt. \quad (21)$$

Выражение, стоящее справа, реализуется с помощью интегратора. Обозначим его выходной сигнал переменной z , тогда:

$$z = -\frac{1}{\tau} \int [k_0 y - f(t/\tau)] dt \quad (22)$$

С использованием переменной z уравнение преобразуется к виду

$$-\frac{dy}{dt} = -\frac{1}{\tau} [z - k_1 y] \quad (23)$$

Проинтегрировав обе части уравнения, получим:

$$-y = -\frac{1}{\tau} \int [z - k_1 y] dt \quad (24)$$

Правая часть этого уравнения, так же, как и в предыдущем случае, реализуется с помощью интегратора. Его выходной сигнал соответствует функции $-y$. Сигнал z поступает с выхода предыдущего интегратора, а сигнал $-k_1 y$ — через обратную связь с собственного выхода.

Таким образом, для реализации дифференциального уравнения второго порядка требуется два интегратора и один инвертирующий усилитель (рис. 4). Инвертирующий усилитель нужен для изменения знака сигнала со второго интегратора, формирующего $-y$. Выходной сигнал с этого усилителя с коэффициентом k_0 подается на вход первого интегратора.

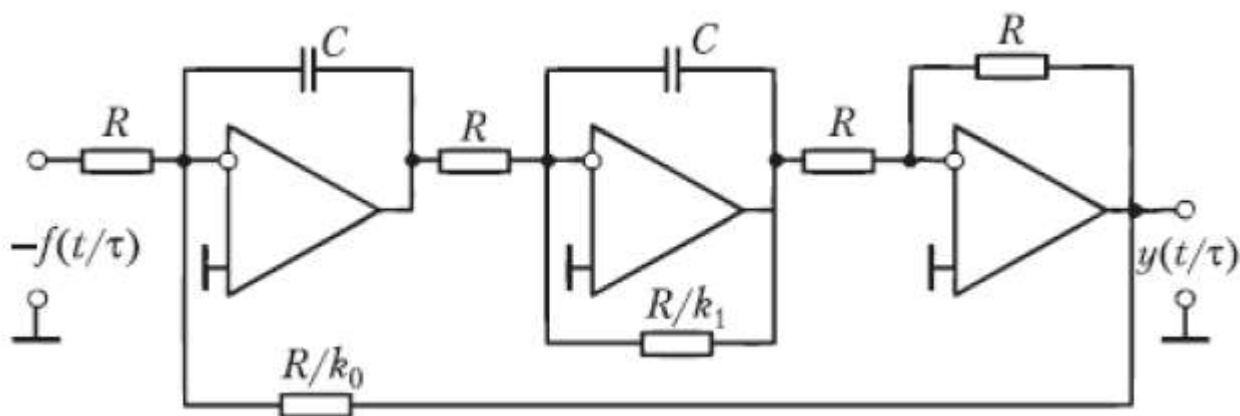


Рис. 4 – Аналоговая схема решения дифференциального уравнения

Содержание практической работы, выполняемой студентами в ходе занятия

Описание лабораторного оборудования:

- ПЭВМ на каждого обучающегося;
- программный редактор схематического моделирования «ElectronicsWorkbench» (EWB) версия не ниже 5.12 или NIMultisim версия Education;
- приложение для математических и инженерных вычислений MathcadProfessional версия не ниже 15.0.

Требования безопасности при выполнении работы:

- 1) К проведению лабораторных работ допускаются студенты, прошедшие требуемые инструктажи по охране труда.
- 2) Включение лабораторных установок (компьютеров) осуществляется только с разрешения преподавателя.
- 3) При проведении лабораторной работы не допускается использование приборов, оборудования, не предусмотренного планом проведения занятия.
- 4) Не разрешается при включенном оборудовании переключать кабели питания, соединительные кабели блоков и компонентов лабораторных установок (компьютеров).
- 5) При возникновении аварийных ситуаций необходимо немедленно отключить оборудование от питающей сети, сообщить об этом преподавателю и действовать по его указанию.
- 6) При возгорании оборудования его необходимо немедленно обесточить, сообщить об этом преподавателю, принять меры по устранению возгорания и действовать по указанию преподавателя.
- 7) По окончании работы с лабораторным оборудованием (компьютерами) его необходимо выключить установленным порядком.

Задания, выполняемые в ходе лабораторной работы

Задания базового уровня:

- 1) Исследование принципов работы и параметров сумматора, вычитателя на операционном усилителе.
- 2) Исследование принципов работы и параметров дифференциатора на операционном усилителе.

Задания повышенного уровня:

- 3) Исследование принципов работы и параметров интегратора на операционном усилителе.

Порядок выполнения работы:

Задание 1. Исследование принципов работы и параметров сумматора на ОУ.

Исходные данные для исследования

Варианты заданий для индивидуального моделирования схем автогенераторов и проведения исследований представлены в таблице 1.

Таблица 1 – Варианты заданий для исследования.

Номер варианта	U ₁ , мВ	U ₂ , мВ	U ₃ , мВ
1	1	2	3
2	4	5	6
3	7	8	9
4	9	6	3
5	8	5	2
6	7	4	1
7	9	8	7
8	6	5	4
9	3	2	1
10	1	4	7
11	2	5	8
12	3	6	9
13	7	4	1
14	9	8	7
15	3	5	7
16	9	2	1
17	8	5	2
18	7	4	1
19	9	8	7
20	8	6	7
21	7	4	1
22	9	8	2
23	6	5	1
24	2	4	7
25	5	9	1
26	3	8	6

Порядок выполнения задания 1

1.1) Собрать в программе EWB принципиальную электрическую схему сумматора на операционном усилителе (Рисунок 5).

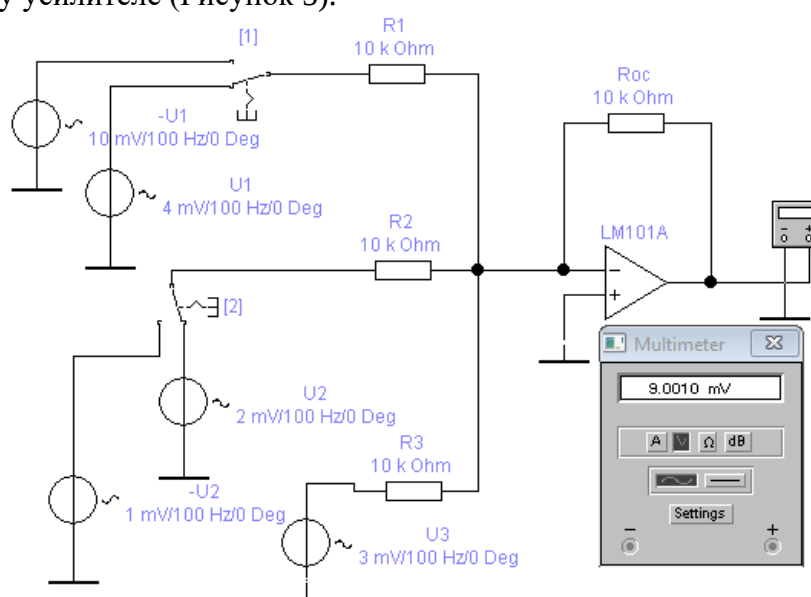


Рисунок 5 – Принципиальная схема инвертирующего сумматора переменных напряжений на ОУ

1.2) Установить в собранной схеме величины параметров элементов как показано на рисунке 5.

1.3) Рассчитать по формуле (1) выходной сигнал в соответствии с установленными параметрами напряжений источников питания и сопротивлений (Рис. 5).

1.4) Рассчитанное значение $U_{\text{вых}}$ сравнить со значением полученном на мультиметре. Результаты расчётов занести в отчёт. Объяснить почему рассчитанное выходное напряжение имеет знак минус.

1.5) Установить U_1, U_2, U_3 , в соответствии с вариантом (Таблица 1), а сопротивления R_1, R_2, R_3 и $R_{\text{ос}}$ рассчитать по формуле

$$R_1 = R_2 = R_3 = R_{\text{ос}} = N * 10^3$$

где N – номер варианта.

1.6) Ключ 1 перевести в нижнее положение, а ключ 2 в правое. Рассчитать выходное напряжение $U_{\text{вых}}$. Сравнить со значением полученном на мультиметре. Полученный результат занести в отчёт.

1.7) Рассчитать выходное напряжение $U_{\text{вых}}$ при изменении входного сигнала $U_{\text{вх1}} = -10 - 10\text{мВ}$. Результаты вычислений занести в таблицу 1.

1.8) С помощью мультиметра измерить величину выходного напряжения $U_{\text{вых}}$ при входном напряжении $U_{\text{вх1}} = -10 - 10\text{мВ}$. Для того чтобы задать отрицательное входное напряжение необходимо перевести ключ 1 в верхнее положение. Результаты вычислений занести в таблицу 2.

1.9) Рассчитанные значения сравнить с экспериментальными.

1.10) Сделать выводы по результатам исследований.

2.1) Рассчитать R_1, R_2, R_3 и $R_{\text{ос}}$ по формуле

$$R_1 = R_2 = R_3 = R_{\text{ос}} = N * 10^3$$

где N – номер варианта.

2.2) Рассчитать выходное напряжение при новых сопротивлениях. Полученные результаты расчётов и замеров занести в таблицу 2.

2.3) Рассчитать выходное напряжение при $R_{\text{ос}} = R_{\text{ос}}/2$ и $R_{\text{ос}} = R_{\text{ос}}*2$. Полученные результаты расчётов и замеров занести в таблицу 2.

2.4) Подобрать такое сопротивление чтобы весовой коэффициент был равен 10. Полученные результаты расчётов и замеров занести в таблицу 2.

2.5) Сделать выводы по результатам исследований.

Таблица 2 – Результаты исследований

$U_{\text{вх1}}, \text{мВ}$		-10	-8	-6	-4	-2	0	2	3	4	6	8	10
$U_{\text{вых}}, \text{мВ}$	Эксп.												
	Расч.												
$U_{\text{вых}}, \text{мВ}$ при $R_{\text{ос}} = N*10 \text{ Ом}$	Эксп.												
	Расч.												
$U_{\text{вых}}, \text{мВ}$ при $R_{\text{ос}} = R_{\text{ос}}/2 \text{ Ом}$	Эксп.												
	Расч.												
$U_{\text{вых}}, \text{мВ}$ при $R_{\text{ос}} = R_{\text{ос}}*2 \text{ Ом}$	Эксп.												
	Расч.												
$U_{\text{вых}}, \text{мВ}$ при $K_{1,2,3} = 10$	Эксп.												
	Расч.												

3.1) Собрать в программе EWB принципиальную электрическую схему вычитателя на операционном усилителе (рисунок 6).

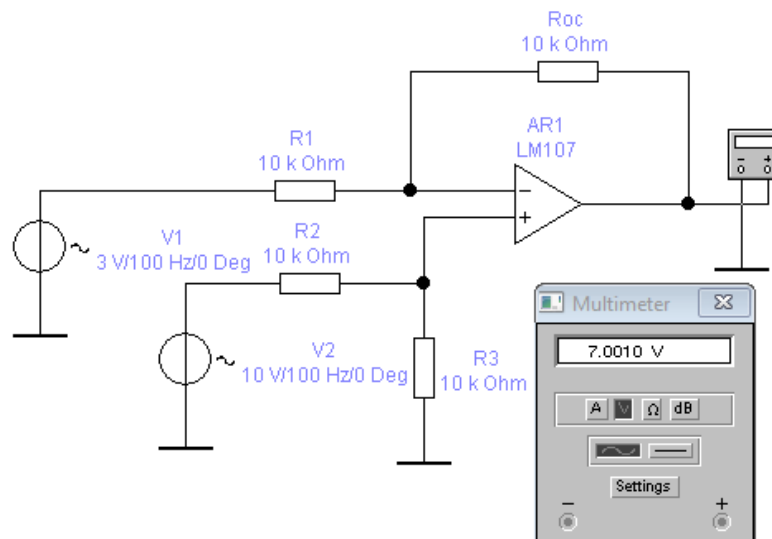


Рисунок 6 – Принципиальная схема вычитателя на ОУ

- 3.2) Повторить пункты 1.2 – 1.5. Результаты вычислений добавить в отчёт.
 3.3) Сделать выводы по результатам исследований.
 4.1) Собрать в программе EWB принципиальную электрическую схему сумматора постоянных напряжений на операционном усилителе (рисунок 7).

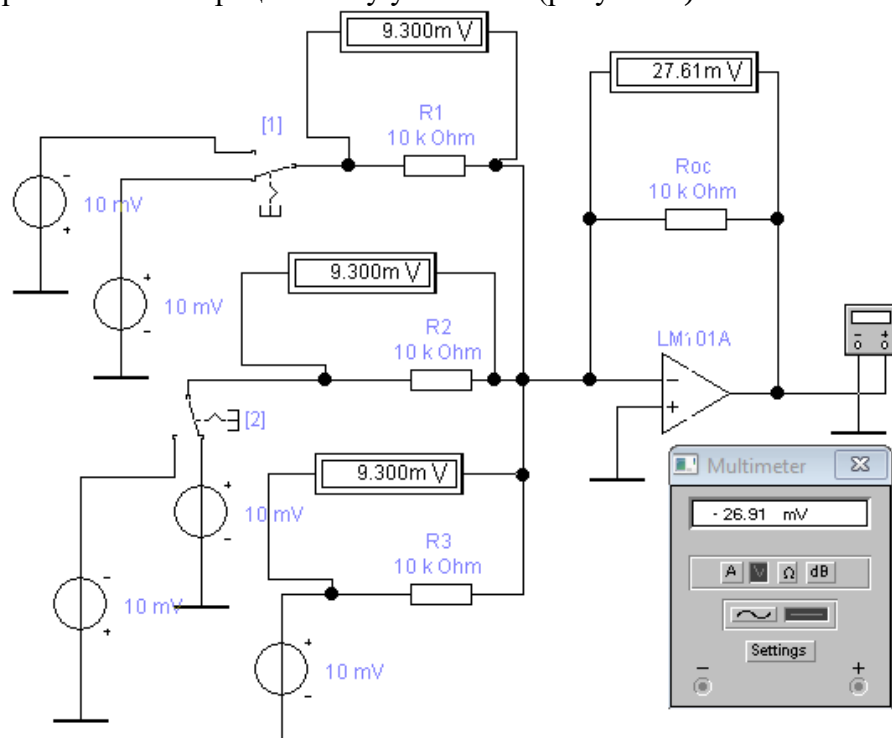


Рисунок 7 – Принципиальная схема сумматора постоянных напряжений на ОУ

- 4.2) Повторить пункты 1.2 – 1.6. Результаты вычислений добавить в отчёт.
 4.3) Сделать выводы по результатам исследований.

Задание 2. Исследование принципов работы и параметров дифференциатора на ОУ.

Постановка задачи:

Необходимо на базе выбранного ОУ проанализировать принципы работы дифференциатора, определить и провести исследование следующих его параметров:

- коэффициент усиления напряжения;

- разность фаз между выходным и входным напряжением;
- амплитудно-частотную характеристику (АЧХ);

Провести измерения, расчет и анализ значений зависимости RC цепи на коэффициент усиления и разность фаз между выходным и входным напряжением.

Порядок выполнения задания 2

- 1) Рассчитать значения R1 и C1 по формуле

$$C1 := \frac{1}{2\pi \cdot R_{oc} \cdot f_{min}}$$

$$R1 := \frac{1}{2\pi \cdot C1 \cdot f_{max}}$$

Где $R_{oc} = 5 \text{ кОм}$, $f_{min} = 5 \text{ кГц}$, $f_{max} = 10 \text{ кГц}$

- 2) Собрать в программе EWB принципиальную электрическую схему дифференциатора на операционном усилителе (Рисунок 8).

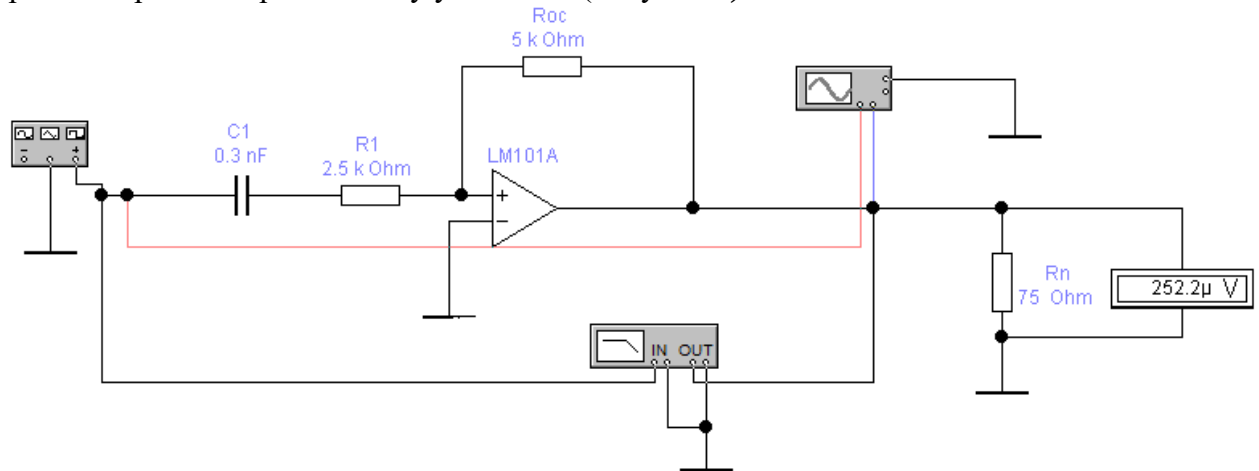


Рисунок 8 – Принципиальная схема дифференциатора на ОУ

- 3) В функциональном генераторе установить частоту входного сигнала 5-10 кГц, амплитуду 1 В.
- 4) Ёмкость конденсатора подобрать такую чтобы осциллограмма прямоугольных импульсов примерно была как на рисунке 9-10.
- 5) Последовательно установить значение $R1 = 2R1$ и $R1 = R1/2$.
- 6) Рассчитать коэффициент усиления по напряжению в размах и в дБ по формулам $K_u = R_{oc}/R_1$, $K_u[\text{дБ}] = 20 \cdot \log(K_u)$. Результаты вычислений занести в таблицу 3.
- 7) Измерить разность фаз между входным и выходным сигналами, по формуле $\varphi = 360 f (T1-T2)$ рассчитать угол между сигналами. Результаты вычислений занести и осциллограммы занести отчёт.
- 8) С помощью Bode Plotter получить измеренный коэффициент усиления в дБ и сравнить с рассчитанными. Полученные АЧХ добавить в отчёт.
- 9) Последовательно установить значение $C1 = 2C1$ и $C1 = C1/2$.
- 10) Повторить пункты 3-6.
- 11) Сделать вывод по результатам исследований.

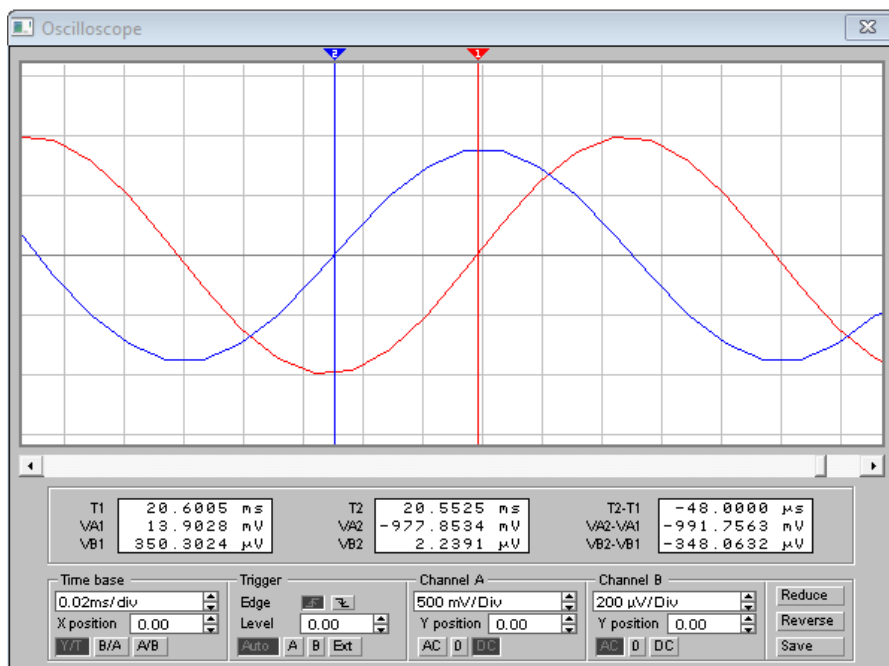


Рисунок 9 – Пример осциллограммы гармонического сигнала

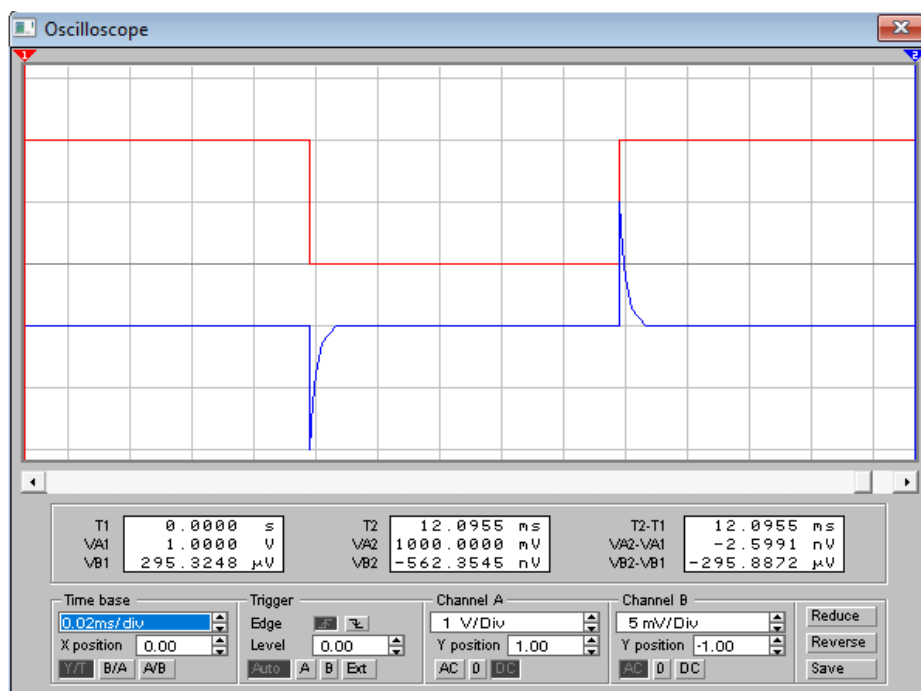


Рисунок 10 – Пример осциллограммы прямоугольных импульсов

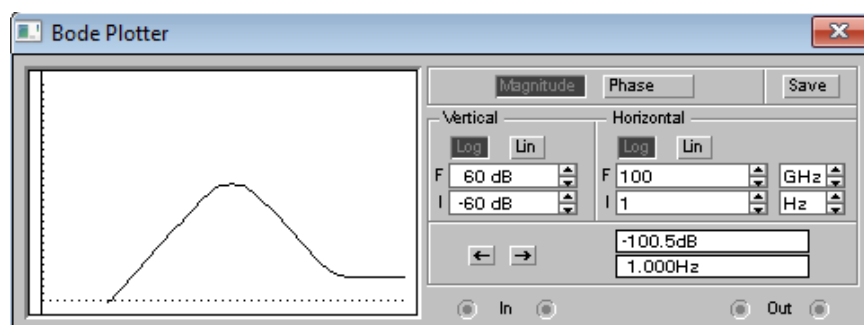


Рисунок 11 – Пример АЧХ

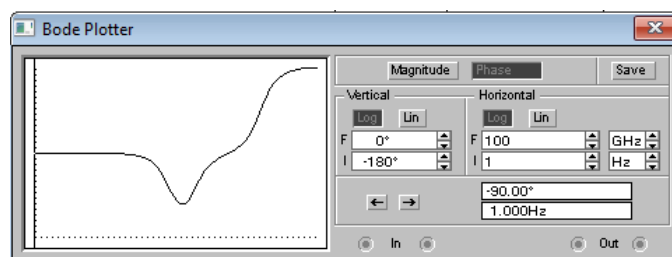


Рисунок 12 – Пример ФЧХ

Таблица 3 – Результаты измерений и расчетов

Параметры	K_U , раз	$K_{U, \text{расчит}}$, дБ	$K_{U, \text{измер}}$, дБ	ϕ , град
0,5R1				
R1				
2R1				
0,5C				
C				
2C				

Задание 3. Исследование принципов работы и параметров интегратора на ОУ.

Постановка задачи:

Необходимо на базе выбранного ОУ проанализировать принципы работы интегратора, определить и провести исследование следующих его параметров:

- коэффициент усиления напряжения;
- разность фаз между выходным и входным напряжением;
- амплитудно-частотную характеристику (АЧХ);

Провести измерения, расчет и анализ значений зависимости RC цепи на коэффициент усиления и разность фаз между выходным и входным напряжением.

Порядок выполнения задания 3

- 1) Рассчитать значения R1 и C1 по формуле

$$C1 := \frac{1}{2\pi \cdot R_{oc} \cdot f_{min}}$$

$$R1 := \frac{1}{2\pi \cdot C1 \cdot f_{max}}$$

Где $R_{oc} = 5 \text{ кОм}$, $f_{min} = 5 \text{ кГц}$, $f_{max} = 10 \text{ кГц}$

- 2) Собрать в программе EWB принципиальную электрическую схему интегратора на операционном усилителе (Рисунок 13).

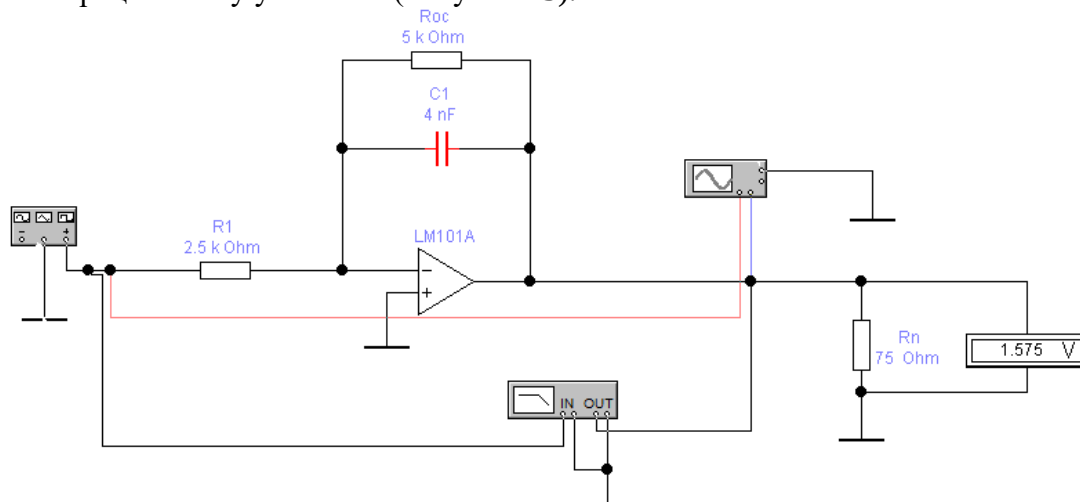


Рисунок 13 – Принципиальная схема интегратора на ОУ

- 3) В функциональном генераторе установить частоту входного сигнала 5-10 кГц, амплитуду 1 В.
- 4) Ёмкость конденсатора подобрать такую чтобы осциллограмма прямоугольных импульсов примерно была как на рисунке 15.
- 5) Последовательно установить значение $R1 = 2R1$ и $R1 = R1/2$.
- 6) Рассчитать коэффициент усиления по напряжению в размах и в дБ по формулам $K_u = R_{oc}/R_1$, $K_u[\text{дБ}] = 20 \cdot \log(K_u)$. Результаты вычислений занести в таблицу 3.
- 7) Измерить разность фаз между входным и выходным сигналами, по формуле $\varphi = 360 f (T1-T2)$ рассчитать угол между сигналами. Результаты вычислений занести и осциллограммы занести отчёт.
- 8) С помощью Bode Plotter получить измеренный коэффициент усиления в дБ и сравнить с рассчитанными. Полученные АЧХ добавить в отчёт.
- 9) Последовательно установить значение $C1 = 2C1$ и $C1 = C1/2$.
- 10) Повторить пункты 3-6.
- 11) Сделать вывод по результатам исследований.

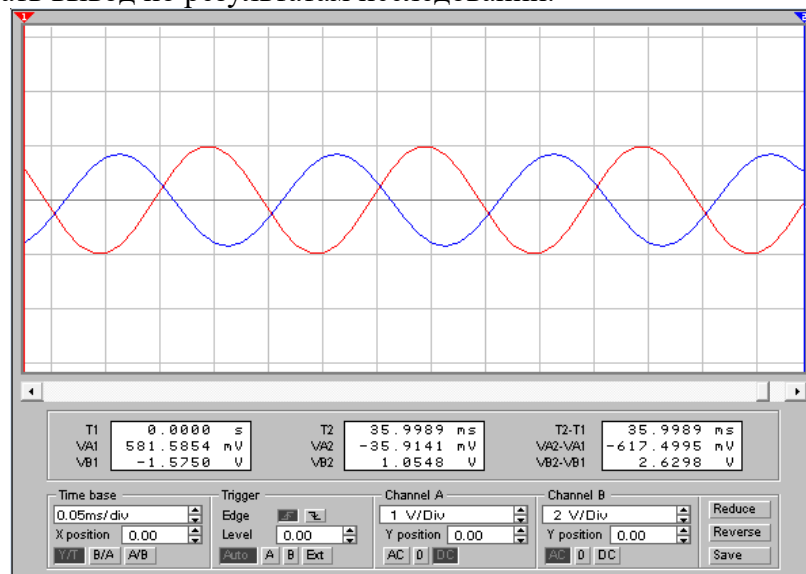


Рисунок 14 – Пример осциллограммы гармонического сигнала

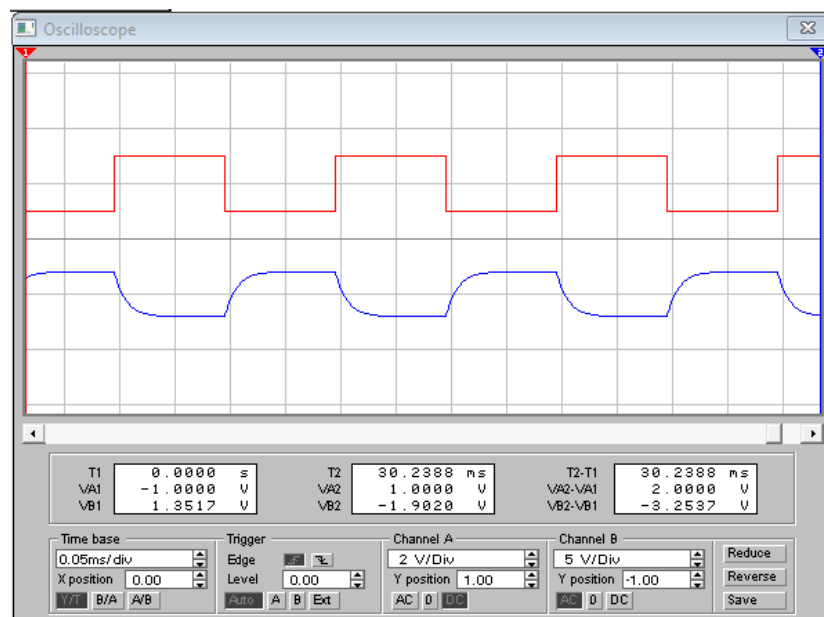


Рисунок 15 – Пример осциллограммы прямоугольных импульсов

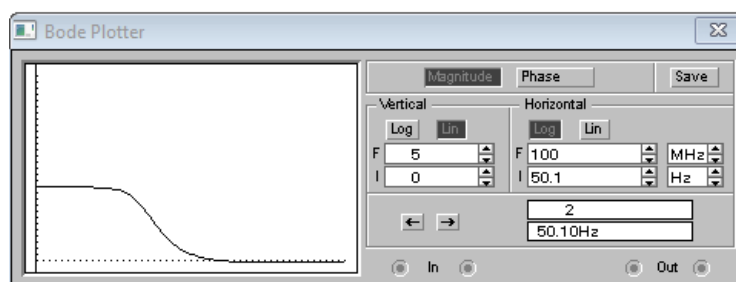


Рисунок 16 – Пример АЧХ

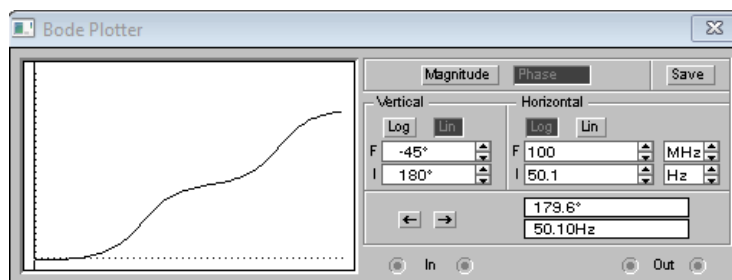


Рисунок 17 – Пример ФЧХ

Таблица 4 – Результаты измерений и расчетов

Параметры	K_U , раз	$K_{U.расчит}$, дБ	$K_{U.измер}$, дБ	ϕ , град
0,5R1				
R1				
2R1				
0,5C				
C				
2C				

Задание 4. (для самостоятельной работы) Оформить результаты исследований в виде отчета по лабораторной работе и защитить его.

1.1) В отчете по лабораторной работе отобразить:

- тему и цель работы, задания для исследований и краткий порядок их выполнения;
- смоделированные в редакторе схематического моделирования принципиальные электрические схемы исследуемых схем на ОУ;
- осциллограммы входных и выходных сигналов;
- графики АЧХ с результатами измерений частотных параметров;
- выводы по результатам выполнения заданий и в целом по проделанной работе.

5.2) Защитить отчет по проделанной лабораторной работе, выполнив индивидуальное задание, указанное преподавателем, в рамках проведенных исследований.

**Лабораторная работа разработана
доцентом кафедры инфокоммуникаций,
кандидатом технических наук, доцентом, профессором РАЕ
К.М. Сагдеевым**

ЛАБОРАТОРНАЯ РАБОТА № 8

ТЕМА ИССЛЕДОВАНИЕ АКТИВНЫХ ФИЛЬТРОВ НА ОПЕРАЦИОННЫХ УСИЛИТЕЛЯХ

Время – 4 учебных часа.

ЦЕЛЕВАЯ УСТАНОВКА ЛАБОРАТОРНОЙ РАБОТЫ:

В ходе лабораторной работы студенты должны овладеть следующими умениями и навыками:

- осуществлять схемотехническое (компьютерное) моделирование активных фильтров на операционных усилителях с использованием универсальных пакетов прикладных компьютерных программ;
- проводить исследование принципов работы, основных характеристик и параметров активных фильтров на операционных усилителях;
- подборки и анализа информации для формирования исходных данных для проектирования активных фильтров на операционных усилителях.

УЧЕБНО-МАТЕРИАЛЬНОЕ ОБЕСПЕЧЕНИЕ:

- ПЭВМ с симулятором электронным схем «Electronics Workbench – 5.12» и системой компьютерной математики «Mathcad – 15»
- электронная методическая разработка по лабораторной работе.

СТРУКТУРА ЛАБОРАТОРНОЙ РАБОТЫ:

Занятие №1		90 мин
Вводная часть		10 мин
Проверка готовности студентов к лабораторной работе		8 мин
Вступительная часть		2 мин
Вопросы (задачи), подлежащие исследованию:		75 мин
1. Моделирование и исследование частотных характеристик ARC-фильтров второго порядка.		75 мин
Заключительная часть		5 мин
Подведение итогов		3 мин
Задание студентам для самостоятельной работы		2 мин
Занятие №2		90 мин
Вводная часть		10 мин
Проверка готовности студентов к лабораторной работе		8 мин
Вступительная часть		2 мин
Вопросы (задачи), подлежащие исследованию:		65 мин
2. Моделирование и исследование частотных характеристик ARC-фильтров четвертого порядка.		65 мин
Заключительная часть		15 мин
Защита отчетов по лабораторной работе		10 мин
Подведение итогов		3 мин
Задание студентам для самостоятельной работы		2 мин

СОДЕРЖАНИЕ ЛАБОРАТОРНОЙ РАБОТЫ

Краткие теоретические или справочно-информационные материалы

1. Общие сведения об активных фильтрах

Активные фильтры – фильтры, содержащие активный элемент, использующий дополнительный источник питания.

Активные фильтры реализуются на основе усилителей (обычно ОУ) и пассивных RC-фильтров. С ростом порядка фильтра его фильтрующие

В зависимости от частотных характеристик различают следующие типы фильтров: нижних частот (ФНЧ), верхних частот (ФВЧ), полосовые (ФП), полосовые режекторные

(ФПР) иногда называемые фильтрами-пробками. Общим у всех этих фильтров является то, что их передаточные функции делятся на две зоны: пропускания и заграждения. Граница между этими зонами называется критической частотой или частотой излома АЧХ. Основными параметрами резисторов являются номинальное сопротивление и его допустимое отклонение от номинала. Номиналы резисторов следует выбирать в пределах от 1 до 100 кОм. Нижний предел обусловлен ограничением на выходные токи ОУ, верхний предел 100 кОм предотвращает возникновение чрезмерных шумов резисторов.

Основной характеристикой фильтра является его амплитудно-частотная характеристика (АЧХ), т.е. зависимость модуля коэффициента передачи K или обратной ему величины – затухания $a=1/K$ – от частоты сигнала. Для идеальных фильтров существуют частоты среза, разделяющие области пропускания ($a=0$) и задерживания ($a=1$), а затухание фильтра скачкообразно изменяется при переходе от полосы пропускания к полосе задерживания. В реальных фильтрах полосы пропускания и задерживания разделяются переходной зоной, в которой коэффициент затухания изменяется непрерывно от максимально допустимого до минимально допустимого в полосе задерживания (a_z). Вместо частот среза появляются две граничные частоты: частота среза полосы пропускания и частота среза полосы задерживания. Чем меньше отличаются ω_p и ω_z , тем выше качество фильтра.

Заметим, что схемы активных фильтров не изменяются в зависимости от типа аппроксимации АЧХ, а изменяются соотношения между номиналами их элементов.

Критическая частота (или точка -3дБ) – это частота, на которой коэффициент передачи фильтра на -3дБ (или в $1/\sqrt{2}$ раз) ниже значения АЧХ в зоне пропускания. Коэффициент ослабления сигнала в зоне заграждения фильтра определяется его порядком. Чем выше порядок фильтра, тем круче АЧХ в зоне заграждения.

Среди преимуществ активных фильтров по сравнению с пассивными следует выделить:

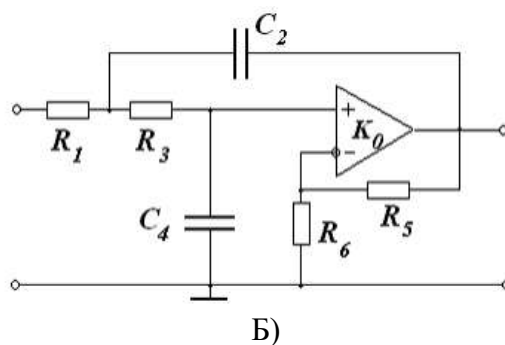
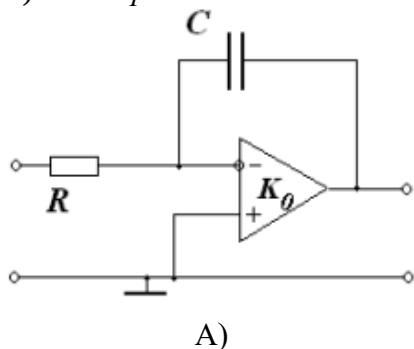
- отсутствие катушек индуктивности;
- лучшая избирательность;
- компенсация затухания полезных сигналов или даже их усиление;
- пригодность к реализации в виде ИМС.

Активные фильтры имеют и недостатки:

- потребление энергии от источника питания;
- ограниченный динамический диапазон;
- дополнительные нелинейные искажения сигнала.

Основными параметрами АРС-фильтров являются:

- 1) *частота среза f_c* – это частота, при которой K_u фильтра падает до уровня 0,707 от K_u в полосе пропускания (т.е. падает на 3 дБ);
- 2) *полоса пропускания* — это полоса частот, в которой сигнал передается без искажений;
- 3) *полоса подавления* — это полоса частот, в которой сигнал подавляется до заданного уровня;
- 4) *добротность Q* — это величина, связывающая среднюю частоту полосы пропускания и ее ширину на уровне 3 дБ
- 5) *порядок*



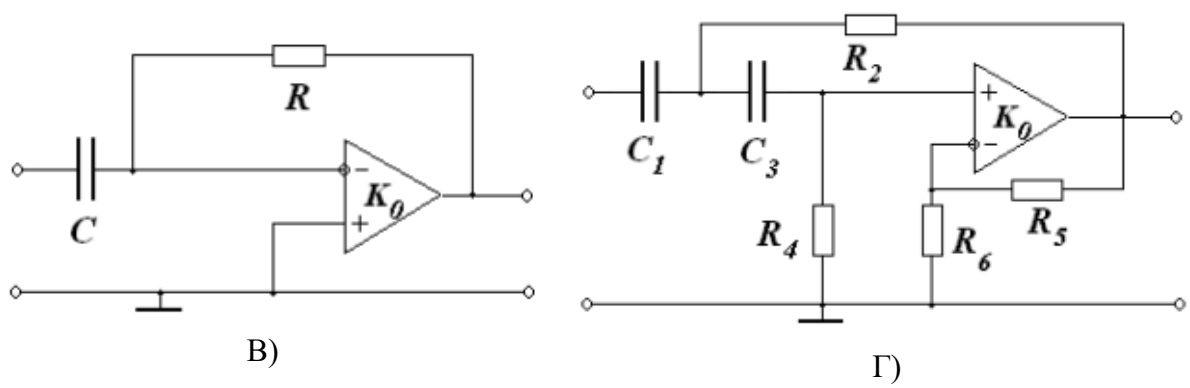


Рисунок 1 -Фильтры ФНЧ и ФВЧ: а) ФНЧ, б) ФНЧ второго порядка, в) ФВЧ, г) ФВЧ второго порядка.

Приведем примеры АЧХ активных фильтров:

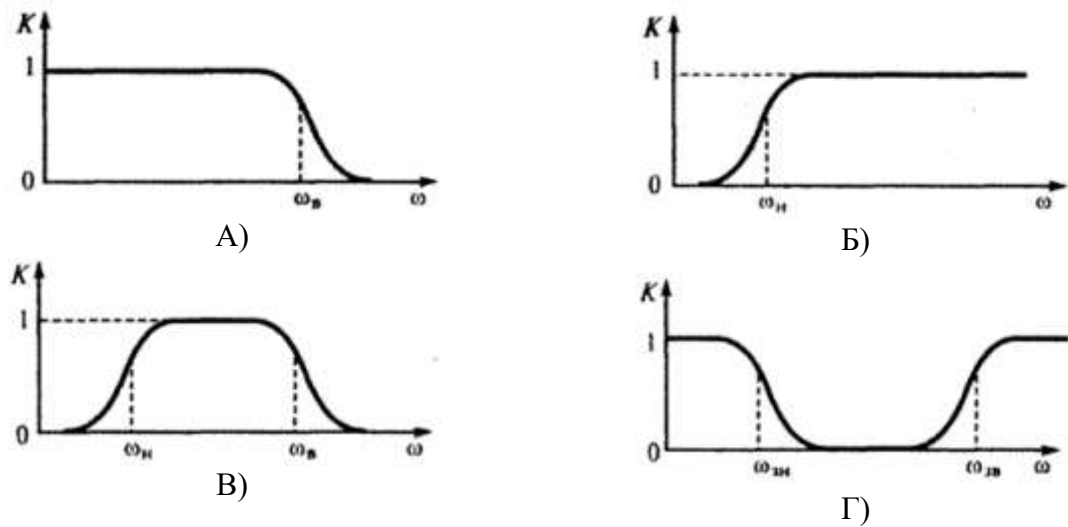


Рисунок 2 - АЧХ фильтров различных типов: а) ФНЧ, б) ФВЧ, в) ПФ, г) РФ.

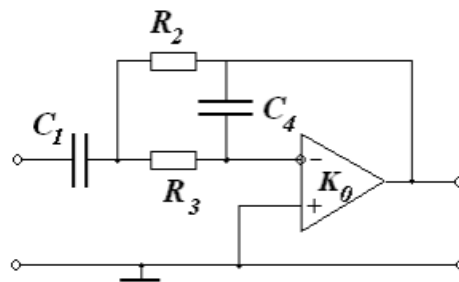


Рисунок 3 – Активный полосовой фильтр

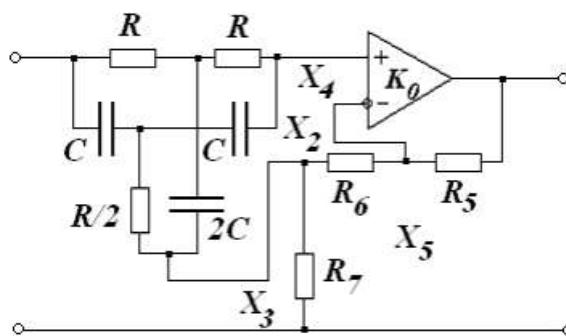


Рисунок 4 – Режекторный фильтр

Величина емкости C1 выбирается близкой к значению, определяемому по формуле (1)

$$C_1 = \frac{10}{f_c} \text{ мкФ} \quad (1)$$

Величина емкости C2 находится по формуле (2)

$$C_2 \geq C_1 \frac{4b_l(1-K_0)}{a_l^2} \quad (2)$$

Величина значения сопротивления R1, R2, R3 находится по формулам (3), (4), (5).

$$R_2 = \frac{a_1 C_2 - \sqrt{a_1^2 C_2^2 - 4C_1 C_2 b_1(1-F_0)}}{2 \cdot 2\pi f_c C_1 C_2} \quad (3)$$

$$R_1 = -\frac{R_2}{F_0}$$
$$R_1 = -\frac{R_2}{-1} = R_2 \quad (4)$$

$$R_3 = \frac{1}{(2\pi f_c)^2 C_1 C_2 R_2} \quad (5)$$

Содержание практической работы, выполняемой студентами

Описание лабораторного оборудования:

- ПЭВМ на каждого обучающегося;
- программный редактор схематического моделирования «ElectronicsWorkbench» (EWB) версия не ниже 5.12 или NIMultisim версия Education;
- приложение для математических и инженерных вычислений MathcadProfessional версия не ниже 15.0.

Требования безопасности при выполнении работы:

- 1) К проведению лабораторных работ допускаются студенты, прошедшие требуемые инструктажи по охране труда.
- 2) Включение лабораторных установок (компьютеров) осуществляется только с разрешения преподавателя.
- 3) При проведении лабораторной работы не допускается использование приборов, оборудования, не предусмотренного планом проведения занятия.
- 4) Не разрешается при включенном оборудовании переключать кабели питания, соединительные кабели блоков и компонентов лабораторных установок (компьютеров).
- 5) При возникновении аварийных ситуаций необходимо немедленно отключить оборудование от питающей сети, сообщить об этом преподавателю и действовать по его указанию.
- 6) При возгорании оборудования его необходимо немедленно обесточить, сообщить об этом преподавателю, принять меры по устранению возгорания и действовать по указанию преподавателя.

7) По окончании работы с лабораторным оборудованием (компьютерами) его необходимо выключить установленным порядком.

Задания, выполняемые в ходе лабораторной работы

Базового уровня:

- 1) Смоделировать и исследовать амплитудно-частотные характеристики (АЧХ) ARC-фильтра нижних частот второго порядка и построить их графики.
- 2) Смоделировать и исследовать амплитудно-частотные характеристики (АЧХ) ARC-фильтра верхних частот второго порядка и построить их графики.
- 3) Смоделировать и исследовать амплитудно-частотные характеристики (АЧХ) ARC-фильтра нижних частот четвертого порядка и построить их графики.
- 4) Смоделировать и исследовать амплитудно-частотные характеристики (АЧХ) ARC-фильтра верхних частот четвертого порядка и построить их графики.

Повышенного уровня:

- 5) Смоделировать и исследовать амплитудно-частотные характеристики (АЧХ) полосового ARC-фильтра и построить их графики.

Исходные данные для моделирования и исследования

Таблица 1 – Варианты заданий для моделирования и исследований.

Вариант	f_c, кГц	a_i	b_i
0	1.2124	1.4142	1
1	1.272	1	1
2	1	1.3617	1
3	1.414	0.9996	0.4772
4	1.797	0.7743	0.389
5	1	1.3614	1.3827
6	1.335	0.6402	1.1931
7	0.538	2.6282	3.44341
8	1.419	0.3548	1.1509
9	1.797	0.7743	0.3890
10	1	1.3614	1.3827
11	1	1.0650	1.9305
12	1.410	0.1964	1.2009

Порядок выполнения работы:

Задание 1. Смоделировать и исследовать амплитудно-частотную характеристику (АЧХ) ARC-фильтра нижних частот второго порядка.

1) В приложении для математических и инженерных вычислений Mathcad Professional произвести расчет параметров элементов схемы. Для этого выполнить следующие действия:

1.1) Ввести формулы и рассчитать следующие параметры:

- Положительный действительный коэффициент;

$$a_j := 1.4142 ;$$

- Положительный действительный коэффициент

$$b_j := 1 ;$$

- Коэффициент

$$F_0 := -1 ;$$

- Величина емкости C1

$$C1 := \frac{10}{f} \cdot 10^{-6} = 8.248 \times 10^{-9} \text{ Ф}$$

- Величина емкости C2

$$C2 := C1 \cdot \frac{4 \cdot b_j \cdot 2}{(a_j)^2} = 32.993 \times 10^{-9} \text{ Ф}$$

- Сопротивление R2

$$R2 := \frac{a_j \cdot C2 - \sqrt{a_j^2 \cdot C2^2 - 4C1 \cdot C2 \cdot b_j \cdot (1 - F_0)}}{2 \cdot 2\pi \cdot f_N \cdot C1 \cdot C2} = 11.254 \times 10^3 \text{ Ом}$$

- Сопротивление R1

$$R1 := R2 = 11.254 \times 10^3 \text{ Ом}$$

- Сопротивление R3

$$R3 := \frac{1}{(2 \cdot \pi \cdot f)^2 \cdot C1 \cdot C2 \cdot R2} = 5.627 \times 10^3 \text{ Ом}$$

- Сопротивление R4

$$R4 := R3 = 5.627 \times 10^3 \text{ Ом}$$

1.2) Занести в отчет по лабораторной работе листинг набранной программы в Mathcad с результатами вычислений.

2) Собрать в программе EWB электрическую схему ARC-фильтра нижних частот второго порядка (рисунок 1).

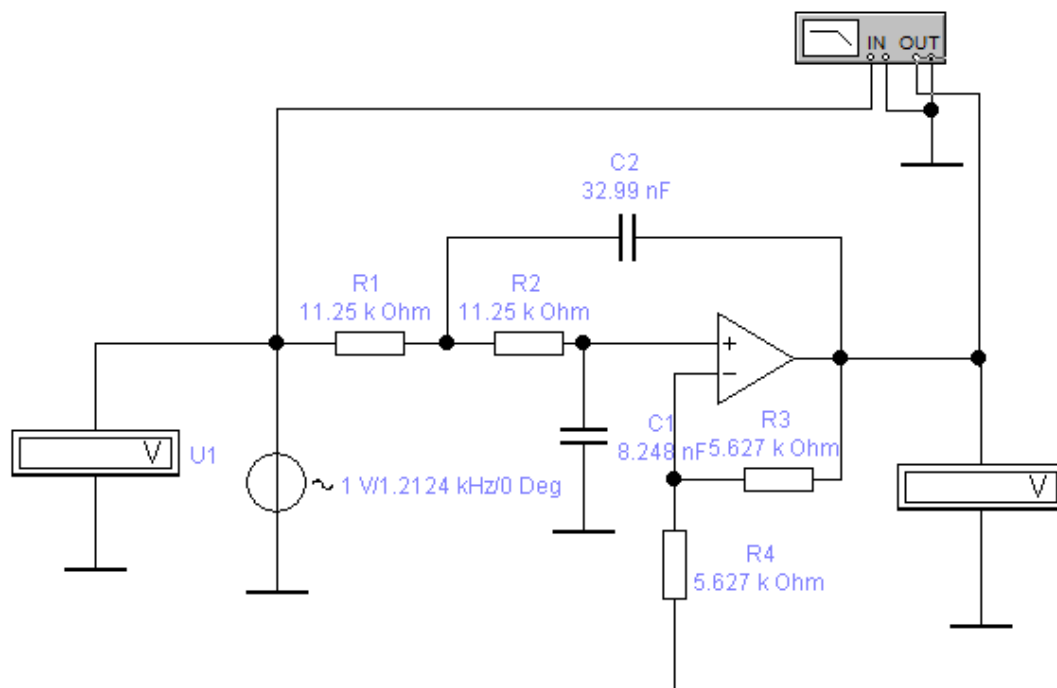


Рисунок 1 – Смоделированная схема

3) В собранной схемотехнической модели проверить правильность сборки, обращая, прежде всего, внимание на правильное соединение элементов схемы друг к другу, а

также подключение измерительных приборов и ключей коммутации, обращая особое внимание на подключение источника питания и заземления.

Порядок настройки, отладки и проверки работоспособности смоделированной схемы.

- 1) Ввести в собранную схему заданные или рассчитанные параметры элементов:
 - Частоту в источнике сигнала (генераторе ЭДС) установить согласно заданному варианту, а напряжение, равное 1 В.
 - Сопротивления R1, R2, R3, R4
 - Конденсаторы C1, C2
- 2) Настроить средства измерения, для этого выполнить следующие операции:
 - Вольтметры перевести в режим измерения переменного напряжения.
- 3) Снимается АЧХ на bode-plotter. Для этого выбирается в панели «VERTICAL» «LOG», ставится F = 20 dB и I = -20 dB (пример показан на рисунке 2), во вкладке «HORIZONTAL» выбирается «LOG» и ставится F = 10 kHz и I = 10 Hz.

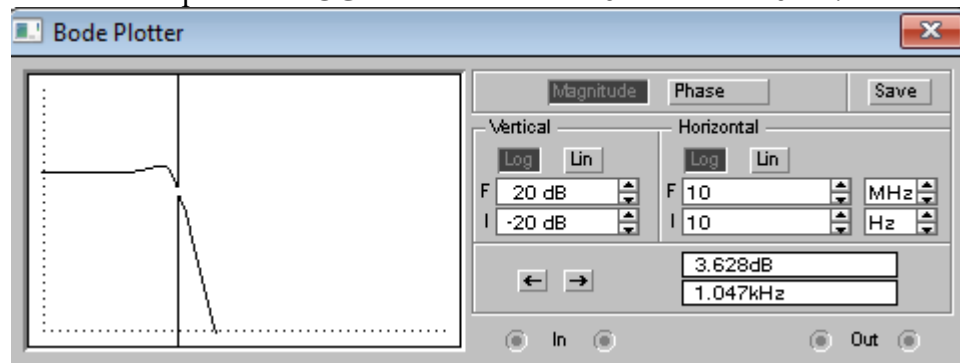


Рисунок 2 – АЧХ на bode plotter.

По аналогии делается и с фазой. Выбирается в панели «VERTICAL» «LOG» F = 225°, I = 0°. В панели «HORIZONTAL» «LOG» и ставится F = 10 MHz и I = 10 Hz. Пример (рисунок 3).

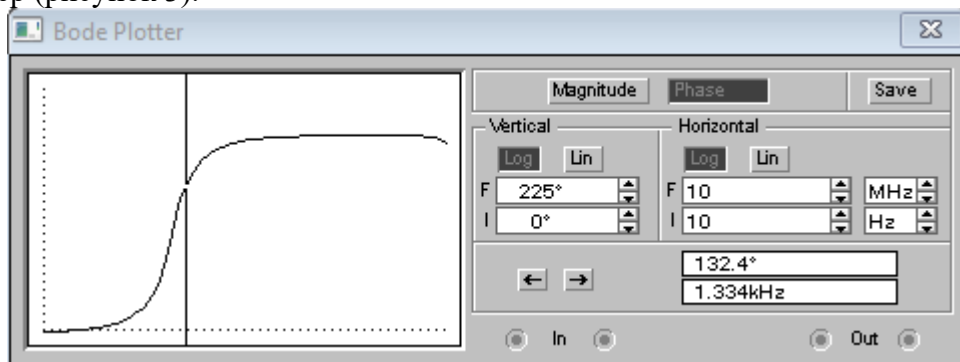


Рисунок 3 – ФЧХ на bode plotter.

Определить частота среза с помощью АЧХ и ФЧХ. 1) Для этого сделать следующее: АЧХ ставится визир на отметке в -3дБ (рисунок 2) , :

$$f_{\text{заданная}} := 1.2124 \cdot 10^3 \text{ Гц}$$

$$f_{\text{снятая}} := 1.047 \cdot 10^3 \text{ Гц}$$

$$A := f_{\text{заданная}} - f_{\text{снятая}}$$

$$|A| = 165.4$$

$$\delta := \frac{|A|}{f_{\text{снятая}}} \cdot 100 = 15.798 \%$$

Где A – абсолютная погрешность, δ – относительная погрешность в процентах.

$$f_{\text{заданная}} := 1.2124 \cdot 10^3 \text{ Гц}$$

$$f_{\text{снятая}} := 1.334 \cdot 10^3 \text{ Гц}$$

$$A := f_{\text{заданная}} - f_{\text{снятая}}$$

$$|A| = 121.6$$

$$\delta := \frac{|A|}{f_{\text{снятая}}} \cdot 100 = 9.115 \%$$

Где А – абсолютная погрешность, δ – относительная погрешность в процентах.

Сделать выводы по лабораторной работе.

Задание 2. Смоделировать и исследовать амплитудно-частотную характеристику (АЧХ) ARC-фильтра верхних частот второго порядка.

1) Собрать в программе EWB электрическую схему ARC-фильтра верхних частот второго порядка (рисунок 4). Для того, чтобы собрать схему ARC-фильтра верхних частот второго порядка поменяем местами резисторы и емкости.

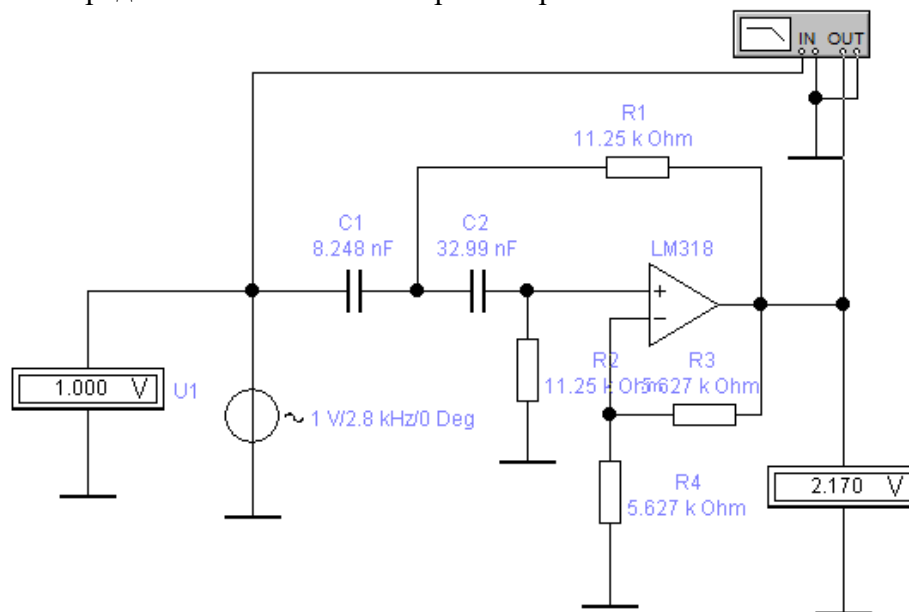


Рисунок 4 – Смоделированная схема

2) В собранной схемотехнической модели проверить правильность сборки, обращая, прежде всего, внимание на правильное соединение элементов схемы друг к другу, а также подключение измерительных приборов и ключей коммутации, обращая особое внимание на подключение источника питания и заземления.

Порядок настройки, отладки и проверки работоспособности смоделированной схемы.

1) Ввести в собранную схему заданные или рассчитанные параметры элементов:
 - Частоту в источнике сигнала (генераторе ЭДС) установить согласно заданному варианту, а напряжение, равное 1 В.

- Сопротивления R1, R2, R3, R4

- Конденсаторы C1, C2

2) Настроить средства измерения, для этого выполнить следующие операции:

- Вольтметры перевести в режим измерения переменного напряжения.

3) Снимается АЧХ на bode-plotter. Для этого выбирается в панели «VERTICAL» «LOG», ставится F = 20 dB и I = -20 dB (пример показан на рисунке 2), во вкладке «HORIZONTAL» выбирается «LOG» и ставится F = 10 kHz и I = 10 Hz.

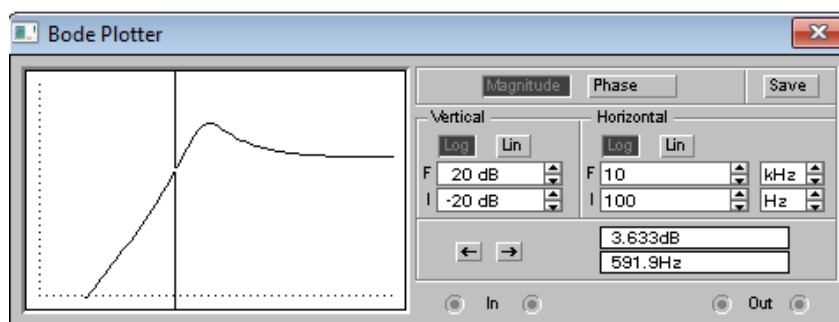


Рисунок 5 – АЧХ на bode plotter.

По аналогии делается и с фазой. Выбирается в панели «VERTICAL» выбирается «LOG» F = 180°, I = 0°. В панели «HORIZONTAL» «LOG» и ставится F = 10 kHz и I = 100 Hz.

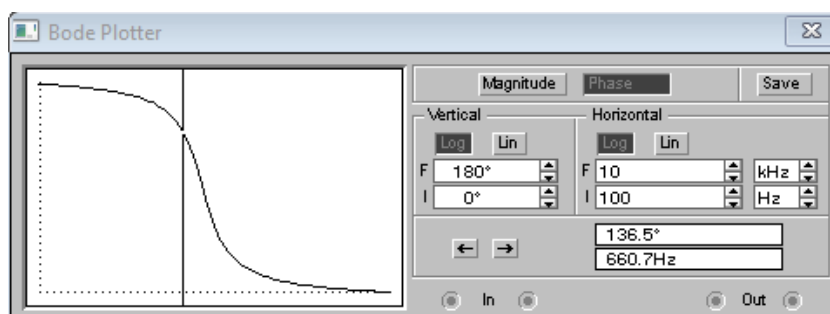


Рисунок 6 – ФЧХ на bode plotter.

Определить частота среза с помощью АЧХ и ФЧХ. Для этого сделать следующее: АЧХ ставится визир на отметке в -3дБ (рисунок 5):

$$f_{\text{заданная}} := 1.2124 \cdot 10^3 \text{ Гц}$$

$$f_{\text{снятая}} := 591.9 \text{ Гц}$$

$$A := f_{\text{заданная}} - f_{\text{снятая}}$$

$$|A| = 620.5$$

$$\delta := \frac{|A|}{f_{\text{снятая}}} \cdot 100 = 104.83 \%$$

Где A – абсолютная погрешность, δ – относительная погрешность в процентах. Для данного случая, вычисляя $f_{\text{рассчит}}$ по ФЧХ вычисляется как:

- 1) Ставится визир на 135 градусов, измеряется частота

$$f_{\text{заданная}} := 1.2124 \cdot 10^3 \text{ Гц}$$

$$f_{\text{снятая}} := 660.7 \text{ Гц}$$

$$A := f_{\text{заданная}} - f_{\text{снятая}}$$

$$|A| = 551.7$$

$$\delta := \frac{|A|}{f_{\text{снятая}}} \cdot 100 = 83.502 \%$$

где A – абсолютная погрешность, δ – относительная погрешность в процентах.

Сделать выводы по лабораторной работе.

Задание 3. Смоделировать и исследовать амплитудно-частотную характеристику (АЧХ) ARC-фильтра нижних частот четвертого порядка.

1) Собрать в программе EWB электрическую схему ARC-фильтра нижних частот четвертого порядка. Так как ARC-фильтр четвертого порядка состоит из двух каскадов ARC-фильтра нижних частот второго порядка, соединим два этих каскада (рисунок 7).

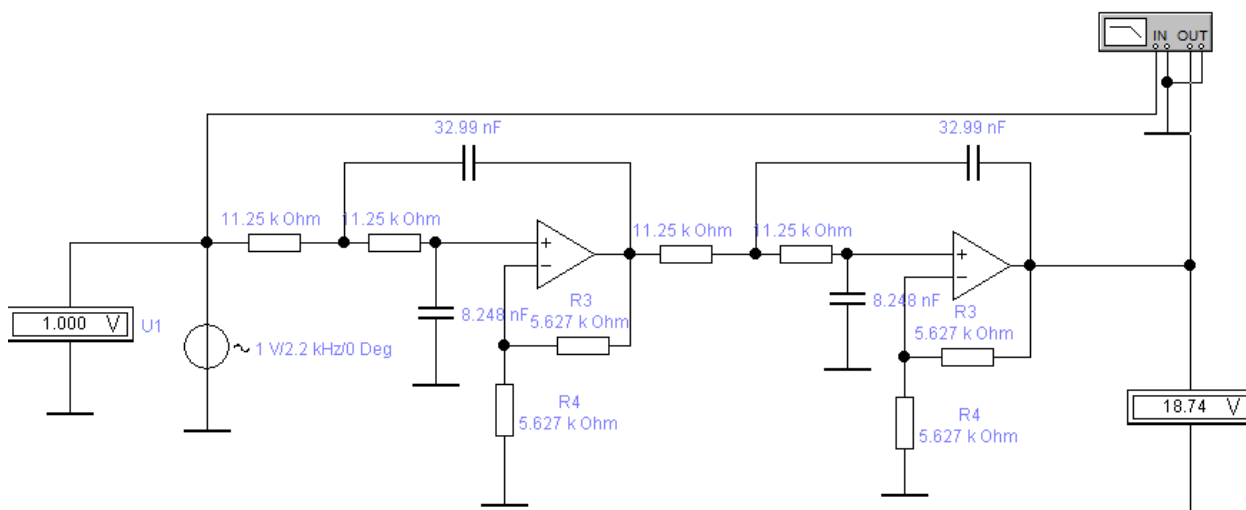


Рисунок 7 – Смоделированная схема

2) В собранной схемотехнической модели проверить правильность сборки, обращая, прежде всего, внимание на правильное соединение элементов схемы друг к другу, а также подключение измерительных приборов и ключей коммутации, обращая особое внимание на подключение источника питания и заземления.

Порядок настройки, отладки и проверки работоспособности смоделированной схемы.

- 1) Ввести в собранную схему заданные или рассчитанные параметры элементов:
 - Частоту в источнике сигнала (генераторе ЭДС) установить согласно заданному варианту, а напряжение, равное 1 В.
 - Сопротивления R1, R2, R3, R4
 - Конденсаторы C1, C2
- 2) Настроить средства измерения, для этого выполнить следующие операции:
 - Вольтметры перевести в режим измерения переменного напряжения.
- 3) Снимается АЧХ на bode-plotter. Для этого выбирается в панели «VERTICAL» «LOG», ставится F = 20 dB и I = -20 dB, во вкладке «HORIZONTAL» выбирается «LOG» и ставится F = 10 kHz и I = 10 Hz.

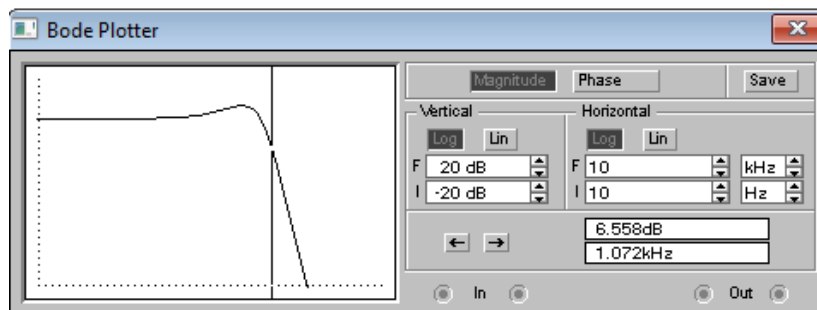


Рисунок 8 – АЧХ на bode plotter.

По аналогии делается и с фазой. Выбирается в панели «VERTICAL» выбирается «LOG» F = 405°, I = 0°. В панели «HORIZONTAL» «LOG» и ставится F = 10 kHz и I = 100 Hz.

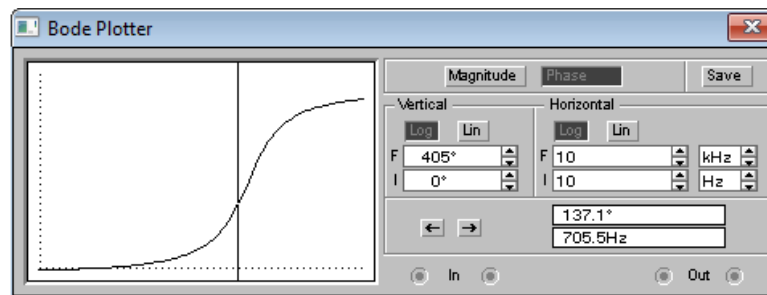


Рисунок 9 – ФЧХ на bode plotter.

Определяется частота среза с помощью АЧХ и ФЧХ. Для этого устанавливается курсор на частоту среза и определяется погрешность: $f_{\text{заданная}} - f_{\text{снятая}}$.

Для данного случая, вычисляя $f_{\text{рассчит}}$ по АЧХ вычисляется как, ставится визир на отметке в -3дБ (рисунок 8):

$$f_{\text{заданная}} := 1.2124 \cdot 10^3 \text{ Гц}$$

$$f_{\text{снятая}} := 1.072 \cdot 10^3 \text{ Гц}$$

$$A := f_{\text{заданная}} - f_{\text{снятая}}$$

$$|A| = 140.4$$

$$\delta := \frac{|A|}{f_{\text{снятая}}} \cdot 100 = 13.097 \%$$

где А – абсолютная погрешность, δ – относительная погрешность в процентах.

Для данного случая, вычисляя $f_{\text{рассчит}}$ по ФЧХ вычисляется как:

1) Ставится визир на 135 градусов, измеряется частота

$$f_{\text{заданная}} := 1.2124 \cdot 10^3 \text{ Гц}$$

$$f_{\text{снятая}} := 705.5 \text{ Гц}$$

$$A := f_{\text{заданная}} - f_{\text{снятая}}$$

$$|A| = 506.9$$

$$\delta := \frac{|A|}{f_{\text{снятая}}} \cdot 100 = 71.85 \%$$

где А – абсолютная погрешность, δ – относительная погрешность в процентах.

Сделать выводы по лабораторной работе.

Задание 4. Смоделировать и исследовать амплитудно-частотную характеристику (АЧХ) ARC-фильтра верхних частот четвертого порядка.

1) Собрать в программе EWB электрическую схему ARC-фильтра верхних частот четвертого порядка. Так как ARC-фильтр четвертого порядка состоит из двух каскадов ARC-фильтра верхних частот второго порядка, соединим два этих каскада (рисунок 10). По аналогии с заданием 1.2 меняем местами резисторы и емкости по сравнению с ARC-фильтром нижних частот четвертого порядка.

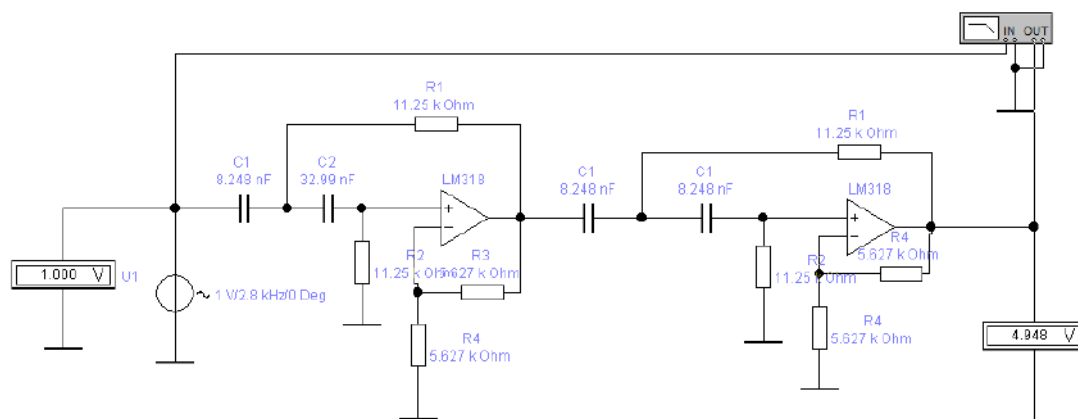


Рисунок 10 – Смоделированная схема

2) В собранной схемотехнической модели проверить правильность сборки, обращая, прежде всего, внимание на правильное соединение элементов схемы друг к другу, а также подключение измерительных приборов и ключей коммутации, обращая особое внимание на подключение источника питания и заземления.

Порядок настройки, отладки и проверки работоспособности смоделированной схемы.

- 1) Ввести в собранную схему заданные или рассчитанные параметры элементов:
 - Частоту в источнике сигнала (генераторе ЭДС) установить согласно заданному варианту, а напряжение, равное 1 В.
 - Сопротивления R1, R2, R3, R4
 - Конденсаторы C1, C2
- 2) Настроить средства измерения, для этого выполнить следующие операции:
 - Вольтметры перевести в режим измерения переменного напряжения.
- 3) Снимается АЧХ на bode-plotter. Для этого выбирается в панели «VERTICAL» «LOG», ставится F = 20 dB и I = -20 dB, во вкладке «HORIZONTAL» выбирается «LOG» и ставится F = 10 kHz и I = 100 Hz.

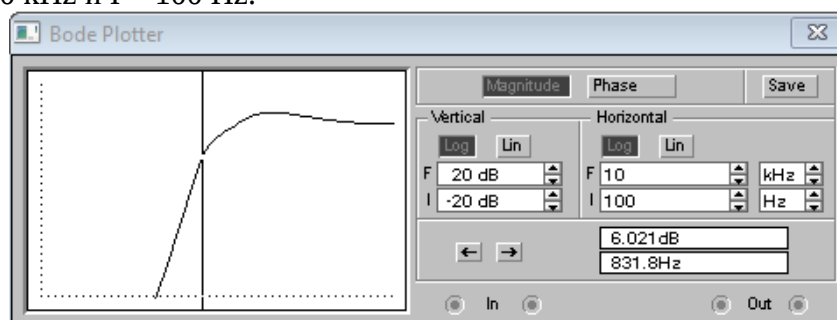


Рисунок 11 – АЧХ на bode plotter.

По аналогии делается и с фазой. Выбирается в панели «VERTICAL» выбирается «LOG» F = 0°, I = -360°. В панели «HORIZONTAL» «LOG» и ставится F = 10 kHz и I = 100 Hz.

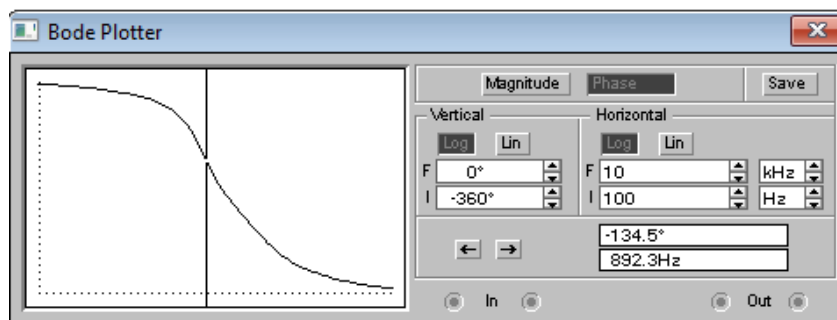


Рисунок 12 – ФЧХ на bode plotter.

Определяется частота среза с помощью АЧХ и ФЧХ. Для этого устанавливается курсор на частоту среза и определяется погрешность: $f_{\text{заданная}} - f_{\text{снятая}}$.

Для данного случая, вычисляя $f_{\text{рассчит}}$ по АЧХ вычисляется как, ставится визир на отметке в -3дБ (рисунок 11):

$$\begin{aligned} f_{\text{заданная}} &:= 1.2124 \cdot 10^3 \text{ Гц} \\ f_{\text{снятая}} &:= 831.8 \text{ Гц} \\ A &:= f_{\text{заданная}} - f_{\text{снятая}} \\ |A| &= 380.6 \\ \delta &:= \frac{|A|}{f_{\text{снятая}}} \cdot 100 = 45.756 \% \end{aligned}$$

где A – абсолютная погрешность, δ – относительная погрешность в процентах.

Для данного случая, вычисляя $f_{\text{рассчит}}$ по ФЧХ вычисляется как:

- 1) Ставится визир на 135 градусов, измеряется частота

$$\begin{aligned} f_{\text{заданная}} &:= 1.2124 \cdot 10^3 \text{ Гц} \\ f_{\text{снятая}} &:= 892.3 \text{ Гц} \\ A &:= f_{\text{заданная}} - f_{\text{снятая}} \\ |A| &= 320.1 \\ \delta &:= \frac{|A|}{f_{\text{снятая}}} \cdot 100 = 35.874 \% \end{aligned}$$

где A – абсолютная погрешность, δ – относительная погрешность в процентах.

Сделать выводы по лабораторной работе.

Задание 5. Смоделировать и исследовать амплитудно-частотную характеристику (АЧХ) полосового звена.

- 3) Собрать в программе EWB электрическую схему полосового звена (рисунок 13).

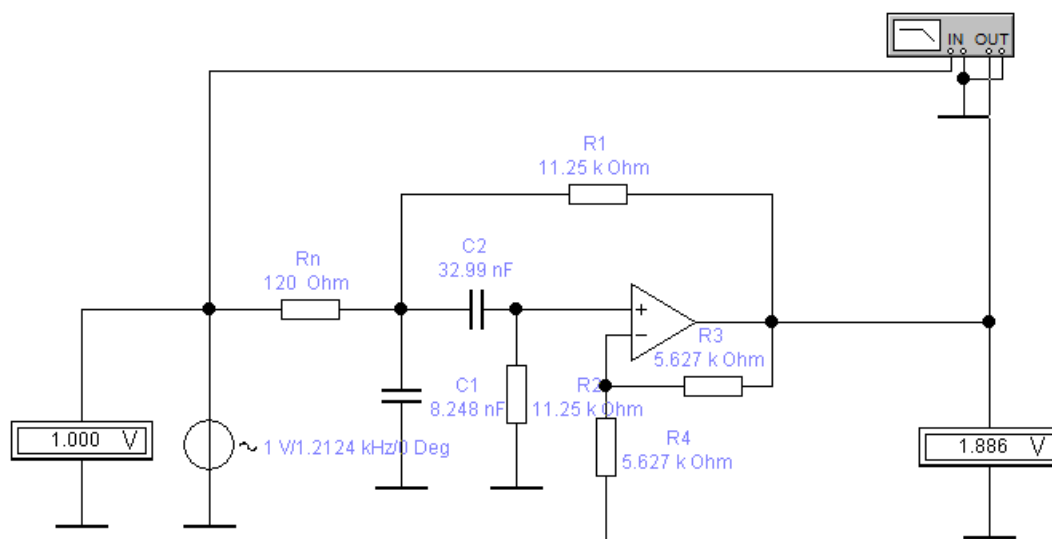


Рисунок 13 – Смоделированная схема

4) В собранной схемотехнической модели проверить правильность сборки, обращая, прежде всего, внимание на правильное соединение элементов схемы друг к другу, а также подключение измерительных приборов и ключей коммутации, обращая особое внимание на подключение источника питания и заземления.

Порядок настройки, отладки и проверки работоспособности смоделированной схемы.

- 2) Ввести в собранную схему заданные или рассчитанные параметры элементов:
 - Частоту в источнике сигнала (генераторе ЭДС) установить согласно заданному варианту, а напряжение, равное 1 В.
 - Сопротивления R1, R2, R3, R4
 - Конденсаторы C1, C2
- 2) Настроить средства измерения, для этого выполнить следующие операции:
 - Вольтметры перевести в режим измерения переменного напряжения.
- 3) Снимается АЧХ на bode-plotter. Для этого выбирается в панели «VERTICAL» «LOG», ставится F = 20 dB и I = -20 dB, во вкладке «HORIZONTAL» выбирается «LOG» и ставится F = 100 MHz и I = 1 Hz.

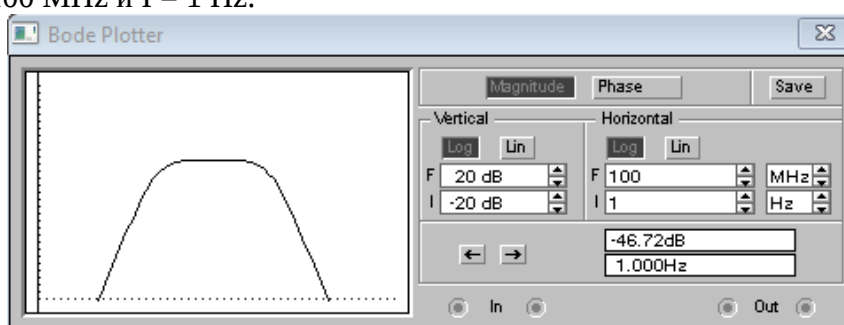


Рисунок 14 – АЧХ на bode plotter.

По аналогии делается и с фазой. Выбирается в панели «VERTICAL» выбирается «LOG» F = 180°, I = -90°. В панели «HORIZONTAL» «LOG» и ставится F = 100 MHz и I = 1 Hz.

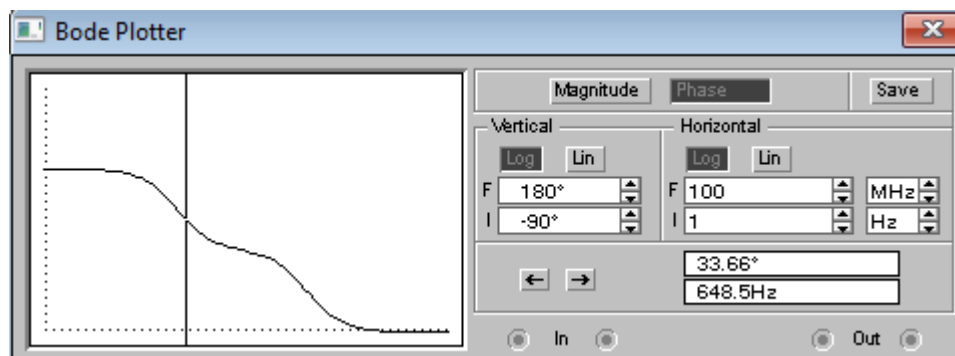


Рисунок 15 – ФЧХ на bode plotter.

Сделать выводы по лабораторной работе.

Задание 6. (для самостоятельной работы) Оформить результаты исследований в виде отчета по лабораторной работе и защитить его.

6.1) В отчете по лабораторной работе отобразить:

- тему и цель работы, задания для исследований и краткий порядок их выполнения;
- смоделированные в редакторе схематического моделирования принципиальные электрические схемы исследуемых активных фильтров;
- осциллограммы входных и выходных сигналов;
- графики АЧХ с результатами измерений частотных параметров;
- выводы по результатам выполнения заданий и в целом по проделанной работе.

6.2) Защитить отчет по проделанной лабораторной работе, выполнив индивидуальное задание, указанное преподавателем, в рамках проведенных исследований.

**Лабораторная работа разработана
доцентом кафедры инфокоммуникаций,
кандидатом технических наук, доцентом, профессором РАЕ
К.М. Сагдеевым**

ЛАБОРАТОРНАЯ РАБОТА № 9

Тема: ИССЛЕДОВАНИЕ АВТОГЕНЕРАТОРОВ

Время – 4 учебных часа.

ЦЕЛЕВАЯ УСТАНОВКА ЛАБОРАТОРНОЙ РАБОТЫ:

В ходе лабораторной работы студенты должны овладеть следующими умениями и навыками:

- осуществлять схемотехническое (компьютерное) моделирование различных автогенераторов на операционных усилителях с использованием универсальных пакетов прикладных компьютерных программ;
- проводить исследование принципов работы, основных характеристик и параметров различных автогенераторов на операционных усилителях;
- подборки и анализа информации для формирования исходных данных для проектирования автогенераторов на операционных усилителях.

УЧЕБНО-МАТЕРИАЛЬНОЕ ОБЕСПЕЧЕНИЕ:

- программный редактор схематического моделирования «ElectronicsWorkbench» (EWB), версия не ниже 5.12 или NIMultisim версия Education;
- приложение для математических и инженерных вычислений MathcadProfessional версия не ниже 15.0;
- электронная методическая разработка по лабораторной работе.

СТРУКТУРА ЛАБОРАТОРНОЙ РАБОТЫ:

Занятие №1		90 мин
Вводная часть		10 мин
Проверка готовности студентов к лабораторной работе		8 мин
Вступительная часть		2 мин
Вопросы (задачи), подлежащие исследованию:		75 мин
1. Исследование принципов работы, параметров и характеристик автогенератора на ОУ с мостом Вина.		50 мин
2. Исследование параметров RC-генератора цепочки с фазосдвигающей цепочкой «R-параллель».		20 мин
Заключительная часть		5 мин
Подведение итогов		3 мин
Задание студентам для самостоятельной работы		2 мин
Занятие №2		90 мин
Вводная часть		10 мин
Проверка готовности студентов к лабораторной работе		8 мин
Вступительная часть		2 мин
Вопросы (задачи), подлежащие исследованию:		60 мин
2. Исследование параметров RC-генератора цепочки с фазосдвигающей цепочкой «R-параллель».		20 мин
3. Исследование параметров RC-генератора цепочки с фазосдвигающей цепочкой «С -параллель».		40 мин
Заключительная часть		20 мин
Защита отчетов по лабораторной работе		15 мин
Подведение итогов		3 мин
Задание студентам для самостоятельной работы		2 мин

СОДЕРЖАНИЕ ЛАБОРАТОРНОЙ РАБОТЫ

Краткие теоретические или справочно-информационные материалы

Генераторы на операционных усилителях являются нестабильными схемами, т.е. их специально конструируют так, чтобы они оставались в нестабильном состоянии или в состоянии генерации. Генераторы бывают полезны для генерации стандартных сигналов, используемых как образцовые для применения в областях, связанных с аудио, в качестве функциональных генераторов, в цифровых системах и в системах связи.

Генераторы синусоидального сигнала работают без подачи на них внешнего сигнала. Вместо этого применяется комбинация положительной или отрицательной обратной связи, что бы перевести усилитель в нестабильное состояние, что приводит к циклическому изменению сигнала на выходе от минимального до максимального напряжения питания с постоянным периодом. Частота и амплитуда колебаний определяется набором активных и пассивных компонентов, подключённых к операционному усилителю.

Генераторы на операционных усилителях ограничены низкочастотным диапазоном частотного спектра, так как у них отсутствует широкая полоса пропускания, необходимая для достижения низкого фазового сдвига на высоких частотах. Операционные усилители с обратной связью по напряжению ограничены килогерцовым частотным диапазоном, так как доминирующий полюс при разомкнутой цепи обратной связи может находиться на достаточно низкой частоте, например 10 Гц. Новые операционные усилители с токовой связью имеют гораздо большую полосу пропускания, но их очень трудно использовать в генераторных схемах потому что они чувствительны к ёмкостям в цепях обратной связи.

По принципу построения RC-генераторы подразделяются на:

- генераторы с частотно-зависимой положительной обратной связью;
- генераторы с фазосдвигающими цепочками в цепи обратной связи.

Генератор синусоидальных колебаний на основе моста Вина

Генератор синусоидальных колебаний на основе моста Вина является одним из самых распространённых RC-генераторов синусоидальных колебаний. Схема данного генератора показана на рисунке 1

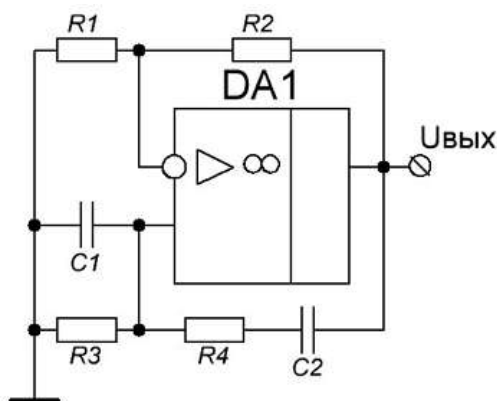


Рисунок 1 – Схема генератора Вина на основе ОУ.

Генератор Вина состоит из ОУ, который охвачен ООС (отрицательная обратная связь) посредством резисторов R1 и R2, а также ПОС (положительная обратная связь) с помощью частотно-избирательной цепи R3C1R4C2.

Частотно-избирательная цепь R3C1R4C2 называется мостом Вина, от названия которого и получил наименование генератор данного типа. Данный мост состоит из последовательно включённых дифференцирующей цепи R4C2 и интегрирующей цепи R3C1. Как известно для генерирования сигнала мост Вина должен обеспечить нулевой фазовый сдвиг сигнала. Это обеспечивается равенством постоянной времени интегрирующей цепи R3C1 и дифференцирующей цепи R4C2:

$$R4C2 = R3C1$$

Тогда частота, при которой будет сдвиг фаз равный нулю, определяется следующим выражением:

$$f = \frac{1}{2\pi\sqrt{R3C1R4C2}}$$

$$R3 = R4 = R$$

$$C1 = C2 = C$$

$$f = \frac{1}{2\pi RC} \quad (1)$$

При данном условии коэффициент передачи цепи ПОС будет равен 1/3. Поэтому для того чтобы компенсировать данное условие коэффициент передачи цепи ООС должен быть равен 3, то есть:

$$\beta_{оос} = \frac{R1}{R1 + R2} = \frac{1}{3}$$

$$R2 = 2 * R1 \quad (2)$$

Если $\beta < 1/3$ то возникшие колебания будут с сильными искажениями, а в случае $\beta > 1/3$ даже если и возникнут колебания их амплитуда будет постепенно уменьшаться и со временем станет равной нулю. Поэтому для стабилизации работы генератора Вина применяют различные автоматические системы стабилизации амплитуды.

Данная система работает так чтобы воздействовать на коэффициент передачи схемы и при заданной частоте стабилизировать колебания при небольших искажениях. В основе систем стабилизации амплитуды лежат свойство нелинейных элементов под действием напряжения изменять своё внутренне сопротивление. Одна из простейших схем стабилизации содержит два полупроводниковых диода включённых в цепь ООС, см. рисунок 2

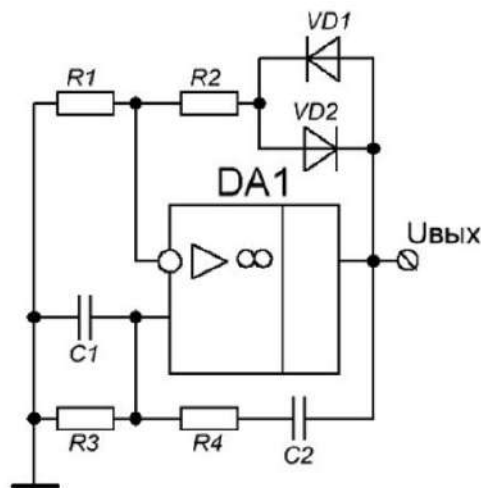


Рисунок 2 – Схема генератора Вина на ОУ с системой автоматической стабилизации амплитуды

В данной схеме последовательно с резистором обратной связи R2 включены два диода VD1VD2 по встречно-параллельной схеме, чем обеспечивается стабилизация амплитуды положительной и отрицательной полуволн синусоидального сигнала.

Если в схеме не предусмотрены устройства автоматической стабилизации, устойчивая работа генератора окажется невозможной. В этом случае после возникновения колебаний амплитуда выходного напряжения начнет постоянно увеличиваться, и это приведет к

тому, что активный элемент генератора (операционный усилитель) войдет в режим насыщения. В результате напряжение на выходе будет отличаться от гармонического.

Генератор синусоидальных колебаний с фазосдвигающими RC-цепями

Ещё одним видом генератора синусоидальных колебаний является генератор на фазосдвигающих цепочках. Схем генератора данного типа существует несколько разновидностей, в их основе лежат лестничные RC-цепи, которые обеспечивают сдвиг фазы для генерируемой частоты на 180° . С учётом инвертирующего усилителя, который также обеспечивает сдвиг фазы сигнала на 180° , получаем суммарный сдвиг фазы сигнала 0° . Количество звеньев лестничной цепи может быть любое количество, но не менее трёх.

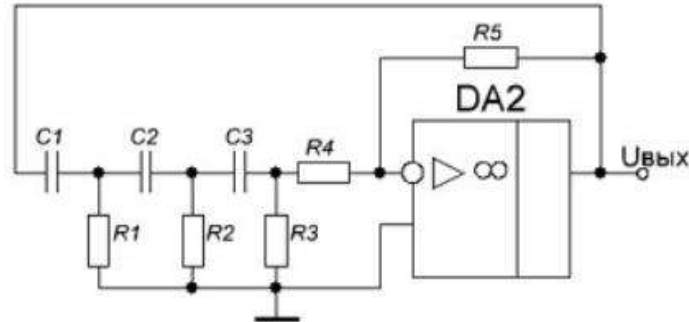


Рисунок 3 – RC-генератор цепочки с фазосдвигающей цепочкой «R-параллель»

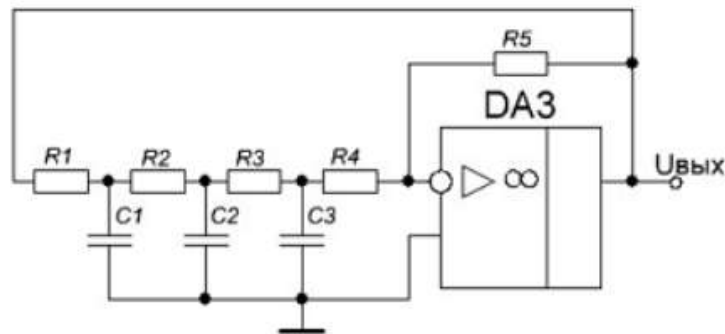


Рисунок 4 – RC-генератор цепочки с фазосдвигающей цепочкой «C-параллель»

Так же, как и в случае с мостом Вина лестничные цепи ослабляют сигнал, поэтому коэффициент усиления ОУ должен компенсировать данное ослабление. Чтобы не углубляться в вывод расчётных формул приведу основные соотношения в различных типах генераторов со сдвигающими лестничными цепями.

Формулы для схемы на рисунке 3:

$$R1 = R2 = R3 = R4 = R$$

$$C1 = C2 = C3 = C$$

$$f = \frac{1}{2\pi\sqrt{6RC}}$$

$$\frac{R5}{R4} \geq 29$$

Формулы для схемы на рисунке 4:

$$R1 = R2 = R3 = R4 = R$$

$$C1 = C2 = C3 = C$$

$$f = \frac{\sqrt{6}}{2\pi RC}$$

$$\frac{R5}{R4} \geq 29$$

Так же как и в генераторе Вина основной проблемой является обеспечение стабильности амплитуды. Решением данной проблемы является использование в схеме автоматической стабилизации амплитуды путём введения нелинейных сопротивлений в цепь ООС ОУ. Простейшим таким стабилизатором амплитуды является сборка из двух встречно-параллельных полупроводниковых диодов.

Генераторы зависят от фазового сдвига, вносимого пассивными компонентами, потому что этот фазовый сдвиг точный и почти без дрейфа. Фазовый сдвиг, вносимый активными компонентами, сведён к минимуму, поскольку он зависит от температуры, имеет широкий начальный допуск, и зависит от типов активных элементов. Усилители подобраны таким образом, что бы они вносили минимальный фазовый сдвиг на частоте колебаний. Эти факторы ограничивают рабочий диапазон генераторов на операционных усилителях относительно низкими частотами.

Сдвиг по фазе определяет рабочую частоту генерации, поскольку схема будет генерировать колебания на любой частоте, на которой накапливается фазовый сдвиг в 180° . Чувствительность фазы к частоте, $d\phi/d\omega$, определяет стабильность частоты. Когда буферизованные RC звенья (буфер на операционном усилителе обеспечивает высокое входное и низкое выходное сопротивление) включены каскадно, то фазовый сдвиг умножается на количество звеньев, n (см. Рисунок 5).

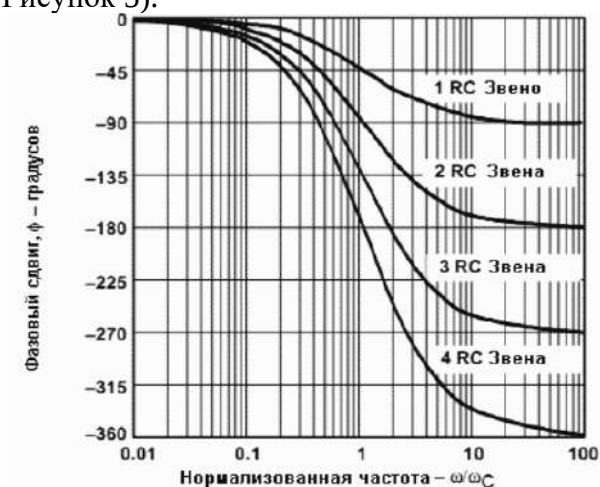


Рисунок 5 – Сдвиг фаз RC звеньями

В той области, где фазовый сдвиг равен 180° , частота генерации очень чувствительна к сдвигу фазы. Таким образом, из-за жёстких требований к частоте необходимо, чтобы фазовый сдвиг $d\phi$, изменялся в чрезвычайно узких пределах, что бы изменения частоты $d\phi$ были бы незначительными при фазовом сдвиге, равном 180° .

Из рисунка 5 видно, что хотя два последовательно соединённых RC звена в конечном итоге обеспечивают фазовый сдвиг почти 180° , величина $d\phi/d\omega$ на частоте генерации недопустимо мала. Следовательно, генератор на основе двух последовательно соединённых RC цепей будет иметь плохую стабильность частоты.

Три одинаковых RC фильтра, включённых последовательно, имеют гораздо большее отношение $d\phi/d\omega$ (см. рисунок 5), что даёт в результате улучшение стабильности частоты генератора. Добавление четвёртого RC звена позволяет создать генератор с

превосходным отношением $d\varphi/d\omega$ (см. рисунок 5), таким образом, это даёт наиболее стабильную по частоте схему RC генератора.

Четырёхзвенные RC цепи содержат максимальное число звеньев, которое используют, потому что в одном корпусе микросхемы содержится четыре ОУ, и четырёхкаскадный генератор даёт четыре синусоиды, сдвинутые по фазе друг относительно друга на 45° .

Содержание практической работы, выполняемой студентами

Описание лабораторного оборудования:

- ПЭВМ на каждого обучающегося;
- программный редактор схематического моделирования «ElectronicsWorkbench» (EWB) версия не ниже 5.12 или NIMultisim версия Education;
- приложение для математических и инженерных вычислений MathcadProfessional версия не ниже 15.0.

Требования безопасности при выполнении работы:

- 1) К проведению лабораторных работ допускаются студенты, прошедшие требуемые инструкции по охране труда.
- 2) Включение лабораторных установок (компьютеров) осуществляется только с разрешения преподавателя.
- 3) При проведении лабораторной работы не допускается использование приборов, оборудования, не предусмотренного планом проведения занятия.
- 4) Не разрешается при включенном оборудовании переключать кабели питания, соединительные кабели блоков и компонентов лабораторных установок (компьютеров).
- 5) При возникновении аварийных ситуаций необходимо немедленно отключить оборудование от питающей сети, сообщить об этом преподавателю и действовать по его указанию.
- 6) При возгорании оборудования его необходимо немедленно обесточить, сообщить об этом преподавателю, принять меры по устранению возгорания и действовать по указанию преподавателя.
- 7) По окончании работы с лабораторным оборудованием (компьютерами) его необходимо выключить установленным порядком.

Исходные данные для исследования

Варианты заданий для индивидуального моделирования схем автогенераторов и проведения исследований представлены в таблице 1 и 2.

Таблица 1 – Варианты заданий для исследования.

№ варианта	f, Гц	№ варианта	f, Гц
1	100	11	300
2	120	12	320
3	140	13	340
4	160	14	360
5	180	15	380
6	200	16	400
7	220	17	420
8	240	18	440
9	260	19	460
10	280	20	480

Таблица 2 – Варианты заданий для исследования.

№ варианта	C, нФ	№ варианта	C, нФ
1	15	11	20
2	15,5	12	20,5
3	16	13	21

4	16,5	14	21,5
5	17	15	22
6	17,5	16	22,5
7	18	17	23
8	18,5	18	23,5
9	19	19	24
10	19,5	20	24,5

Задания, выполняемые в ходе лабораторной работы

Задания базового уровня:

1) Провести исследование принципов работы, параметров и характеристик автогенератора на ОУ с мостом Вина.

2) Провести исследование параметров RC-генератора цепочки с фазосдвигающей цепочкой «R-параллель».

Задания повышенного уровня:

3) Провести исследование параметров RC-генератора цепочки с фазосдвигающей цепочкой «C -параллель».

Порядок выполнения работы

Задание 1. Провести исследование принципов работы, параметров и характеристик автогенератора на ОУ с мостом Вина.

Постановка задачи:

Произвести математическое и схемотехническое моделирование генератора моста Вина на ОУ для заданной частоты (см. таблицу 1).

В задании необходимо определить следующие параметры автогенератора моста Вина на операционном усилителе:

- сопротивления и емкость элементов цепи, на которых возможно самовозбуждение;
- относительную и абсолютную погрешность квазирезонансной частоты;
- время наступления установившегося процесса;
- добротность цепи по ожидаемому виду АЧХ и ФЧХ.

Для проведения исследований схема должна иметь средства измерения:

- осциллограф для анализа формы выходного напряжения и измерения времени его установления;
- графопостроитель АЧХ (Бode-плоттер) для построения амплитудно-частотных и фазово-частотных характеристик (АЧХ и ФЧХ).

Порядок выполнения задания

1) Рассчитать значения элементов заданной схемы и провести моделирование схемы. Для этого выполнить следующие процедуры:

1.1) Рассчитать значение номиналов сопротивления и емкости в полосовом фильтре, воспользовавшись формулой (1), частота задана по варианту в таблице 1.

$$\begin{aligned} R1=R2=R \\ C1=C2=C \\ f := \frac{1}{2\pi R \cdot C} \end{aligned}$$

1.2) Определить значение номинала сопротивления в цепи обратной отрицательной связи, учитывая формулу (2).

$$\begin{aligned} \beta_{оос} := \frac{R3}{R3 + R4} = \frac{1}{3} \\ R4 := 2 \cdot R3 \end{aligned}$$

1.3) Собрать в программе EWB принципиальную электрическую схему генератора моста Вина на ОУ, как показано на рис. 1. Установить на схеме значения конденсаторов и сопротивлений рассчитанные в пункте 1.1 и 1.2.

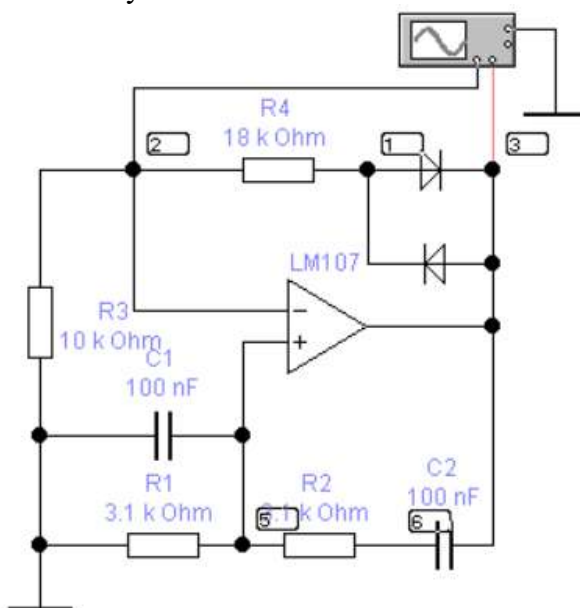


Рисунок 6 – Схема для исследований параметров и характеристик генератора моста Вина на ОУ

1.4) Проверить работоспособность схемы, используя осциллограмму выходного сигнала и анализатор Фурье, убедиться в том, что полученная частота практически совпадает с частотой, заданной по варианту:

А) С помощью осциллограммы определить период выходного сигнала, и рассчитать его частоту (пример работы представлен на рисунке 8);

Б) Используя анализатор Фурье, выяснить чему равна частота выходного сигнала (для этого необходимо выяснить номер узла, подключенного к выходу осциллограммы: Circuit – SchematicOptions – Shownodes; затем выполнить: Analysis – Fourier – выбрать необходимый узел– шаг следования импульсов– количество гармоник – Simulate) Пример настройки представлен на рисунке 7. (пример работы Анализатора Фурье представлен на рисунке 9).

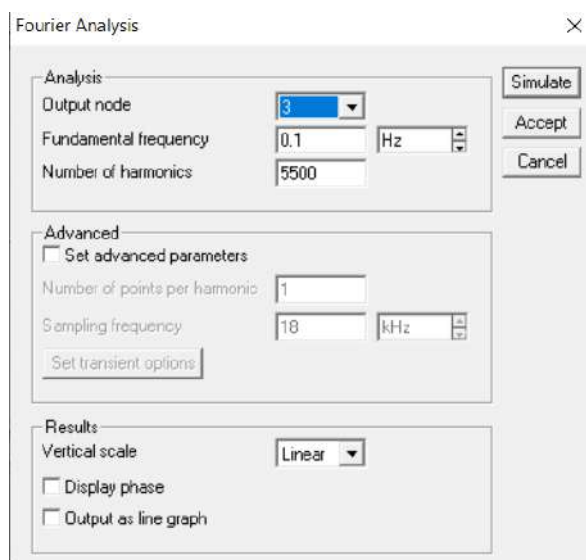


Рисунок 7 – Использование анализатора Фурье

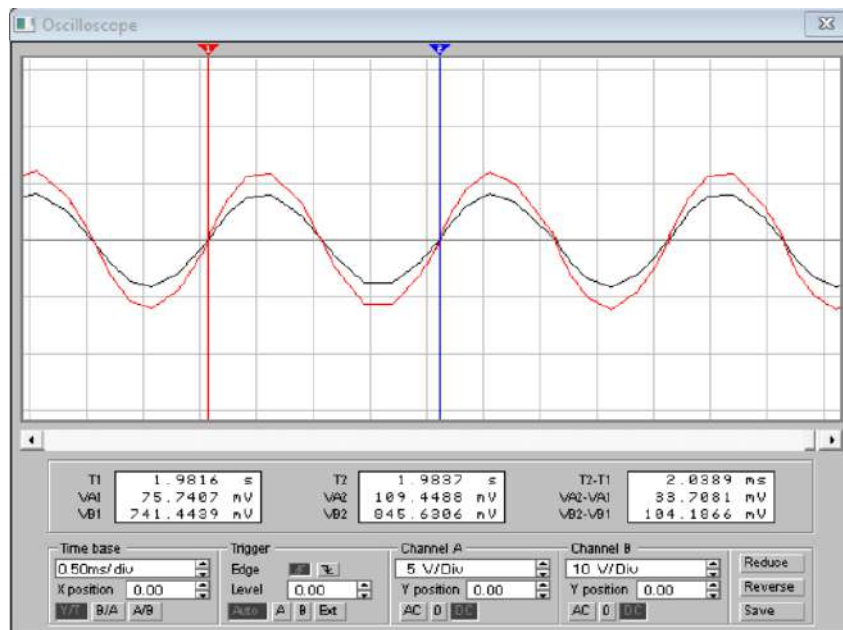


Рисунок 8 – Осциллограмма схемы

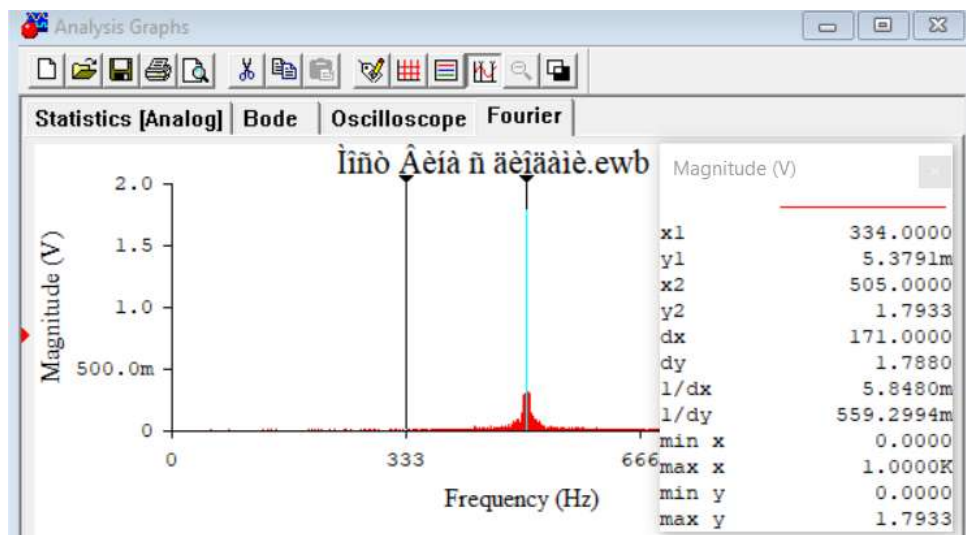


Рисунок 9 – Использование анализатора Фурье

1.5) Рассчитать относительную и абсолютную погрешность различия полученной погрешности с помощью анализатора Фурье и осциллографа относительно заданной частоты по варианту воспользовавшись формулами:

Абсолютная погрешность:

$$\Delta f := f_{\text{изм}} - f_{\text{зад}}$$

Относительная погрешность:

$$\delta F := \frac{\Delta f}{f_{\text{зад}}}$$

1.6) Определить длительность установившегося процесса, используя осциллограмму схемы. Для этого первый курсор осциллографа установить примерно на величину, равную $0,1U_{\text{вых}}$, а второй курсор примерно на величину, равную $0,9U_{\text{вых}}$. С помощью окна измерительного окна осциллографа определить $t_{\text{уст}} = T2 - T1$. Пример изображен на рисунке 10



Рисунок 10 – Длительность установившегося процесса

1.7) Исследовать АЧХ и ФЧХ на квазирезонансной частоте, для этого необходимо собрать цепь представленную на рисунке 11. Установить на схеме значения конденсаторов и сопротивлений рассчитанные в пункте 1.1.

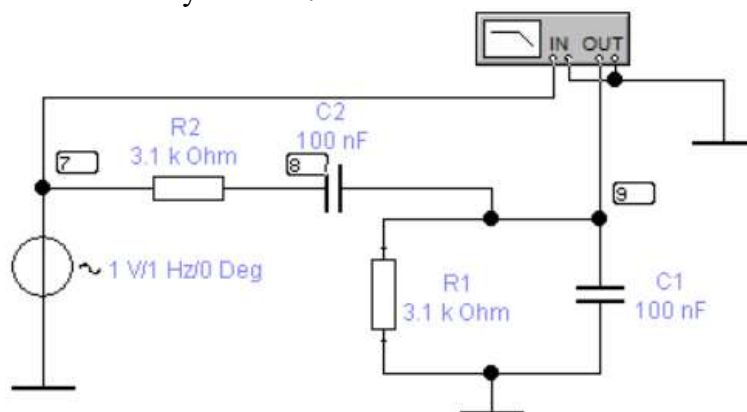


Рисунок 11 – Схема автогенератора Вина для исследования АЧХ и ФЧХ

1.8) Настроить графопостроитель (Бode-плоттер) в режиме АЧХ-метра, для этого включить кнопку Magnitude, в рамке Vertical выбрать линейный масштаб по оси амплитуд, и установить значения верхнего и нижнего порога $F=0,5$ или 1 , $I=0$, в рамке Horizontal выбрать логарифмический масштаб по оси частот, и установить значения верхнего и нижнего порога $F=10$ GHz, $I=1$ mHz. Пример изображен на рисунке 12.

1.9) Настроить графопостроитель (Бode-плоттер) в режиме ФЧХ-метра, для этого включить кнопку Phase, в рамке Vertical выбрать линейный масштаб по оси амплитуд, и установить значения верхнего и нижнего порога $F=180$, $I=-180$, в рамке Horizontal выбрать логарифмический масштаб по оси частот, и установить значения верхнего и нижнего порога $F=10$ GHz, $I=1$ mHz. Пример изображен на рисунке 13.

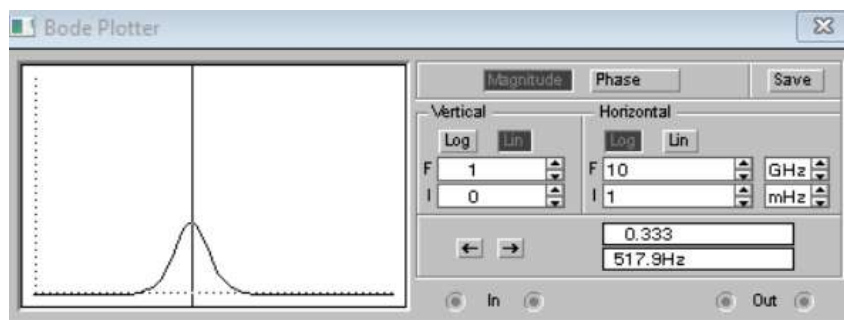


Рисунок 12 – АЧХ схемы

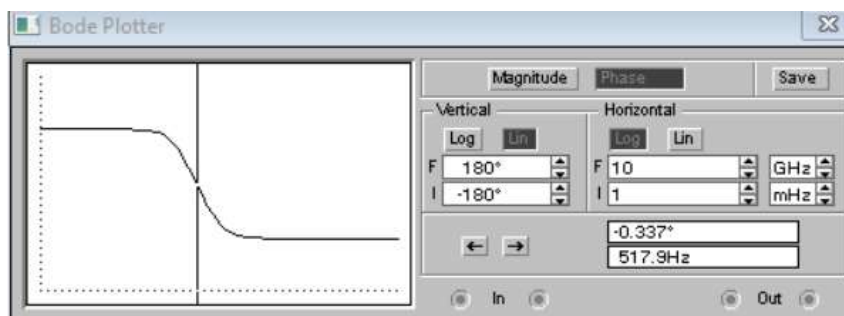


Рисунок 13 – ФЧХ схемы

1.10) Полученные осциллограммы и графики при исследовании анализатором Фурье представить в отчете. Сделать выводы по результатам проведенного исследования.

2) **Исследовать устойчивость выходного сигнала автогенератора при изменении параметров цепи.** Для этого выполнить следующие процедуры:

2.1) Вернуться к схеме для исследования, представленной на рис. 6

2.2) Сначала увеличить, а затем уменьшить сопротивление резистора в ООС (резистор R4) на 5% от исходного значения. Получить осциллограммы входного и выходного сигналов.

2.3) Сначала увеличить, а затем уменьшить сопротивление резистора R3 на 5% от исходного значения. Получить осциллограммы входного и выходного сигналов .

2.4) Сначала увеличить, а затем уменьшить сопротивление резисторов моста Вина (резисторы R1 и R2) на 0,5 кОМ от исходного значения. Получить осциллограммы входного и выходного сигналов.

2.5) Сначала увеличить, а затем уменьшить емкость конденсаторов моста Вина (конденсаторы C1 и C2) на 20 нФ от исходного значения. Получить осциллограммы входного и выходного сигналов.

2.6) Полученные осциллограммы представить в отчете.

2.7) Сделать выводы по результатам проведенного исследования.

Задание 2. Провести исследование параметров RC-генератора цепочки с фазосдвигающей цепочкой «R-параллель».

Постановка задачи:

Произвести математическое и схемотехническое моделирование RC-генератора цепочки с фазосдвигающей цепочкой «R-параллель» для заданной частоты (см. таблицу 1).

В задании необходимо определить следующие параметры RC-генератора цепочки с фазосдвигающей цепочкой «R-параллель»:

- сопротивления и емкость элементов цепи, на которых возможно самовозбуждение;
- относительную и абсолютную погрешность квазирезонансной частоты;
- время наступления установившегося процесса;
- сдвиг фазы, которую осуществляет фазосдвигающая цепочка.

Для проведения исследований схема должна иметь средства измерения:

- осциллограф для анализа формы выходного напряжения и измерения времени его установления;
- графопостроитель АЧХ (Бode-плоттер) для построения амплитудно-частотных и фазово-частотных характеристик (АЧХ и ФЧХ).

Порядок выполнения задания 2

1) Рассчитать значения элементов заданной схемы и провести моделирование схемы. Для этого выполнить следующие процедуры:

1.1) Рассчитать значение номиналов сопротивления и емкости для фазосдвигающей цепочки, воспользовавшись формулой (1), частота задана по варианту в таблице 1.

$$R1=R2=R3=R4=R$$

$$C1=C2=C3=C$$

$$f := \frac{1}{2\pi\sqrt{6} \cdot R \cdot C}$$

1.2) Определить значение номинала сопротивления в цепи обратной отрицательной связи, учитывая формулу (2).

$$\frac{R5}{R4} \geq 29$$

1.3) Собрать в программе EWB принципиальную электрическую схему RC-генератора цепочки с фазосдвигающей цепочкой «R-параллель», как показано на рис. 14. Установить на схеме значения конденсаторов и сопротивлений рассчитанные в пункте 1.1 и 1.2.

1.4) Подключить в цепь сопротивление нагрузки, как показано на рисунке 14, номиналом равным выходному сопротивлению операционного усилителя.

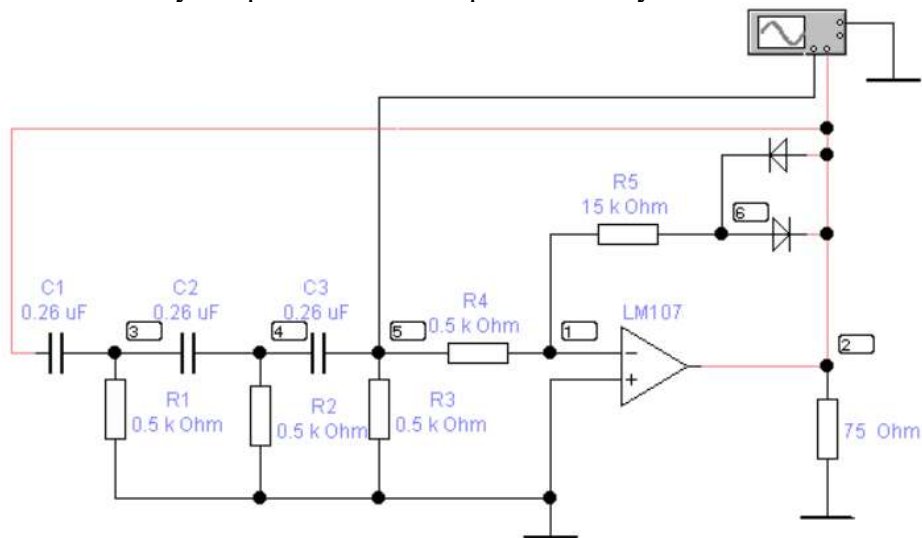


Рисунок 14 – Схема для исследований параметров и характеристик RC-генератора цепочки с фазосдвигающей цепочкой «R-параллель»

1.5) Проверить работоспособность схемы, используя осциллограмму выходного сигнала и анализатор Фурье, убедиться в том, что полученная частота практически совпадает с частотой, заданной по варианту:

А) С помощью осциллограммы определить период выходного сигнала, и рассчитать его частоту (пример работы представлен на рисунке 16);

Б) Используя анализатор Фурье, выяснить чему равна частота выходного сигнала (для этого необходимо выяснить номер узла, подключенного к выходу осциллограммы: Circuit – SchematicOptions – Shownodes; затем выполнить: Analysis – Fourier – выбрать необходимый узел – шаг следования импульсов – количество гармоник – Simulate) Пример настройки представлен на рисунке 15. (пример работы Анализатора Фурье представлен на рисунке 17).

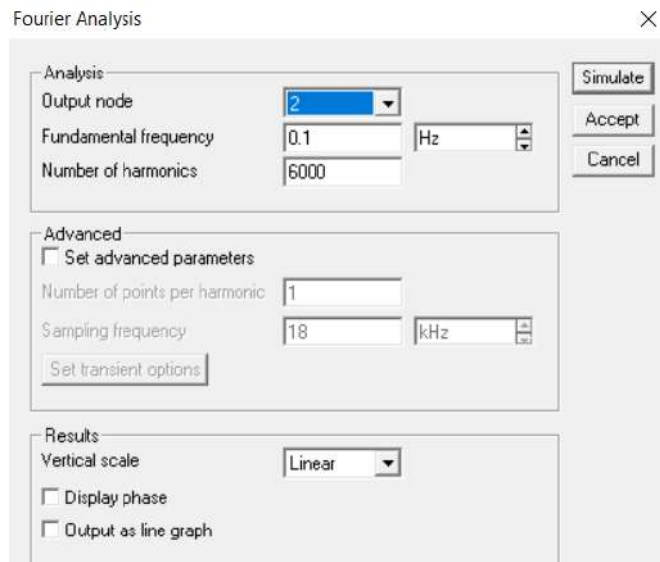


Рисунок 15 – Использование анализатора Фурье

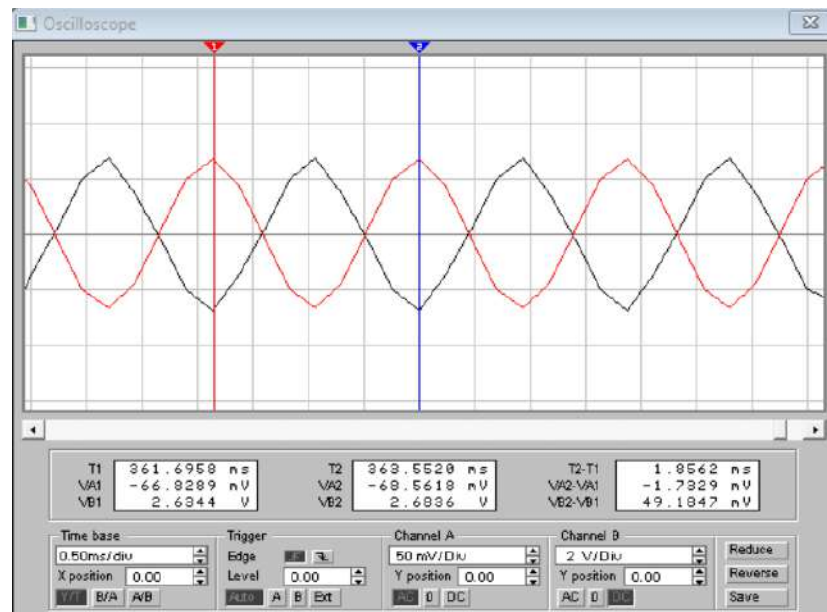


Рисунок 16 – Осциллограмма схемы

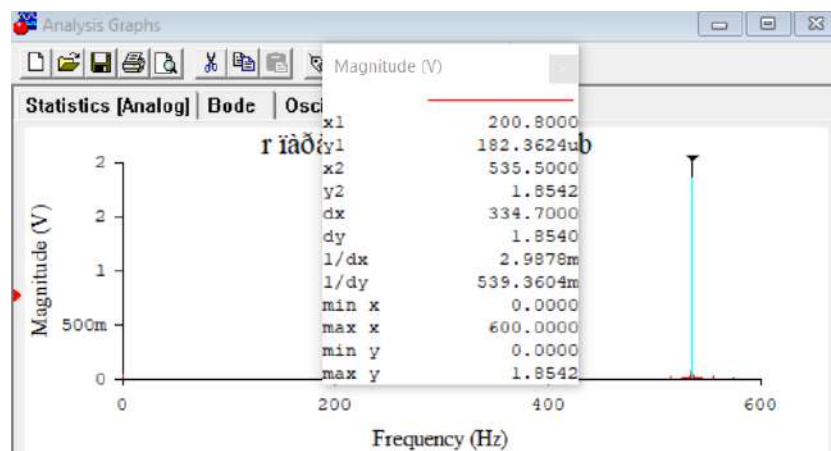


Рисунок 17 – Использование анализатора Фурье

1.6) Рассчитать относительную и абсолютную погрешность различия полученной погрешности с помощью анализатора Фурье и осциллографа относительно заданной частоты по варианту воспользовавшись формулами:

Абсолютная погрешность:

$$\Delta f := f_{\text{изм}} - f_{\text{зад}}$$

Относительная погрешность:

$$\delta F := \frac{\Delta f}{f_{\text{зад}}}$$

1.7) Определить длительность установившегося процесса, используя осциллограмму схемы. Для этого первый курсор осциллографа установить примерно на величину, равную $0,1U_{\text{вых}}$, а второй курсор примерно на величину, равную $0,9U_{\text{вых}}$. С помощью окна измерительного окна осциллографа определить $t_{\text{уст}} = T2 - T1$. Пример изображен на рисунке 18.

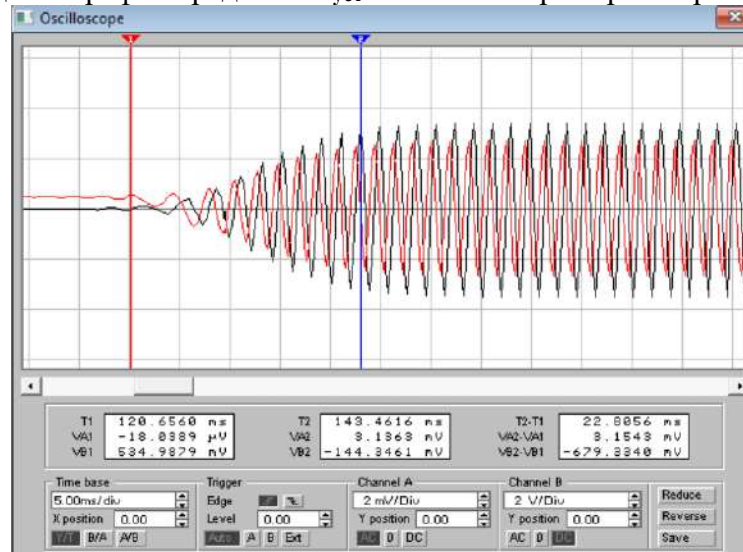


Рисунок 18 – Длительность установившегося процесса

1.8) Исследовать АЧХ и ФЧХ на квазирезонансной частоте, для этого необходимо собрать цепь представленную на рисунке 19. Установить на схеме значения конденсаторов и сопротивлений рассчитанные в пункте 1.1.

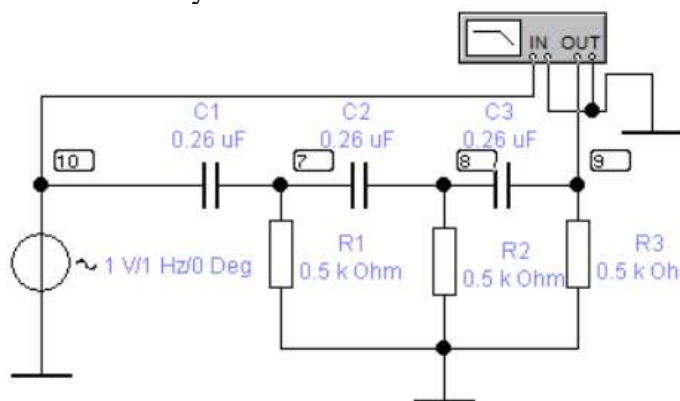


Рисунок 19 – Схема RC-генератора цепочки с фазосдвигающей цепочкой «R-параллель» для исследования АЧХ и ФЧХ

1.9) Настроить графопостроитель (Бод-плоттер) в режиме АЧХ-метра, для этого включить кнопку Magnitude, в рамке Vertical выбрать линейный масштаб по оси амплитуд, и установить значения верхнего и нижнего порога $F=0,5$ или 1 , $I=0$, в рамке Horizontal выбрать логарифмический масштаб по оси частот, и установить значения верхнего и нижнего порога $F=1$ MHz, $I=1$ Hz. Пример изображен на рисунке 20.

1.10) Настроить графопостроитель (Бод-плоттер) в режиме ФЧХ-метра, для этого включить кнопку Phase, в рамке Vertical выбрать линейный масштаб по оси амплитуд, и установить значения верхнего и нижнего порога F=0, I=-360, в рамке Horizontal выбрать логарифмический масштаб по оси частот, и установить значения верхнего и нижнего порога F=1 MHz, I=1 Hz. Пример изображен на рисунке 21.

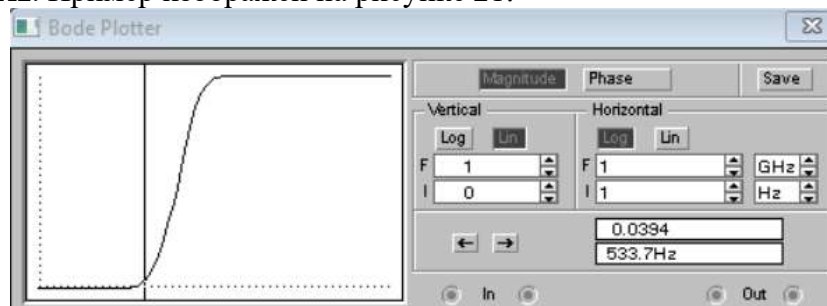


Рисунок 20 – АЧХ схемы

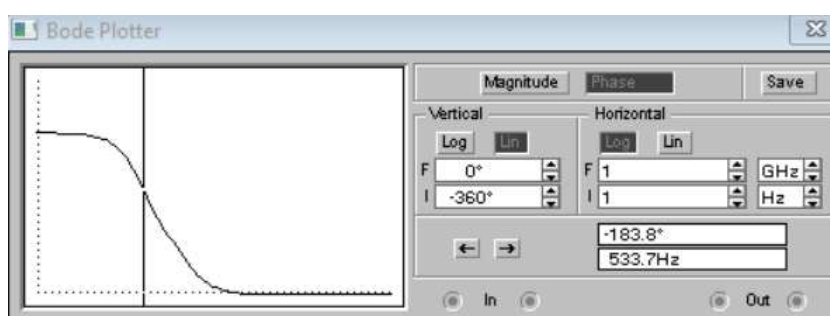


Рисунок 21 – ФЧХ схемы

1.11) Навести курсор Бод-плоттера в режиме ФЧХ на фазу, равную -180 градусов, определить при этом частоту

1.12) Перевести Бод-плоттер в режим АЧХ и измерить на этой частоте коэффициент передачи, для этого необходимо воспользоваться формулой:

$$\beta_{\text{оос}} := \frac{1}{A}$$

где A – амплитуда при полученной частоте

1.13) Определить с помощью курсоров осциллографа разность фаз между выходным и входным сигналом, например, как на рисунке 22, измерить временной сдвиг между сигналами $\Delta t = T_2 - T_1$, а затем определить фазовый сдвиг по формуле: $\Delta\varphi = \Delta t \cdot f \cdot 360$ [Град].

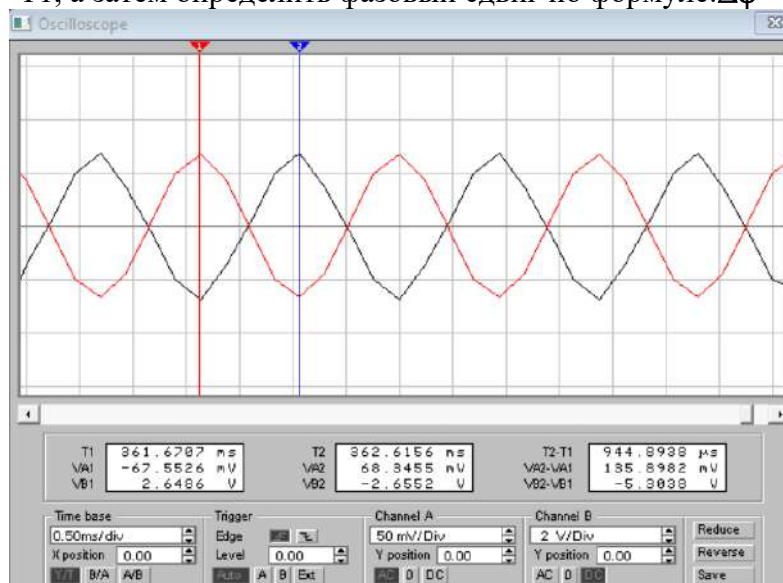


Рисунок 22 – Осциллограмма схемы

1.14) Отключить из цепи сопротивление нагрузки. Выяснить каким образом изменяется осциллограмма схемы.

1.15) Полученные осциллограммы и графики при исследовании анализатором Фурье представить в отчете. Сделать выводы по результатам проведенного исследования.

2) Исследовать устойчивость выходного сигнала, при изменении параметров цепи. Для этого выполнить следующие процедуры:

2.1) Вернуться к схеме для исследования, представленной на рис. 14

2.2) Сначала увеличить, а затем уменьшить сопротивление резистора в ООС (резистор R5) на 15% от исходного значения. Получить осциллограммы входного и выходного сигналов.

2.3) Сначала увеличить, а затем уменьшить сопротивление резистора R4 в 2 раза от исходного значения. Получить осциллограммы входного и выходного сигналов.

2.4) Сначала увеличить, а затем уменьшить сопротивление резисторов фазосдвигающей цепочки (резисторы R1, R2 и R3) в 2 раза от исходного значения. Получить осциллограммы входного и выходного сигналов.

2.5) Сначала увеличить, а затем уменьшить емкость конденсаторов фазосдвигающей цепи (конденсаторы C1, C2 и C3) в 5 раз от исходного значения. Получить осциллограммы входного и выходного сигналов.

2.6) Полученные осциллограммы представить в отчете.

2.7) Сделать выводы по результатам проведенного исследования.

Задание 3 (повышенный уровень). Провести исследование параметров RC-генератора цепочки с фазосдвигающей цепочкой «С-параллель».

Постановка задачи:

Произвести схемотехническое моделирование RC-генератора цепочки с фазосдвигающей цепочкой «С-параллель» для заданной емкости конденсаторов (см. таблицу 2).

В задании необходимо определить следующие параметры RC-генератора цепочки с фазосдвигающей цепочкой «R-параллель»:

- квазирезонансную частоту, на которой осуществляется самовозбуждение;
- относительную и абсолютную погрешность квазирезонансной частоты;
- время наступления установившегося процесса;
- сдвиг фазы, которую осуществляет фазосдвигающая цепочка.

Для проведения исследований схема должна иметь средства измерения:

- осциллограф для анализа формы выходного напряжения и измерения времени его установления;
- графопостроитель АЧХ (Бode-плоттер) для построения амплитудно-частотных и фазово-частотных характеристик (АЧХ и ФЧХ).

Порядок выполнения задания 3

1) Моделирование цепи RC-генератора цепочки с фазосдвигающей цепочкой «С-параллель». Для этого выполнить следующие процедуры:

1.1) Собрать в программе EWB принципиальную электрическую схему RC-генератора цепочки с фазосдвигающей цепочкой «С-параллель», как показано на рис. 23. При этом номиналы сопротивлений установить как на рисунке 23, а емкость для фазосдвигающей цепочки задана по варианту в таблице 2.

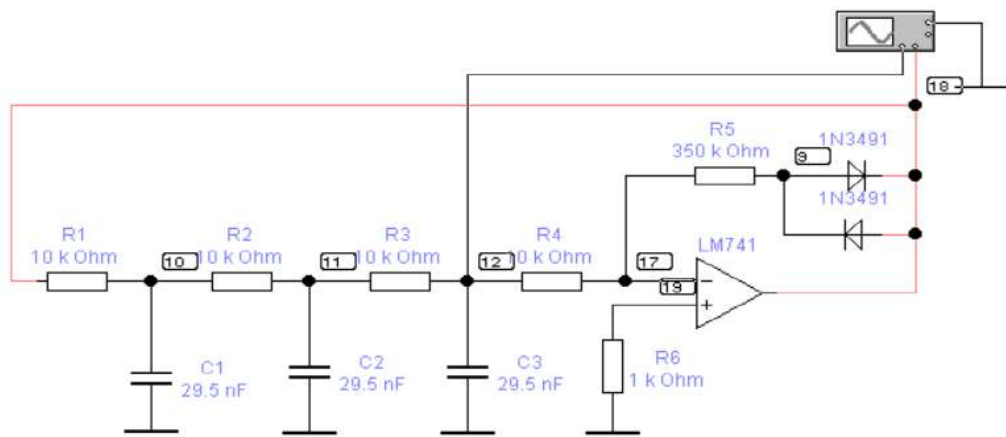


Рисунок 23 – Схема для исследований параметров и характеристик RC-генератора цепочки с фазосдвигающей цепочкой «С-параллель»

1.2) Рассчитать значение квазирезонансной частоты, на которой будет происходить самовозбуждение:

$$R1=R2=R3=R4=R$$

$$C1=C2=C3=C$$

$$f := \frac{\sqrt{6}}{2\pi \cdot R \cdot C}$$

1.3) Проверить работоспособность схемы, используя осциллограмму выходного сигнала и анализатор Фурье, убедиться в том, что полученная частота практически совпадает с рассчитанной частотой в пункте 1.2.

1.4) Рассчитать относительную и абсолютную погрешность различия полученной погрешности с помощью анализатора Фурье и осциллографа относительно рассчитанной частоты.

1.5) Определить длительность установившегося процесса, используя осциллограмму схемы.

1.6) Исследовать АЧХ и ФЧХ на квазирезонансной частоте, для этого необходимо собрать цепь представленную на рисунке 24. Установить на схеме значения конденсаторов и сопротивлений, которые использовались в предыдущей схеме.

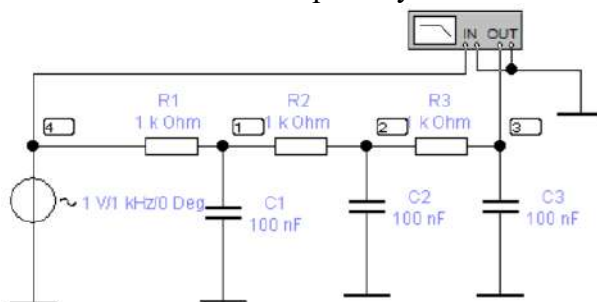


Рисунок 24 – Схема RC-генератора цепочки с фазосдвигающей цепочкой «С-параллель» для исследования АЧХ и ФЧХ

1.7) Используя АЧХ схемы, рассчитать коэффициент передачи автогенератора

1.8) Определить с помощью осциллограммы разность фаз между выходным и входным сигналом.

1.9) Полученные осциллограммы и графики при исследовании анализатором Фурье представить в отчете. Сделать выводы по результатам проведенного исследования.

2) Исследовать устойчивость выходного сигнала, при изменении параметров цепи. Для этого выполнить следующие процедуры:

2.1) Вернуться к схеме для исследования, представленной на рис. 23

2.2) Сначала увеличить, а затем уменьшить емкость конденсаторов фазосдвигающей цепи (конденсаторы С1, С2 и С3) в на 1 нФ от исходного значения. Получить осциллограммы входного и выходного сигналов и рассчитать значение полученной частоты. Изучить спектр частот с помощью анализатора Фурье.

2.3) Сначала увеличить, а затем уменьшить емкость конденсаторов фазосдвигающей цепи (конденсаторы С1, С2 и С3) в на 5 нФ от исходного значения. Получить осциллограммы входного и выходного сигналов и рассчитать значение полученной частоты. Изучить спектр частот с помощью анализатора Фурье.

2.4) Полученные осциллограммы и графики при исследовании анализатором Фурье представить в отчете. Сделать выводы по результатам проведенного исследования.

Задание 4. (для самостоятельной работы) Оформить результаты исследований в виде отчета по лабораторной работе и защитить его.

1.1) В отчете по лабораторной работе отобразить:

- тему и цель работы, задания для исследований и краткий порядок их выполнения;
- смоделированные в редакторе схематического моделирования принципиальные электрические схемы исследуемых автогенераторов на ОУ;
- осциллограммы входных и выходных сигналов;
- графики АЧХ с результатами измерений частотных параметров;
- выводы по результатам выполнения заданий и в целом по проделанной работе.

1.2) Защитить отчет по проделанной лабораторной работе, выполнив индивидуальное задание, указанное преподавателем, в рамках проведенных исследований.

Контрольные вопросы для подготовки к защите:

1. Укажите из каких частей должен состоять генератор синусоидальных колебаний
2. Перечислите условия самовозбуждения автогенераторов
3. Для чего используются диоды в цепи ООС автогенераторов?
4. Как выполняются условия баланса фаз в автогенераторах с фазосдвигающими цепочками и с мостом Вина?
5. На каких частотах нашли применения автогенераторы синусоидальных колебаний
6. Что собой представляют частотная и фазовая характеристика автогенераторов
7. Поясните назначения обратной связи в автогенераторах

**Лабораторная работа разработана
доцентом кафедры инфокоммуникаций,
кандидатом технических наук, доцентом, профессором РАЕ
К.М. Сагдеевым**

ЛАБОРАТОРНАЯ РАБОТА № 10

Тема: ИССЛЕДОВАНИЕ ОСНОВ БУЛЕВОЙ ЛОГИКИ. МИНИМИЗАЦИЯ ЛОГИЧЕСКИХ ФУНКЦИЙ

Время – 2 учебных часа.

ЦЕЛЕВАЯ УСТАНОВКА ЛАБОРАТОРНОЙ РАБОТЫ:

В ходе лабораторной работы студенты должны овладеть следующими умениями и навыками:

- проводить исследование основ булевой алгебры и базовых логических элементов на основе их схемотехнических моделей,
- осуществлять синтез логических устройств с использованием универсальных пакетов прикладных компьютерных программ;
- подборки и анализа информации для формирования исходных данных для проектирования цифровых устройств.

УЧЕБНО-МАТЕРИАЛЬНОЕ ОБЕСПЕЧЕНИЕ:

- программный редактор схематического моделирования «Electronics Workbench» (EWB), версия не ниже 5.12 или NI Multisim версия Education;
- приложение для математических и инженерных вычислений Mathcad Professional версия не ниже 15.0;
- электронная методическая разработка по лабораторной работе.

СТРУКТУРА ЛАБОРАТОРНОЙ РАБОТЫ:

Занятие №1		90 мин
Вводная часть		10 мин
Проверка готовности студентов к лабораторной работе		8 мин
Вступительная часть		2 мин
Вопросы (задачи), подлежащие исследованию:		75 мин
1. Исследование основ булевой алгебры с помощью схемотехнических моделей.		50 мин
2. Минимизация логических функций.		25 мин
Заключительная часть		5 мин
Подведение итогов		3 мин
Задание студентам для самостоятельной работы		2 мин

СОДЕРЖАНИЕ ЛАБОРАТОРНОЙ РАБОТЫ

Краткие теоретические или справочно-информационные материалы

Известно, что *математической основой цифровых вычислительных устройств является двоичная арифметика*, в которой используются всего два числа – 0 и 1. Выбор двоичной системы счисления диктовался требованиями простоты технической реализации самых сложных задач с использованием всего одного базового элемента – *электронного ключа, который имеет два состояния*: включен (замкнут) или выключен (разомкнут). В ЭВМ первое замкнутое состояние ключа принято за условный (логический) ноль, то второе разомкнутое состояние будет отражать условную (логическую) единицу (см. рис. 1).

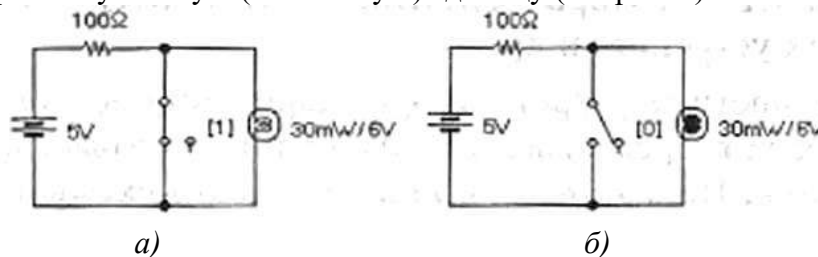


Рис. 1 – Электромеханические имитаторы: а) логической единицы, б) нуля в инверсном режиме

При нажатии на клавишу 1 индикатор гаснет, фиксируя состояние 0, и, наоборот, при отжатии клавиши индикатор загорается, фиксируя – 1. Схемы, приведенные на рис. 1, по выходному сигналу (состоянию индикаторных лампочек) обратны или инверсны состоянию ключа, поэтому такие ключи называют инверторами.

Поскольку в цифровых системах содержится огромное количество ключей (только в одном микропроцессоре их несколько миллионов) и они не могут сообщать друг другу о своем состоянии миганием лампочек, то *для взаимного обмена информацией используются электрические сигналы напряжения*. При этом ключи, как правило, применяются в инверсном режиме.

Теоретической основой применения логических элементов при создании разнообразных цифровых устройств комбинационного типа (сумматоры, мультиплексоры и демультиплексоры, шифраторы и дешифраторы, цифровые компараторы и др.) *является булева алгебра*, которая оперирует двоичными переменными, действия над которыми производятся по правилам логических операций.

Простейших логических операций три:

1) **Отрицание** (инверсия, операция НЕ). Операция отрицания выполняется над одной переменной и характеризуется следующими свойствами: функция $Y = 1$ при аргументе $X = 0$ и $Y = 0$, если $X = 1$. Обозначается отрицание чертой над переменной, с которой производится операция: $Y = \bar{X}$ (игрек равен не икс). В программе схемотехнического моделирования Electronics Workbench (EWB) отрицание (инверсия) обозначается как $Y = X'$ (далее инверсия будет обозначаться именно таким образом).

2) **Логическое умножение** (конъюнкция, операция И). Операция логического умножения (конъюнкция) $Y = X_1 \cdot X_2$ для двух переменных выражается следующим образом: $0 \cdot 0 = 0$; $0 \cdot 1 = 0$; $1 \cdot 0 = 0$; $1 \cdot 1 = 1$, т. е. нулевое значение хотя бы одного из аргументов обеспечивает нулевой результат операции. Операция может быть распространена и на большее число переменных.

3) **Логическое сложение** (дизъюнкция, операция ИЛИ). Операция логического сложения (дизъюнкции) $Y = X_1 \vee X_2$ или $Y = X_1 + X_2$ двух переменных характеризуется следующими свойствами: $0+0 = 0$; $0+1 = 1$; $1+0 = 1$; $1+1 = 1$, т.е. единичное значение хотя бы одного из аргументов обеспечивает единичный результат операции. Дизъюнкция, как и конъюнкция, может осуществляться со многими переменными.

Более сложные логические преобразования можно свести к указанным операциям.

Совокупность различных значений переменных называют набором. Булева функция n аргументов может иметь до $N = 2^n$ наборов. Поскольку функция принимает только два значения, общее число булевых функций n аргументов равно $2^N = 2^k$, где $k = 2^n$. Таким образом, функция одного аргумента может иметь четыре значения: $Y = X$; $Y = X'$; $Y = 1$ (константа 1); $Y = 0$ (константа 0).

Два аргумента дают уже 16 значений функции, из которых, кроме названных выше трех, на практике используются еще пять:

1) **ИСКЛЮЧАЮЩЕЕ ИЛИ**, т.е. $Y = X_1 \oplus X_2$ ($0+0 = 0$; $0+1 = 1$; $1+0 = 1$; $1+1 = 0$), по другому можно назвать функцией неравнозначности.

2) **ИЛИ-НЕ** $Y = (X_1 + X_2)'$, эта операция иначе называется стрелка Пирса ($0+0 = 1$; $0+1 = 0$; $1+0 = 0$; $1+1 = 0$), т.е. единичное значение хотя бы одного из аргументов обеспечивает нулевой результат операции.

3) **И-НЕ** $Y = (X_1 \cdot X_2)'$, эта операция иначе называется штрих Шеффера ($0 \cdot 0 = 1$; $0 \cdot 1 = 1$; $1 \cdot 0 = 1$; $1 \cdot 1 = 0$), т.е. единичное значение хотя бы одного из аргументов обеспечивает нулевой результат операции.

4) **Запрет по X_2** , т.е. $Y = X_1 \cdot X_2'$ ($0 \cdot 0 = 0$; $0 \cdot 1 = 0$; $1 \cdot 0 = 1$; $1 \cdot 1 = 0$), т.е. только при нулевом значении аргумента X_2 и единичном значении аргумента X_1 обеспечивается единичный результат операции.

5) **Запрет по X_1** , т.е. $Y = X_1' \cdot X_2$ ($0 \cdot 0 = 0$; $0 \cdot 1 = 1$; $1 \cdot 0 = 0$; $1 \cdot 1 = 0$), здесь наоборот только при нулевом значении аргумента X_1 и единичном значении аргумента X_2 обеспечивается единичный результат операции.

Булева алгебра базируется на нескольких аксиомах, из которых выводят основные законы для преобразований с двоичными переменными. Обоснованность выбора этих аксиом подтверждается таблицами истинности для рассмотренных операций. **Каждая аксиома представлена в двух видах**, что вытекает из принципа дуальности (двойственности) логических операций, согласно которому операции конъюнкции и дизъюнкции допускают взаимную замену, если одновременно поменять логическую 1 на логический 0, а 0 на 1, знак «V» (или «+») на знак «·», а знак «·» на "V" (или «+»).

Аксиомы операции отрицания: $0 = 1$; $1 = 0$.

Аксиомы операций конъюнкции и дизъюнкции:

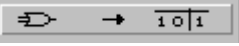
- | | | | |
|----------------------------------|------|-----------------------|-----|
| 1) $0 \cdot 1 = 1$; | (a); | $1 + 1 = 1$; | (б) |
| 2) $1 \cdot 0 = 0 \cdot 1 = 0$; | (a); | $0 + 1 = 1 + 0 = 1$; | (б) |
| 3) $1 \cdot 1 = 1$; | (a); | $0 + 0 = 0$. | (б) |

Аксиома 1б не имеет аналога в двоичной арифметике, в которой $1+1=10$ (здесь цифры и знаки имеют обычный арифметический смысл).

Законы булевой алгебры вытекают из аксиом и также имеют две формы выражения: для конъюнкции и дизъюнкции. Здесь они приводятся без доказательств. Их правильность легко проверить по таблицам истинности либо путем подстановки 0 и 1 вместо соответствующих значений переменных.

- | | | | |
|---|------|---|-----|
| | 1) | Переместительный закон: | |
| $X_1 \cdot X_2 = X_2 \cdot X_1$; | (a); | $X_1 + X_2 = X_2 + X_1$. | (б) |
| | 2) | Сочетательный закон: | |
| $X_1(X_2X_3) = (X_1X_2)X_3 = X_1X_2X_3$; | (a) | | |
| $X_1+(X_2+X_3) = (X_1+X_2)+X_3 = X_1+X_2+X_3$. | (б) | | |
| | 3) | Закон повторения (тавтологии): | |
| $X \cdot X = X$; | (a) | $X + X = X$. | (б) |
| | 4) | Закон обращения: | |
| если $X_1 = X_2$, то $X_1' = X_2'$. | | | |
| $(X')' = X$. | | | |
| | 6) | Закон нулевого множества: | |
| $X \cdot 0 = 0$; | (a) | $X + 0 = X$. | (б) |
| | 7) | Закон универсального множества: | |
| $X \cdot 1 = X$; | (a) | $X + 1 = 1$. | (б) |
| | 8) | Закон дополненности: | |
| $X \cdot X' = 0$; | (a) | $X + X' = 1$. | (б) |
| | 9) | Распределительный закон: | |
| $X_1(X_2+X_3) = X_1X_2+X_1X_3$; | (a) | $X_1+X_2X_3 = (X_1+X_2)(X_1+X_3)$. | (б) |
| | 10) | Закон поглощения: | |
| $X_1+X_1X_2 = X_1$; | (a) | $X_1X_2+X_1X_2' = X_1$. | (б) |
| | 11) | Закон склеивания: | |
| $(X_1+X_2)(X_1+X_2') = X_1$; | (a) | $X_1X_2+X_1X_2' = X_1$. | (б) |
| | 12) | Закон инверсии (закон Де Моргана): | |
| $(X_1X_2)' = X_1' + X_2'$; | (a) | $(X_1 + X_2)' = X_1'X_2'$ | (б) |

Моделирование логических схем в программе EWB целесообразно проводить с помощью логического преобразователя (Logic Converter). В качестве примера на рис. 3, а приведена схема для исследования элемента ИСКЛЮЧАЮЩЕЕ ИЛИ. Порядок подключения исследуемого элемента к логическому преобразователю очевиден из рис. 3. Очевидно также и то, что при наличии двух входов возможны только четыре комбинации входных сигналов, что

отображается на экране преобразователя в виде таблицы истинности, которая генерируется после нажатия кнопки .

Для получения булева выражения исследуемого элемента необходимо нажать кнопку . Это выражение приводится на дополнительном дисплее, расположенном в нижней части лицевой панели, в виде двух слагаемых, соответствующих выходному сигналу ИСТИНА (сигнал логической единицы на выходе OUT). Сопоставление полученного выражения с таблицей истинности убеждает нас в том, что таких комбинаций действительно две, $A'B$ и AB' , следовательно булева функция имеет вид: $A'B + AB'$, где знак $+$ соответствует логической операции ИЛИ.

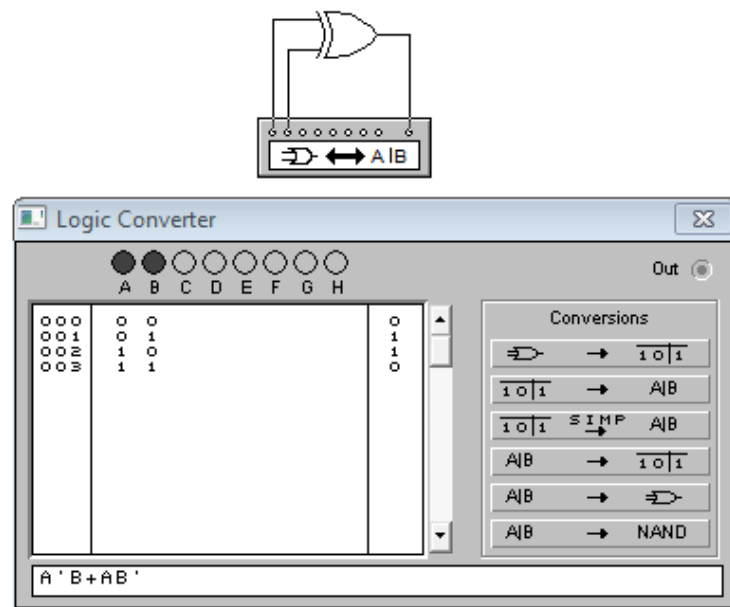


Рис. 3 – Исследование логических элементов с помощью логического преобразователя

В качестве примера использования генератора слова (Word Generator) для исследования логических элементов на рис. 4 приведена схема, в которой на входы элементов И (AND), И-НЕ (NAND), ИЛИ (OR), ИЛИ-НЕ (NOR) подается соответствующая двоичная комбинация, а реакция элементов индицируется включенными на их выходах логическими пробниками.

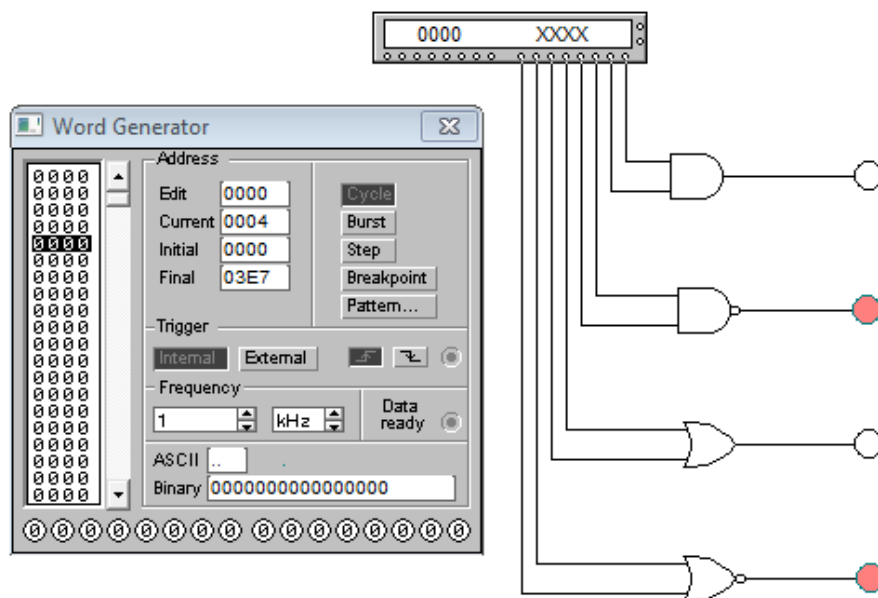


Рис. 4 – Исследование логических элементов с помощью генератора слова

С помощью логического преобразователя можно проводить не только анализ логических устройств, но и их синтез. Допустим, что нам требуется составить схему и булево выражение для логического элемента, у которого выходная комбинация в таблице истинности не 0110, как на рис. 3, а 1101. Для внесения необходимых изменений отмечаем курсором в столбце OUT подлежащий изменению символ, изменяем его с помощью клавиатуры и затем, перемещаясь по столбцу клавишами управления курсором, изменяем по необходимости символы в других строках. После внесения всех изменений последовательно нажимаем на кнопки, приведенные на рис. 5 (в правом нижнем углу), и получаем результат, представленный на рис. 5.

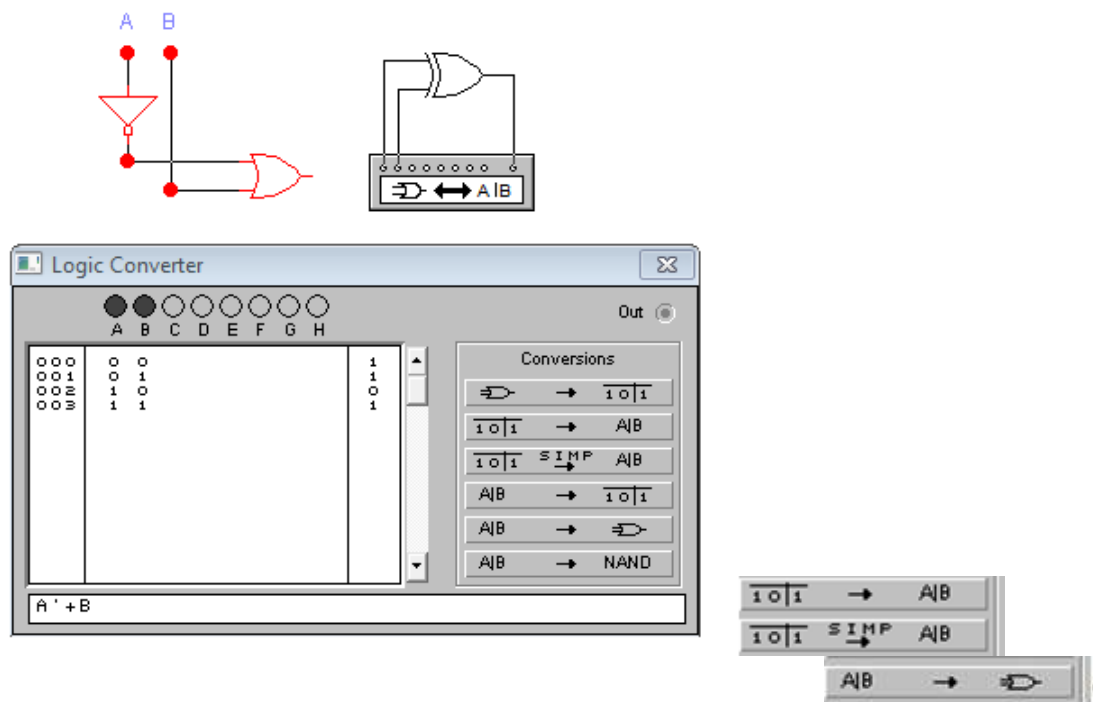


Рис. 5 – Результат синтеза логического устройства по заданной таблице истинности

Синтезированное логическое устройство показано в верхнем левом углу рис. 5, а его булево выражение $A' + B$ представлено на дополнительном дисплее в нижней части **Logic Converter**.

В общем случае для выполнения синтеза целесообразно действовать следующим образом. Щелчком курсора по иконке логического преобразователя непосредственно на линейке приборов раскрываем его лицевую панель. Активизируем курсором клеммы-кнопки А, В, ..., Н (начиная с А), количество которых равно количеству входов синтезируемого устройства. Вносим необходимые изменения в столбец OUT и после нажатия на панели преобразователя указанных выше кнопок управления получаем результат в виде схемы на рабочем поле программы и булево выражение в дополнительном дисплее.

В заключение заметим, что для двухвходовых элементов, представленных на рис. 2, можно увеличить количество входов до восьми, открывая двойным щелчком по значку компонента диалоговое окно (см. рис. 6). По умолчанию в этом окне указано минимально возможное число входов, равное двум. Заметим также, что при оптимизации логических устройств с целью получения наиболее простой схемы используются различные методы минимизации булевых выражений (карты Карно, диаграммы Вейча и др.), однако при числе входов более пяти этот процесс становится крайне трудоемким.

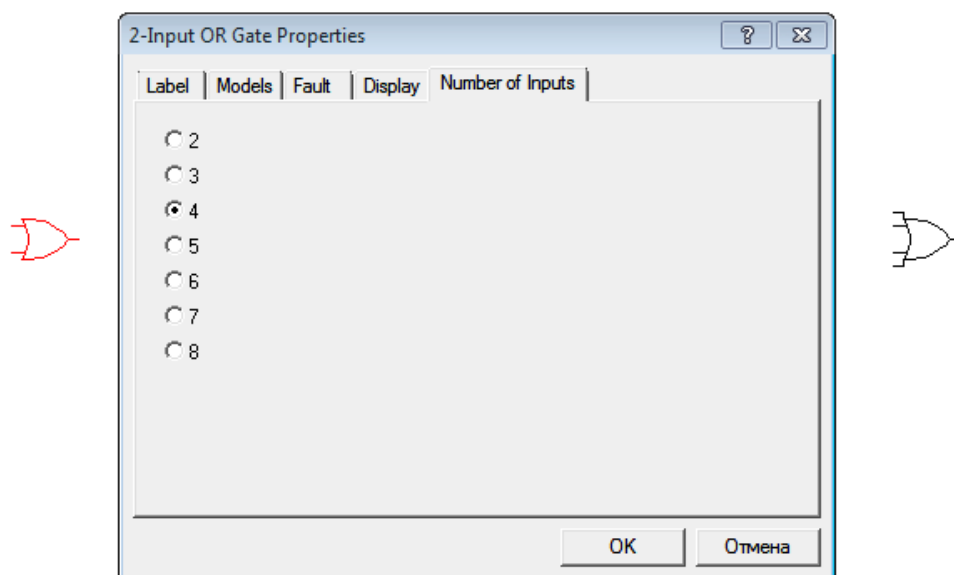


Рис. 6 – Окно установки количества входов логического элемента

Содержание практической работы, выполняемой студентами в ходе занятия

1. Описание лабораторного оборудования:

- ПЭВМ на каждого обучающегося;
- программный редактор схематического моделирования «Electronics Workbench» (EWB) версия не ниже 5.12 или NI Multisim версия Education;

Требования безопасности при выполнении работы:

- 1) К проведению лабораторных работ допускаются студенты, прошедшие требуемые инструктажи по охране труда.
- 2) Включение лабораторных установок (компьютеров) осуществляется только с разрешения преподавателя.
- 3) При проведении лабораторной работы не допускается использование приборов, оборудования, не предусмотренного планом проведения занятия.
- 4) Не разрешается при включенном оборудовании переключать кабели питания, соединительные кабели блоков и компонентов лабораторных установок (компьютеров).
- 5) При возникновении аварийных ситуаций необходимо немедленно отключить оборудование от питающей сети, сообщить об этом преподавателю и действовать по его указанию.
- 6) При возгорании оборудования его необходимо немедленно обесточить, сообщить об этом преподавателю, принять меры по устранению возгорания и действовать по указанию преподавателя.
- 7) По окончании работы с лабораторным оборудованием (компьютерами) его необходимо выключить установленным порядком.

Задания, выполняемые в ходе лабораторной работы

Задания базового уровня:

- 1) Подтверждение законов булевой алгебры с помощью программы схематехнического моделирования Electronics Workbench.

Задания повышенного уровня:

- 2) Синтезировать по минимизированной булевой функции логические устройства с помощью программы схематехнического моделирования Electronics Workbench.

Порядок выполнения работы

Задание 1. Подтверждение законов булевой алгебры с помощью программы схематехнического моделирования Electronics Workbench.

Задание 1.1. Подтвердить переместительный закон. Для этого выполните следующие операции:

- 1) С помощью логического преобразователя проанализируйте таблицы истинности элементов И, ИЛИ.
- 2) Сделайте выводы по результатам анализа.

Задание 1.2. Подтвердить сочетательный закон. Для этого выполните следующие операции, приведенные на рис. 11:

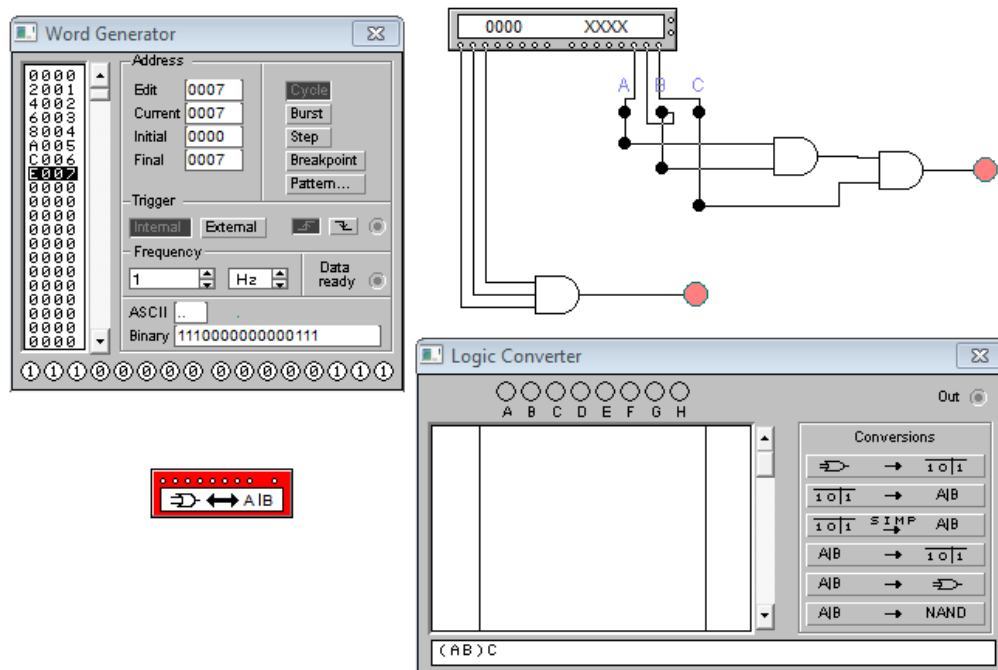


Рис. 11 – Схема исследования для подтверждения сочетательного закона

- 1) В экране-строке логического преобразователя запишите булеву функцию для сочетательного закона (см. рис. 11):

$A(BC)$ или $(AB)C$ либо $A+(B+C)$ или $(A+B)+C$.

- 2) Нажмите кнопку синтеза логического устройства .

- 3) Синтезированное устройство подключите к трем левым выходам генератора слова, как на рис. 11, а к выходу устройства подсоедините логический пробник.

- 4) Переместите на рабочее поле из компоненты Логические элементы элемент И либо ИЛИ в зависимости от того, какая булева функция подвергается анализу.

- 5) Установите для выбранного элемента количество входов, равное трем. Для этого правой кнопкой мыши щелкните по логическому элементу и в открывшемся контекстно-зависимом меню выберите команду Component Properties ..., в диалоговом окне откройте вкладку Number of inputs и установите опцию напротив цифры 3.

- 6) Подключите 3-х входовой логический элемент слева к первым 3-м выходам генератора слова, а к выходу элемента подключите логический пробник как показано на рис. 11.

- 7) В генераторе слова запишите в нижеприведенные ячейки следующие коды:

Ячейка	Кодовое слово
0000	0000
0001	2001
0002	4002
0003	6003
0004	8004
0005	A005
0006	C006
0007	E007

8) В генераторе слова установите начальный адрес цикла – 0000, финальный адрес – 0007. Тактовую частоту установите 1 Гц.

9) Запустите генератор, нажав кнопку Cycle.

10) Проанализируйте состояние выходов генератора и работу подключенных к нему элементов.

11) Сделайте выводы по результатам анализа.

Задание 1.3. Подтвердить закон повторения. Для этого выполните следующие операции:

1) В экране-строке логического преобразователя запишите булеву функцию этого закона AA либо $A+A$.

2) Нажмите на кнопку отображения таблицы истинности, соответствующей этому выражению .

3) Проанализируйте полученную таблицу истинности, и сделать выводы.

Задание 1.4. Подтвердить закон двойной инверсии. Для этого выполните следующие операции:

1) В экране-строке логического преобразователя запишите булеву функцию этого закона A'' .

2) Нажмите на кнопку отображения таблицы истинности, соответствующей этому выражению .

3) Проанализируйте полученную таблицу истинности, и сделать выводы.

Задание 1.5. Подтвердить законы универсального и нулевого множеств. Для этого выполните следующие операции:

1) Собрать схему исследования, приведенную на рис. 12. В исходном состоянии к входам элементов подключен потенциал логической единицы.

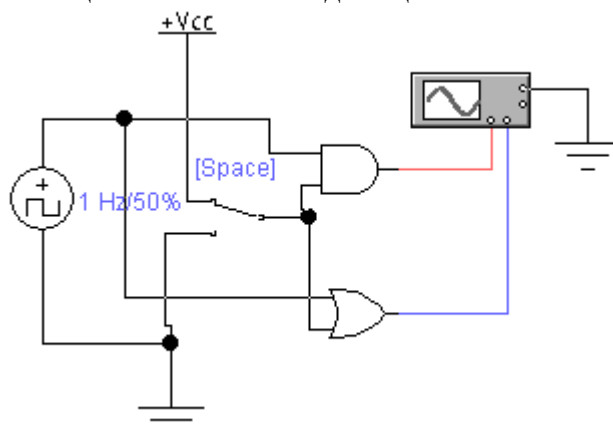


Рис. 12 – Схема исследования для подтверждения законов нулевого и универсального множеств

2) На генераторе тактовых импульсов установить частоту 1 Гц и напряжение 5 В.

3) На осциллографе установить горизонтальную (временную) развертку – 0,50 с/дел, а вертикальную (по амплитуде) – 5 В/дел по обоим каналам.

4) Запустить работу схемы, нажав на выключатель.

5) Отобразить эпюры напряжения с экрана осциллографа в отчете.

6) Нажав клавишу Пробел, подключить к входам элементов И, ИЛИ потенциал логического нуля.

7) Повторить пункты 5 и 6.

8) Провести анализ и сделать выводы.

Задание 1.6. Подтвердить распределительный закон булевой алгебры. Для этого выполните следующие операции:

1) В экране-строке логического преобразователя запишите булеву функцию этого закона $A+BC$.

2) Нажмите на кнопку отображения таблицы истинности, соответствующей этому выражению $A \vee B \rightarrow \overline{A \vee B}$. Запишите таблицу истинности в отчет.

3) Нажмите кнопку синтеза логического устройства по данной булевой функции $A \vee B$.

4) В экране-строке логического преобразователя запишите тождественную булеву функцию $(A+B)(A+C)$.

5) Определите и запишите в отчет таблицу истинности этой функции. Сравните с ранее полученной в пункте 2 таблицей истинности.

6) С помощью логического преобразователя синтезируйте логическое устройство по данной функции.

7) Синтезированные устройства подключите к трем левым и к трем правым выходам генератора слова, как на рис. 13, а к выходам устройств подсоедините логические пробники.

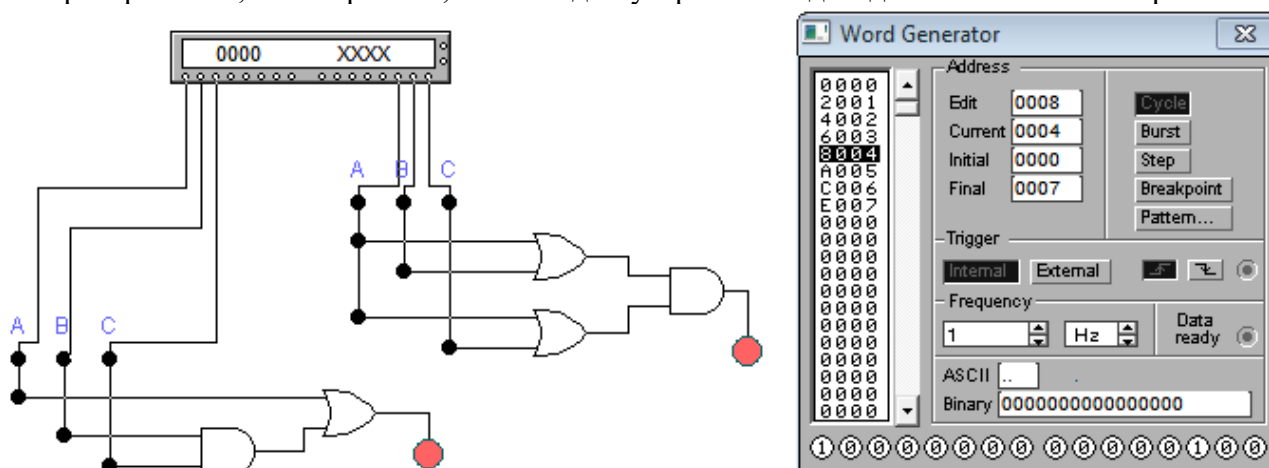


Рис. 13 – Схема исследования для подтверждения распределительного закона

8) В генераторе слова запишите в нижеприведенные ячейки следующие коды:

Ячейка	Кодовое слово
0000	0000
0001	2001
0002	4002
0003	6003
0004	8004
0005	A005
0006	C006
0007	E007

9) В генераторе слова установите начальный адрес цикла – 0000, финальный адрес – 0007. Тактовую частоту установите 1 Гц.

10) Запустите генератор, нажав кнопку Cycle.

11) Проанализируйте состояние выходов генератора и работу подключенных к нему элементов.

12) Сделайте выводы по результатам проведенного анализа.

Задание 1.7. Подтвердить закон Де Моргана. Для этого выполните следующие операции:

1) Провести процедуру исследования аналогичную предыдущему пункту.

2) В отчете отразить таблицы истинности и схемы исследования.

3) Сделайте выводы по результатам проведенного анализа.

Задание 1.8. Подтвердить закон дополнения. Для этого выполните следующие операции:

1) В экране-строке логического преобразователя запишите булеву функцию этого закона AA' или $A+A'$.

2) Нажмите на кнопку  отображения таблицы истинности, соответствующей этим выражениям. Запишите таблицы истинности в отчет и проанализируйте.

3) Сделайте выводы по результатам проведенного анализа.

Задание 8.1. Подтвердить законы поглощения и склеивания. Для этого выполните следующие операции:

1) Провести алгебраические преобразования булевых выражений и воспользовавшись аксиомами булевой алгебры подтвердить данные законы.

2) Отразить в отчете данные преобразования и сделать выводы по результатам проведенного анализа.

Задание 2. Синтезировать по минимизированной булевой функции логические устройства с помощью программы схемотехнического моделирования Electronics Workbench.

Для этого выполните следующие операции:

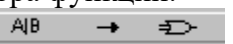
1) Записать в отчет заданную по номеру варианта булеву функцию из таблицы 1.

Таблица 1 – Таблица вариантов заданий

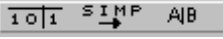
Номер варианта	Функция
1.	$F1=A'B'C+A'BC'+A'BC+AB'C'$; $F2=A'BC'+AB'C'+AB'C+ABC'+ABC$
2.	$F1=A'B'C+A'BC'+AB'C'+AB'C$; $F2=A'BC+AB'C'+AB'C+ABC'+ABC$
3.	$F1=A'B'C+A'BC'+AB'C+ABC'$; $F2=A'B'C+A'BC+AB'C+ABC'+ABC$
4.	$F1=A'B'C+A'BC'+ABC'+ABC$; $F2=A'B'C+A'BC+AB'C'+ABC'+ABC$
5.	$F1=A'B'C'+A'BC'+AB'C'+ABC'$; $F2=A'B'C+A'BC'+AB'C'+AB'C+ABC$
6.	$F1=A'B'C'+A'BC+AB'C+ABC'$; $F2=A'B'C'+A'B'C+A'BC'+ABC'+ABC$
7.	$F1=A'B'C+A'BC'+AB'C+ABC$; $F2=A'B'C'+A'BC+AB'C'+AB'C+ABC$
8.	$F1=A'B'C'+AB'C'+AB'C+ABC$; $F2=A'B'C+A'BC'+A'BC+ABC'+ABC$
9.	$F1=A'B'C'+A'B'C+A'BC'+AB'C'$; $F2=A'BC+AB'C'+AB'C+ABC'+ABC$
10.	$F1=A'BC'+A'BC+AB'C'+AB'C$; $F2=A'B'C'+A'B'C+A'BC+ABC'+ABC$
11.	$F1=A'BC'+AB'C'+AB'C+ABC'+ABC$ $F2=A'B'C+A'BC'+A'BC+AB'C'$
12.	$F1=A'BC+AB'C'+AB'C+ABC'+ABC$ $F2=A'B'C+A'BC'+AB'C'+AB'C$
13.	$F1=A'B'C'+A'B'C+A'BC+ABC'+ABC$ $F2=A'B'C+A'BC'+AB'C+ABC'$
14.	$F1=A'BC+AB'C'+AB'C+ABC'+ABC$ $F2=A'B'C+A'BC'+ABC'+ABC$
15.	$F1=A'B'C+A'BC'+A'BC+ABC'+ABC$ $F2=A'B'C'+A'BC'+AB'C'+ABC'$
16.	$F1=A'B'C'+A'BC+AB'C'+AB'C+ABC$ $F2=A'B'C'+A'BC+AB'C+ABC'$
17.	$F1=A'B'C'+A'B'C+A'BC'+ABC'+ABC$ $F2=A'B'C+A'BC'+AB'C+ABC$
18.	$F1=A'B'C+A'BC+AB'C+ABC'+ABC$ $F2=A'B'C'+AB'C'+AB'C+ABC$
19.	$F1=A'B'C+A'BC+AB'C'+ABC'+ABC$ $F2=A'B'C'+A'B'C+A'BC'+AB'C'$
20.	$F1=A'B'C+A'BC'+AB'C'+AB'C+ABC$ $F2=A'BC'+A'BC+AB'C'+AB'C$

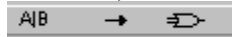
2) Записать функцию F1 в экран-строку логического преобразователя.

3) Отобразить таблицу истинности устройства, нажав кнопку , и проверить правильность набора функции.

4) Нажать кнопку  синтеза логического устройства по данной булевой функции.

5) Отобразить синтезированное устройство в отчете.

6) Минимизировать заданную функцию, нажав кнопку .

7) Синтезировать минимизированное логическое устройство, нажав кнопку .

8) Отобразить минимизированное синтезированное устройство в отчете, сравнить его с ранее синтезированным устройством.

9) Повторить пункты 2–8 для синтеза устройства по булевой функции F2.

10) С помощью генератора слова проверить работу синтезированного устройства.

11) Сделайте выводы по результатам проведенного синтеза.

4. Содержание отчета о работе

В отчете привести:

- тему и цель работы работы,
- практические задания;
- схемы исследования;
- результаты выполнения практических заданий и экспериментов по каждому пункту, в том числе полученные таблицы истинности, синтезированные устройства, алгебраические преобразования, эпюры напряжений и т.п.;
- выводы о проделанной работе.

5. Контрольные вопросы для подготовки к защите отчета:

- 1) Аксиомы и законы булевой алгебры.
- 2) Краткая характеристика и порядок моделирования схем с помощью программы схемотехнического моделирования Electronics Workbench.
- 3) Характеристика и порядок работы с логическим преобразователем программа схемотехнического моделирования Electronics Workbench.
- 4) Характеристика и порядок работы с генератором слова программа схемотехнического моделирования Electronics Workbench.
- 5) Характеристика и порядок работы с логическим анализатором программа схемотехнического моделирования Electronics Workbench.
- 6) Методика подтверждение законов булевой алгебры с помощью программы схемотехнического моделирования Electronics Workbench.
- 7) Порядок синтеза логических устройств с помощью программы схемотехнического моделирования Electronics Workbench.

Лабораторная работа разработана
доцентом кафедры инфокоммуникаций,
кандидатом технических наук, доцентом, профессором РАЕ
К.М. Сагдеевым

ЛАБОРАТОРНАЯ РАБОТА № 11

Тема: ИССЛЕДОВАНИЕ БАЗОВЫХ ЛОГИЧЕСКИХ ЭЛЕМЕНТОВ

Время – 2 учебных часа.

ЦЕЛЕВАЯ УСТАНОВКА ЛАБОРАТОРНОЙ РАБОТЫ:

В ходе лабораторной работы студенты должны овладеть следующими умениями и навыками:

- осуществлять схемотехническое (компьютерное) моделирование базовых логических элементов с использованием универсальных пакетов прикладных компьютерных программ;
- проводить исследование базовых логических элементов на основе их схемотехнических моделей,
- осуществлять синтез логических устройств с использованием универсальных пакетов прикладных компьютерных программ;
- подборки и анализа информации для формирования исходных данных для проектирования цифровых устройств.

УЧЕБНО-МАТЕРИАЛЬНОЕ ОБЕСПЕЧЕНИЕ:

- программный редактор схематического моделирования «Electronics Workbench» (EWB), версия не ниже 5.12 или NI Multisim версия Education;
- приложение для математических и инженерных вычислений Mathcad Professional версия не ниже 15.0;
- электронная методическая разработка по лабораторной работе.

СТРУКТУРА ЛАБОРАТОРНОЙ РАБОТЫ:

Занятие №1		90 мин
Вводная часть		10 мин
Проверка готовности студентов к лабораторной работе		8 мин
Вступительная часть		2 мин
Вопросы (задачи), подлежащие исследованию:		75 мин
1. Исследование базовых логических элементов на основе их схемотехнических моделей.		75 мин
Заключительная часть		5 мин
Подведение итогов		3 мин
Задание студентам для самостоятельной работы		2 мин

СОДЕРЖАНИЕ ЛАБОРАТОРНОЙ РАБОТЫ

Краткие теоретические или справочно-информационные материалы

Известно, что *математической основой цифровых вычислительных устройств является двоичная арифметика*, в которой используются всего два числа – 0 и 1. Выбор двоичной системы счисления диктовался требованиями простоты технической реализации самых сложных задач с использованием всего одного базового элемента – *электронного ключа, который имеет два состояния*: включен (замкнут) или выключен (разомкнут). В ЭВМ первое замкнутое состояние ключа принято за условный (логический) ноль, то второе разомкнутое состояние будет отражать условную (логическую) единицу (см. рис. 1).

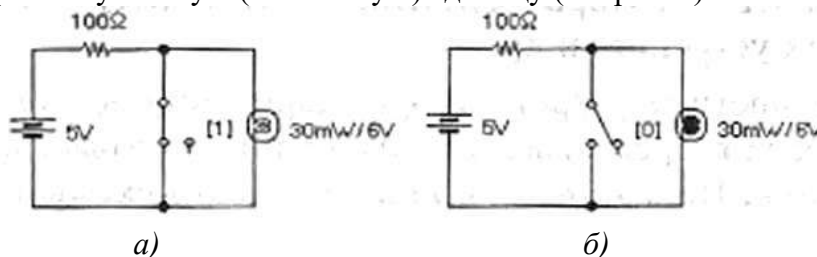


Рис. 1 – Электромеханические имитаторы: а) логической единицы, б) нуля в инверсном режиме

При нажатии на клавишу 1 индикатор гаснет, фиксируя состояние 0, и, наоборот, при отжатии клавиши индикатор загорается, фиксируя – 1. Схемы, приведенные на рис. 1, по выходному сигналу (состоянию индикаторных лампочек) обратны или инверсны состоянию ключа, поэтому такие ключи называют инверторами.

Поскольку в цифровых системах содержится огромное количество ключей (только в одном микропроцессоре их несколько миллионов) и они не могут сообщать друг другу о своем состоянии миганием лампочек, то *для взаимного обмена информацией используются электрические сигналы напряжения*. При этом ключи, как правило, применяются в инверсном режиме.

В цифровой технике практические аналоги рассмотренных схем принято называть логическими элементами. Они различаются характером реализуемых функций, числом входов (по числу одновременно действующих переменных), числом выходов и другими признаками. Работа их оценивается только с точки зрения логики, без учета практического воплощения (технической базы, способа питания и т.п.).

Входы и выходы логических элементов в зависимости от уровня сигнала, при котором воспринимается или вырабатывается определенное значение двоичной переменной, *подразделяются на прямые и инверсные*. На прямом входе (выходе) двоичная переменная имеет значение логической 1, когда сигнал на этом входе (выходе) имеет значение, принятое за 1. На инверсном входе (выходе) двоичная переменная имеет значение 1, когда уровень сигнала на этом входе (выходе) соответствует состоянию, принятому за 0.

На логические входы можно подавать постоянные логические уровни 1 и 0 (константа 1 и константа 0) согласно законам универсального и нулевого множества. Входы, равноценные в логическом отношении (которые можно менять местами без ущерба для выполняемой функции), допускают объединение по закону повторения: при этом они действуют как один вход.

В отечественной литературе и документации *логические элементы согласно ГОСТ 2.743-82* «Обозначения условные графические в схемах. Элементы цифровой техники» *изображаются прямоугольником* (так называемое основное поле), в верхней части которого указывают символ функции: & для И, 1 для ИЛИ. Входы показывают с левой стороны прямоугольника, выходы – с правой. Допускается другая ориентация прямоугольника, при которой входы располагают сверху, а выходы снизу. *Инверсные входы и выходы выделяются индикатором логического отношения небольшим кружком у вывода*. Выводы питания и общий (земля) обычно не показываются. В случае необходимости шины, не несущие логической информации (в том числе питания и общие), подводят к левой или правой стороне прямоугольника и помечают звездочкой.

В цифровых устройствах *логические состояния представляются двумя уровнями напряжения* (потенциалов): *высоким*, близким к напряжению источника питания, и *низким*, близким к нулю. Это так называемая потенциальная система представления информации, для которой характерны непосредственная связь между отдельными элементами схемы. Длительность потенциальных сигналов определяется частотой смены информации, а переключающими импульсами служат перепады напряжения от одного уровня к другому.

Два уровня напряжения, характеризующие логические состояния, *определяются просто как более высокий H* (High – высокий) *и низкий L* (Low – низкий). Эти два значения называют логическими уровнями. Существуют два рода так называемых логических соглашений в зависимости от того, каким уровнем напряжения кодировать логическую 1 (и соответственно логический 0). В соглашении положительной логики более высокий уровень напряжения (H) соответствует логической 1, а низкий – логическому 0. В соглашении отрицательной логики — наоборот.

Элемент, выполняющий логические функции, можно оценивать с позиций как положительной, так и отрицательной логики. Его функциональная роль в обоих случаях будет различной. Это важное положение, которым часто пользуются на практике, вытекает из законов

Де Моргана. Например, по правилам положительной логики ($H = 1$) элемент выполняет операцию И, а в отрицательной логике ($H = 0$) он действует как элемент ИЛИ, что и следует из законов Де Моргана.

С учетом сказанного элементы, выполняющие логические операции, допускается изображать на схемах в двух логически эквивалентных формах. Имея изображение логического элемента, его эквивалентную форму можно получить, проделав следующие преобразования:

а) в основном поле изображения элемента символ операции & заменить на символ 1 либо наоборот;

б) все прямые входы заменить инверсными, а инверсные прямыми;

в) все прямые выходы заменить инверсными, а инверсные – прямыми.

На рис. 2 показаны *обозначения базовых логических элементов, принятые в программе EWB*, согласно зарубежным (американским) стандартам, а ниже европейским (российским) стандартам.

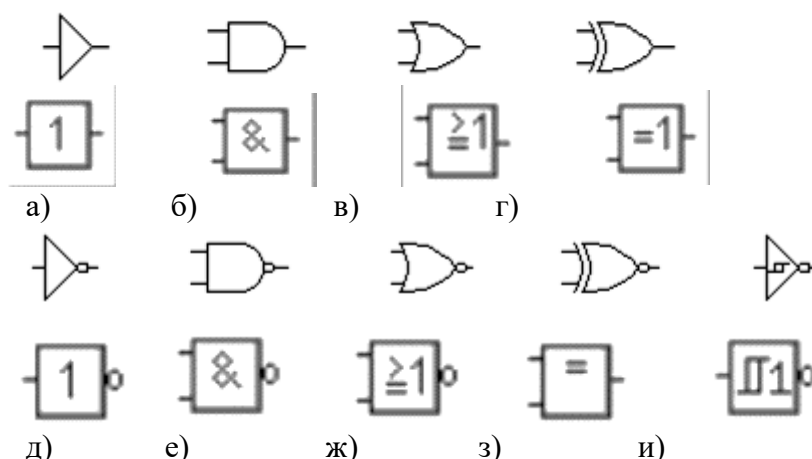


Рис. 2 – Графические обозначения логических элементов в EWB

На рис. 2 представлены:

а) буферный логический элемент;

б) элемент И (AND);

в) элемент ИЛИ (OR);

г) элемент ИСКЛЮЧАЮЩЕЕ ИЛИ (XOR);

д) инвертор (NOT);

е) элемент И-НЕ (NAND);

ж) элемент ИЛИ-НЕ (NOR);

з) элемент ИСКЛЮЧАЮЩЕЕ ИЛИ-НЕ (XNOR), иначе равнозначность;

и) триггер Шмита.

Моделирование логических схем в программе EWB целесообразно проводить с помощью логического преобразователя (Logic Converter). В качестве примера на рис. 3, а приведена схема для исследования элемента ИСКЛЮЧАЮЩЕЕ ИЛИ. Порядок подключения исследуемого элемента к логическому преобразователю очевиден из рис. 3. Очевидно также и то, что при наличии двух входов возможны только четыре комбинации входных сигналов, что отображается на экране преобразователя в виде таблицы истинности, которая генерируется после нажатия кнопки .

Для получения булева выражения исследуемого элемента необходимо нажать кнопку . Это выражение приводится на дополнительном дисплее, расположенном в нижней части лицевой панели, в виде двух слагаемых, соответствующих выходному сигналу ИСТИНА (сигнал логической единицы на выходе OUT). Сопоставление полученного выражения с таблицей истинности убеждает нас в том, что таких комбинаций действительно две, $A'B$ и AB' , следовательно булева функция имеет вид: $A'B + AB'$, где знак + соответствует логической операции ИЛИ.

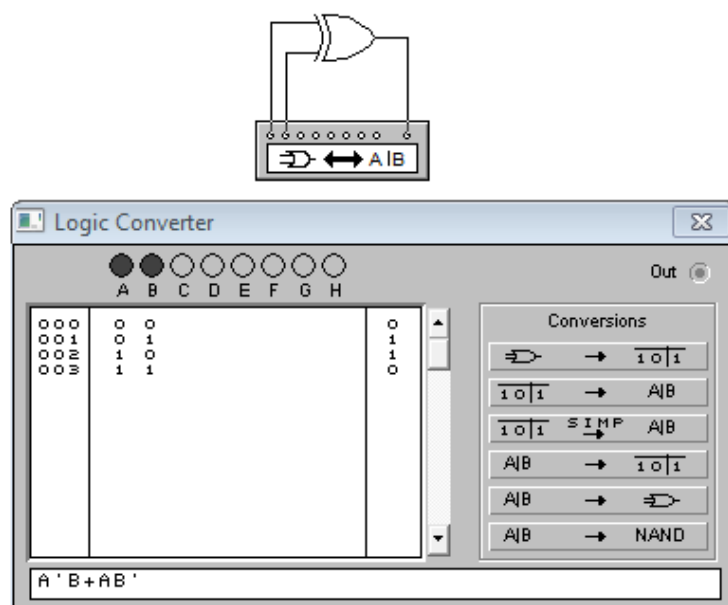


Рис. 3 – Исследование логических элементов с помощью логического преобразователя

В качестве примера использования генератора слова (Word Generator) для исследования логических элементов на рис. 4 приведена схема, в которой на входы элементов И (AND), И-НЕ (NAND), ИЛИ (OR), ИЛИ-НЕ (NOR) подается соответствующая двоичная комбинация, а реакция элементов индицируется включенными на их выходах логическими пробниками.

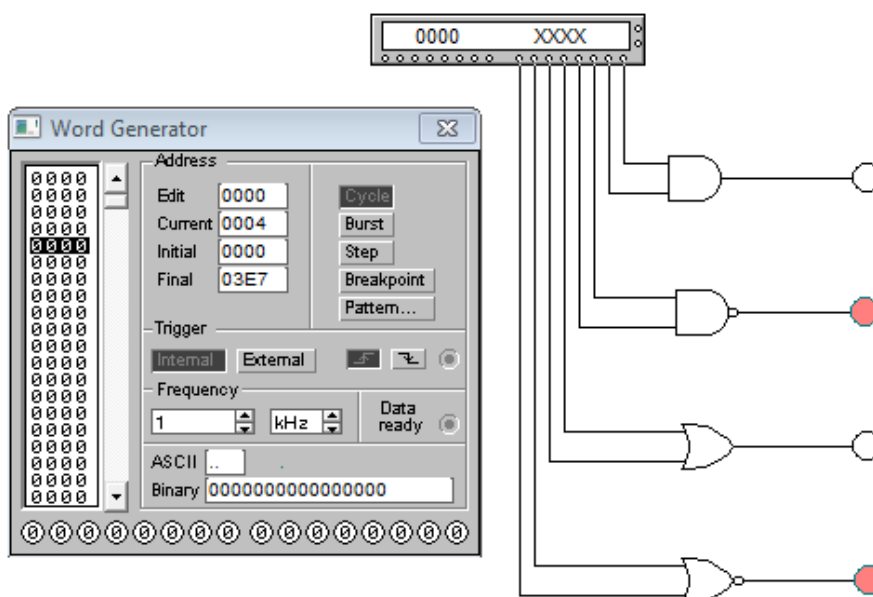


Рис. 4 – Исследование логических элементов с помощью генератора слова

С помощью логического преобразователя можно проводить не только анализ логических устройств, но и их синтез. Допустим, что нам требуется составить схему и булево выражение для логического элемента, у которого выходная комбинация в таблице истинности не 0110, как на рис. 3, а 1101. Для внесения необходимых изменений отмечаем курсором в столбце OUT подлежащий изменению символ, изменяем его с помощью клавиатуры и затем, перемещаясь по столбцу клавишами управления курсором, изменяем по необходимости символы в других строках. После внесения всех изменений последовательно нажимаем на кнопки, приведенные на рис. 5 (в правом нижнем углу), и получаем результат, представленный на рис. 5.

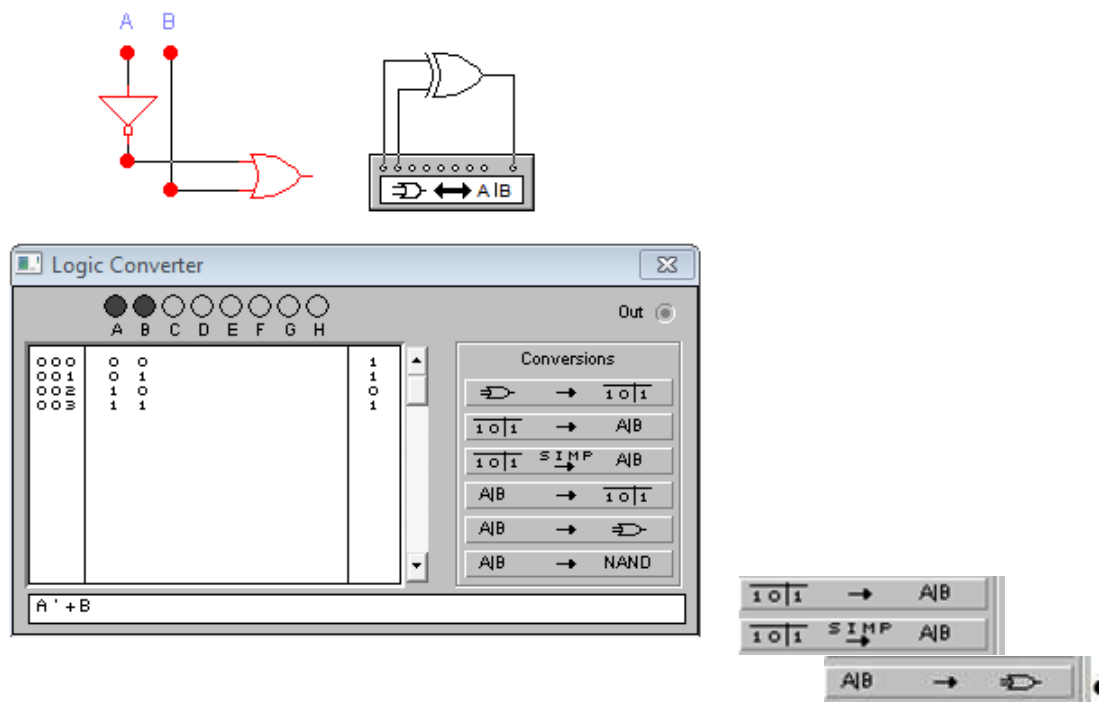


Рис. 5 – Результат синтеза логического устройства по заданной таблице истинности

Синтезированное логическое устройство показано в верхнем левом углу рис. 5, а его булево выражение $A' + B$ представлено на дополнительном дисплее в нижней части **Logic Converter**.

В общем случае для выполнения синтеза целесообразно действовать следующим образом. Щелчком курсора по иконке логического преобразователя непосредственно на линейке приборов раскрываем его лицевую панель. Активизируем курсором клеммы-кнопки А, В, ..., Н (начиная с А), количество которых равно количеству входов синтезируемого устройства. Вносим необходимые изменения в столбец OUT и после нажатия на панели преобразователя указанных выше кнопок управления получаем результат в виде схемы на рабочем поле программы и булево выражение в дополнительном дисплее.

В заключение заметим, что для двухвходовых элементов, представленных на рис. 2, можно увеличить количество входов до восьми, открывая двойным щелчком по значку компонента диалоговое окно (см. рис. 6). По умолчанию в этом окне указано минимально возможное число входов, равное двум. Заметим также, что при оптимизации логических устройств с целью получения наиболее простой схемы используются различные методы минимизации булевых выражений (карты Карно, диаграммы Вейча и др.), однако при числе входов более пяти этот процесс становится крайне трудоемким.

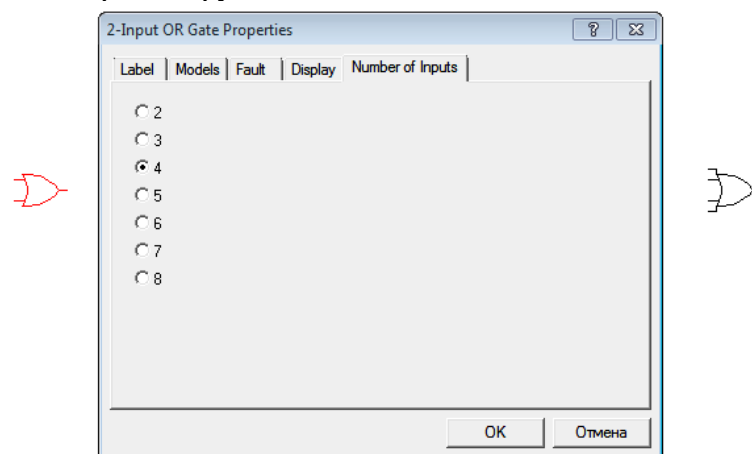


Рис. 6 – Окно установки количества входов логического элемента

Содержание практической работы, выполняемой студентами в ходе занятия

1. Описание лабораторного оборудования:

- ПЭВМ на каждого обучающегося;
- программный редактор схематического моделирования «Electronics Workbench» (EWB) версия не ниже 5.12 или NI Multisim версия Education;

Требования безопасности при выполнении работы:

- 1) К проведению лабораторных работ допускаются студенты, прошедшие требуемые инструктажи по охране труда.
- 2) Включение лабораторных установок (компьютеров) осуществляется только с разрешения преподавателя.
- 3) При проведении лабораторной работы не допускается использование приборов, оборудования, не предусмотренного планом проведения занятия.
- 4) Не разрешается при включенном оборудовании переключать кабели питания, соединительные кабели блоков и компонентов лабораторных установок (компьютеров).
- 5) При возникновении аварийных ситуаций необходимо немедленно отключить оборудование от питающей сети, сообщить об этом преподавателю и действовать по его указанию.
- 6) При возгорании оборудования его необходимо немедленно обесточить, сообщить об этом преподавателю, принять меры по устранению возгорания и действовать по указанию преподавателя.
- 7) По окончании работы с лабораторным оборудованием (компьютерами) его необходимо выключить установленным порядком.

Задания, выполняемые в ходе лабораторной работы

Задания базового уровня:

- 1) Провести исследование логического вентиля.
- 2) Провести анализ логического элемента НЕ (инвертора).
- 3) Провести анализ буферного элемента.
- 4) Провести анализ особенностей работы буферного элемента на три состояния.

Задания повышенного уровня:

- 5) Провести анализ логических элементов И, И-НЕ.
- 6) Провести анализ логических элементов ИЛИ и ИЛИ-НЕ.
- 7) Провести анализ логических элементов исключающее ИЛИ и равнозначности.

Порядок выполнения работы

Задание 1. Провести исследование логического вентиля.

Для этого выполните следующие операции:

- 1) В рабочем поле программы Electronics Workbench собрать схему исследования, приведенную на рис. 7.
- 2) Моделирование и исследования проводятся студентом самостоятельно, базируясь на знаниях, умения и навыках, полученных в ходе лабораторных работ по разделу «Аналоговая схемотехника».
- 3) Сделайте выводы по результатам проделанной работы.

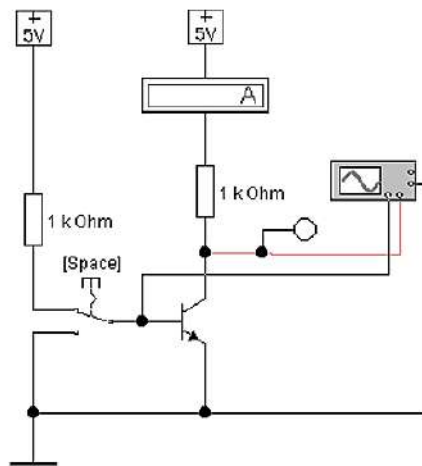


Рис. 7 – Схема исследования вентиля

Задание 2. Провести анализ логического элемента НЕ (инвертора).

Для этого выполните следующие операции:

1) В рабочем поле программы Electronics Workbench собрать схемы исследования, приведенные на рис. 8. В левой части рисунка приведена логическая схема исследования с помощью логического преобразователя, в правой верхней части – схема электрическая принципиальная, в которой исследование проводится с помощью осциллографа, в правой нижней части – эквивалентная электрическая схема замещения, в которой исследование проводится более упрощенно с помощью логического пробника.

2) Двойным щелчком открыть логический преобразователь.

3) Отобразить таблицу истинности инвертора, нажав на кнопку .

4) Записать в отчет таблицу истинности инвертора.

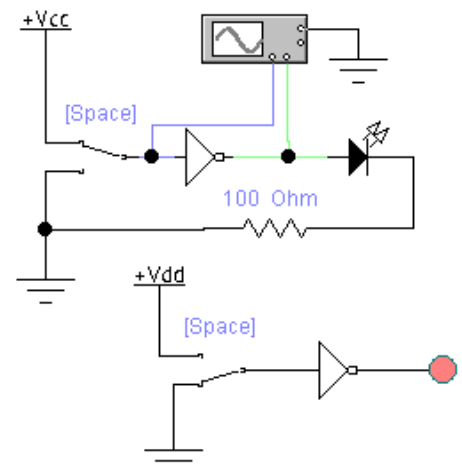
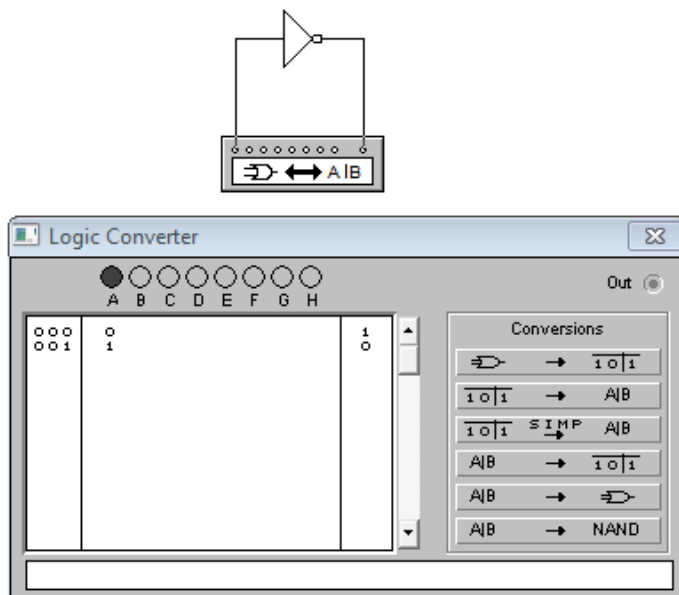


Рис. 8 – Схемы исследования инвертора

5) Двойным щелчком открыть осциллограф, затем развернуть его полностью, нажав кнопку Expand.

6) Настроить осциллограф, установив временную развертку (Time base) на 0,10 мс/дел, а вертикальные (амплитудные) развертки по обоим каналам (Channel A, Channel B) на 2V/дел.

7) Включить схему в работу, нажав выключатель в правом верхнем углу окна программы.

8) Переключая переключатель, нажатием клавиши «Пробел», с помощью осциллографа измерить и отобразить в отчете логические уровни напряжения на входе и выходе инвертора. Сравнить эти логические уровни с таблицей истинности, полученной с помощью логического преобразователя.

9) Исследовать работу инвертора с помощью логического пробника на упрощенной схеме замещения, подключая по очереди к его входу логическую единицу (источник питания) и логический нуль (нулевая шина или шина заземления). Проанализировать состояние пробника от логического уровня напряжения на выходе инвертора.

10) Сделайте выводы по результатам проделанной работы.

Задание 3. Провести анализ буферного элемента.

Для этого выполните следующие операции:

1) В схемах, приведенных на рис. 7, заменить инвертор буферным элементом, для чего удалить инвертор командой Cut в контекстно-зависимом меню, вызываемом нажатием правой кнопкой мыши на УГО элемента. Открыть панель логических элементов, выбрать буферный элемент и подсоединить его к схемам.

2) Для собранных схем исследования буферного элемента повторить процедуру исследования, приведенную в пунктах 2 – 9 предыдущего задания.

3) Сделайте выводы по результатам проделанной работы.

Задание 4. Провести анализ особенностей работы буферного элемента на три состояния.

Для этого выполните следующие операции:

1) В рабочем поле программы Electronics Workbench собрать схему исследования, приведенную на рис. 9.

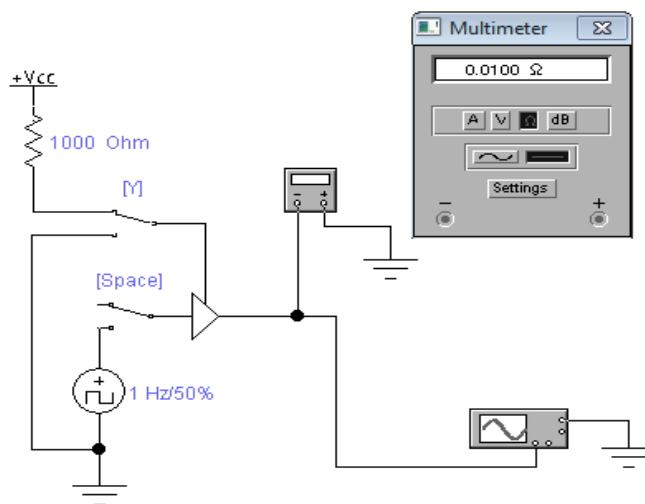


Рис. 9 – Схема исследования буферного элемента на три состояния

2) Настроить генератор тактовых импульсов, установив напряжение (Voltage) – 5 В, частоту (Frequency) – 1 Гц, а скважность оставив 50%.

3) Настроить мультиметр (тестер), нажав кнопку сопротивления (Ω) и постоянного тока (--), как указано на рис. 15.

4) Настроить осциллограф, открыв его двойным щелчком и установив временную развертку (Time base) на 0,50 с/дел, а вертикальные (амплитудные) развертки по обоим каналам (Channel A, Channel B) на 5В/дел.

5) Нажав выключатель запустить схему в работу и измерить с помощью мультиметра сопротивление цепи на выходе буферного элемента.

6) Подключить к входу буфера генератор тактовых импульсов, нажав клавишу «Пробел». В отчете отобразить эпюры напряжения с экрана осциллографа.

7) Отключить работу схемы, вернуть переключатели в исходное состояние.

8) Изменить уровень логического напряжения на управляющем входе буферного элемента, для этого переключения нажать клавишу «Y». Измерить с помощью мультиметра сопротивление цепи на выходе буферного элемента.

9) Подключить к входу буфера генератор тактовых импульсов, нажав клавишу «Пробел». В отчете отобразить эпюры напряжения с экрана осциллографа.

10) Сделайте выводы по результатам проделанной работы.

Задание 5. Провести анализ логических элементов И, И-НЕ.

Для этого выполните следующие операции:

1) В рабочем поле программы Electronics Workbench собрать схемы исследования, приведенные на рис. 10

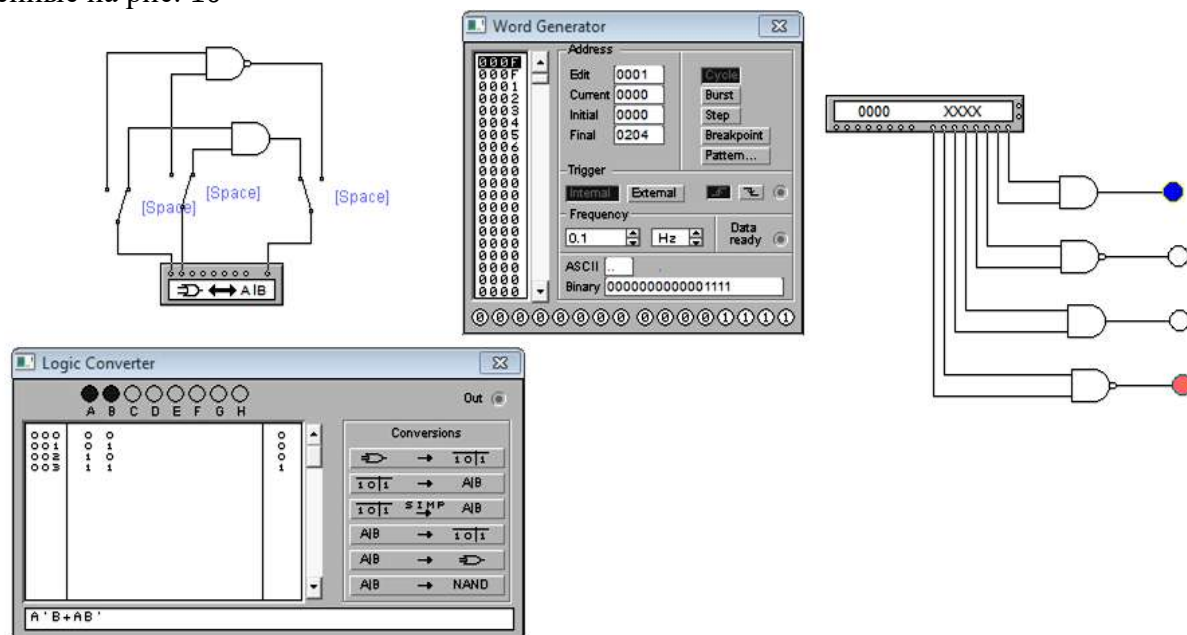


Рис. 10 – Схемы исследования логических элементов И, И-НЕ

2) В логическом преобразователе нажать кнопку отображения таблицы истинности.

3) Занести в отчет таблицу истинности элемента И.

4) Нажатием клавиши «Пробел» подсоединить к логическому преобразователю другой элемент И-НЕ, затем нажать кнопку отображения таблицы истинности и занести ее в отчет.

5) В генератор слова в первые (верхние) ячейки записать кодовые слова 0000 (в ячейку с адресом 0000), 0055 (в ячейку с адресом 0001), 00AA (в ячейку с адресом 0002) и 00FF (в ячейку с адресом 0003), в результате обращения к этим ячейкам на выходе генератора сформируются логические потенциалы соответственно 0000 0000 0000 0000, 0000 0000 0101 0101, 0000 0000 1010 1010 и 0000 0000 1111 1111.

6) В окне Initial (начальный адрес, запуска генератора) записать код нулевой ячейки – 0000. Запустить генератор, нажав кнопку Step.

7) Проанализировать зависимость уровней логического напряжения на выходе элементов И, И-НЕ от уровней на их входе.

8) Изменяя начальный адрес последовательно на 0001, 0002 и 0003, запуская генератор нажатием кнопки Step, провести анализ зависимости уровней логического напряжения на выходе элементов И, И-НЕ от уровней на их входе.

9) Сделайте выводы по результатам проделанной работы.

Задание 6. Провести анализ логических элементов ИЛИ и ИЛИ-НЕ.

Для этого выполните следующие операции:

1) В схемах исследования, приведенных на рис. 16, заменить присутствующие элементы логическими элементами ИЛИ и ИЛИ-НЕ, меняя элемент И элементом ИЛИ, а элемент И-НЕ – ИЛИ-НЕ.

2) Выполнить пункты 2 – 8 предыдущего задания для элементов ИЛИ и ИЛИ-НЕ.

9) Сделайте выводы по результатам проделанной работы.

Задание 7. Провести анализ логических элементов исключающее ИЛИ и равнозначности.

Для этого выполните следующие операции:

1) В схемах исследования, приведенных на рис. 16, заменить присутствующие элементы логическими элементами Исключающее ИЛИ и Исключающее ИЛИ-НЕ (элемент равнозначности), меняя элемент ИЛИ элементом Исключающее ИЛИ, а элемент ИЛИ-НЕ – Исключающее ИЛИ-НЕ.

2) Выполнить пункты 2 – 8 предыдущего задания для элементов Исключающее ИЛИ и Исключающее ИЛИ-НЕ (элемент равнозначности).

9) Сделайте выводы по результатам проделанной работы.

Содержание отчета о работе

В отчете привести:

- тему и цель работы работы,
- практические задания;
- схемы исследования;
- результаты выполнения практических заданий и экспериментов по каждому пункту, в том числе полученные таблицы истинности, синтезированные устройства, алгебраические преобразования, эпюры напряжений и т.п.;
- выводы о проделанной работе.

5. Контрольные вопросы для подготовки к защите отчета:

- 1) Принцип работы электронного ключа (вентилля).
- 2) Характеристика простейших логических операций.
- 3) Условно-графическое обозначение и таблицы истинности базовых логических элементов.
- 4) Краткая характеристика и порядок моделирования сем с помощью программы схемотехнического моделирования Electronics Workbench.
- 5) Характеристика и порядок работы с логическим преобразователем программа схемотехнического моделирования Electronics Workbench.
- 6) Характеристика и порядок работы с генератором слова программа схемотехнического моделирования Electronics Workbench.
- 7) Характеристика и порядок работы с логическим анализатором программа схемотехнического моделирования Electronics Workbench.
- 8) Порядок анализа основных логических элементов с помощью программы схемотехнического моделирования Electronics Workbench.

**Лабораторная работа разработана
доцентом кафедры инфокоммуникаций,
кандидатом технических наук, доцентом, профессором РАЕ**

К.М. Сагдеевым

ЛАБОРАТОРНАЯ РАБОТА № 12

Тема: ИССЛЕДОВАНИЕ КОМБИНАЦИОННЫХ ЦИФРОВЫХ УСТРОЙСТВ: СУММАТОРОВ

Время – 4 учебных часа.

ЦЕЛЕВАЯ УСТАНОВКА ЛАБОРАТОРНОЙ РАБОТЫ:

В ходе лабораторной работы студенты должны овладеть следующими умениями и навыками:

- осуществлять схемотехническое (компьютерное) моделирование комбинационных цифровых устройств с использованием универсальных пакетов прикладных компьютерных программ;
- проводить исследование комбинационных цифровых устройств на основе их схемотехнических моделей,
- синтеза комбинационных цифровых устройств с использованием универсальных пакетов прикладных компьютерных программ;
- подборки и анализа информации для формирования исходных данных для проектирования цифровых устройств.

УЧЕБНО-МАТЕРИАЛЬНОЕ ОБЕСПЕЧЕНИЕ:

- программный редактор схематического моделирования «Electronics Workbench» (EWB), версия не ниже 5.12 или NI Multisim версия Education;
- приложение для математических и инженерных вычислений Mathcad Professional версия не ниже 15.0;
- электронная методическая разработка по лабораторной работе.

СТРУКТУРА ЛАБОРАТОРНОЙ РАБОТЫ:

Занятие №1		90 мин
Вводная часть		10 мин
Проверка готовности студентов к лабораторной работе		8 мин
Вступительная часть		2 мин
Вопросы (задачи), подлежащие исследованию:		75 мин
1. Исследование сумматоров.		75 мин
Заключительная часть		5 мин
Подведение итогов		3 мин
Задание студентам для самостоятельной работы		2 мин
Занятие №2		90 мин
Вводная часть		10 мин
Проверка готовности студентов к лабораторной работе		8 мин
Вступительная часть		2 мин
Вопросы (задачи), подлежащие исследованию:		55 мин
2. Исследование сумматоров.		55 мин
Заключительная часть		25 мин
Защита отчетов по лабораторной работе		20 мин
Подведение итогов		3 мин
Задание студентам для самостоятельной работы		2 мин

СОДЕРЖАНИЕ ЛАБОРАТОРНОЙ РАБОТЫ

Краткие теоретические или справочно-информационные материалы

Под *комбинационным цифровым устройством (КЦУ)* понимается цифровое устройство, обеспечивающее преобразование совокупности N входных цифровых сигналов в M выходных, при этом состояние выходных сигналов в данный момент времени определяется состоянием входных сигналов в этот же момент времени. Иными словами, КЦУ «не помнит» предыстории поступления сигналов на его входы. Правила функционирования КЦУ определяются реализуемыми ими функциями алгебры логики.

Реализация КЦУ предполагает выбор определенных логических элементов из заданного набора и их соединение таким образом, чтобы обеспечивалась зависимость цифровых выходных сигналов от входных с заданными правилами функционирования. При реализации КЦУ широко используются интегральные комбинационные логические микросхемы малой степени интеграции, образующие основу элементной базы цифровой электроники.

Арифметические сумматоры

Арифметические сумматоры являются составной частью так называемых арифметико-логических устройств (АЛУ) микропроцессоров (МП). Они используются также для формирования физического адреса ячеек памяти в МП с сегментной организацией памяти. В программе EWB арифметические сумматоры представлены в библиотеке компонентов Digital двумя базовыми устройствами, показанными на рис. 1: полусумматором и полным сумматором.



Рис. 1 – Схемы полусумматора (а) и полного сумматора (б)

Они имеют следующие назначения выводов: А, В входы суммируемых операндов, Σ – результат суммирования, Co – выход переноса, Ci – вход переноса. Многоразрядный сумматор создается на базе одного полусумматора и n полных сумматоров.

В качестве примера на рис. 2 приведена структура трехразрядного сумматора. На входы A1, A2, A3 и B1, B2, B3 подаются первое и второе слагаемые соответственно, а с выходов S1, S2, S3 снимается результат суммирования.

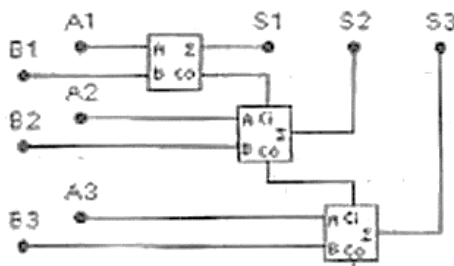


Рис. 2 – Трехразрядный сумматор

Для исследования внутренней структуры и логики функционирования сумматоров используют логический преобразователь.

Содержание практической работы, выполняемой студентами в ходе занятия

Описание лабораторного оборудования:

- 1) Персональный компьютер – не менее 1-го на двух обучающихся;
- 2) Программное обеспечение:
 - программа схемотехнического моделирования Electronics Workbench EWB 5.12.

Задания для выполнения лабораторной работы:

Базовый уровень:

- 1) Исследовать внутреннюю структуру и логику функционирования полусумматора, используя логический преобразователь и генератор слова.
- 2) Исследовать внутреннюю структуру и логику функционирования полного сумматора, используя логический преобразователь и генератор слова.
- 3) Исследовать логику функционирования 4-х разрядного сумматора с помощью генератора слова.

Повышенный уровень:

4) Синтезировать заданный сумматор-вычитатель и провести его исследование.

Порядок выполнения работы:

1. Исследование арифметических сумматоров

Задание 1.1. Исследовать внутреннюю структуру и логику функционирования полусумматора, используя логический преобразователь и генератор слова. Для этого выполните следующие операции:

1) Собрать схему исследования полусумматора, приведенную на рис. 3. При этом к зажиму OUT логического преобразователя подключен выход результата суммирования Σ в полусумматоре.

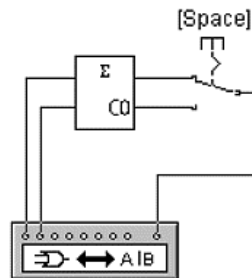


Рис. 3 – Схема исследования полусумматора

2) В логическом преобразователе последовательно нажать кнопки:

$\Rightarrow$	$\rightarrow$	$\overline{1}0 1$
$\overline{1}0 1$	$\rightarrow$	$A B$
$\overline{1}0 1$	$\Rightarrow \text{IMP}$	$A B$

В результате получить и записать в отчет таблицу истинности полусумматора и его логическое выражение для результата суммирования.

3) Сравнить полученные данные с таблицами истинности базовых логических элементов и сделать вывод о том, какой элемент реализует полученную булеву функцию при подключении вывода Σ полусумматора к зажиму OUT преобразователя (как показано на рис. 3).

4) Синтезировать данный элемент в полнофункциональном базисе И, ИЛИ, НЕ, нажав кнопку $A|B \rightarrow \Rightarrow$.

5) С помощью переключателя, нажав клавишу «Пробел», подключить клемму OUT преобразователя к выходу переноса C_0 полусумматора.

6) В логическом преобразователе последовательно нажать кнопки:

$\Rightarrow$	$\rightarrow$	$\overline{1}0 1$
$\overline{1}0 1$	$\rightarrow$	$A B$
$\overline{1}0 1$	$\Rightarrow \text{IMP}$	$A B$

В результате получить и записать в отчет таблицу истинности полусумматора и его логическое выражение для результата переноса.

7) Определить, какой логический элемент реализует функцию переноса полусумматора, произвести его синтез с помощью логического преобразователя.

8) Отобразить в отчете по лабораторной работе схему синтезированного полусумматора в базисе И, ИЛИ, НЕ.

9) Провести исследование логики функционирования синтезированного полусумматора. Для этого выполнить следующие операции:

— подсоединить входы синтезированного полусумматора к младшим выходам генератора слова, а к входам и выходам полусумматора подключить логические пробники для индикации входных данных и результатов суммирования и переноса;

- записать в первые 4 ячейки генератора слова соответственно коды 0000, 0001, 0002 и 0003, формирующие значения операндов А и В на входе полусумматора;
- установить генератор слова в пошаговый режим работы, нажимая кнопку «Step» генератора, проверить логику функционирования полусумматора;
- занести в отчет по лабораторной работе полученную в результате исследований таблицу истинности полусумматора (таблица 1).

Таблица 1 – Таблица истинности сумматора

Входы			Выходы	
A	B	Ci	S	C0

10) Сделайте выводы по результатам проведенного анализа и синтеза о внутренней структуре и логике функционирования полусумматора.

Задание 1.2. Исследовать внутреннюю структуру и логику функционирования полного сумматора, используя логический преобразователь и генератор слова. Для этого выполните следующие операции:

1) Собрать схему исследования полного сумматора, приведенную на рис 4. При этом к зажиму OUT логического преобразователя подключен выход результата суммирования Σ в сумматоре.

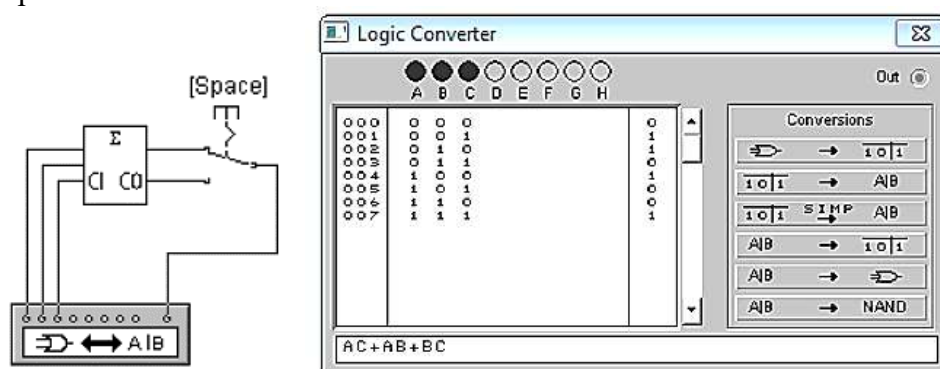


Рис. 4 – Схема исследования полного сумматора

- Повторить пункты 2 – 9 предыдущего задания.
- По результатам выполнения перечисленных пунктов в отчете по лабораторной работе представить логические выражения для синтеза сумматора, синтезированную схему полного сумматора в базисе И, ИЛИ, НЕ, а также полученную в результате исследований таблицу истинности полного сумматора.
- Дополнительная задача: составить схему полного сумматора на основе полусумматоров и подтвердить ее работоспособность с помощью генератора слова и логических пробников.
- Сделайте выводы по результатам проведенного анализа и синтеза о внутренней структуре и логике функционирования полного сумматора.

Задание 1.3. Исследовать логику функционирования 4-х разрядного сумматора с помощью генератора слова. Для этого выполните следующие операции:

- Собрать схему исследования 4-х разрядного сумматора, приведенную на рис 5.

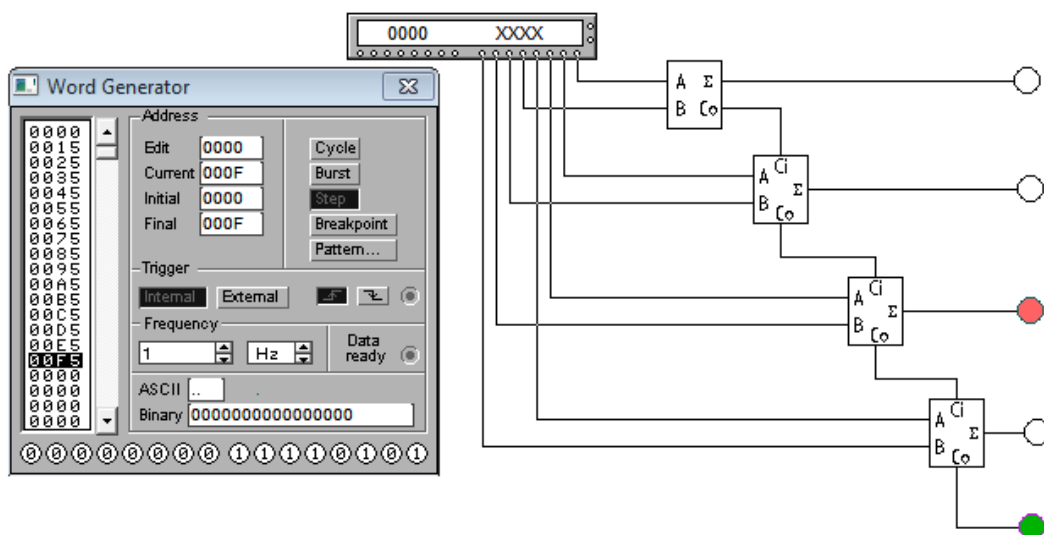


Рис. 5 – Схема исследования 4-х разрядного сумматора

2) Запрограммировать ячейки генератора слова так, чтобы на одних входах сумматора значения операнда *B* изменялись бы от 0000 до 1111, а на другом входе код операнда *A* оставался неизменным, равным коду номера варианта по модулю 10. В приведенной схеме исследования код операнда *A* – 0101.

3) Установить генератор слов в пошаговый режим работы. Многократно нажимая кнопку «Step» генератора проверить логику функционирования сумматора, записав все его результаты вычислений в отчетную таблицу 2.

Таблица 2.

Код операнда <i>A</i>	Код операнда <i>B</i>	Код суммы	переполнение

4) Сделайте выводы по результатам проведенного исследования принципов построения и логики функционирования 4-х разрядного сумматора.

Задание 1.4. Синтезировать заданный сумматор-вычитатель и провести его исследование (повышенный уровень).

Постановка задачи синтеза. На основе 4-х разрядного сумматора, исследование которого проводилось в предыдущем задании, самостоятельно синтезировать сумматор-вычитатель с разрядностью, заданной по варианту (см. табл. 3).

Таблица 3 – Варианты заданий для синтеза и исследования сумматора-вычитателя.

№ варианта	Разрядность сумматора-вычитателя	Второй операнд <i>B</i>	№ варианта	Разрядность сумматора-вычитателя	Второй операнд <i>B</i>
1	4	5	11	4	4
2	5	10	12	5	9
3	6	25	13	6	24
4	7	49	14	7	54
5	8	105	15	8	109
6	4	3	16	4	6
7	5	11	17	5	13
8	6	27	18	6	26
9	7	56	19	7	51
10	8	117	20	8	111

Функциональная схема n -разрядного сумматора-вычитателя приведена на рис. 6.

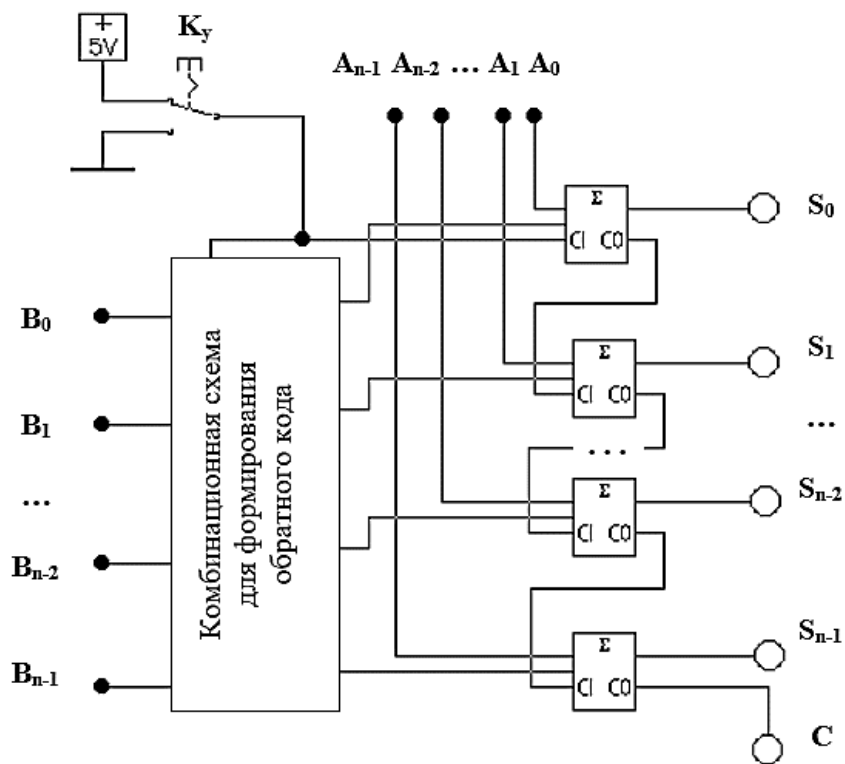


Рис. 6 – Функциональная схема n -разрядного сумматора-вычитателя

В основе данной схемы (см. рис. 6) лежит типовый n -разрядный сумматор, построенный на основе полных одноразрядных сумматоров. Для осуществления операции вычитания с помощью данного сумматора устройство должно содержать комбинационную схему для перевода вычитаемого n -разрядного числа (отрицательного операнда) в обратный код.

Перевод сумматора в режим вычитателя должен производиться переключателем S_y , подключающим уровень логической 1 к входу комбинационной схемы для инвертирования вычитаемого операнда и на вход переноса C_i в младшем разряде для получения дополнительного кода второго (вычитаемого) операнда. Для выполнения операции суммирования переключатель S_y подключает уровень логической 0 к указанным входам, в результате код второго (слагаемого) операнда не меняется.

Таким образом, задача синтеза заключается в синтезе комбинационной схемы, формирующей обратный код вычитаемого числа (операнда B) и соединении ее с n -разрядным сумматором.

Для отображения результатов суммирования или вычитания к выходам сумматоров подключить логические пробники.

Порядок синтеза и исследования:

- 1) Собрать схему заданного n -разрядного сумматора.
- 2) Определить логический 2-х входовый элемент, который обеспечить с при подачи на один из его входов логической 1, формирование на выходе обратного кода для операнда, поступающего на другой вход этого логического элемента.
- 3) Синтезировать с помощью выбранного логического элемента комбинационную схему, обеспечивающую формирование обратного кода для поступающего на ее входы второго (вычитаемого) n -разрядного операнда.
- 4) Подключить выходы комбинационной схемы к информационным входам сумматоров.

5) Для формирования операндов информационные входы **A** и **B** сумматора-вычитателя подключить к генератору слова, в память которого в шестнадцатеричном коде в младший байт занести значения операнда **A** от 0 до 7 для 4-разрядного сумматора или от 2^{n-2} до $2^{n-2}+7$ для сумматоров другой разрядности, а в старший байт значение второго операнда **B**, заданное в таблице 3.

6) Проверить работоспособность синтезированного сумматора-вычитателя путем подтверждения правильности логики его функционирования. Для этого устанавливая устройство в режим сначала суммирования, а затем вычитания, и запуская генератор слов в пошаговом режиме, произвести вычислительные операции над операндами **A** и **B**.

7) Результаты операций суммирования и вычитания занести в таблицу 4 в двоичном коде.

Таблица 5 – Результаты исследований

Код операнда A в двоичном виде	Код операнда B в двоичном виде	Код суммы в двоичном виде	Код разности в двоичном виде

8) Сделайте выводы по результатам проведенного синтеза и исследования о принципах построения и логики функционирования n -х разрядного сумматора-вычитателя.

Содержание отчета о работе

В отчете привести:

- тему и цель работы работы,
- практические задания;
- схемы исследования;
- результаты выполнения практических заданий и экспериментов по каждому пункту, в том числе полученные таблицы истинности, синтезированные устройства, алгебраические преобразования, временные диаграммы и т.п.;
- выводы о проделанной работе.

Контрольные вопросы для подготовки к защите отчета:

- 1) Перечень и характеристика комбинационных цифровых устройств.
- 2) Характеристика принципов построения и работы арифметических сумматоров.
- 3) Порядок исследования внутренней структуры и логики функционирования полусумматора и полного сумматора с помощью логического преобразователя и генератора слова.
- 4) Порядок исследования внутренней структуры и логики функционирования 4-х разрядного сумматора с помощью логического преобразователя и генератора слова.

Лабораторная работа разработана
доцентом кафедры инфокоммуникаций,
кандидатом технических наук, доцентом, профессором РАЕ
К.М. Сагдеевым

ЛАБОРАТОРНАЯ РАБОТА № 3

**Тема: ИССЛЕДОВАНИЕ КОМБИНАЦИОННЫХ ЦИФРОВЫХ УСТРОЙСТВ:
ШИФРАТОРОВ И ДЕШИФРАТОРОВ**

Время – 4 учебных часа.

ЦЕЛЕВАЯ УСТАНОВКА ЛАБОРАТОРНОЙ РАБОТЫ:

В ходе лабораторной работы студенты должны овладеть следующими умениями и навыками:

- осуществлять схемотехническое (компьютерное) моделирование комбинационных цифровых устройств с использованием универсальных пакетов прикладных компьютерных программ;
- проводить исследование комбинационных цифровых устройств на основе их схемотехнических моделей,
- синтеза комбинационных цифровых устройств с использованием универсальных пакетов прикладных компьютерных программ;
- подборки и анализа информации для формирования исходных данных для проектирования цифровых устройств.

УЧЕБНО-МАТЕРИАЛЬНОЕ ОБЕСПЕЧЕНИЕ:

- программный редактор схематического моделирования «Electronics Workbench» (EWB), версия не ниже 5.12 или NI Multisim версия Education;
- приложение для математических и инженерных вычислений Mathcad Professional версия не ниже 15.0;
- электронная методическая разработка по лабораторной работе.

СТРУКТУРА ЛАБОРАТОРНОЙ РАБОТЫ:

Занятие №1		90 мин
Вводная часть		10 мин
Проверка готовности студентов к лабораторной работе		8 мин
Вступительная часть		2 мин
Вопросы (задачи), подлежащие исследованию:		75 мин
1. Исследование шифраторов и дешифраторов.		75 мин
Заключительная часть		5 мин
Подведение итогов		3 мин
Задание студентам для самостоятельной работы		2 мин
Занятие №2		90 мин
Вводная часть		10 мин
Проверка готовности студентов к лабораторной работе		8 мин
Вступительная часть		2 мин
Вопросы (задачи), подлежащие исследованию:		55 мин
2. Исследование шифраторов и дешифраторов.		55 мин
Заключительная часть		25 мин
Защита отчетов по лабораторной работе		20 мин
Подведение итогов		3 мин
Задание студентам для самостоятельной работы		2 мин

СОДЕРЖАНИЕ ЛАБОРАТОРНОЙ РАБОТЫ

Краткие теоретические или справочно-информационные материалы

Под **комбинационным цифровым устройством (КЦУ)** понимается цифровое устройство, обеспечивающее преобразование совокупности N входных цифровых сигналов в M выходных, при этом состояние выходных сигналов в данный момент времени определяется состоянием входных сигналов в этот же момент времени. Иными словами, КЦУ «не помнит» предыстории поступления сигналов на его входы. Правила функционирования КЦУ определяются реализуемыми ими функциями алгебры логики.

Реализация КЦУ предполагает выбор определенных логических элементов из заданного набора и их соединение таким образом, чтобы обеспечивалась зависимость цифровых выходных сигналов от входных с заданными правилами функционирования. При реализации КЦУ широко используются интегральные комбинационные логические микросхемы малой степени интеграции.

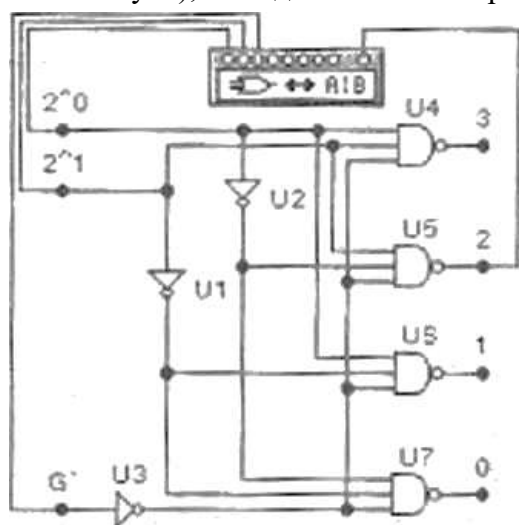
Дешифраторы и шифраторы

Дешифратор (декодер) – комбинационное устройство с несколькими входами и выходами, у которого определенным комбинациям входных сигналов соответствует активнее состояние одного из выходов. Дешифратор является обращенным по входам демультиплексором, у которого адресные входы стали информационными, а бывший информационный вход стал входом разрешения. Поэтому часто дешифраторы называют дешифраторами-демультиплексорами и наоборот.

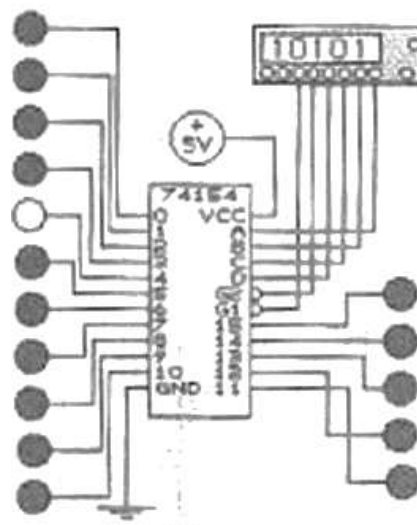
Дешифраторы в виде серийных ИМС средней степени интеграции широко используются в информационно-измерительной технике и микропроцессорных системах управления, в частности, в качестве коммутаторов-распределителей информационных сигналов и синхроимпульсов, для демультиплексирования данных и адресной логики в запоминающих устройствах, а также для преобразования двоично-десятичного кода в десятичный с целью управления индикаторными и печатающими устройствами.

Дешифраторы, как самостоятельные изделия электронной техники имеют 4, 8 или 16 выходов. Если требуется большее число выходов, дешифраторы наращиваются в систему.

Схема дешифратора 2х4 (рис. 1, а) содержит три инвертора U1 ... U3 и четыре элемента ЗИ-НЕ U4 ... U7; входы 2^0 , 2^1 – адресные, G' – вход разрешения (активный уровень – сигнал логического нуля); выходы 0 ... 3 – инверсные.



а)



б)

Рис. 1 – Дешифратор 2х4 (а) и схема включения ИМС 74154 (б)

Заметим, что в серийных ИМС дешифраторов универсального типа выходы всегда инверсные, т.е. в исходном состоянии на его выходах сигнал логической единицы. Это вызвано тем, что они чаще всего используются в адресных селекторах для выбора того или иного устройства (например, микросхемы ОЗУ), в которых сигнал выбора, как правило, должен иметь низкий уровень. В качестве примера на рис. 1, б) приведена схема включения дешифратора 74154 (отечественный аналог К155ИД3). Эта ИМС имеет четыре адресных входа А, В, С, D, два входа разрешения G1, G2 и шестнадцать выходов 0...15 (выходы не прямые, как обозначено в ЕWB, а инверсные). В режиме дешифратора с генератора слова на входы G1, G2 подается 0, а на адресные входы – код в диапазоне 0000 ... 1111. **В режиме демультиплексора один из разрешающих входов, например G1, используется в качестве информационного**

входа. Информационный сигнал в виде логического 0 с этого выхода распределяется по выходам 0 ... 15 в соответствии с состоянием адресных входов, т.е. режимы дешифратора и демультиплексора трудно различимы.

Шифраторы (кодеры) используются для кодирования унитарного кода в двоичный код, а также очень часто для преобразования десятичных чисел в двоичный или двоично-десятичный код, например, в микрокалькуляторах, в которых нажатие десятичной клавиши соответствует генерации соответствующего двоичного кода.

Электромеханический аналог шифратора для кодирования десятичных чисел 1...7 в двоичный код (рис. 2) содержит «кнопки» указанных цифр в виде одинарных, сдвоенных или строенных переключателей, управляемых цифровыми клавишами клавиатуры. Состояние «кнопок» - включена/ выключена – устанавливается тактовыми импульсами опроса от источника однополярных импульсов U_t и на выходе шифратора индицируется логическими пробниками для двоичного кода и алфавитно-цифровым индикатором для десятичного.

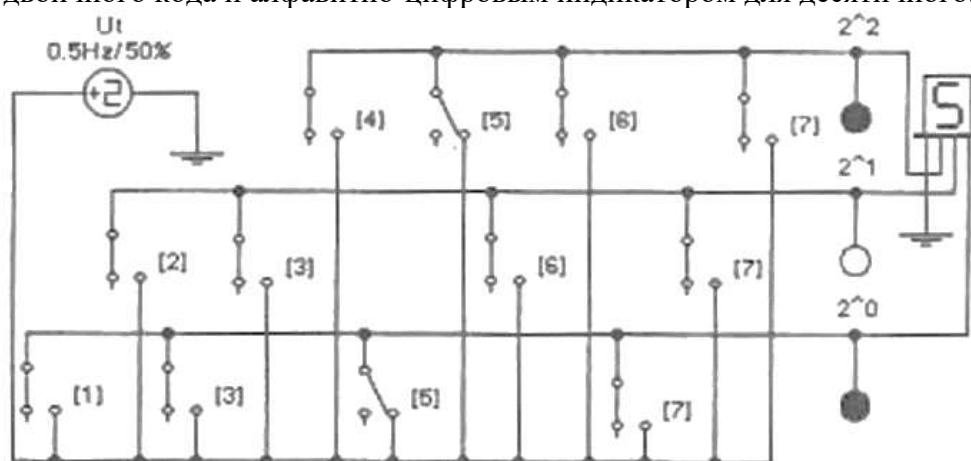


Рис. 2 – Схема электромеханического шифратора

Поскольку в реальных клавиатурах возможно нажатие сразу нескольких клавиш, в шифраторах используется принцип приоритета старшего разряда, т.е. при нажатии, например, клавиш 9, 5 и 2 на выходе шифратора будет генерироваться код 1001, соответствующий цифре 9. Следует отметить, что шифраторы как отдельный класс функциональных устройств представлены в наиболее богатой ТТЛ-серии всего двумя ИМС – 74147 и 74148, причем последняя ИМС имеется и в библиотеке программы EWB. Схема ее включения показана на рис. 3, а), а режимы работы используемого генератора слова – на рис. 3, б).

Назначение выводов ИМС 74148: 0 ... 7 – входы; A0, A1, A2 – выходы; E1 – вход разрешения; E0, GS – выходы для каскадирования шифраторов. При моделировании необходимо обратить внимание на реализацию принципа приоритета, при этом следует учесть, что все входы и выходы – инверсные (на функциональной схеме ИМС в программе EWB они показаны прямыми).

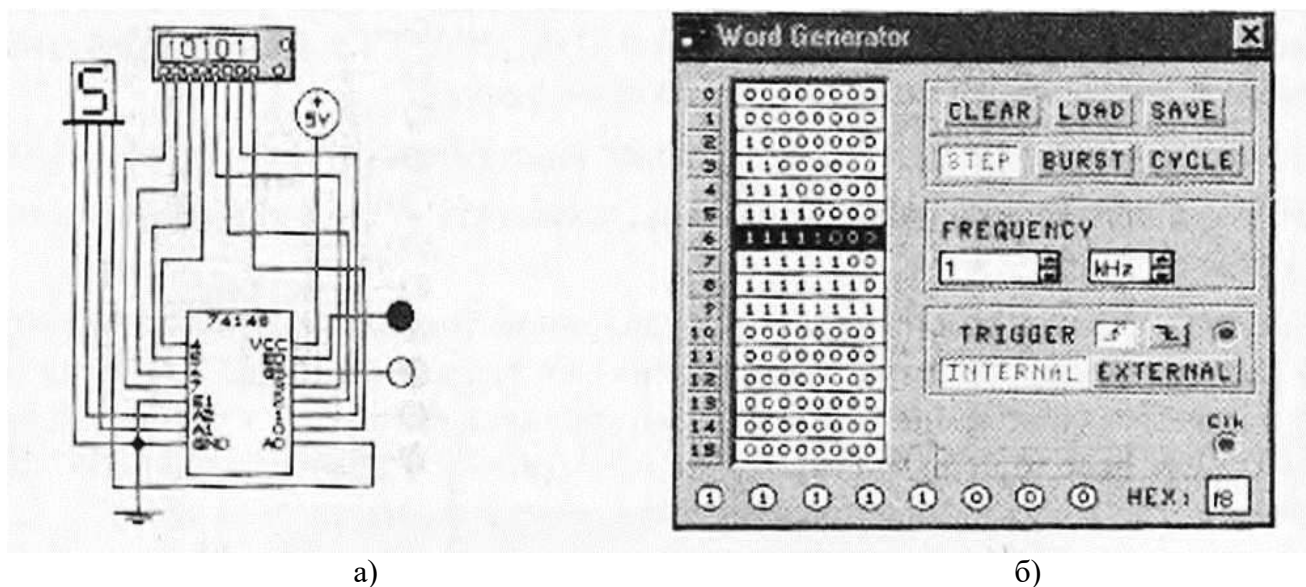


Рис. 3 – Схема включения ИМС 74148 (а)
и панель генератора слова с установками для испытания (б)

Содержание практической работы, выполняемой студентами в ходе занятия

1. Описание лабораторного оборудования:

- 1) Персональный компьютер – не менее 1-го на двух обучающихся;
- 2) Программное обеспечение:
– программа схемотехнического моделирования Electronics Workbench EWB 5.12.

2. Задания для выполнения лабораторной работы:

Базовый уровень:

- 1) Синтезировать и исследовать логику функционирования дешифратора 3х8 с помощью логического преобразователя и генератора слова
- 2) Исследовать логику функционирования дешифратора 4х16, реализованного в виде ИМС 74154 (К155ИД3) с помощью генератора слова.
- 3) Синтезировать и исследовать логику функционирования шифратора 8х3 с помощью логического преобразователя и генератора слова.
- 4) Исследовать логику функционирования шифратора 8х3, реализованного в виде ИМС 74148 (КМ555ИБ1) с помощью генератора слова.

Повышенный уровень:

- 5) Синтезировать фрагмент схемы шифратора клавиатуры и исследовать логику его функционирования.

3 Порядок выполнения работы:

Задание 1. Синтезировать и исследовать логику функционирования дешифратора 3х8 с помощью логического преобразователя и генератора слова. Для этого выполните следующие операции:

- 1) Открыть логический преобразователь, активизировать клеммы А, В и С, нажав на них курсором.
- 2) В таблице истинности, появившейся на экране, внести изменения таким образом, чтобы в выходном столбце была записана «1» в строке с адресом 000, а в остальных строках столбца должны находиться «0».
- 3) Нажать кнопку отображения логической (булевой) функции, по которой синтезировать часть схемы дешифратора, которая будет отвечать за активацию нулевого выхода, т.е. за появления на этом выходе логической единицы, при условии, что на всех трех входах будут присутствовать логические нули. Занести часть схемы в отчет.

4) Последовательно повторить действия для строк с адресами 001, 002 и т.д. до 007, определяя логические функции, по которым аналогичным образом синтезировать другие части дешифратора, отвечающие за активацию первого, второго и так далее седьмого выходов.

5) В отчете отобразить схему дешифратора, которую необходимо минимизировать, удалив лишние инверторы.

6) Проверить работу синтезированной схемы дешифратора с помощью генератора слова и логических пробников, подключив к их выходам дешифратора, например, как показано на рис. 4. Для этого задать в генераторе слова цикл с 0000 по 0007, в котором записать соответствующие коды.

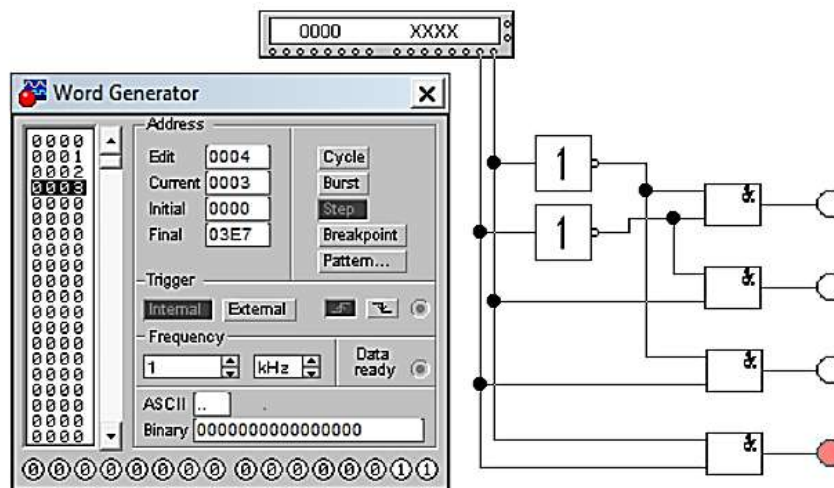


Рис. 4– Пример схемы исследования дешифратора 2х4

7) Сделайте выводы по результатам проведенного исследования о принципах построения и логике функционирования синтезированного дешифратора.

Задание 2. Исследовать логику функционирования дешифратора 4×16, реализованного в виде ИМС 74154 (К155ИД3) с помощью генератора слова. Для этого выполните следующие операции:

1) На панели инструментов нажать кнопку Digital, в открывшемся контекстно-зависимом меню выбрать кнопку 741xx и вынести ее на рабочее поле программы EWB, выбрать заданную микросхему 74154. Собрать схему исследования, как показано на рис. 5.

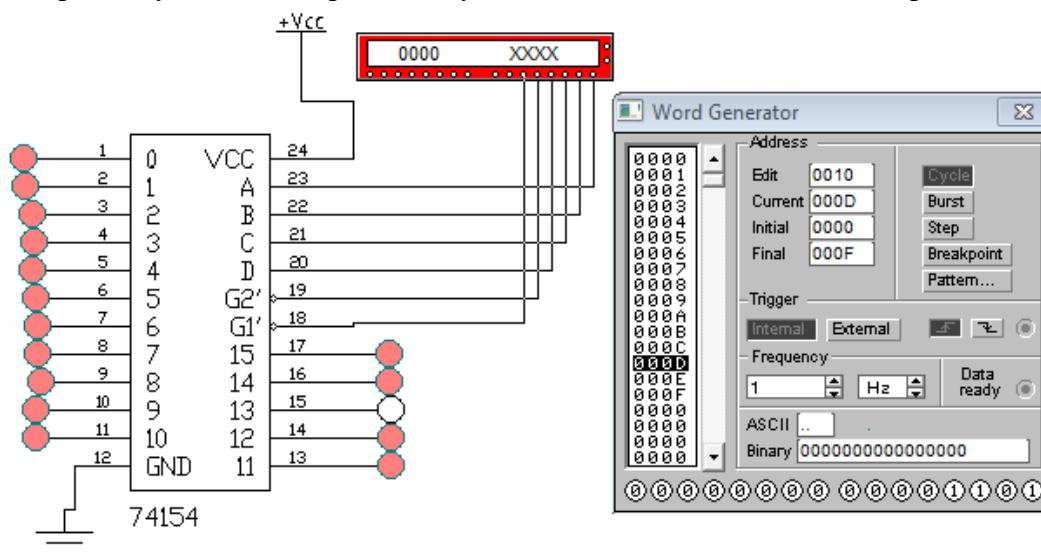


Рис. 5 – Схема включения ИМС 74154 (К155ИД3)

2) Занести в отчет по лабораторной работе таблицу истинности микросхемы 74154. Определить функцию входов G1` и G2`.

3) Для исследования логики функционирования дешифратора задать в генераторе слова цикл с 0000 по 000F ячейку, в которых записать соответствующие коды.

4) Запустить генератор слова с тактовой частотой 1 Гц, как показано на рис. 14, провести анализ логики функционирования дешифратора 4×16.

5) Сделайте выводы по результатам проведенного исследования о принципах построения, работы и логике функционирования дешифратора 4×16.

Задание 3. Синтезировать и исследовать логику функционирования шифратора 8×3 с помощью логического преобразователя и генератора слова. Для этого выполните следующие операции:

1) Занести в отчет по лабораторной работе таблицу истинности шифратора 8×3, имеющую 8 унитарных входов x и 3 двоичных выхода Y .

2) На основании таблицы истинности составить логические функции в виде совершенных дизъюнктивных нормальных форма (СДНФ) для каждого выходного двоичного разряда шифратора путем записи по логическим единицам. Например, для младшего разряда логическая функция будет иметь вид:

$$Y_0 = x_1 + x_3 + x_5 + x_7.$$

3) Синтезировать на основании полученных логических функций схему шифратора 8×3 с помощью типовых логических элементов. Пример представлен на рис. 6.

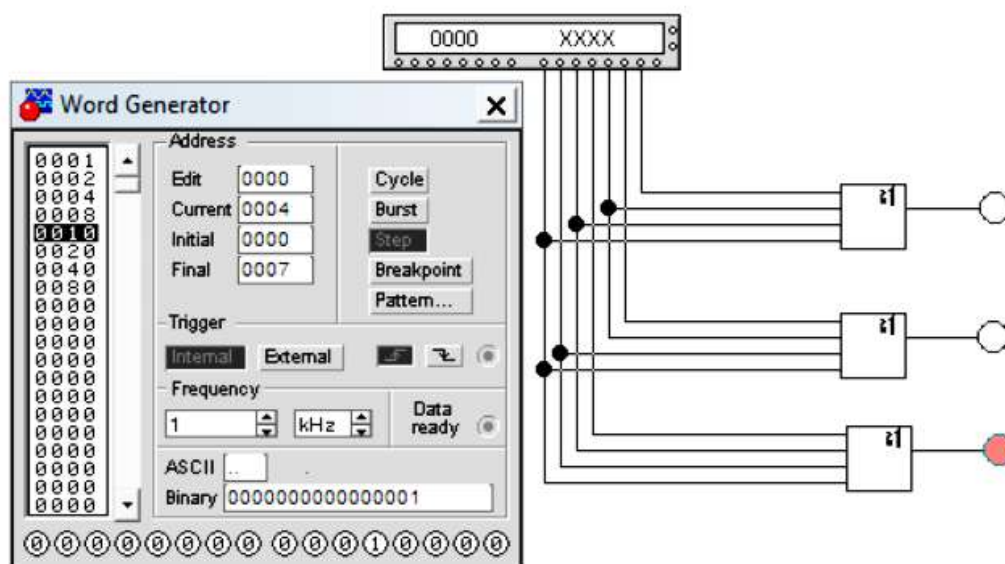


Рис. 6 – Схема исследования шифратора 3×8

4) Собрать схему шифратора 8×3 в программе EWB и проверить ее работоспособность.

5) Провести исследование логики функционирования шифратора с помощью генератора слова в пошаговом режиме. Для чего в ячейки генератора с 0000 по 0007 записать последовательно коды 0001, 0002, 0004, 0008, 0010, 0020, 0040 и 0080, которые формируют на выходных клеммах генератора слова унитарный код.

6) Сделайте выводы по результатам проведенного исследования о принципах построения, работы и логике функционирования шифратора 8×3.

Задание 4. Исследовать логику функционирования шифратора 8×3, реализованного в виде ИМС 74148 (КМ555ИБ1) с помощью генератора слова. Для этого выполните следующие операции:

1) На панели инструментов нажать кнопку Digital, в открывшемся контекстно-зависимом меню выбрать кнопку 741xx и вынести ее на рабочее поле программы EWB, выбрать заданную микросхему 74148. Собрать схему исследования, как показано на рис. 7, используя для отображения выходного двоичного кода семисегментный индикатор с дешифратором, находящийся в панели Indicators .

2) Записать таблицу истинности шифратора 8×3 в инверсном виде.

3) При записи унитарного кода в генераторе слова следует учесть, что все входы и выходы – инверсные, хотя на функциональной схеме ИМС 74148 в программе EWB они показаны прямыми. В связи с этим задать в генераторе слова цикл с ячейки 0000 по ячейку 0007, в котором записать последовательно следующие коды: 007F, 00BF, 00DF, 00EF, 00F7, 00FB, 00FD, 00FE.

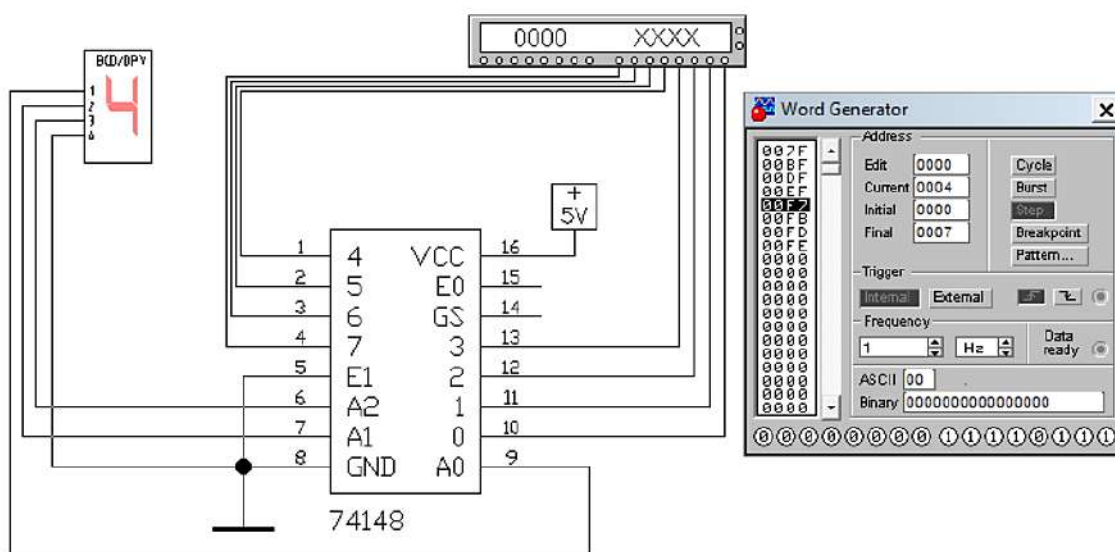


Рис. 7– Схема включения ИМС 74148 (КМ555ИБ1)

4) Запустить генератор слова с тактовой частотой 1 Гц, провести анализ логики функционирования шифратора 8×3.

5) Сделайте выводы по результатам проведенного исследования о принципах построения, работы и логике функционирования шифратора 8×3, реализованного на ИМС 74148 (КМ555ИБ1).

Задание 5. Синтезировать фрагмент схемы шифратора клавиатуры и исследовать логику его функционирования.

Постановка задачи синтеза: Синтезированный фрагмент шифратора клавиатуры должен обеспечивать кодировку трех символов, заданных по варианту (см. таблицу 6) в строчном и прописном виде. Кодировку произвести в коде КОИ-8 (см. таблицу 7). Схему фрагмента шифратора выполнить на основе 8-ми входных элементов ИЛИ. Для ввода прописных символов использовать дополнительную клавишу Shift.

Таблица 6 – Таблица вариантов заданий

№ варианта	Символы	№ варианта	Символы
1.	аут	2.	луч
3.	бур	4.	мех
5.	вяз	6.	ниц
7.	гол	8.	опт
9.	дым	10.	пуф
11.	ерш	12.	рык

13.	жук	14.	сом
15.	зев	16.	тир
17.	имя	18.	усы
19.	кит	20.	фен

Таблица 7 – Фрагмент таблицы кодировки КОИ-8 для символов кириллицы в шестнадцатеричном виде.

СИМВОЛ	КОД	СИМВОЛ	КОД	СИМВОЛ	КОД	СИМВОЛ	КОД
ю	00	п	10	Ю	20	П	30
а	01	я	11	А	21	Я	31
б	02	р	12	Б	22	Р	32
ц	03	с	13	Ц	23	С	33
д	04	т	14	Д	24	Т	34
е	05	у	15	Е	25	У	35
ф	06	ж	16	Ф	26	Ж	36
г	07	в	17	Г	27	В	37
х	08	ь	18	Х	28	Ь	38
и	09	ы	19	И	29	Ы	39
й	0A	з	1A	Й	2A	З	3A
к	0B	ш	1B	К	2B	Ш	3B
л	0C	э	1C	Л	2C	Э	3C
м	0D	щ	1D	М	2D	Щ	3D
н	0E	ч	1E	Н	2E	Ч	3E
о	0F	ъ	1F	О	2F	Ъ	3F

Порядок синтеза и исследования:

1) Записать таблицу соответствия для заданных по варианту символов в строчном и прописном виде. Пример для символов «шум» приведен в таблице 8.

Таблица 8 – Таблица соответствия для символов ш, у, м в двоичном коде КОИ-8

Символ	Клавиши	Шестнадцатеричный код	Двоичный код							
			Y ₇	Y ₆	Y ₅	Y ₄	Y ₃	Y ₂	Y ₁	Y ₀
ш	ш	1B	0	0	0	1	1	0	1	1
Ш	ш и Shift	3B	0	0	1	1	1	0	1	1
у		15	0	0	0	1	0	1	0	1
У	у и Shift	35	0	0	1	1	0	1	0	1
м		0D	0	0	0	0	1	1	0	1
М	м и Shift	2D	0	0	1	0	1	1	0	1

Из таблицы видно, что нажатие строчного символа «ш» должно вызвать появление логической 1 на четвертом, третьем, первом и нулевом разрядах шифратора, а при нажатии прописного символа «Ш» логическая 1 также дополнительно появится в пятом разряде кода.

2) Пользуясь таблицей, произвести объединение логических 1, поступающих с нажатых клавиш, с помощью элементов ИЛИ по каждому разряду выходного кода. Например, логическая 1 в младшем разряде Y₀ формируется при нажатии любой из трех клавиш, а логическая 1 в следующем разряде Y₁ формируется при нажатии только одной из этих клавиш «ш».

Из анализа таблицы видно, что два старших разряда выходного кода Y₇ и Y₆ всегда имеют логические 0, т.е. не зависят от входного кода.

Некоторая особенность наблюдается в пятом разряде – логическая 1 появляется при дополнительном условии, т.е. при нажатии клавиши Shift и одной из заданных клавиш. Это

означает, что для формирования логической 1 в этом случае необходимо использовать элемент И, позволяющий выполнить это условие.

3) Составить принципиальную схему для заданного шифратора. Пример схемы шифратора для кодировки символов ш, у и м представлен на рис. 8. Клавиша Shift на данной схеме коммутируется кнопкой 1

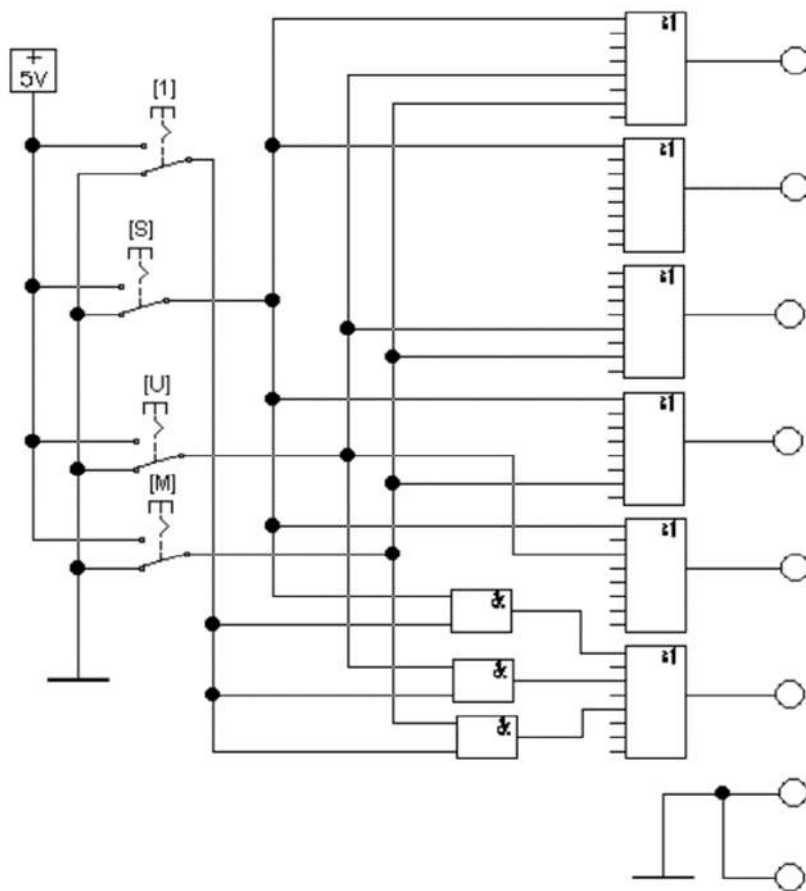


Рис. 8 – Схема фрагмента шифратора клавиатуры для символов ш, у, м

4) Провести исследование логики функционирования синтезированного фрагмента шифратора клавиатуры.

5) Сделайте выводы по результатам проведенного исследования о принципах построения, работы и логике функционирования шифратора клавиатуры.

4. Содержание отчета о работе

В отчете привести:

- тему и цель работы;
- практические задания;
- схемы исследования;
- результаты выполнения практических заданий и экспериментов по каждому пункту, в том числе полученные таблицы истинности, синтезированные устройства, алгебраические преобразования, временные диаграммы и т.п.;
- выводы о проделанной работе.

5. Контрольные вопросы для подготовки к защите отчета:

- 1) Перечень и характеристика комбинационных цифровых устройств.
- 2) Характеристика принципов построения и работы дешифраторов и шифраторов.
- 3) Порядок синтеза и исследования логики функционирования дешифратора 3x8 с помощью логического преобразователя и генератора слова.

4) Порядок исследования логики функционирования дешифратора 4х16, реализованного в виде ИМС 74154 (К155ИД3) с помощью генератора слова.

5) Порядок синтеза и исследования логики функционирования шифратора 4х2 с помощью генератора слова.

6) Порядок исследования логики функционирования шифратора 8х3, реализованного в виде ИМС 74148 (КМ555ИВ1) с помощью генератора слова.

**Лабораторная работа разработана
доцентом кафедры инфокоммуникаций,
кандидатом технических наук, доцентом, профессором РАЕ
К.М. Сагдеевым**

ЛАБОРАТОРНАЯ РАБОТА № 14

Тема: ИССЛЕДОВАНИЕ КОМБИНАЦИОННЫХ ЦИФРОВЫХ УСТРОЙСТВ: МУЛЬТИПЛЕКСОРОВ И ДЕМУЛЬТИПЛЕКСОРОВ

Время – 4 учебных часа.

ЦЕЛЕВАЯ УСТАНОВКА ЛАБОРАТОРНОЙ РАБОТЫ:

В ходе лабораторной работы студенты должны овладеть следующими умениями и навыками:

- осуществлять схемотехническое (компьютерное) моделирование комбинационных цифровых устройств с использованием универсальных пакетов прикладных компьютерных программ;
- проводить исследование комбинационных цифровых устройств на основе их схемотехнических моделей,
- синтеза комбинационных цифровых устройств с использованием универсальных пакетов прикладных компьютерных программ;
- подборки и анализа информации для формирования исходных данных для проектирования цифровых устройств.

УЧЕБНО-МАТЕРИАЛЬНОЕ ОБЕСПЕЧЕНИЕ:

- программный редактор схематического моделирования «Electronics Workbench» (EWB), версия не ниже 5.12 или NI Multisim версия Education;
- приложение для математических и инженерных вычислений Mathcad Professional версия не ниже 15.0;
- электронная методическая разработка по лабораторной работе.

СТРУКТУРА ЛАБОРАТОРНОЙ РАБОТЫ:

Занятие №1		90 мин
Вводная часть		10 мин
Проверка готовности студентов к лабораторной работе		8 мин
Вступительная часть		2 мин
Вопросы (задачи), подлежащие исследованию:		75 мин
1. Исследование мультиплексоров и демультимплексоров.		75 мин
Заключительная часть		5 мин
Подведение итогов		3 мин
Задание студентам для самостоятельной работы		2 мин
Занятие №2		90 мин
Вводная часть		10 мин
Проверка готовности студентов к лабораторной работе		8 мин
Вступительная часть		2 мин
Вопросы (задачи), подлежащие исследованию:		55 мин
2. Исследование мультиплексоров и демультимплексоров.		55 мин
Заключительная часть		25 мин
Защита отчетов по лабораторной работе		20 мин
Подведение итогов		3 мин
Задание студентам для самостоятельной работы		2 мин

СОДЕРЖАНИЕ ЛАБОРАТОРНОЙ РАБОТЫ

Краткие теоретические или справочно-информационные материалы

Под *комбинационным цифровым устройством (КЦУ)* понимается цифровое устройство, обеспечивающее преобразование совокупности N входных цифровых сигналов в M выходных, при этом состояние выходных сигналов в данный момент времени определяется состоянием входных сигналов в этот же момент времени. Иными словами, КЦУ «не помнит» предыстории поступления сигналов на его входы. Правила функционирования КЦУ определяются реализуемыми ими функциями алгебры логики.

Реализация КЦУ предполагает выбор определенных логических элементов из заданного набора и их соединение таким образом, чтобы обеспечивалась зависимость цифровых выходных сигналов от входных с заданными правилами функционирования. При реализации КЦУ широко используются интегральные комбинационные логические микросхемы малой степени интеграции, образующие основу элементной базы цифровой электроники.

Мультиплексоры и демультиплексоры

Мультиплексоры (от англ. *multiplex* – многократный) используются для коммутации в заданном порядке сигналов, поступающих с нескольких входных шин на одну выходную. У мультиплексора может быть, например, 16 входов и 1 выход. Это означает, что если к этим входам присоединены 16 источников цифровых сигналов – генераторов последовательных цифровых слов, то байты от любого из генераторов можно передавать на единственный выход. Для выбора любого из 16 каналов необходимо иметь 4 входа селекции ($2^4 = 16$), на которые подается двоичный адрес канала. Так, для передачи данных от канала номер 9 на входах селекции необходимо установить код 1001. В силу этого мультиплексоры часто называют селекторами или селекторами-мультиплексорами.

Мультиплексоры применяются, например, в микропроцессорах (МП) для выдачи на одни и те же выводы МП адреса и данных, что позволяет существенно сократить общее количество выводов микросхемы; в микропроцессорных системах управления мультиплексоры устанавливают на удаленных объектах для возможности передачи информации по одной линии связи от нескольких установленных на них датчиков.

На рис. 1, а) приведена схема двухканального мультиплексора, состоящего из элементов ИЛИ, НЕ и двух элементов И, а на рис. 1, б) – функциональная схема ИМС 74151 (K155КП7) восьми канального селектора-мультиплексора, выводы которого имеют следующее назначение: D0 ... D7 – входы; GND – общий; VCC – напряжение питания +5 В; G' – вход разрешения (активный уровень – низкий); Y, W – прямой и инверсный выходы; A, B, C – адресные входы 2^0 , 2^1 и 2^2 .

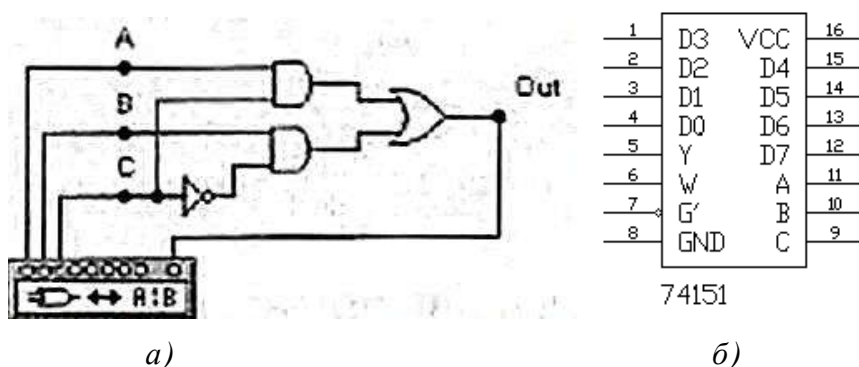


Рис. 1 – Схемы двухканального мультиплексора (а) и ИМС 74151 восьмиканального (б) мультиплексора

Из результатов моделирования двухканального мультиплексора с помощью логического преобразователя (рис. 2) видно, что его выходной сигнал описывается булевым выражением $OUT = BC' + AC$, т.е. сигнал из канала A проходит на выход при адресном входе $C = 0$, а из канала B – при $C = 1$, что и соответствует логике работы мультиплексора.

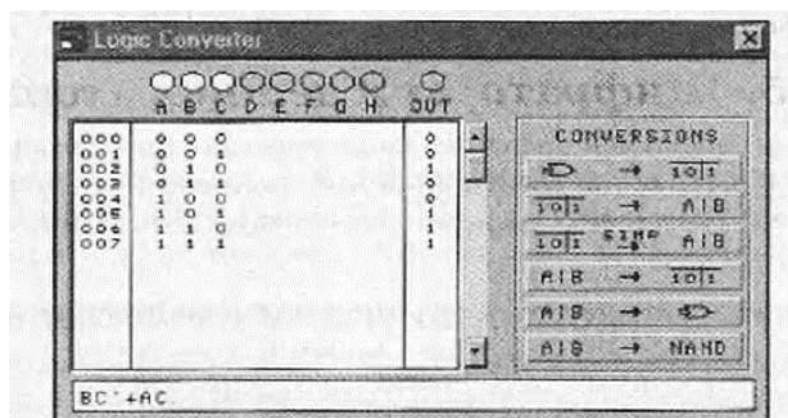


Рис. 2 – Результаты моделирования двухканального мультиплексора

Демультимплексоры в функциональном отношении противоположны мультиплексорам. С их помощью сигналы с одного информационного входа распределяются в требуемой последовательности по нескольким выходам. Выбор нужной выходной шины, как и в мультиплексоре, обеспечивается установкой соответствующего кода на адресных входах. При m адресных входах демультимплексор может иметь до 2^m выходов.

Принцип работы демультимплексора поясним с помощью схемы на рис. 3, на котором обозначено: X – информационный вход, A – вход адреса, Y0, Y1 выходы. Схема содержит два элемента И, один элемент НЕ. Из рис. 27 нетрудно заметить, что при A = 0 сигнал с информационного входа передается на выход Y0 а при A = 1 – на выход Y1. Следует отметить, что промышленностью демультимплексоры как таковые не выпускаются, поскольку режим демультимплексора может быть реализован как частный случай в других устройствах, например, в дешифраторах, которые рассматривались ранее.

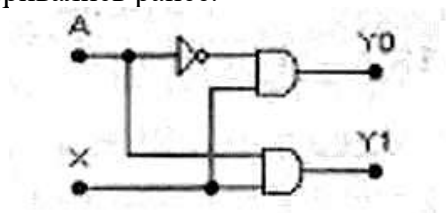


Рис. 3 – Схема двухканального демультимплексора

Содержание практической работы, выполняемой студентами в ходе занятия

Описание лабораторного оборудования:

- 1) Персональный компьютер – не менее 1-го на двух обучающихся;
- 2) Программное обеспечение:
 - программа схемотехнического моделирования Electronics Workbench EWB 5.12.

Задания для выполнения лабораторной работы:

Базовый уровень:

- 1) Синтезировать и исследовать логику функционирования 4-х канального мультиплексора с помощью логического анализатора.
- 2) Исследовать логику функционирования восьмиканального селектора-мультиплексора, реализованного в виде ИМС 74151 (КМ155КП7) с помощью логического анализатора.
- 3) Синтезировать и исследовать логику функционирования 4-х канального демультимплексора с помощью логического анализатора.

Повышенный уровень:

- 4) Синтезировать и исследовать логику функционирования заданного по варианту мультиплексора на ИМС.

Порядок выполнения работы:

Задание 1. Синтезировать и исследовать логику функционирования 4-х канального мультиплексора с помощью логического анализатора. Для этого выполните следующие операции:

1) Составить таблицу соответствия (истинности) 4-х канального одноразрядного мультиплексора, занести ее в отчет по лабораторной работе.

2) Провести анализ структуры 4-х канального мультиплексора, из которого следует, что мультиплексор должен состоять из 4-х ключей (логических элементов И), 4-х входного элемента ИЛИ и дешифратора 2х4, вырабатывающего унитарный код, который обеспечивает включение одного из 4-х ключей.

3) Собрать схему исследования 4-х канального мультиплексора, приведенную на рис. 4. Генераторы тактовых импульсов с частотами 0,125 КГц, 0,25 КГц, 0,5 КГц и 1 КГц имитируют каналы передачи данных. Генераторы тактовых импульсов с частотами 10 Гц и 20 Гц обеспечивают автоматическое переключение адресов для коммутации каналов. Логические пробники предназначены для индикации номера коммутируемого канала.

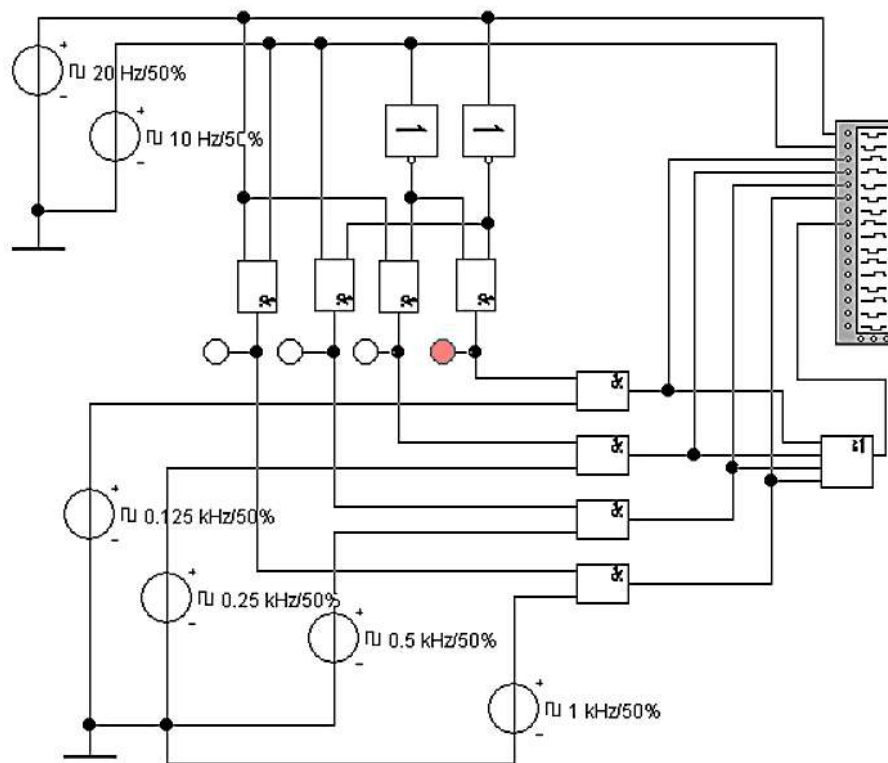


Рис. 4 – Схема исследования 4-х канального одноразрядного мультиплексора

4) Двойным щелчком открыть логический анализатор и запустить работу исследуемой схемы. Настроить логический анализатор, установив временную развертку (Clocks per division) – 16 или 32.

5) С помощью логического анализатора и логических пробников, отображающих адреса коммутируемых каналов, проанализировать логику функционирования синтезируемого мультиплексора. После останова логического анализатора просмотреть на его экране временные диаграммы входных сигналов по каждому каналу и выходных сигналов в общей шине, при необходимости воспользовавшись горизонтальной прокруткой.

6) Отобразить временные диаграммы логического анализатора в отчете по лабораторной работе.

7) Сделайте выводы по результатам проведенного исследования о принципах построения, работы и логике функционирования 4-х канального одноразрядного мультиплексора.

Задание 2. Исследовать логику функционирования восьмиканального селектора-мультиплексора, реализованного в виде ИМС 74151 (KM155КП7) с помощью логического анализатора. Для этого выполните следующие операции:

1) Составить таблицу соответствия (истинности) 8-и канального одноразрядного мультиплексора, занести ее в отчет по лабораторной работе.

2) На панели инструментов нажать кнопку Digital, в открывшемся контекстно-зависимом меню выбрать кнопку 741xx и вынести ее на рабочее поле программы EWB, выбрать заданную микросхему 74151. Собрать схему исследования, как показано на рис. 5, используя для отображения временных диаграмм логический анализатор.

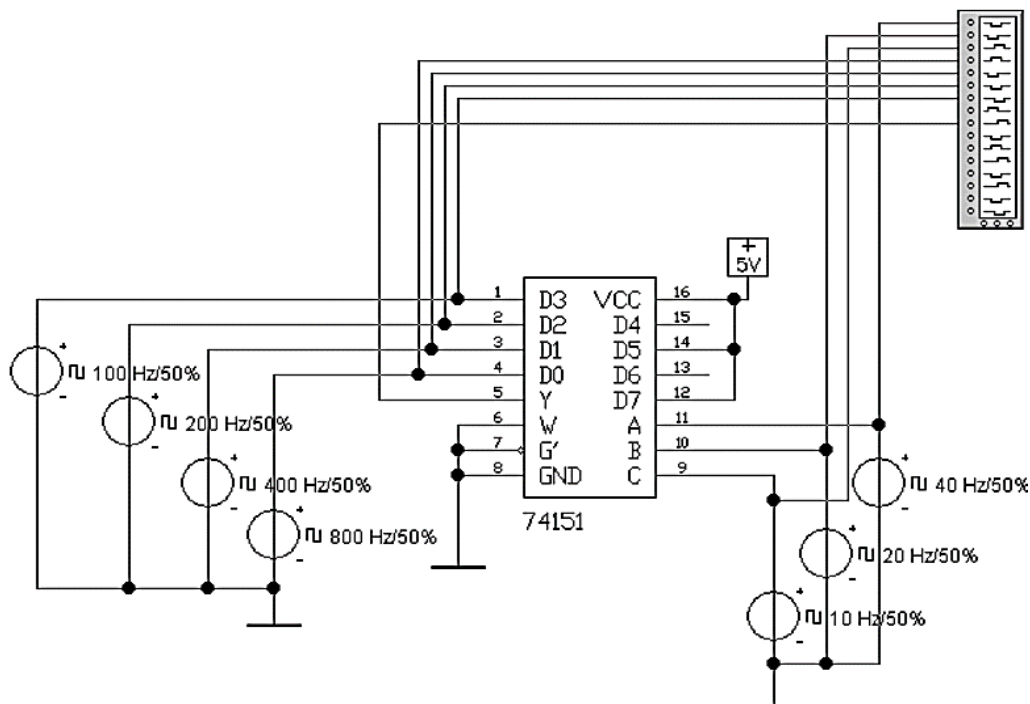


Рис. 5– Схема включения ИМС 74151 (KM155КП7)

В схеме, приведенной на рис. 5, генераторы тактовых импульсов с частотами 100 Гц, 200 Гц, 400 Гц и 800 Гц имитируют передачу данных с разной скоростью по каналам D3, D2, D1 и D0 соответственно. По каналам D4 – D7 передаются логические потенциалы. Генераторы тактовых импульсов с частотами 10 Гц, 20 Гц и 40 Гц обеспечивают автоматическое переключение адресов для коммутации каналов.

3) Двойным щелчком открыть логический анализатор и запустить работу исследуемой схемы. Настроить логический анализатор, установив временную развертку (Clocks per division) – 16 или 32.

4) С помощью логического анализатора проанализировать логику функционирования синтезируемого мультиплексора. После останова логического анализатора просмотреть на его экране временные диаграммы адресов, входных сигналов по каждому каналу и выходного сигнала в общей шине, при необходимости воспользовавшись горизонтальной прокруткой.

5) Определить какие данные передаются по каждому каналу мультиплексора. Отобразить временные диаграммы логического анализатора в отчете по лабораторной работе.

6) Сделайте выводы по результатам проведенного исследования о принципах построения, работы и логике функционирования 8-и канального одноразрядного мультиплексора, реализованного на ИМС 74151 (KM155КП7).

Задание 3. Синтезировать и исследовать логику функционирования 4-х канального демультиплексора с помощью логического анализатора. Для этого выполните следующие операции:

1) Составить таблицу соответствия (истинности) 4-х канального одноразрядного демультиплексора, занести ее в отчет по лабораторной работе.

2) Провести анализ структуры 4-х канального демультиплексора, из которого следует, что демультиплексор должен состоять из 4-х ключей (логических элементов И) и дешифратора 2х4, вырабатывающего унитарный код, который обеспечивает открытие одного из 4-х ключей.

3) Собрать схему исследования 4-х канального демультиплексора, приведенную на рис. 6. Генератор тактовых импульсов с частотой 400 Гц имитирует канал передачи данных (общую шину). Генераторы тактовых импульсов с частотами 10 Гц и 20 Гц обеспечивают автоматическое переключение адресов для коммутации каналов. Логические пробники предназначены для определения номера коммутируемого канала.

4) Двойным щелчком открыть логический анализатор и запустить работу исследуемой схемы. Настроить логический анализатор, установив временную развертку (Clocks per division) – 16 или 32.

5) С помощью логического анализатора и логических пробников, отображающих адреса коммутируемых каналов, проанализировать логику функционирования синтезируемого демультиплексора. После останова логического анализатора просмотреть на его экране временные диаграммы входных сигналов в общей шине и выходных сигналов по каждому селектируемому каналу, при необходимости воспользовавшись горизонтальной прокруткой.

6) Определить какие данные передаются по каждому каналу демультиплексора. Отобразить временные диаграммы логического анализатора в отчете по лабораторной работе.

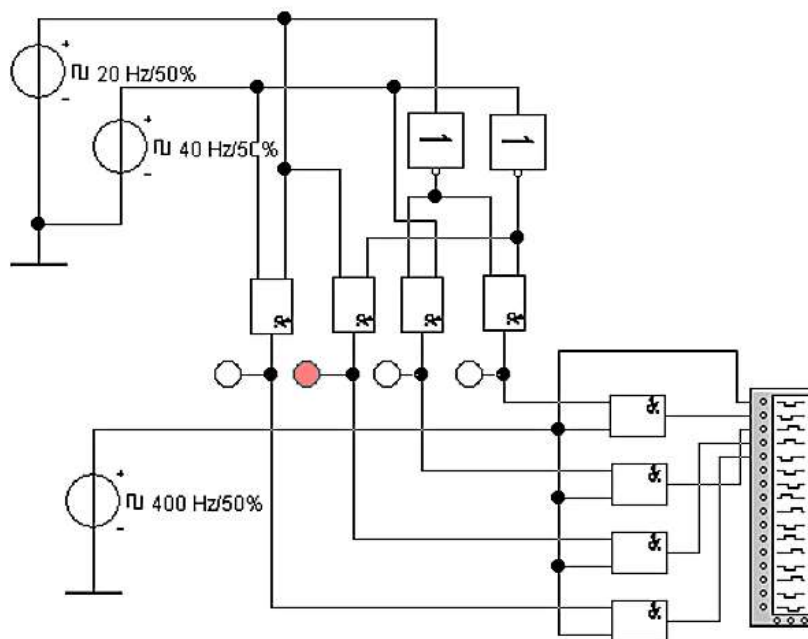


Рис. 6 – Схема исследования 4-х канального 1 разрядного демультиплексора

7) Сделайте выводы по результатам проведенного исследования о принципах построения, работы и логике функционирования 4-х канального одноразрядного демультиплексора.

Задание 4. Синтезировать и исследовать логику функционирования заданного по варианту мультиплексора на ИМС (повышенный уровень).

Таблица 9 – Варианты для синтеза мультиплексоров

Вариант	Задание	Вариант	Задание
1.	2-х канальный 4-х разрядный на ИМС 74257 (K155КП11)	2.	3-х канальный одноразрядный на ИМС 74151 (K155КП15)

3.	2-х канальный 4-х разрядный на ИМС 74258 (K155КП14)	4.	5-и канальный одноразрядный на ИМС 74151 (K155КП15)
5.	4-х канальный 4-х разрядный на ИМС 74257 (K155КП11)	6.	6-и канальный одноразрядный на ИМС 74151 (K155КП15)
7.	4-х канальный 4-х разрядный на ИМС 74258 (K155КП14)	8.	7-и канальный одноразрядный на ИМС 74151 (K155КП15)
9.	4-х канальный 2-х разрядный на ИМС 74153 (K155КП2)	10.	5-и канальный одноразрядный на ИМС 74150 (K155КП1)
11.	4-х канальный 2-х разрядный на ИМС 74253 (K155КП12)	12.	6-и канальный одноразрядный на ИМС 74150 (K155КП1)
13.	8-ми канальный одноразрядный на ИМС 74153 (K155КП2)	14.	7-и канальный одноразрядный на ИМС 74150 (K155КП1)
15.	8-ми канальный одноразрядный на ИМС 74253 (K155КП12)	16.	9-и канальный одноразрядный на ИМС 74150 (K155КП1)
17.	16-входовый одноразрядный мультиплексор на ИМС 74150 (K155КП1)	18.	3-х канальный двухразрядный на ИМС 74153 (K155КП2)
19.	4-х канальный 2-х разрядный на ИМС 74352	20.	3-х канальный двухразрядный на ИМС 74253 (K155КП12)

Рекомендации по синтезу и исследованию:

1) Составить таблицу соответствия (истинности) заданного мультиплексора, занести ее в отчет по лабораторной работе.

2) На основании таблицы истинности произвести разработку схемы заданного мультиплексора.

3) При синтезе многоразрядного мультиплексора с целью различения данных, относящихся к различным разрядам, установить в генераторах, имитирующих передачу данных, различную скважность, например, для одного разряда скважность 2 (50%), а для другого разряда – 4 (25%).

4) При синтезе мультиплексоров с количеством каналов не кратных степени 2, необходимо синтезировать комбинационную схему, которая будет сокращать число адресов (количество) каналов до заданного числа.

5) Исследование логики функционирования заданного мультиплексора производить с помощью логического анализатора.

6) В отчете по лабораторной работе представить схему синтезированного мультиплексора, его таблицу истинности, временные диаграммы в логическом анализаторе, демонстрирующие логику его функционирования.

7) В заключение сделать выводы по результатам проведенного исследования о принципах построения, работы и логике функционирования заданного мультиплексора.

Содержание отчета о работе

В отчете привести:

- тему и цель работы работы,
- практические задания;
- схемы исследования;
- результаты выполнения практических заданий и экспериментов по каждому пункту, в том числе полученные таблицы истинности, синтезированные устройства, алгебраические преобразования, временные диаграммы и т.п.;
- выводы о проделанной работе.

**Лабораторная работа разработана
доцентом кафедры инфокоммуникаций,
кандидатом технических наук, доцентом, профессором РАЕ**

К.М. Сагдеевым

ЛАБОРАТОРНАЯ РАБОТА № 15 ИССЛЕДОВАНИЕ ТРИГГЕРОВ

Тема:
Время – 4 учебных часа.

ЦЕЛЕВАЯ УСТАНОВКА ЛАБОРАТОРНОЙ РАБОТЫ:

В ходе лабораторной работы студенты должны овладеть следующими умениями и навыками:

- осуществлять схемотехническое (компьютерное) моделирование последовательностных цифровых устройств с использованием универсальных пакетов прикладных компьютерных программ;
- проводить исследование последовательностных цифровых устройств на основе их схемотехнических моделей,
- синтеза последовательностных цифровых устройств с использованием универсальных пакетов прикладных компьютерных программ;
- подборки и анализа информации для формирования исходных данных для проектирования цифровых устройств.

УЧЕБНО-МАТЕРИАЛЬНОЕ ОБЕСПЕЧЕНИЕ:

- программный редактор схематического моделирования «Electronics Workbench» (EWB), версия не ниже 5.12 или NI Multisim версия Education;
- приложение для математических и инженерных вычислений Mathcad Professional версия не ниже 15.0;
- электронная методическая разработка по лабораторной работе.

СТРУКТУРА ЛАБОРАТОРНОЙ РАБОТЫ:

Занятие №1		90 мин
Вводная часть		10 мин
Проверка готовности студентов к лабораторной работе		8 мин
Вступительная часть		2 мин
Вопросы (задачи), подлежащие исследованию:		75 мин
1. Исследование триггеров.		75 мин
Заключительная часть		5 мин
Подведение итогов		3 мин
Задание студентам для самостоятельной работы		2 мин
Занятие №2		90 мин
Вводная часть		10 мин
Проверка готовности студентов к лабораторной работе		8 мин
Вступительная часть		2 мин
Вопросы (задачи), подлежащие исследованию:		55 мин
2. Исследование триггеров.		55 мин
Заключительная часть		25 мин
Защита отчетов по лабораторной работе		20 мин
Подведение итогов		3 мин
Задание студентам для самостоятельной работы		2 мин

СОДЕРЖАНИЕ ЛАБОРАТОРНОГО ЗАНЯТИЯ

Краткие теоретические или справочно-информационные материалы

Под последовательностными или накапливающими узлами цифровых устройств понимают узлы, которые содержат в своём составе элементы памяти, а именно – триггеры. Можно выделить два вида накапливающих узлов – регистры и счётчики.

Регистр – накапливающий узел, предназначенный для приема, хранения, преобразования и выдачи двоичной информации. **Счётчик** – накапливающий узел, предназначенный для подсчёта событий, подсчёта импульсов, поступающих на счётный вход.

Среди множества входных сигналов накапливающего узла можно выделить информационные, управляющие, синхронизирующие. Под действием входных сигналов узел способен выполнять ту микрооперацию, на которую он настроен предварительной подачей определённой комбинации управляющих сигналов.

Собственно **микрооперация завершается изменением состояния узла** синхронно под действием сигнала синхронизации или асинхронно при подаче сигнала на асинхронный вход предварительной установки узла в определённое состояние. Выполняемые узлом микрооперации могут быть любые, какие требуются для исполнения заданного алгоритма. Поэтому часто счётчик, например, одновременно может принимать параллельно информацию во все разряды, то есть выполнять микрооперацию, характерную для регистра, и наоборот, регистр проектируют таким образом, что он способен выполнять и функцию подсчёта числа импульсов. То есть, в одном узле могут быть реализованы как функции регистра, так и счетчика. Сложные микрооперации могут потребовать привлечения дополнительных комбинационных узлов для реализации микроопераций, на которые не рассчитана используемая микросхема регистра или счётчика.

Управляющие сигналы позволяют выбрать режим работы узла, то есть задают требуемую микрооперацию. Непосредственно микрооперация завершается в момент действия синхросигнала или в момент прихода сигнала на асинхронный вход узла. Если узел содержит информационные входы параллельного приёма информации, то они могут нумероваться по порядку или с учётом их веса. Выходные цепи узла могут быть организованы по схеме с тремя состояниями, что потребует наличия дополнительного входа управления выходными усилителями.

Триггеры

Триггеры широко используются во многих узлах электронной аппаратуры в виде самостоятельных изделий или в качестве базовых элементов для построения других, более сложных устройств (счетчиков, регистров, запоминающих устройств). **Они представляют собой простейшие последовательностные устройства,** общим свойством которых является способность длительно оставаться в одном из двух возможных устойчивых состояний, которые распознаются по значению их выходных сигналов.

В простейшем исполнении триггер представляет собой симметричную структуру из двух логических элементов ИЛИ-НЕ или И-НЕ, охваченных перекрестной положительной обратной связью. Триггер на элементах И-НЕ и его «интегральный» аналог в программе EWB показаны на рис. 1, а). **Такой триггер называют симметричным** (используются также названия – бистабильная ячейка, ячейка памяти, асинхронный RS-триггер); **он обладает двумя устойчивыми состояниями,** которые обеспечиваются за счет связи выхода каждого элемента с одним из входов другого. **Свободные входы** служат для управления и **называются информационными или логическими.** Один из выходов триггера называют прямым (в силу симметрии схемы им может быть любой) и обозначают буквой Q, а другой – инверсным и обозначают $\bar{Q}$ (в EWB – Q'). Состояние триггера часто отождествляется с сигналом на прямом выходе, т.е. говорят, что триггер находится в единичном состоянии, если $Q=1$, а $Q'=0$, и в нулевом, если $Q=0$, а $Q'=1$.

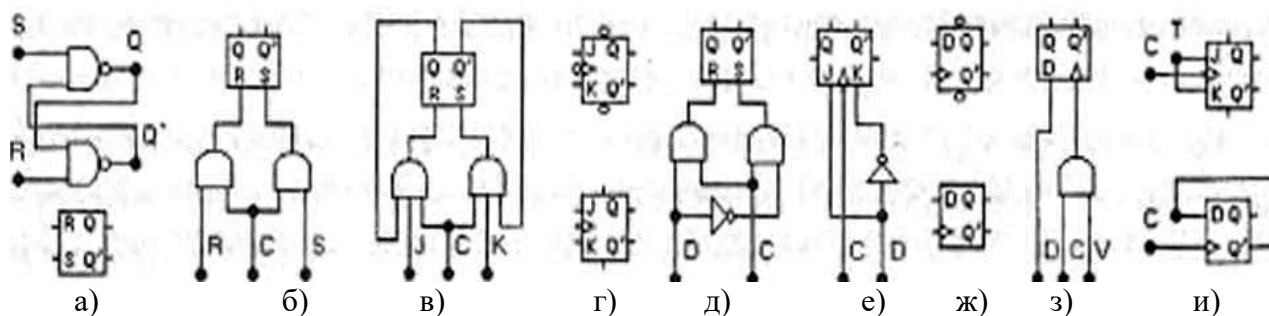


Рис. 1 – Схемы триггеров

Смена состояний триггера производится внешними сигналами; этот процесс называют переключением, перебросом, опрокидыванием и т.п. Начало опрокидывания триггера (см. рис. 1, а) происходит с приходом положительного перепада напряжения на вход закрытого элемента. **Информационный вход**, по которому триггер устанавливается в единичное состояние ($Q=1$; $Q'=0$), **называют единичным или S-входом** (от англ. set – установка), а в нулевое ($Q=0$, $Q'=1$) – **нулевым или R-входом** (reset – возврат). **Комбинацию входных сигналов $S=R=0$ называют** нейтральной или **режимом хранения** – при ней триггер хранит состояние, в которое он был приведен в предыдущем такте. Если на один из входов подать единичный сигнал, сохраняя нулевой на другом, триггер примет состояние, которое однозначно определяется комбинацией входных сигналов. Если переключающие сигналы одновременно подать на оба входа (комбинация $S=R=1$), на обоих выходах появятся логические нули и устройство утратит свойства триггера; поэтому такую комбинацию называют **запрещенной**, (неопределенной).

Более сложные схемы триггеров содержат рассмотренный RS-триггер и устройства управления, представляющие собой комбинационные устройства, преобразующие входную информацию в комбинацию сигналов, под воздействием которых собственно триггер принимает одно из двух устойчивых состояний.

Главная роль в формировании свойств триггерной системы принадлежит управляющему устройству. В схемном отношении устройства управления отличаются большим разнообразием. **Изменяя схему устройства управления и способы ее связей с ячейкой памяти (RS-триггером), можно получить триггеры с разными функциональными свойствами.**

Входные сигналы в зависимости от выполняемой роли **подразделяются на три категории:**

- информационные (логические),
- подготовительные (разрешающие),
- исполнительные (командные).

Сигналы на информационных входах определяют информацию, которая будет записана в триггер. Роль подготовительных и исполнительных сигналов – вспомогательная: с их помощью можно в нужный момент прервать действие триггера или группы триггеров, сохранив информацию на выходе. **Исполнительные сигналы задают** момент приема входной информации триггером и служат для синхронизации работы ряда устройств, образующих функциональный узел. **Эти сигналы часто так и называют – синхронизирующими или тактовыми.**

Входы триггера по характеру входных сигналов подразделяются также на три категории:

- информационные (логические),
- предустановки (подготовительные),
- тактовые (синхронизирующие).

Информационные входы имеются у всех триггеров, тогда как подготовительные и тактовые могут отсутствовать.

Тип триггера определяется функциональной зависимостью между сигналами на входах и выходах, которая может быть выражена разными способами: временными диаграммами, характеристическими уравнениями, таблицами внешних переходов (таблицами состояний), графами переходов.

По способу ввода информации триггеры делятся на асинхронные и синхронные.

У асинхронных триггеров имеются только информационные (логические) входы; примером такого триггера является RS-триггер на рис. 1, а. **Основным недостатком асинхронных триггеров является** неудовлетворительная помехозащищенность в условиях возможных временных задержек сигналов (так называемых гонок или состязаний сигналов). **Этот недостаток устраняется в синхронных триггерах** за счет использования дополнительного командного сигнала, который подается на синхронизирующий (тактирующий) вход С (рис. 1, б). **Синхронизирующие сигналы вырабатываются специальным генератором**

тактовых импульсов, которые задают частоту смены информации в дискретные моменты времени и тем самым общий ритм работы большинства узлов аппаратуры. При этом опрокидывание (срабатывание) синхронных триггеров происходит только при участии тактовых импульсов, длительность которых гораздо меньше их периода. В остальное время на входные сигналы, равно как и помехи различного происхождения, триггер не реагирует.

В зависимости от того, какой параметр входных сигналов используют для записи информации, триггеры подразделяются на три категории:

- со статическим управлением записью (управляемые по уровню входного сигнала),
- с динамическим управлением (управляемые по фронту или срезу),
- двухступенчатые.

Для асинхронных триггеров в качестве управляющих служат сигналы на информационных входах, для синхронных – тактовый импульс. **Триггер со статическим управлением срабатывает в момент**, когда входной сигнал достигает порогового уровня; для синхронных триггеров это означает, что за время действия тактового импульса смена сигналов на информационных входах вызывает новые срабатывания, т.е. синхронные триггеры со статическим управлением при активном состоянии тактового входа ведут себя подобно асинхронным. Устранение этого недостатка достигается в триггерах с динамическим и двухступенчатым управлением. **Триггеры с динамическим управлением реагируют на перепад напряжения** от нуля к единице (активный фронт) либо от единицы к нулю (активный срез управляющего импульса). **Триггеры с управлением по срезу входного сигнала** (триггеры с внутренней задержкой) широко применяются на практике. Возможность задержки момента опрокидывания триггера на время, равное длительности тактового импульса, эффективно используется при обработке информации, позволяя производить по фронту тактовых импульсов считывание информации, а по срезу – запись.

Двухступенчатые триггеры содержат две ячейки памяти, запись информации в которые происходит последовательно в разные моменты времени. Такую структуру триггеров называют системой «ведущий-ведомый» или MS-структурой (от англ. master-slave – хозяин-невольник). **Первая ступень** (ведущий) **служит для промежуточной записи входной информации**, а **вторая** (ведомый) – **для последующего запоминания и хранения**. Поскольку этот процесс происходит за два такта, то **такие триггеры называют также двухтактными**. Управление двухступенчатым триггером возможно не только двумя, но и одним тактовым импульсом: запись информации в ведущую ступень происходит с приходом тактового импульса по фронту, а перезапись в ведомую – в момент его окончания (по спаду).

Заметим, что **триггеры с динамическим и двухступенчатым управлением часто называют flip-flop** (щелчок-переворот), а со статическим – latch (защелка). Символом триггера на схемах служит буква Т, а двухступенчатого – ТТ, что отражает его внутреннее устройство.

Рассмотрим наиболее распространенные типы триггеров.

JK-триггер относится к универсальным устройствам; их универсальность заключается в том, что они, во-первых, могут быть использованы в регистрах, счетчиках, делителях частоты и других узлах, и, во-вторых, путем определенного соединения выводов они легко обращаются в триггеры других типов. Это позволяет промышленности сократить номенклатуру триггеров, не ограничивая в то же время разработчиков аппаратуры.

Схема простейшего JK-триггера показана на рис. 1, в, а его аналогов в программе EWB – на рис. 1, г, где обозначено: J, К – информационные входы; > - тактовый вход; вывод сверху – асинхронная предустановка триггера в единичное состояние ($Q = 1$) вне зависимости от состояния сигналов на входах (функционально аналогичен входу S RS-триггера); вывод внизу – асинхронная предустановка в нулевое состояние (так называемая очистка триггера, после которой $Q' = 1$); наличие кружочков на изображениях выводов обозначает, что активными являются сигналы низкого уровня, а для тактового входа – что переключение триггера производится не по переднему фронту тактового импульса, а по его срезу (по заднему фронту импульса).

Из схемы JK-триггера на рис. 1, в следует, что его состояние зависит не только от сигналов на входах J и K, но и от логически связанных с ними выходных сигналов, что позволяет исключить запрещенные состояния. Функциональной особенностью этих триггеров является то, что при всех комбинациях входных сигналов, кроме $K = J = 1$, они действуют подобно RS-триггеру, причем вход J играет роль S-входа, а K – роль R-входа; при $K = J = 1$ в каждом такте происходит опрокидывание триггера и выходные сигналы меняют свое значение.

D-триггеры в отличие от рассмотренных *имеют для установки в состояния 1 и 0 один информационный D-вход* (D – от англ. delay – задержка, задержка). Функциональная особенность триггеров этого типа состоит в том, что сигнал на выходе Q в такте $n+1$ повторяет входной сигнал D_n в предыдущем такте n и сохраняет (запоминает) это состояние до следующего тактового импульса. Другими словами, D-триггер задерживает на один такт информацию, существовавшую на D-входе, т.е. закон функционирования D-триггера очень прост: $Q^{n+1} = D^n$. Хранение информации D-триггерами обеспечивается за счет цепей синхронизации, поэтому все реальные D-триггеры – тактируемые. Управление по тактовому входу может быть статическим, динамическим или двухступенчатым.

D-триггер можно образовать из любого синхронного RS- или JK-триггера, если на их информационные входы одновременно подавать взаимно инверсные сигналы D и D' (рис. 1, е, д). Функциональные схемы D-триггеров с предустановкой и без нее показаны на рис. 1, ж.

DV-триггеры представляют собой модификацию D-триггеров. Их логические функции определяются наличием дополнительного входа V, играющего роль разрешающего по отношению к входу D (рис. 1, з). Когда $V = 1$, триггер функционирует как D-триггер, при $V = 0$ он переходит в режим хранения информации независимо от смены сигналов на входе D. Записанная в обычный D-триггер информация не может храниться более одного такта: с каждым тактовым импульсом состояние триггера обновляется. Наличие же V-входа расширяет функциональные возможности D-триггера, позволяя в нужные моменты времени сохранять информацию на выходах в течение требуемого числа тактов.

T и TV-триггеры (счетные триггеры) имеют один информационный T-вход (от англ. toggle – переключатель) и отличаются простотой действия. Смена состояний здесь происходит всякий раз, когда входной сигнал меняет свое значение в определенном направлении – от нуля к единице или от единицы к нулю; это единственный вид триггера, текущее состояние которого определяется не информацией на входах, а состоянием его в предыдущем такте. По способу ввода входной информации T-триггеры могут быть асинхронными и синхронными. Способы образования T-триггеров на базе JK- и D-триггера показаны на рис. 1, и.

Для исследования триггерных схем целесообразно использовать генератор слова и светодиодные индикаторы на выходах, при этом для тактирования триггеров необходимо использовать выход синхронизации генератора. **Конечной задачей исследования является получение таблицы переходов**, являющейся одной из основных характеристик триггера. **Получение ее целесообразно проводить в следующем порядке:**

- последовательно подать на входы предустановки триггера соответствующие активные сигналы (0 или 1) и зафиксировать состояние выхода триггеров для этого случая; для проверки асинхронности этих входов указанные операции повторить при различных состояниях сигналов на тактовом и информационных входах;
- подать на информационные входы сигналы 0 и 1 в различных комбинациях (на входах асинхронной предустановки при это должны быть соответствующие неактивные сигналы – 0 для инверсных и 1 для прямых) и зафиксировать для каждой комбинации состояние выходов триггера;
- на основании полученных результатов составить таблицу переходов.

Триггеры Шмитта

В тридцатые годы XX века радиоинженеры, занимавшиеся импульсной техникой, связанной с развитием радиолокации, и другими применениями электроники, мучила вечная проблема выделения полезного сигнала на фоне нерегулярных помех. Искомый импульс цели

буквально выуживался из множества ложных импульсов. Соответствующая схема была описана в 1938 году О. Г. Шмиттом и получила название «Триггер Шмитта». В те времена основными компонентами устройств служили электровакуумные приборы (радиолампы). Триггер Шмитта был выполнен на двойном триоде, как двухкаскадный усилитель, охваченный внутренней положительной обратной связью. Связь была слабой и ее глубина подбиралась так, чтобы не возникала устойчивая автогенерация. В результате получилось устройство, которое при превышении входным напряжением некоторого порогового уровня (напряжения срабатывания) скачком переходило на другой устойчивый уровень (напряжение отпускания). Принятая здесь терминология заимствована из релейной техники. Передаточная характеристика ТШ по напряжению имеет вид петли гистерезиса, аналогичный магнитному гистерезису. Поэтому на условно-графических обозначениях ТШ проставляют характерную родовую метку в виде петли гистерезиса. Со сменой компонентной базы ТШ были выполнены на биполярных транзисторах, а затем и по интегральной технологии, они вошли в серии ТТЛ и КМОП микросхем.

Рассмотрим работу классической схемы триггера Шмитта на двух транзисторах (VT1 и VT2) с эмиттерными связями (см. рис. 2). Входной сигнал подается на вход *In* (база VT1), а выходной снимается с вывода *Out* (коллектор VT2).

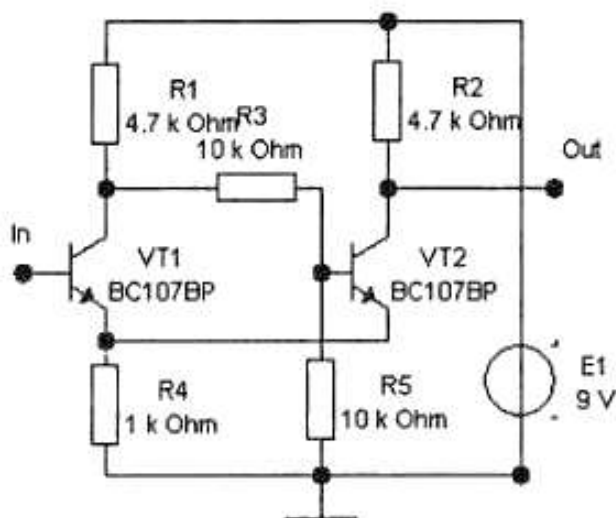


Рис. 2 – Принципиальная схема триггера Шмитта на транзисторах

Триггеры Шмитта, являясь несимметричными устройствами, значительно отличаются от большинства своих собратьев: таких распространенных триггеров, как RS, JK, D и T, которые относятся к группе симметричных. Каскады в них не идентичны по своим параметрам и связям между ними, но главное отличие заключается в том, что выходной сигнал в отсутствие входного — однозначно определен. Поэтому подобные триггеры не обладают памятью и используются как спусковые устройства либо для формирования последовательности прямоугольных импульсов из сигналов произвольной формы, например синусоидальных. Вообще, данный тип триггеров ближе к импульсным, нежели к цифровым устройствам.

Содержание практической работы, выполняемой студентами в ходе занятия

1. Описание лабораторного оборудования:

- 1) Персональный компьютер – не менее 1-го на двух обучающихся;
- 2) Программное обеспечение:
 - операционная система Microsoft Windows,
 - текстовый процессор Microsoft Office Word или OpenOffice.org Writer,
 - программа схемотехнического моделирования Electronics Workbench EWB 5.12.

2. План выполнения практической работы:

Задания базового уровня:

1) Исследовать внутреннюю структуру и логику функционирования простейшего RS-триггера с помощью генератора слова.

2) Исследовать внутреннюю структуру и логику функционирования синхронного одноступенчатого RS-триггера с помощью генератора слова.

3) Исследовать логику функционирования синхронного двухступенчатого JK-триггера с прямым тактовым входом и входами предустановки с помощью генератора слова и логического анализатора.

4) Исследовать логику функционирования счетного T-триггера с помощью генератора слова и логического анализатора.

5) Исследовать логику функционирования двухступенчатого D-триггера с помощью генератора слова и логического анализатора.

Задания повышенного уровня:

6) Исследовать логику функционирования и способы применения триггера Шмитта.

7) Синтезировать схему заданного триггера в базе ИЛИ-НЕ и провести исследование логики его функционирования.

8) Провести исследование внутренней структуры и логики функционирования триггеров, содержащихся в заданной логической микросхеме.

3. Порядок выполнения работы:

1. Исследование триггеров

Задание 1. Исследовать внутреннюю структуру и логику функционирования простейшего RS-триггера с помощью генератора слова. Для этого выполните следующие действия:

1) Собрать схему исследования RS-триггера, изображенную на рис. 3, в которой приведены два триггера: слева триггер из библиотеки EWB, справа – триггер, синтезированный на логических элементах.

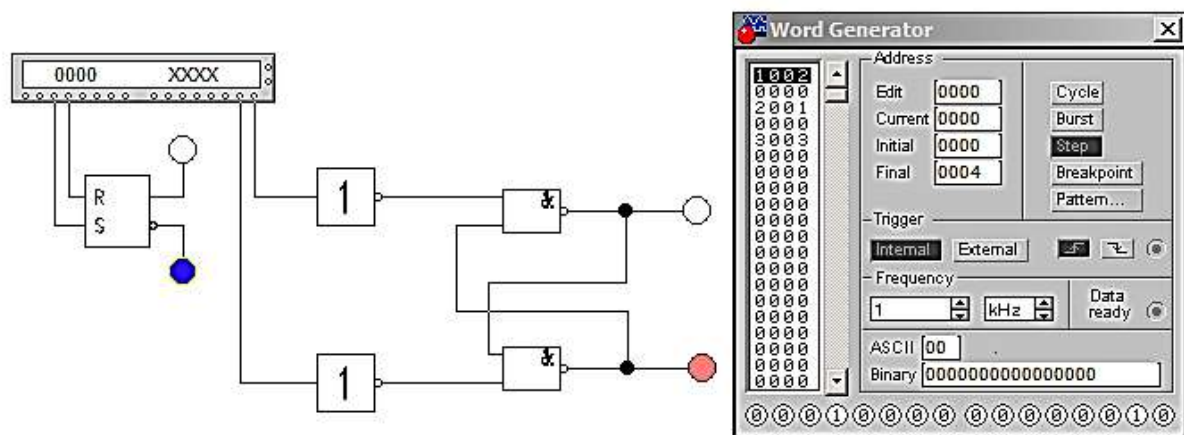


Рис. 3 – Схема исследования асинхронного RS-триггера

2) В ячейки генератора слова с 0000 по 0004 записать последовательно коды: 1001, 0000, 2001, 0000, 3003.

3) Запустив генератор слова в пошаговом режиме, установить таблицу переходов библиотечного RS-триггера.

4) Определить, где какой вход и выход на схеме синтезированного триггера, записать его таблицу переходов.

5) Сделайте выводы по результатам проделанной работы.

Задание 2. Исследовать внутреннюю структуру и логику функционирования синхронного одноступенчатого RS-триггера с помощью генератора слова. Для этого выполните следующие действия:

1) Собрать схему исследования RS-триггера, изображенную на рис. 4, в которой приведены два триггера: слева асинхронный триггер из библиотеки EWB, справа – синхронный одноступенчатый триггер, синтезированный на логических элементах. Синхронизация управляющих входов триггера осуществляется синхроимпульсами генератора слова.

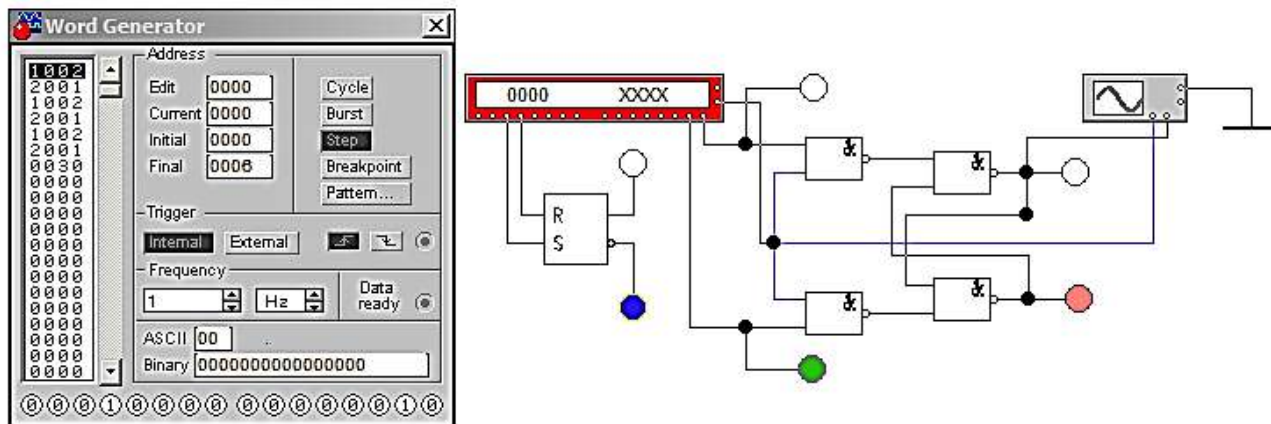


Рис. 4 – Схема исследования синхронного одноступенчатого RS-триггера

2) В ячейки генератора слова с 0000 по 0006 записать последовательно коды: 1001, 2001, 1002, 2001, 1002, 2001, 3003.

3) Временную (горизонтальную) развертку осциллографа (Time Base) установить 0,5 с/дел; вертикальную развертку по обоим каналам установить 5 В/дел; вертикальное смещение канала А – +1,0; вертикальное смещение канала В – -1,0.

4) Запустив генератор слова в пошаговом режиме, отобразить в отчет временные диаграммы работы триггера. Определить по какому фронту синхроимпульса осуществляется переключение триггера из одного состояния в другое.

5) Сделайте выводы по результатам проделанной работы.

Задание 3. Исследовать логику функционирования синхронного двухступенчатого JK-триггера с прямым тактовым входом и входами предустановки с помощью генератора слова и логического анализатора. Для этого выполните следующие действия:

1) Собрать схему исследования JK-триггера, изображенную на рис. 5, в которой представлен JK-триггер из библиотеки EWB, находящийся в компонентах Digital. Данный триггер имеет входы предустановки R и S с высоким активным уровнем. Синхронизация управляющих входов триггера осуществляется синхроимпульсами генератора слова с частотой 2 КГц.

2) Для подачи управляющих сигналов на входы триггера в ячейки генератора слова с 0000 по 0009 записать последовательно коды: 0000, 0001, 0008, 0004, 0008, 0004, 0002, 000C, 000C, 000C.

3) Установить генератор слова в циклический режим.

4) В логическом анализаторе установить частоту внутреннего генератора, равную 8 КГц, для этого нажать кнопку Set, а после установки кнопку – Accept.

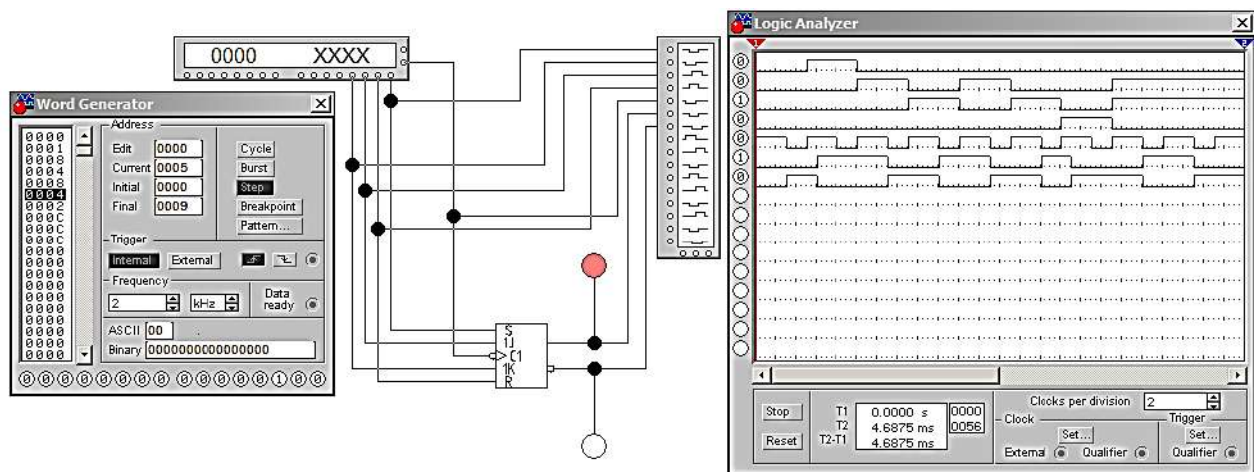


Рис. 5 – Схема исследования синхронного двухступенчатого JK-триггера

- 5) Установить в окне делителя временных интервалов (Clocks per division) значение 2.
- 6) Запустить исследуемую схему в работу, после того, как на экране анализатора появятся временные диаграммы остановить работу схемы или поставить на паузу.
- 7) Отобразить в отчет временные диаграммы работы JK-триггера, провести их анализ, установив таблицу переходов (состояний) данного триггера.
- 8) Сделайте выводы по результатам проделанной работы.

Задание 4. Исследовать логику функционирования счетного T-триггера с помощью генератора слова и логического анализатора. Для этого выполните следующие действия:

- 1) Собрать схему исследования JK-триггера, изображенную на рис. 6. Основной схемы является JK-триггер из библиотеки EWB, находящийся в компонентах Digital. Данный триггер имеет входы предустановки R и S с высоким активным уровнем. Синхронизация управляющих входов триггера осуществляется синхроимпульсами генератора слова с частотой 2 КГц.

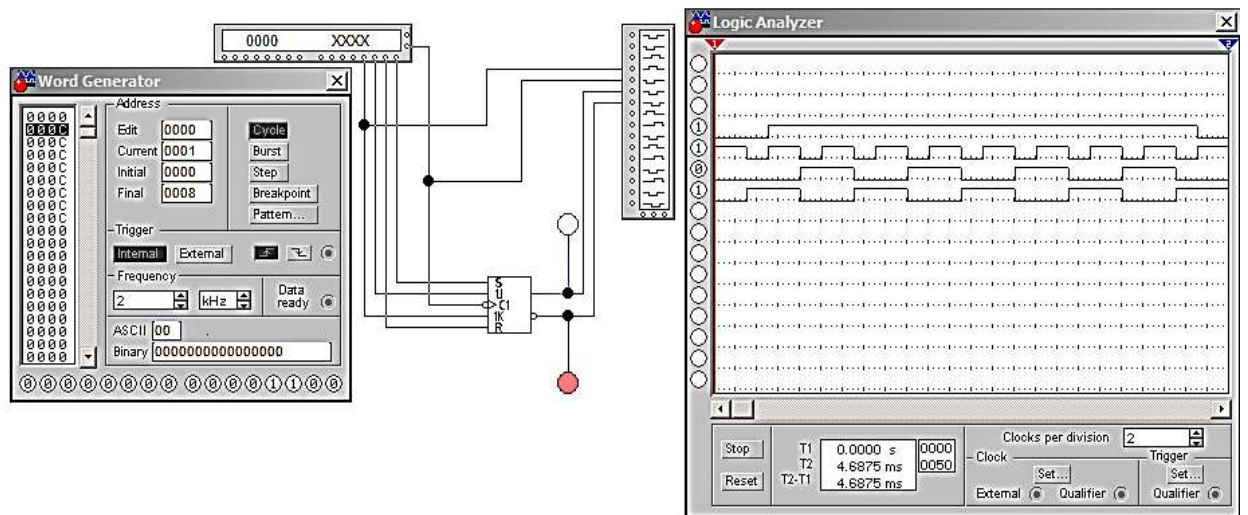


Рис. 6 – Схема исследования счетного T-триггера

- 2) Для преобразования JK-триггера в счетный T-триггер, необходимо на входы J и K подать логические единицы. Для реализации этого программно в ячейки генератора слова с адресами 0001 – 0008 записать код 000C, а в ячейке 0000 оставить нулевой код.
- 3) Установить генератор слова в циклический режим.
- 4) В логическом анализаторе установить частоту внутреннего генератора, равную 8 КГц, для этого нажать кнопку Set, а после установки кнопку – Ассерт.
- 6) Запустить исследуемую схему в работу, после того, как на экране анализатора появятся временные диаграммы остановить работу схемы или поставить на паузу.

- 7) Отобразить в отчет временные диаграммы работы Т-триггера, провести их анализ, установив таблицу переходов (состояний) данного триггера.
- 8) Сделайте выводы по результатам проделанной работы.

Задание 5. Исследовать логику функционирования двухступенчатого D-триггера с помощью генератора слова и логического анализатора. Для этого выполните следующие действия:

1) Собрать схему исследования D-триггера, изображенную на рис. 7. Основой схемы является JK-триггер из библиотеки EWB, находящийся в компонентах Digital. Данный триггер имеет входы предустановки R и S с высоким активным уровнем. Синхронизация управляющих входов триггера осуществляется синхроимпульсами генератора слова с частотой 2 КГц.

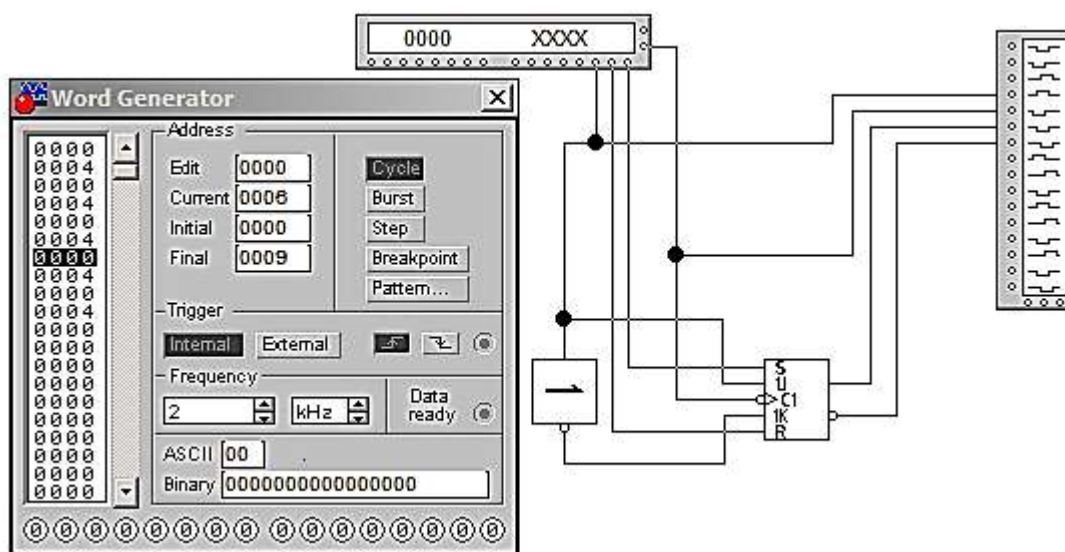


Рис. 7– Схема исследования двухступенчатого D-триггера

2) Для преобразования JK-триггера в D -триггера, необходимо на входы J и K подать инверсные сигналы. Для реализации этого программно в ячейки генератора слова с адресами 0000, 0002, 0004, 0006, 0008 записать нулевой код 0000, а в ячейке 0001, 0003, 0005, 0007 и 0009 записать код 0004.

3) Организовать в генераторе слова цикл с ячейки 0000 по ячейку 0009, установив генератор слова в циклический режим.

4) В логическом анализаторе установить частоту внутреннего генератора, равную 8 КГц, для этого нажать кнопку Set, а после установки кнопку – Ассерт.

6) Запустить исследуемую схему в работу, после того, как на экране анализатора появятся временные диаграммы остановить работу схемы или поставить на паузу.

7) Отобразить в отчет временные диаграммы работы D -триггера, провести их анализ, установив таблицу переходов (состояний) данного триггера.

8) Сделайте выводы по результатам проделанной работы.

Задание 6. Исследовать логику функционирования и способы применения триггера Шмитта (повышенный уровень). Для этого выполните следующие действия:

1) Собрать схему исследования неинвертирующего триггера Шмитта, изображенную на рис. 8. Основой схемы является инвертирующий триггер Шмитта U1 из библиотеки EWB, находящийся в компонентах Logical Gates (Логические элементы).

Генератор тактовых импульсов (элемент V1) предназначен для формирования последовательности данных. Генератор гармонического сигнала (элемент V2) имитирует наведенную в линии связи синфазную помеху. Элементы интегрирующей цепи R1 и C1 обеспечивают искажения импульсной последовательности данных, возникающие за счет влияния физической

линии связи. Таким образом, на вход инвертирующего триггера Шмитта U1 поступает либо аддитивная смесь цифрового сигнала и синфазной аналоговой помехи (ключ S1 в верхнем положении), либо искаженный и зашумленный сигнал (ключ S1 в нижнем положении).

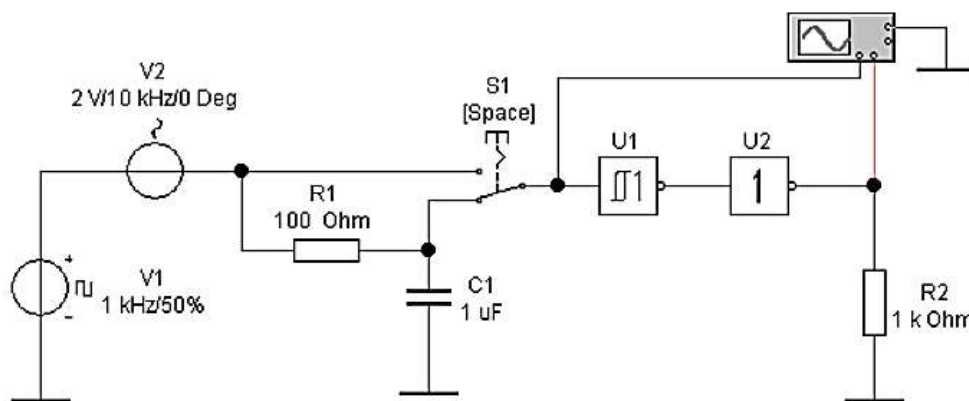


Рис. 8– Схема исследования неинвертирующего триггера Шмитта

Для проведения исследований подключить 1-й канал осциллографа (канал А) к входу инвертирующего триггера Шмитта, а 2-й канал (канал В) – к выходу инвертора U2.

2) Получить передаточную характеристику неинвертирующего триггера Шмитта, т.е. зависимость выходного напряжения от входного. Для этого выполнить следующие операции:

- установить в схеме исходные данные: в генераторе тактовых импульсов V1 – амплитуда 5 В, частота 1 Гц, скважность – 2 (50%). В генераторе V2 первоначально установить амплитуду синфазной помехи равную 0. Ключ S1 замкнут в верхнем положении;
- открыть осциллограф, установить в нем развертку В/А;
- запустить симулятор EWB и визуально пронаблюдать, как по мере роста напряжения вычерчивается вся кривая;
- определить в каком направлении вычерчивается фигура гистерезиса относительно движения часовой стрелки;
- занести полученную передаточную характеристику в отчет по лабораторной работе.

3) Получить передаточную характеристику инвертирующего триггера Шмитта. Для этого выполнить все операции предыдущего пункта, но предварительно 2-й канал (канал В) осциллографа переключить к выходу триггера Шмитта U1. Сравнить полученные передаточные характеристики.

4) Для проведения исследований логики функционирования неинвертирующего триггера Шмитта выполнить следующее:

- установить в схеме исходные данные: в генераторе тактовых импульсов V1 – амплитуда 0.1 В, частота 1 Гц, скважность – 2 (50%). В генераторе V2 установить амплитуду синфазной помехи равную 5 В, частоту – 10 кГц. Ключ S1 замкнут в верхнем положении; 2-й канал (канал В) осциллографа подключить обратно к выходу инвертора U2;
- открыть осциллограф, установить в нем временную развертку Y/T;
- запустить симулятор EWB, получить осциллограмму гармонического сигнала на входе триггера и импульсного сигнала на его выходе;
- занести полученные осциллограммы в отчет по лабораторной работе;
- определить какое пороговое значение срабатывания триггера больше: при переходе с низкого напряжения на высокое или при переходе с высокого на низкое.

5) Провести исследование возможности применения неинвертирующего триггера Шмитта для защиты от высокочастотных помех в линии связи без искажений. Для этого выполнить следующие операции:

- установить в схеме исходные данные: в генераторе тактовых импульсов V1 – амплитуда 5 В, частота 1 кГц, скважность – 2 (50%). В генераторе V2 установить амплитуду

синфазной высокочастотной помехи равную 1 В, частоту – 10 кГц. Ключ S1 замкнут в верхнем положении; 2-й канал (канал В) осциллографа подключить обратно к выходу инвертора U2;

- открыть осциллограф, установить в нем временную развертку Y/T;
- запустить симулятор EWB, получить осциллограммы входного сигнала и выходного сигнала;
- занести полученные осциллограммы в отчет по лабораторной работе;
- определить, что произошло с помехой и на сколько точно восстановлен первичный сигнал;
- увеличить амплитуду синфазной ВЧ помехи до 1,5 В, а затем до 3 В, повторив операции по исследованию, определить, что произошло с выходным сигналом;
- сделать вывод о потенциальной возможности триггера Шмитта по отсечке ВЧ помех.

6) Провести исследование возможности применения неинвертирующего триггера Шмитта для защиты от высокочастотных помех в линии связи с искажениями. Для этого выполнить следующие операции:

- установить в схеме исходные данные: в генераторе тактовых импульсов V1 – амплитуда 5 В, частота 1 кГц, скважность – 2 (50%). В генераторе V2 установить амплитуду синфазной высокочастотной помехи равную 3 В, частоту – 10 кГц. Ключ S1 замкнут в нижнем положении;
- открыть осциллограф, установить в нем временную развертку Y/T;
- запустить симулятор EWB, получить осциллограммы входного сигнала и выходного сигнала;
- занести полученные осциллограммы в отчет по лабораторной работе;
- определить, что произошло с помехой и на сколько точно восстановлен первичный сигнал;
- увеличить амплитуду синфазной ВЧ помехи до 5 В, повторив операции по исследованию, определить, что произошло с выходным сигналом;
- сделать вывод о потенциальной возможности триггера Шмитта по отсечке ВЧ помех.

7) Провести исследования возможности применения неинвертирующего триггера Шмитта для генерации импульсов. Для этого выполнить следующие операции:

- собрать схему генератора импульсов на инвертирующем триггере Шмитта, приведенную на рис. 9;

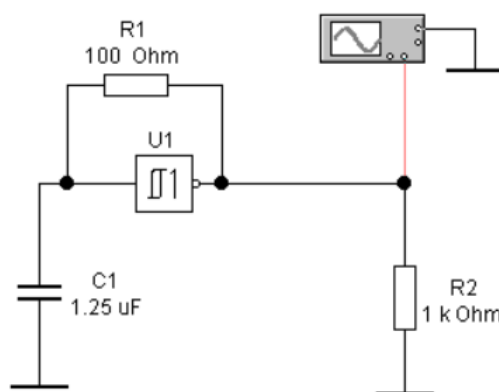


Рис. 9 - Схема генератора импульсов на триггере Шмитта

- установить в схеме значения элементов: C1 = 1.25 мкФ, R1 = 100 Ом, R2 = 1 кОм;
- запустить симулятор EWB, получить осциллограмму импульсного сигнала;
- занести полученную осциллограмму в отчет по лабораторной работе;
- измерить с помощью курсоров осциллографа период следования импульсов T и длительность положительного импульса τ , полученные результаты занести в отчет по лабораторной работе;

— рассчитать частоту следования импульсов и их скважность, полученные результаты занести в отчет по лабораторной работе;

— увеличить начальную емкость конденсатора C1 в 10 раз, получить осциллограмму импульсов, измерить период их длительность и период, рассчитать частоту и скважность, занести в отчет по лабораторной работе осциллограмму импульсов, измеренные и рассчитанные параметры;

— уменьшить начальную емкость конденсатора C1 в 10 раз, получить осциллограмму импульсов, измерить период их длительность и период, рассчитать частоту и скважность, занести в отчет по лабораторной работе осциллограмму импульсов, измеренные и рассчитанные параметры;

— сделать вывод о том, как величина емкости влияет на параметры генерируемого импульсного сигнала.

8) Сделать выводы по результатам исследований логики функционирования и способов применения триггера Шмитта.

Задание 7. Синтезировать схему заданного триггера в базисе ИЛИ-НЕ и провести исследование логики его функционирования (повышенный уровень).

Задание 7 повышенного уровня выполняется студентами самостоятельно по заданным вариантам, приведенным в таблице 1.

Задание выполняется и оформляется в отчете по лабораторной работе по аналогии с заданиями 1 – 5.

Таблица 1 – Таблица вариантов для задания 7

№ варианта	Синтезируемый триггер	№ варианта	Синтезируемый триггер
1.	Асинхронный RS-триггера	2.	Асинхронный RS-триггера
3.	Синхронный одноступенчатый RS-триггер	4.	Синхронный одноступенчатый RS-триггер
5.	Двухступенчатый JK-триггер	6.	Двухступенчатый JK-триггер
7.	Счетный Т-триггер	8.	Счетный Т-триггер
9.	Двухступенчатый D-триггер	10.	Двухступенчатый D-триггер
11.	Асинхронный RS-триггера	12.	Асинхронный RS-триггера
13.	Синхронный одноступенчатый RS-триггер	14.	Синхронный одноступенчатый RS-триггер
15.	Двухступенчатый JK-триггер	16.	Двухступенчатый JK-триггер
17.	Счетный Т-триггер	18.	Счетный Т-триггер
19.	Двухступенчатый D-триггер	20.	Двухступенчатый D-триггер

Задание 8. Провести исследование внутренней структуры и логики функционирования триггеров, содержащихся в заданной логической микросхеме (повышенный уровень).

Задание 8 повышенного уровня выполняется студентами самостоятельно по заданным вариантам, приведенным в таблице 2.

Таблица 2 – Таблица вариантов для задания 8

№ варианта	ИМС	№ варианта	ИМС
1.	7472 (K155TB1)	2.	7474 (K155TM2)
3.	74113 (K155TB10)	4.	7477 (K155TM5)
5.	74114 (K155TB11)	6.	7475 (K155TM7)
7.	74109 (K155TB15)	8.	74175 (K155TM8)
9.	74107 (K155TB6)	10.	74174 (K155TM9)

11.	74112 (K155TB9)	12.	74173
13.	7473	14.	74279 (K155TP2)
15.	7478	16.	7414 (K155ТЛ2)
17.	7476	18.	74132 (K155ТЛ3)
19.	74373 (K155ИР22)	20.	74377 (K155ИР27)

В данном задании необходимо выполнить следующие действия:

- 1) В сети Интернет найти паспортные данные заданной микросхемы. Для этого можно воспользоваться сайтом Микросхемы ... – URL: <https://www.microshemca.ru>
- 2) С помощью паспортных данных микросхемы разобраться с ее предназначением, принципом работы и типовым применением, при этом занести в отчет по лабораторной работы описание и внутреннюю структуру микросхемы, таблицу ее состояний.
- 3) Составить методику исследований микросхемы таким образом, чтобы проверить ее внутреннюю структуру и логику функционирования, указанные в паспортных данных, а также проверить все приведенные варианты применения микросхемы.
- 4) Собрать схему исследования заданной логической микросхемы, найдя ее в библиотеке EWB. находящийся в компонентах Logical Gates (Логические элементы), использовать при этом все необходимые для исследования источники сигналов и измерительные устройства.
- 5) Провести исследование внутренней структуры и логики функционирования заданной логической микросхемы по разработанной методике.
- 6) Сделать выводы по результатам исследований.

4. Содержание отчета о работе

В отчете привести:

- тему и цель работы работы,
- план работы (выполняемые задания);
- схемы исследования;
- результаты выполнения практических заданий и экспериментов по каждому пункту, в том числе полученные таблицы истинности, синтезированные устройства, алгебраические преобразования, осциллограммы и т.п.;
- выводы о проделанной работе.

5. Контрольные вопросы для подготовки к защите отчета:

- 1) Перечень и характеристика последовательность (накапливающих) цифровых устройств.
- 2) Предназначение, типы и характеристика принципов построения и работы триггеров.
- 3) Предназначение, типы и характеристика принципов построения и работы счетчиков.
- 4) Предназначение, типы и характеристика принципов построения и работы регистров.
- 5) Порядок исследования внутренней структуры и логики функционирования простейшего RS-триггера с помощью генератора слова.
- 6) Порядок исследования внутренней структуры и логики функционирования синхронного одноступенчатого RS-триггера с помощью генератора слова.
- 7) Порядок исследования логики функционирования синхронного двухступенчатого JK-триггера с прямым тактовым входом и входами предустановки с помощью генератора слова и логического анализатора.
- 8) Порядок исследования логики функционирования счетного Т-триггера с помощью генератора слова и логического анализатора.
- 9) Порядок исследования логики функционирования двухступенчатого D-триггера с помощью генератора слова и логического анализатора.
- 10) Порядок исследования логики функционирования и способы применения триггера

Шмитта.

11) Порядок синтеза схемы заданного триггера в базисе ИЛИ-НЕ и исследования логики его функционирования.

12) Анализ внутренней структуры и логики функционирования триггеров, содержащихся в заданной логической микросхеме.

*Лабораторная работа разработана
доцентом кафедры инфокоммуникаций, кандидатом технических наук Сагдеевым К.М.*

ЛАБОРАТОРНАЯ РАБОТА № 16 ИССЛЕДОВАНИЕ РЕГИСТРОВ

Тема:
Время – 4 учебных часа.

ЦЕЛЕВАЯ УСТАНОВКА ЛАБОРАТОРНОЙ РАБОТЫ:

В ходе лабораторной работы студенты должны овладеть следующими умениями и навыками:

- осуществлять схемотехническое (компьютерное) моделирование последовательностных цифровых устройств с использованием универсальных пакетов прикладных компьютерных программ;
- проводить исследование последовательностных цифровых устройств на основе их схемотехнических моделей,
- синтеза последовательностных цифровых устройств с использованием универсальных пакетов прикладных компьютерных программ;
- подборки и анализа информации для формирования исходных данных для проектирования цифровых устройств.

УЧЕБНО-МАТЕРИАЛЬНОЕ ОБЕСПЕЧЕНИЕ:

- программный редактор схематического моделирования «Electronics Workbench» (EWB), версия не ниже 5.12 или NI Multisim версия Education;
- приложение для математических и инженерных вычислений Mathcad Professional версия не ниже 15.0;
- электронная методическая разработка по лабораторной работе.

СТРУКТУРА ЛАБОРАТОРНОЙ РАБОТЫ:

Занятие №1		90 мин
Вводная часть		10 мин
Проверка готовности студентов к лабораторной работе		8 мин
Вступительная часть		2 мин
Вопросы (задачи), подлежащие исследованию:		75 мин
1. Исследование регистров.		75 мин
Заключительная часть		5 мин
Подведение итогов		3 мин
Задание студентам для самостоятельной работы		2 мин
Занятие №2		90 мин
Вводная часть		10 мин
Проверка готовности студентов к лабораторной работе		8 мин
Вступительная часть		2 мин
Вопросы (задачи), подлежащие исследованию:		55 мин
2. Исследование регистров.		55 мин
Заключительная часть		25 мин
Защита отчетов по лабораторной работе		20 мин
Подведение итогов		3 мин
Задание студентам для самостоятельной работы		2 мин

СОДЕРЖАНИЕ ЛАБОРАТОРНОГО ЗАНЯТИЯ

Краткие теоретические или справочно-информационные материалы

Под последовательностными или накапливающими узлами цифровых устройств понимают узлы, которые содержат в своём составе элементы памяти, а именно – триггеры. Можно выделить два вида накапливающих узлов – регистры и счётчики.

Регистр – накапливающий узел, предназначенный для приема, хранения, преобразования и выдачи двоичной информации. **Счётчик** – накапливающий узел, предназначенный для подсчёта событий, подсчёта импульсов, поступающих на счётный вход.

Среди множества входных сигналов накапливающего узла можно выделить информационные, управляющие, синхронизирующие. Под действием входных сигналов узел способен выполнять ту микрооперацию, на которую он настроен предварительной подачей определённой комбинации управляющих сигналов.

Собственно **микрооперация завершается изменением состояния узла** синхронно под действием сигнала синхронизации или асинхронно при подаче сигнала на асинхронный вход предварительной установки узла в определённое состояние. Выполняемые узлом микрооперации могут быть любые, какие требуются для исполнения заданного алгоритма. Поэтому часто счётчик, например, одновременно может принимать параллельно информацию во все разряды, то есть выполнять микрооперацию, характерную для регистра, и наоборот, регистр проектируют таким образом, что он способен выполнять и функцию подсчёта числа импульсов. То есть, в одном узле могут быть реализованы как функции регистра, так и счетчика. Сложные микрооперации могут потребовать привлечения дополнительных комбинационных узлов для реализации микроопераций, на которые не рассчитана используемая микросхема регистра или счётчика.

Управляющие сигналы позволяют выбрать режим работы узла, то есть задают требуемую микрооперацию. Непосредственно микрооперация завершается в момент действия синхросигнала или в момент прихода сигнала на асинхронный вход узла. Если узел содержит информационные входы параллельного приёма информации, то они могут нумероваться по порядку или с учётом их веса. Выходные цепи узла могут быть организованы по схеме с тремя состояниями, что потребует наличия дополнительного входа управления выходными усилителями.

Регистры

Основное назначение регистров – хранение и преобразование многоразрядных двоичных чисел. Регистры наряду со счетчиками и запоминающими устройствами являются наиболее распространенными устройствами цифровой техники. При сравнительной простоте регистры обладают большими функциональными возможностями. **Они используются** в качестве управляющих и запоминающих устройств, генераторов и преобразователей кодов, счетчиков, делителей частоты, узлов временной задержки. **Регистры выполняются** на синхронных триггерах D- или JK-типа с динамическим или статическим управлением. **Одиночный триггер может запоминать (регистрировать) один разряд (бит) двоичной информации.** Такой триггер можно считать одnorазрядным регистром. **Занесение информации в регистр называют операцией ввода или записи. Выдача информации внешним устройствам характеризует операцию вывода или считывания.** Запись информации в регистр не требует его предварительного обнуления.

Понятие «весовой коэффициент» к разрядам регистра в отличие от счетчика неприменимо, поскольку весовая зависимость между отдельными разрядами целиком определяется записанной в регистр информацией. По этой причине на условных изображениях регистров нумерация информационных входов и выходов наносится подряд.

Все регистры в зависимости от функциональных свойств подразделяются на две категории – накопительные (регистры памяти, хранения) и сдвигающие. В свою очередь **сдвигающие регистры делятся по способу ввода и вывода информации** на параллельные, последовательные и комбинированные (параллельно-последовательные и последовательно-параллельные), **по направлению передачи (сдвига) информации** – на однонаправленные и реверсивные.

Наиболее простыми регистрами являются регистры памяти. Их назначение – хранение двоичной информации небольшого объема в течение короткого промежутка времени. Эти регистры представляют собой набор синхронных триггеров, каждый из которых хранит один разряд двоичного числа. **Ввод (запись) и вывод (считывание) информации производится параллельным кодом.** Ввод обеспечивается тактовым импульсом, с приходом очередного тактового импульса записанная информация обновляется. **Считывание производится в прямом или в обратном коде** (в последнем случае – с инверсных выходов).

Регистры хранения представляют собой наборы триггеров с независимыми информационными входами и обычно общим тактовым входом. В таком качестве используются синхронные триггеры, составленные из микросхем, содержащих в одном корпусе несколько самостоятельных триггеров, например K155TM8 (74175), K155TM9 (74179) и другие, которые можно рассматривать как 4 ... 6-разрядные регистры памяти. Наращивание разрядности регистров памяти достигается добавлением нужного числа триггеров, тактовые входы которых подсоединяют к шине синхронизации.

Регистр K155ИР15 (74173) является библиотечным компонентом EWB и может служить примером устройства хранения с тремя выходными состояниями (схема включения – на рис. 1, а). Отметим опять крайне неудачное расположение выводов регистра 74173 и их несоответствие оригиналу. Как видно из рис. 1, б, K155ИР15 – четырехразрядный регистр. Он имеет выходы 1Q...4Q с третьим Z-состоянием (при сигнале 1 на выводах G2, G1), а его входы 1D...1D снабжены логическими элементами разрешения записи путем подачи логического 0 на входы M, N (в EWB ошибочно показаны прямыми). Используется регистр как четырехразрядный источник кода, способный обслуживать непосредственно шину данных цифровой системы.

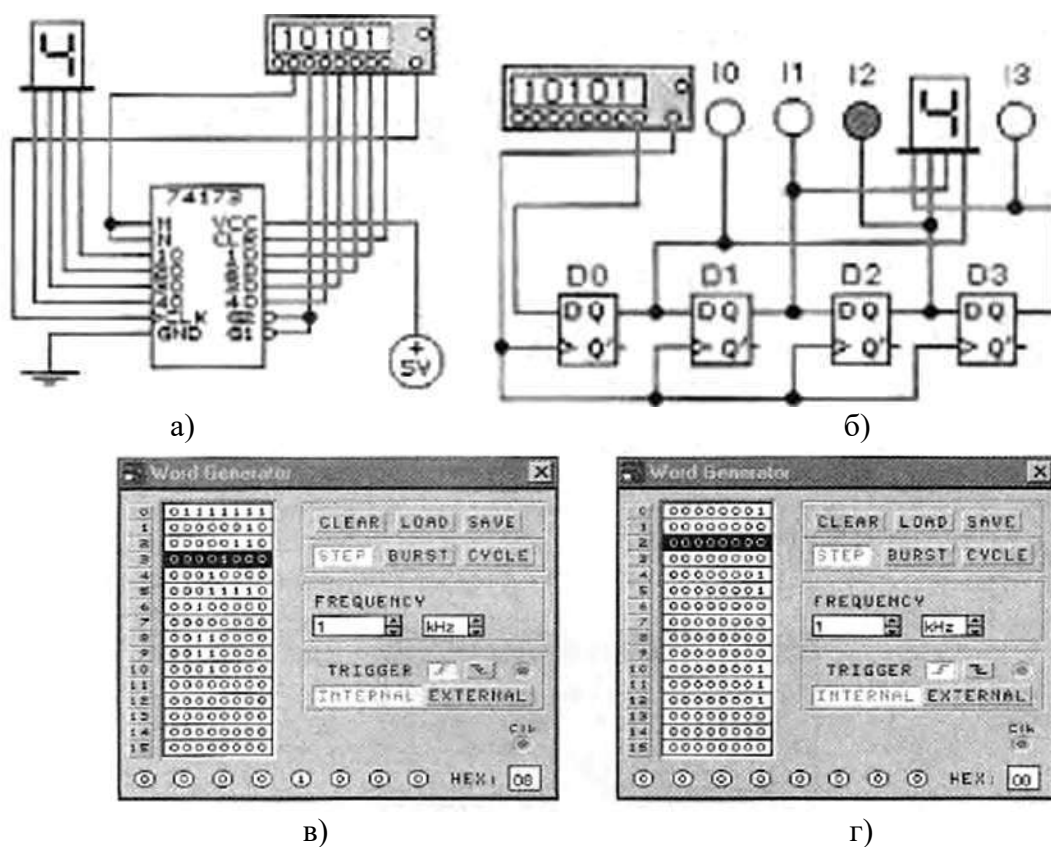


Рис. 1 – Схема включения регистра 74173 (а) с установками генератора слова (в) и простейшая схема регистра сдвига на D-триггерах (б) с установками генератора слова (г) для его испытания

Загрузка информации в регистр производится синхронно с положительным перепадом тактового импульса, если на входах M, N присутствуют напряжения низкого уровня. Если на одном из этих входов напряжение высокого уровня, после прихода положительного тактового перепада в регистре должны остаться прежние данные. Вход сброса CLR имеет высокий активный уровень. Если на входы G2, G1 подано напряжение активного низкого уровня, данные, содержащиеся в регистре, отображаются на выходах 1Q...4Q, присутствие хотя бы одного напряжения высокого уровня на входах разрешения G2 и G1 вызывает Z-состояние (размыкание) для выходных линий. При этом данные из регистра в шину данных систем не проходят,

выходы регистра не влияют на работу других аналогичных выходов, присоединенных к проводникам шины. На работу входов сброса CLR и тактового С смена уровней на входах разрешения влияния не оказывает.

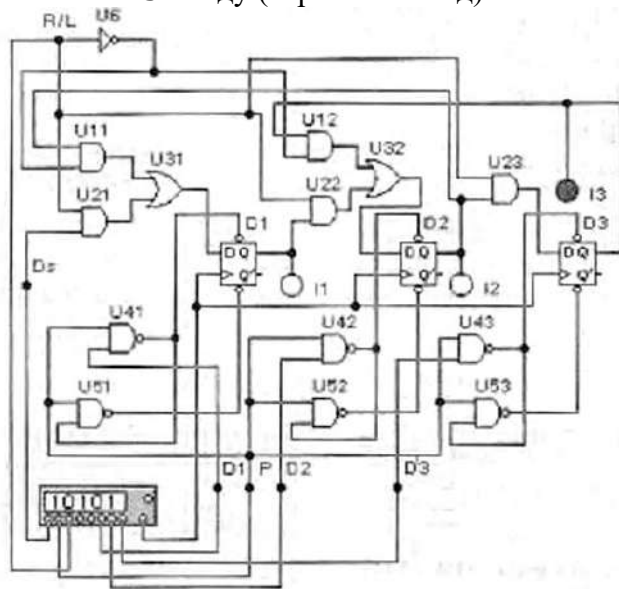
Регистр K155IP15 потребляет ток 72 мА и имеет тактовую частоту до 25 МГц; вариант 74LS173 потребляет ток 30 мА при тактовой частоте 30 МГц. Режимы работы генератора в схеме регистра и некоторые его кодовые комбинации показаны на рис. 1, в.

Вторым распространенным классом регистров являются регистры сдвига, которые отличаются большим разнообразием как в функциональном отношении, так и в отношении схемных решений и характеристик. **Регистры сдвига**, кроме операции хранения, **осуществляют преобразование** последовательного двоичного кода в параллельный, а параллельного в последовательный; они **выполняют** арифметические и логические операции, **служат** в качестве элементов временной задержки.

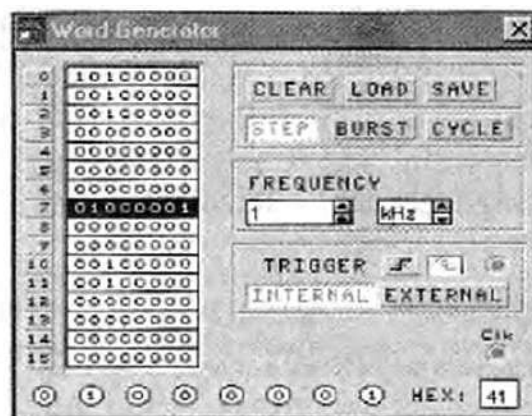
Своим названием они обязаны характерной для этих устройств операции сдвига. **С приходом каждого тактового импульса происходит перезапись (сдвиг) содержимого триггера каждого разряда в соседний разряд без изменения порядка следования единиц и нулей.** При сдвиге информации вправо после каждого тактового импульса бит из более старшего разряда сдвигается в младший, а при сдвиге влево – наоборот. Этот процесс иллюстрируется простейшим сдвиговым регистром на рис. 1, б, г.

На отечественных схемах символом регистра служат буквы RG. Для регистров сдвига указывается также направление сдвига: > - вправо; < - влево; <-> - реверсивный (двунаправленный).

На рис. 2, а показана **схема универсального регистра**, который может выполнять следующие функции: последовательный прием информации (вход Ds, на шине управления сигнал P = 0); параллельная загрузка (входы D1 ... D3, P = 1); сдвиг вправо и влево (на входе управления R/L сигнал 1 и 0 соответственно). Регистр выполнен на D-триггерах с предустановкой сигналами низкого уровня по R-входам (нижний вывод) в нулевое состояние и в единичное состояние по S-входу (верхний вывод).



а)



б)

Рис. 2 – Схема универсального регистра (а) и установки генератора слова (б) для его испытания

При нулевой двоичной комбинации (см. рис. 2, б) сигналы Ds = 1 и R/L = 1. поэтому на выходе U21 формируется сигнал 1, который через U31 передается на D- вход триггера D1 и под действием тактового сигнала переводит его в единичное состояние. В последующих двух комбинациях сигнал R/L = 1, поэтому сигнал 1 с первого триггера перезаписывается во второй (через U22, U32), а затем через U23 – в третий (сдвиг вправо). При комбинациях 3 – 4 сигнал

$R/L = 0$, при этом элементы U21, U22 блокируются, и на выходе U6 формируется сигнал 1, под действием которого сигнал 1 с выхода триггера D3 через U12, U32 перезаписывается в D2, а затем через U11, U31 – в D1 (сдвиг влево). При комбинации 7 сигнал разрешения параллельной загрузки $P = 1$, при этом на входы D1 ... D3 поступает код 001, в результате чего триггеры D1 (через U41, U51) и D2 (через U42, U52) устанавливаются по R-входам в нулевое состояние, а триггер D3 через U43, U53 переводится по S-входу в единичное состояние. При комбинациях 8, 9 ($R/L = 0$) производится сдвиг влево, а при комбинациях 10, 11 ($R/L = 1$) – вправо.

Работу еще одного регистра сдвига рассмотрим на примере библиотечного регистра 74195 (K155ИР12), схема включения которого показана на рис. 3. ИМС 74195 – быстродействующий регистр для выполнения операций сдвига, счета, накопления и взаимного параллельно-последовательного преобразования цифровых слов. С помощью входа LD/SH загружаются параллельные данные, и производится их сдвиг вправо. Если на этом входе присутствует напряжение высокого уровня, через входы первого триггера J и K в регистр вводятся последовательные данные. Вход J имеет высокий активный уровень, вход K – низкий; если эти входы соединить, получится простой D-вход. Данные сдвигаются в направлении от QA к QB, QC, а затем к QD после каждого положительного перепада на тактовом входе CLK.

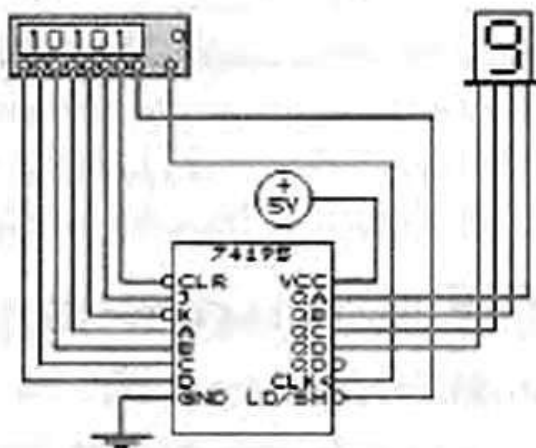


Рис. 3 – Схема включения регистра 74195

Если на входе LD/SH присутствует напряжение низкого (активного) уровня, все четыре триггера регистра запускаются одним тактовым перепадом (от низкого уровня к высокому). Тогда данные от параллельных входов A ... D передаются на соответствующие выходы QA ... QD. Сдвиг данных влево обеспечивается в схеме, где каждый выход Q_n соединен внешней перемычкой со входом D_{n+1} , т.е. схема включения на рис. 43 соответствует только режиму приема и хранения данных.

Схема включения ИМС в режиме сдвига доказана на рис. 4, а), режимы работы генератора слова – на рис. 4, б). Для режима сдвига напряжение на входе LD/SH надо зафиксировать на высоком уровне. Из-за того, что все операции в регистре ИР12 строго синхронны и выполняются по фронтам импульсов, логические уровни на входах J, K, D_n, LD/SH можно произвольно менять до прихода тактового сигнала.

Напряжение низкого уровня на входе CLR, кроме операции обнуления, означает также запрет на действие тактового импульса CLK; для правильного сброса данных выбирается момент, когда на входе CLK присутствует напряжение низкого уровня.

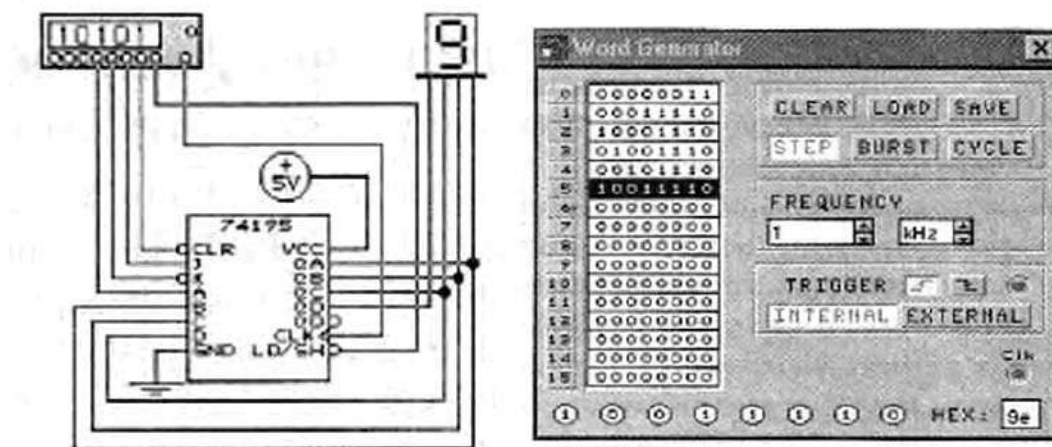


Рис. 4 – Схема включения регистра 74195 в режиме сдвига (а) и лицевая панель генератора слова с режимами работы в схеме (б)

Содержание практической работы, выполняемой студентами в ходе занятия

Описание лабораторного оборудования:

- 1) Персональный компьютер – не менее 1-го на двух обучающихся;
- 2) Программное обеспечение:
 - операционная система Microsoft Windows,
 - текстовый процессор Microsoft Office Word или OpenOffice.org Writer,
 - программа схемотехнического моделирования Electronics Workbench EWB 5.12.

План выполнения практической работы:

Задания базового уровня:

- 1) Исследовать внутреннюю структуру и логику функционирования последовательного четырехразрядного регистра сдвига с помощью генератора слова и логического анализатора.
- 2) Исследовать внутреннюю структуру и логику функционирования параллельного четырехразрядного регистра с помощью генератора слова и логического анализатора.
- 3) Исследовать логику функционирования универсального регистра на ИМС 74195 (K155ИР12) с помощью генератора слова.

Задания повышенного уровня:

- 4) Провести исследование внутренней структуры и логики функционирования регистра, содержащегося в заданной логической микросхеме.
- 5) Синтезировать схему заданного регистра и провести исследование логики его функционирования.

Порядок выполнения работы:

Задание 1. Исследовать внутреннюю структуру и логику функционирования последовательного четырехразрядного регистра сдвига с помощью генератора слова и логического анализатора. Для этого выполните следующие действия:

- 1) Собрать схему исследования регистра, изображенную на рис 5. Основой схемы является D-триггер, реализованный на основе JK-триггера из библиотеки EWB, находящийся в компонентах Digital. Особенность функционирования регистра состоит в том, что данные в него записываются последовательно путем их сдвига из младших разрядов в старшие, а считываются – параллельно.
- 2) Проанализировать внутреннюю структуру регистра и определить количество его информационных и управляющих входов.
- 3) Для проверки логики функционирования регистра запрограммировать ячейки генератора слова так, чтобы из их младшего разряда последовательно считывался код числа, определяемого формулой:

$$K = \text{mod}(N_{spis}; 10) + 1,$$

где N_{spis} – номер студента по списку в журнале, **mod** – функция, вычисляющая остаток числа по основанию 10.

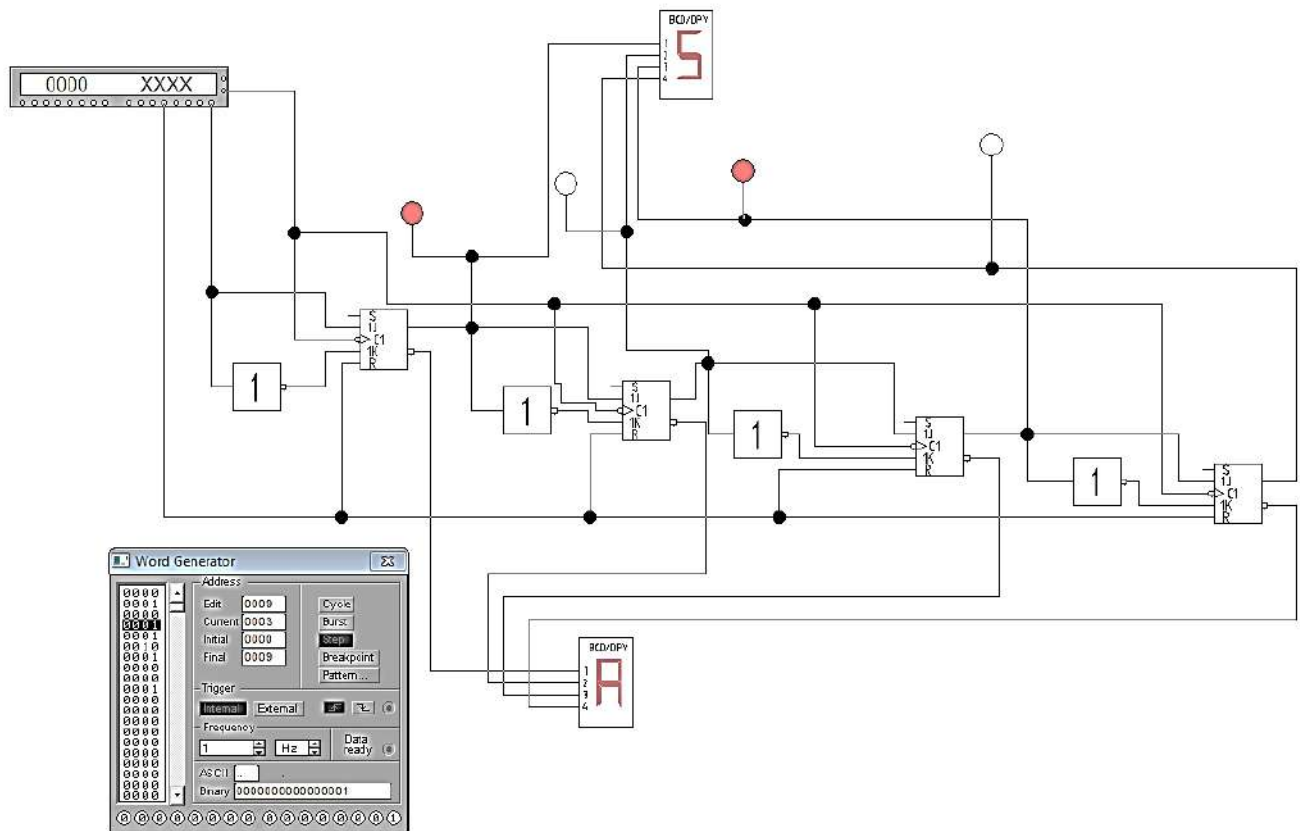


Рис. 5 – Схема исследования последовательного четырехразрядного регистра

4) Организовать в генераторе слова цикл, обеспечивающий последовательную запись в регистр кода заданного числа с последующим его полным обнулением. Установить генератор слова в пошаговый режим.

5) Запустить исследуемую схему в работу в пошаговом режиме, последовательно нажимая на кнопку Step.

6) Проанализировать состояние триггеров регистра на каждом такте, записав хранимые числа в прямых и обратных кодах в отчет.

7) Определить в какую сторону происходит сдвиг хранимых чисел и объем хранимой информации.

8) Сделайте выводы по результатам проделанной работы.

Задание 2. Исследовать внутреннюю структуру и логику функционирования параллельного четырехразрядного регистра с помощью генератора слова и логического анализатора. Для этого выполните следующие действия:

1) Собрать схему исследования регистра, изображенную на рис 6. Основой схемы является D-триггер, реализованный на основе JK-триггера из библиотеки EWB, находящийся в компонентах Digital. Особенность функционирования регистра состоит в том, что данные в него записываются параллельно.

2) Проанализировать внутреннюю структуру регистра и определить количество его информационных и управляющих входов.

3) Для проверки логики функционирования регистра запрограммировать ячейки генератор слова таким образом, чтобы вначале обнулить (сбросить) регистр, затем последовательно записать коды 4-х чисел, указанных в таблице 3, и в заключении сбросить регистр в нулевое состояние.

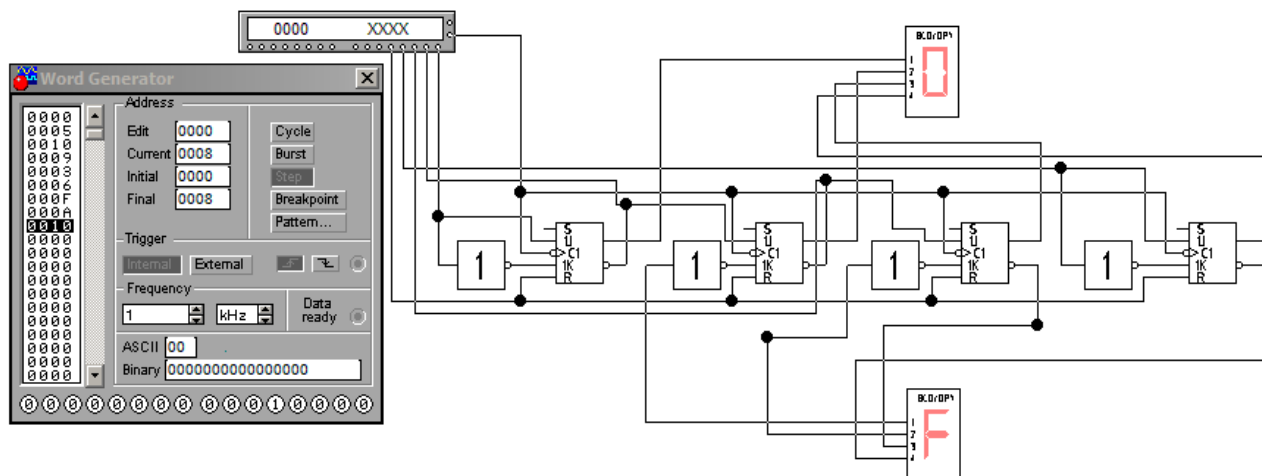


Рис. 6 – Схема исследования параллельного четырехразрядного регистра

Таблица 3 – Исходные данные для заданий 2 и 3.

Номер варианта	Шестнадцатеричный код чисел	Номер варианта	Шестнадцатеричный код чисел
1.	A, 7, 3, 9	2.	D, 3, 5, 9
3.	1, B, 8, F	4.	B, 7, F, 3
5.	3, 7, C, 4	6.	7, C, 5, 8
7.	5, 2, E, 6	8.	2, E, 6, F
9.	4, D, 9, F	10.	4, D, 9, F
11.	E, A, 8, 3	12.	A, 8, 3, 4
13.	8, C, 6, 7	14.	C, 7, A, 6
15.	7, 9, F, B	16.	9, F, B, 1
17.	2, 6, A, E	18.	6, A, E, 5
19.	3, 9, D, 8	20.	9, D, 8, 3

4) Организовать в генераторе слова цикл, обеспечивающий последовательную запись в регистр кодов заданных чисел. Установить генератор слова в пошаговый режим.

5) Запустить исследуемую схему в работу в пошаговом режиме, последовательно нажимая на кнопку Step.

6) Проанализировать состояние триггеров регистра на каждом такте, записав хранимые числа в прямых и обратных кодах в отчет.

7) Определить объем хранимой информации в регистре.

8) Сделайте выводы по результатам проделанной работы.

Задание 3. Исследовать логику функционирования универсального регистра на ИМС 74195 (K155ИР12) с помощью генератора слова. Для этого выполните следующие действия:

1) Собрать схему исследования универсального регистра, изображенную на рис 7.

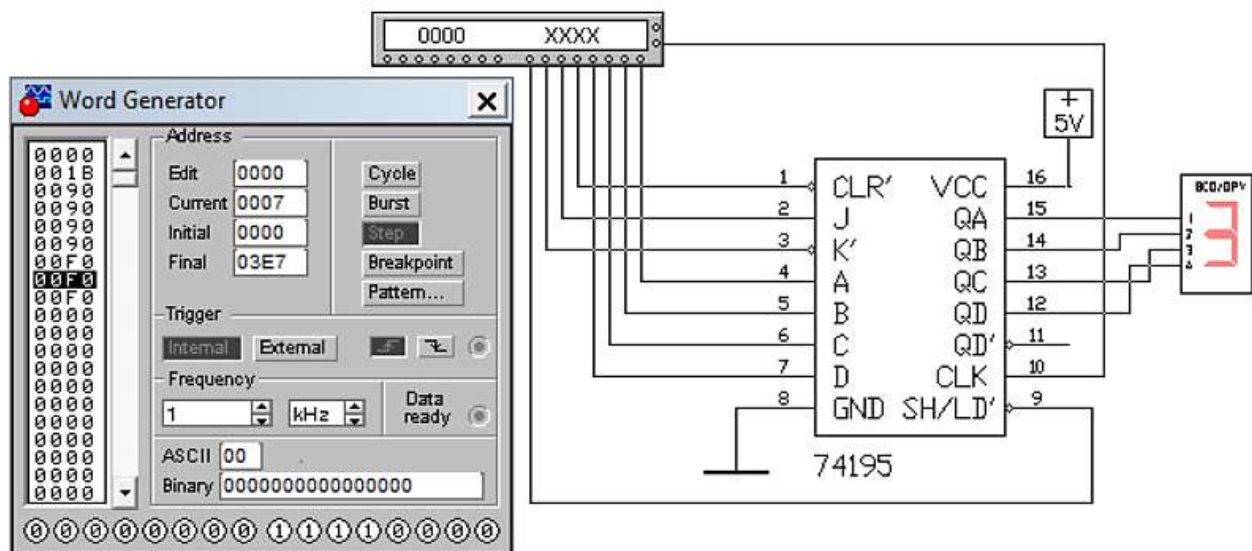


Рис. 7 – Схема включения ИМС 74195 (K155IP12)

2) Проанализировать логику функционирования ИМС с учетом приведенной информации. ИМС 74195 – быстродействующий регистр для выполнения операций сдвига, счета, накопления и взаимного параллельно-последовательного преобразования цифровых слов.

Особенности управления ИМС 74195 (K155IP12), находящейся в компонентах Digital в дополнительной панели «→» (Shift Registers), состоят в следующем:

- сброс регистра в нулевое состояние производится при наличии напряжения низкого уровня (логического нуля) на входе CLR', для выполнения всех остальных операций на этом входе должна присутствовать логическая единица;
- загружаются параллельные данные при наличии на входе LD/SH' уровня логического нуля;
- последовательная запись со сдвигом данных вправо производится через входы первого триггера J и K' в том случае, когда входе LD/SH' присутствует напряжение высокого уровня;
- запись данных в регистр, т.е. их передача от параллельных входов A ... D передаются на соответствующие выходы QA...QD, а также сдвиг данных в направлении от QA к QB, QC, а затем к QD осуществляется после каждого положительного перепада на тактовом входе CLK.

3) Для проверки логики функционирования универсального регистра запрограммировать ячейки генератор слова таким образом, чтобы вначале обнулить (сбросить) регистр, после чего загрузить параллельно код максимального числа из таблицы 3 по указанному варианту, а затем произвести в регистр последовательную запись минимального числа из таблицы 3.

4) Организовать в генераторе слова цикл, обеспечивающий выполнение данного задания. Установить генератор слова в пошаговый режим.

5) Запустить исследуемую схему в работу в пошаговом режиме, последовательно нажимая на кнопку Step.

6) Проанализировать состояние триггеров регистра на каждом такте, записав хранимые числа в прямых и обратных кодах в отчет.

7) Сделайте выводы по результатам проделанной работы.

Задание 4. Провести исследование внутренней структуры и логики функционирования регистра, содержащегося в заданной логической микросхеме (повышенный уровень).

Это задание повышенного уровня выполняется студентами самостоятельно по заданным вариантам, приведенным в таблице 4.

Таблица 4 – Таблица вариантов для задания 4.

№ варианта	ИМС	№ варианта	ИМС
1.	7491	2.	74373 (K55IP22)
3.	74164 (K155IP8)	4.	74374 (K55IP23)
5.	74165 (K155IP9)	6.	74375
7.	74166	8.	74377 (K55IP27)
9.	74194(K155IP11)	10.	74378
11.	74195(K155IP12)	12.	74379
13.	74198(K155IP13)	14.	74174 (K155TM9)
15.	74199	16.	74175 (K155TM8)
17.	74173 (K155IP15)	18.	7475 (K155TM7)
19.	74273	20.	7477 (K155TM5)

В данном задании необходимо выполнить следующие действия:

1) В сети Интернет найти паспортные данные заданной микросхемы. Для этого можно воспользоваться сайтом Микросхемы ... – URL: <https://www.microshemca.ru>

2) С помощью паспортных данных микросхемы разобраться с ее предназначением, принципом работы и типовым применением, при этом занести в отчет по лабораторной работы описание и внутреннюю структуру микросхемы, таблицу ее состояний.

3) Составить методику исследований микросхемы таким образом, чтобы была возможность проверить ее внутреннюю структуру и логику функционирования, указанные в паспортных данных, а также проверить все приведенные варианты применения заданной микросхемы.

4) Собрать схему исследования заданной логической микросхемы, найдя ее в библиотеке EWB. Подключить к микросхеме все необходимые для исследования источники сигналов и измерительные устройства.

5) Провести исследование внутренней структуры и логики функционирования заданной логической микросхемы по разработанной методике.

6) Сделать выводы по результатам исследований.

Задание 5. Синтезировать схему заданного регистра сдвига и провести исследование логики его функционирования (повышенный уровень).

Это задание повышенного уровня выполняется студентами самостоятельно по заданным вариантам, приведенным в таблице 5.

Таблица 5 – Таблица вариантов для задания 5.

№ варианта	Задание	№ варианта	Задание
1.	5-и разрядный регистр со сдвигом влево на 2 разряда на JK триггерах	2.	6-и разрядный регистр со сдвигом влево на 3 разряда на JK триггерах
3.	5-и разрядный регистр со сдвигом вправо на 2 разряда на JK триггерах	4.	6-и разрядный регистр со сдвигом вправо на 3 разряда на JK триггерах
5.	5-и разрядный реверсивный регистр со сдвигом на 2 разряда на JK триггерах	6.	6-и разрядный реверсивный регистр со сдвигом на 3 разряда на JK триггерах
7.	5-и разрядный регистр со сдвигом влево на 2 разряда на D триггерах	8.	6-и разрядный регистр со сдвигом влево на 3 разряда на D триггерах
9.	5-и разрядный регистр со сдвигом вправо на 2 разряда на D триггерах	10.	6-и разрядный регистр со сдвигом вправо на 3 разряда на D триггерах

11.	5-и разрядный реверсивный регистр со сдвигом на 2 разряда на D триггерах	12.	6-и разрядный реверсивный регистр со сдвигом на 3 разряда на D триггерах
13.	8-и разрядный регистр со сдвигом вправо на 1 разряд на микросхеме 74373(K155ИР22)	14.	8-и разрядный регистр со сдвигом влево на 1 разряд на микросхеме 74373 (K155ИР22)
15.	8-и разрядный регистр со сдвигом вправо на 2 разряда на микросхеме 74373 (K155ИР22)	16.	8-и разрядный регистр со сдвигом влево на 2 разряда на микросхеме 74373 (K155ИР22)
17.	8-и разрядный регистр со сдвигом вправо на 3 разряда на микросхеме 74373 (K155ИР22)	18.	8-и разрядный регистр со сдвигом влево на 3 разряда на микросхеме 74373 (K155ИР22)
19.	8-и разрядный регистр со сдвигом вправо на 4 разряда на микросхеме 74373 (K155ИР22)	20.	8-и разрядный регистр со сдвигом влево на 4 разряда на микросхеме 74373 (K155ИР22)

Методика выполнения задания аналогична заданию 1.

По результатам исследований сделать выводы по структуре синтезированного регистра сдвига и логике его функционирования.

Содержание отчета о работе

В отчете привести:

- тему и цель работы работы,
- план работы;
- краткий конспект теоретического материала;
- схемы исследования;
- результаты выполнения практических заданий и экспериментов по каждому пункту, в том числе полученные таблицы истинности, синтезированные устройства, алгебраические преобразования, эпюры напряжений и т.п.;
- выводы о проделанной работе.

Контрольные вопросы для подготовки к защите отчета:

- 1) Перечень и характеристика последовательность (накапливающих) цифровых устройств.
- 2) Порядок исследования внутренней структуры и логики функционирования последовательного четырехразрядного регистра сдвига с помощью генератора слова и логического анализатора.
- 3) Порядок исследования внутренней структуры и логики функционирования параллельного четырехразрядного регистра с помощью генератора слова и логического анализатора.
- 4) Порядок исследования логики функционирования универсального регистра на ИМС 74195 (K155ИР12) с помощью генератора слова.
- 5) Порядок синтеза схемы заданного регистра сдвига и исследования логики его функционирования.
- 6) Анализ результатов исследования внутренней структуры и логики функционирования регистра, содержащегося в заданной логической микросхеме.

*Лабораторная работа разработана
доцентом кафедры инфокоммуникаций, кандидатом технических наук
Сагдеевым К.М.*

ЛАБОРАТОРНАЯ РАБОТА № 17 ИССЛЕДОВАНИЕ СЧЕТЧИКОВ

Тема:
Время – 4 учебных часа.

ЦЕЛЕВАЯ УСТАНОВКА ЛАБОРАТОРНОЙ РАБОТЫ:

В ходе лабораторной работы студенты должны овладеть следующими умениями и навыками:

- осуществлять схемотехническое (компьютерное) моделирование последовательностных цифровых устройств с использованием универсальных пакетов прикладных компьютерных программ;
- проводить исследование последовательностных цифровых устройств на основе их схемотехнических моделей,
- синтеза последовательностных цифровых устройств с использованием универсальных пакетов прикладных компьютерных программ;
- подборки и анализа информации для формирования исходных данных для проектирования цифровых устройств.

УЧЕБНО-МАТЕРИАЛЬНОЕ ОБЕСПЕЧЕНИЕ:

- программный редактор схематического моделирования «Electronics Workbench» (EWB), версия не ниже 5.12 или NI Multisim версия Education;
- приложение для математических и инженерных вычислений Mathcad Professional версия не ниже 15.0;
- электронная методическая разработка по лабораторной работе.

СТРУКТУРА ЛАБОРАТОРНОЙ РАБОТЫ:

Занятие №1		90 мин
Вводная часть		10 мин
Проверка готовности студентов к лабораторной работе		8 мин
Вступительная часть		2 мин
Вопросы (задачи), подлежащие исследованию:		75 мин
1. Исследование счетчиков.		75 мин
Заключительная часть		5 мин
Подведение итогов		3 мин
Задание студентам для самостоятельной работы		2 мин
Занятие №2		90 мин
Вводная часть		10 мин
Проверка готовности студентов к лабораторной работе		8 мин
Вступительная часть		2 мин
Вопросы (задачи), подлежащие исследованию:		55 мин
2. Исследование счетчиков.		55 мин
Заключительная часть		25 мин
Защита отчетов по лабораторной работе		20 мин
Подведение итогов		3 мин
Задание студентам для самостоятельной работы		2 мин

СОДЕРЖАНИЕ ЛАБОРАТОРНОГО ЗАНЯТИЯ

Краткие теоретические или справочно-информационные материалы

Под последовательностными или накапливающими узлами цифровых устройств понимают узлы, которые содержат в своём составе элементы памяти, а именно – триггеры. Можно выделить два вида накапливающих узлов – регистры и счётчики.

Счетчики

Счетчиком называют устройство сигналы, на выходе которого отображают число импульсов, поступивших на счетный вход. Триггеры могут служить примером простейшего счетчика: такой счетчик считает до двух. Счетчик, образованный цепочкой из m триггеров,

может подсчитать в двоичном коде 2^m импульсов. Каждый из триггеров такой цепочки называют разрядом счетчика. Число m определяет количество разрядов двоичного числа, которое может быть записано в счетчик. Число $K_{сч} = 2^m$ называют коэффициентом (модулем) счета.

Информация снимается с прямых и (или) инверсных выходов всех триггеров. В паузах между входными импульсами триггеры сохраняют свои состояния, т.е. **счетчик запоминает число входных импульсов**.

Нулевое состояние всех триггеров принимается за нулевое состояние счетчика в целом. Остальные состояния нумеруются по числу поступивших входных импульсов. Когда число входных импульсов $N_{вх} > K_{сч}$ происходит переполнение, после чего счетчик возвращается в нулевое состояние и цикл повторяется. **Коэффициент счета**, таким образом, **характеризует число входных импульсов**, необходимое для выполнения одного цикла и возвращения в исходное состояние. Число входных импульсов и состояние счетчика взаимно определены только для первого цикла.

После завершения каждого цикла на выходах последнего триггера возникают перепады напряжения. Это определяет **второе назначение счетчиков: деление числа входных импульсов**. Если входные сигналы периодичны и следуют с частотой $F_{вх}$, то частота выходных сигналов равна $F_{вых} = F_{вх} / K_{сч}$. В этом случае коэффициент счета называется коэффициентом деления и обозначается как $K_{дел}$.

У счетчика **в режиме деления используется выходной сигнал только последнего триггера**, промежуточные состояния остальных триггеров во внимание не принимаются. Всякий счетчик может быть использован как делитель частоты. Поэтому подобное устройство часто называют счетчиком-делителем. Такие делители имеют целочисленный коэффициент деления. Однако элементная база современной микроэлектроники позволяет создавать делители и с дробными коэффициентами деления.

Символом счетчиков на схемах служат буквы СТ (от англ. counter – счетчик), после символа проставляют число, характеризующее модуль счета (например, 2 или 10 – СТ2, СТ10).

Основными эксплуатационными показателями счетчика являются емкость и быстродействие. Емкость счетчика, численно равная коэффициенту счета, равна числу импульсов за один цикл. **Быстродействие счетчика** определяется двумя параметрами: разрешающей способностью $T_{раз.сч}$ и временем установки кода счетчика $T_{уст}$. **Под разрешающей способностью подразумевают** минимальное время между двумя входными сигналами, в течение которого не возникают сбои в работе. Обратная величина $F_{макс} = 1/T_{раз.сч}$ называется максимальной частотой счета. **Время установки кода $T_{уст}$** равно времени между моментом поступления входного сигнала и переходом счетчика в новое устойчивое состояние. Эти параметры зависят от быстродействия триггеров и способа их соединения между собой.

Счетчики различаются числом и типами триггеров, способами связей между ними, кодом, организацией счета и другими показателями. **Цифровые счетчики классифицируются по следующим параметрам:**

- **коэффициент счета:** двоичные (бинарные); двоично-десятичные (декадные) или с другим основанием счета; с произвольным постоянным и переменным (программируемым) коэффициентом счета;
- **направление счета:** суммирующие, вычитающие и реверсивные;
- **способ организации внутренних связей:** с последовательным, параллельным или с комбинированным переносом, кольцевые.

Классификационные признаки независимы и могут встречаться в разных сочетаниях: например, суммирующие счетчики бывают как с последовательным, так и с параллельным переносом, они могут иметь двоичный, десятичный и иной коэффициенты счета.

Введением дополнительных логических связей – обратных и прямых – **двоичные счетчики преобразуются в недвоичные**. Наибольшее распространение получили десятичные (декадные) счетчики, работающие с $K_{сч} = 10$ в двоично-десятичном коде (двоичный – по коду счета, десятичный – по числу состояний).

Десятичные счетчики организуются из четырехразрядных двоичных счетчиков. Избыточные шесть состояний исключаются введением дополнительных связей. Возможны два варианта построения схем: счет циклически идет от 0000 до 1001 и исходным состоянием служит 0110 $B = 6 D$; счет происходит до 1111 $B = 15 D$ (B, D – обозначения двоичного и десятичного чисел). Первый вариант на практике применяется чаще.

В суммирующем счетчике каждый входной импульс увеличивает на единицу число, записанное в счетчик, при этом перенос информации из одного разряда в другой, более старший, имеет место, когда происходит смена состояния 1 на 0.

Вычитающий счетчик действует обратным образом: двоичное число, хранящееся в счетчике, с каждым поступающим импульсом уменьшается на единицу. Переполнение вычитающего счетчика происходит после достижения им нулевого состояния. Перенос из младшего разряда в старший здесь имеет место при смене состояния младшего разряда с 0 на 1.

Реверсивный счетчик может работать в качестве суммирующего и вычитающего. Эти счетчики имеют дополнительные входы для задания направления счета. Режим работы определяется управляющими сигналами на этих входах. В программе EWB такие счетчики представлены ИМС 74163 и 74169 (K155IE18, IE17).

Счетчики с последовательным переносом представляют собой цепочку триггеров, в которой импульсы, подлежащие счету, поступают на вход первого триггера, а сигнал переноса передается последовательно от одного разряда к другому.

Главное достоинство счетчиков с последовательным переносом – простота схемы. Увеличение разрядности осуществляется подключением дополнительных триггеров к выходу последнего триггера. **Основной недостаток счетчиков с последовательным переносом** – сравнительно низкое быстродействие, поскольку триггеры срабатывают последовательно, один за другим. Счетчики этого класса в библиотеке EWB представлены 6-разрядным двоичным счетчиком 4024 (176IE1).

Максимальная частота счета определяется режимом работы. Если считывание состояния счетчика должно происходить после каждого входного импульса, как это имеет место, например, при счете до заданного числа, то максимальная частота равна $F_{\max} = 1/[(m-1)T_{\text{зад}} + T_{\text{ср}}]$, где m – число разрядов; $T_{\text{зад}}$ – задержка переключения одного триггера; $T_{\text{ср}}$ – время срабатывания внешнего элемента или считывающей схемы.

Схемы четырехразрядных двоичных счетчиков последовательного типа на библиотечных D-триггерах показаны на рис. 1. На входы счетчиков подаются импульсы с выхода синхросигналов генератора слова, которые генерируются при очередном нажатии клавиши STEP. Каждый триггер счетчиков осуществляет деление на 2, сигнал переноса передается последовательно от одного разряда к другому: для суммирующего (рис. 1, а) – с прямых выходов, для вычитающего (рис. 1, б) – с инверсных. Состояния разрядов счетчика в двоичном коде индицируются логическими пробниками, а в десятичном – семисегментным индикатором. Как видно из рис. 39, число зарегистрированных суммирующим счетчиком импульсов равно $5 = 2^0 + 2^2$, а для вычитающего – количество подлежащих к вычитанию импульсов $6 = 2^1 + 2^2$.

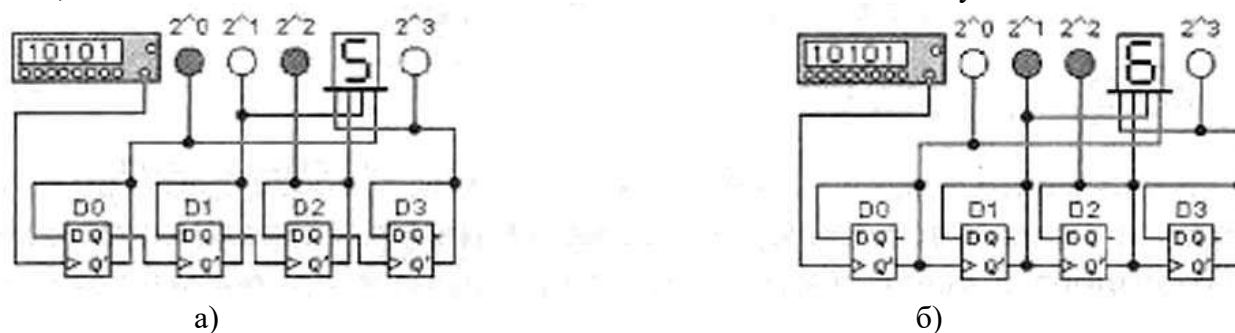


Рис. 1 – Счетчики последовательного типа

Счетчики с параллельным переносом состоят из синхронных триггеров. Счетные импульсы подаются одновременно на все тактовые входы, а каждый из триггеров цепочки служит по отношению к последующим только источником информационных сигналов. **Срабатывание триггеров параллельного счетчика происходит синхронно**, и задержка переключения всего счетчика равна задержке одного триггера. В таких счетчиках используются JK- и D-триггеры. В схемном отношении они сложнее счетчиков с последовательным переносом. Число разрядов у этих счетчиков обычно невелико (4 ... 6), поскольку с повышением числа разрядов число внутренних логических связей быстро растет.

Счетчики с параллельным переносом применяются в быстродействующих устройствах. Они обладают более высокой помехоустойчивостью, так как в паузах между импульсами триггеры счетчика блокированы. **К их недостаткам следует отнести** меньшую нагрузочную способность отдельных разрядов из-за дополнительной нагрузки внутренними связями. Каскад, предшествующий счетчику, должен иметь достаточную мощность, чтобы управлять входами нескольких триггеров.

Счетчики с параллельным переносом (их чаще называют синхронными) в библиотеке EWB представлены счетчиками 74160, 74162, 74163 и 74169 (аналоги — К155ИЕ9, ИЕ11, ИЕ18, ИЕ17 соответственно).

Схема четырехразрядного счетчика с параллельным переносом на библиотечных JK-триггерах (рис. 2) содержит дополнительные логические элементы для формирования сигналов переноса: U1 – при коде 0011, U2 – при 0111, U3 – при 1111.

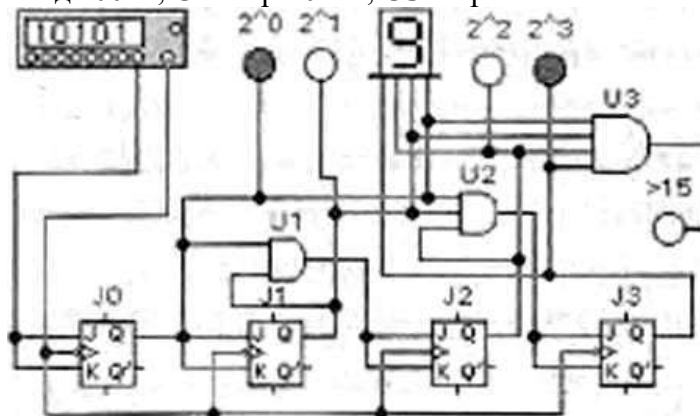


Рис. 2 – Счетчик с параллельным переносом

В счетчике с параллельно-последовательным переносом триггеры объединены в группы так, что отдельные группы образуют счетчики с параллельным переносом, а группы соединяются последовательно. В роли групп могут быть и готовые счетчики. Счетчики этого типа, как правило, многоразрядные. Общий коэффициент счета равен произведению коэффициентов счета всех групп. По быстродействию они занимают промежуточное положение.

Счетчики-делители, оформленные как самостоятельные изделия, имеются в составе многих серий микросхем. Номенклатуру счетчиков отличает большое разнообразие. Многие из них обладают универсальными свойствами и позволяют управлять коэффициентом и направлением счета, вводить до начала цикла исходное число, прекращать счет по команде, наращивать число разрядов и т.п. С помощью готовых счетчиков можно решить большинство практических задач, возникающих перед разработчиками аппаратуры. Если возникает потребность в счетчиках с нетиповыми характеристиками, то в этом случае они создаются из отдельных триггеров и логических элементов.

Проектирование счетчика сводится к определению числа триггеров и организации связей между ними и логическими элементами, а также вычислению разрешающей способности счетчика (максимальной частоты счета).

На первом шаге проектирования заданный коэффициент счета (деления) преобразуется в двоичный код. Число разрядов двоичного числа показывает, сколько триггеров должен

иметь счетчик, а число единиц определяет число входов логического элемента. Входы элемента подключаются к прямым выходам Q тех триггеров, которые соответствуют единицам двоичного числа. Следует только учитывать, что первый, входной триггер отображает младший разряд числа. Выход логического элемента соединяется с входами установки нуля (входы R) всех триггеров, от которых сделаны отводы, а также тех, которые непосредственно за ними следуют.

Результаты проектирования применимы к триггерам разных видов логики, однако реальные схемы при этом могут различаться в деталях. Поскольку принудительная установка в нуль по R-входу у некоторых типов триггеров осуществляется сигналами логического нуля (ТТЛ), у других – сигналами логической единицы (КМОП), в первом случае должен быть применен логический элемент И-НЕ, во втором И. Кроме того, в суммирующем счетчике опрокидывание каждого последующего триггера должно происходить тогда, когда сигнал на выходе предыдущего триггера изменяется от 1 к 0, поэтому важен порядок соединения триггеров между собой. Если в счетчике применяются триггеры с прямым управлением (по фронту $0 \rightarrow 1$), их входы присоединяются к инверсным выходам предыдущих. В случае триггеров с инверсным управлением входы подключают к прямым выходам. Добавив к исходной схеме несколько дополнительных элементов, можно расширить ее возможности – сделать счетчик с самоостановом (одноразового действия) или обеспечить в режиме деления кратковременный импульс на выходе последнего триггера.

Содержание практической работы, выполняемой студентами в ходе занятия

Описание лабораторного оборудования:

- 1) Персональный компьютер – не менее 1-го на двух обучающихся;
- 2) Программное обеспечение:
 - операционная система Microsoft Windows,
 - текстовый процессор Microsoft Office Word или OpenOffice.org Writer,
 - программа схемотехнического моделирования Electronics Workbench EWB 5.12.

План выполнения практической работы:

Базовый уровень:

- 1) Исследовать внутреннюю структуру и логику функционирования последовательного трехразрядного счетчика с помощью генератора слова и логического анализатора
- 2) Исследовать внутреннюю структуру и логику функционирования счетчика по модулю 5 с помощью генератора слова и логического анализатора.
- 3) Исследовать логику функционирования двоичного реверсивного счетчика с возможностью параллельной записи начального кода на основе ИМС 74169 (K155ИЕ17) с помощью генератора слова и логического анализатора.

Повышенный уровень

- 4) Провести исследование внутренней структуры и логики функционирования счетчиков, содержащихся в заданной логической микросхеме.

Порядок выполнения работы:

Задание 1. Исследовать внутреннюю структуру и логику функционирования последовательного трехразрядного счетчика с помощью генератора слова и логического анализатора.

Для этого выполните следующие действия:

- 1) Собрать схему исследования счетчика, изображенную на рис 3.

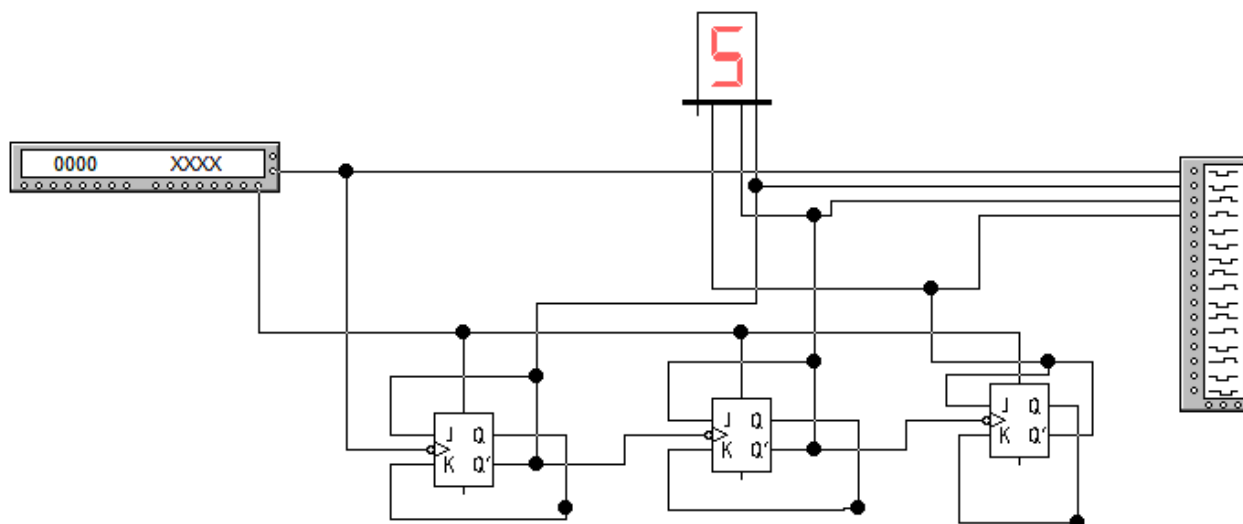


Рис. 3 – Схема исследования последовательного трехразрядного счетчика

2) Проанализировать внутреннюю структуру счетчика, определить на основе какого триггера синтезирован счетчик.

3) Для обеспечения работы счетчика синхроимпульсами в генераторе слова установить частоту внутреннего генератора, равную 1 КГц.

4) Для сброса счетчика в исходное нулевое состояние в ячейку генератора слова с адресом 0000 записать код 0001, в остальных ячейках оставить код – 0000.

5) Организовать в генераторе слова длинный цикл, заканчивающийся ячейкой с адресом 0099, установить генератор слова в пошаговый режим.

6) В логическом анализаторе установить частоту внутреннего генератора, равную 4 КГц, для этого нажать кнопку Set, а после установки кнопку – Ассерпт.

7) Запустить исследуемую схему в работу в пошаговом режиме, последовательно нажимая на кнопку Step.

8) Проанализировать временные диаграммы работы счетчика, отобразить их в отчет, определить его коэффициент счета.

9) Сделайте выводы по результатам проделанной работы.

Задание 2. Исследовать внутреннюю структуру и логику функционирования счетчика по модулю 5 с помощью генератора слова и логического анализатора.

Для этого выполните следующие действия:

1) Собрать схему исследования счетчика, изображенную на рис 4. Основной схемы является Т-триггер, реализованный на основе JK-триггера из библиотеки EWB, находящийся в компонентах Digital.

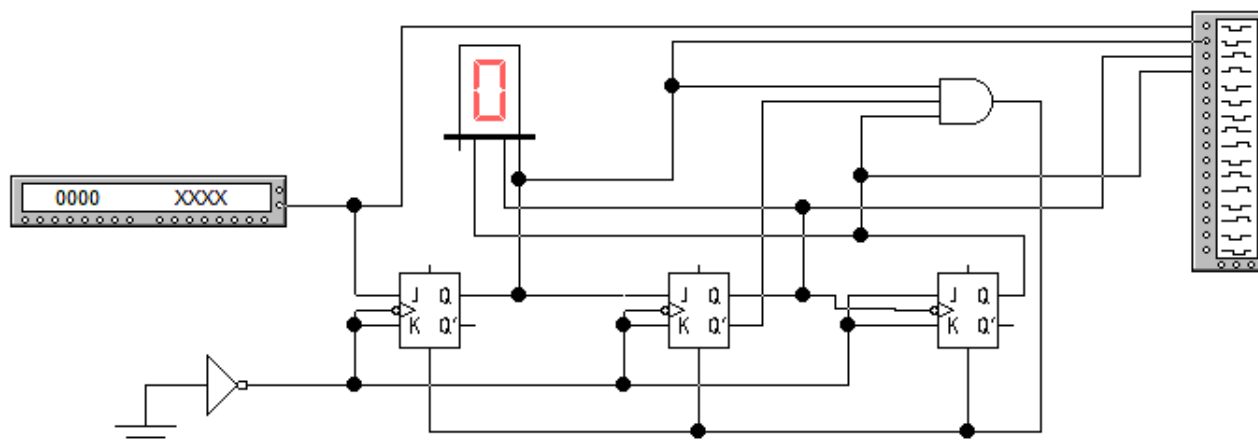


Рис. 4 – Схема исследования счетчика по модулю 5

- 2) Проанализировать внутреннюю структуру счетчика, определить для чего в схему введены дополнительные логические элементы.
- 3) Для обеспечения работы счетчика синхриимпульсами в генераторе слова установить частоту внутреннего генератора, равную 1 КГц.
- 4) Организовать в генераторе слова длинный цикл, заканчивающийся ячейкой с адресом 0099, записав во все ячейки код 0000, установить генератор слова в пошаговый режим.
- 5) Запустить исследуемую схему в работу в пошаговом режиме, последовательно нажимая на кнопку Step.
- 6) Проанализировать временные диаграммы работы счетчика, отобразить их в отчет, определить его коэффициент счета.
- 7) Сделайте выводы по результатам проделанной работы.

Задание 3. Исследовать логику функционирования двоичного реверсивного счетчика с возможностью параллельной записи начального кода на основе ИМС 74169 (K155IE17) с помощью генератора слова и логического анализатора.

Для этого выполните следующие действия:

- 1) Собрать схему исследования счетчика, изображенную на рис 52.

Особенности управления ИМС 74169 (K155IE17), находящейся в компонентах Digital в дополнительной панели 123... (Counters), состоят в следующем:

- параллельная загрузка в счетчик начального кода производится при подаче на вход LOAD' логического нуля, при этом напряжение низкого уровня, поступившее на вход параллельной загрузки LOAD', останавливает счет и разрешает подготовленным на входах A, B, C, D данным загрузиться в счетчик в момент прихода следующего положительного перепада тактового импульса (от низкого к высокому уровню или при переходе от 0 к 1);
- счет производится при наличии напряжения низкого уровня (логического нуля) на входах разрешения счета ENP' и ENT', предназначенных также для синхронного каскадирования нескольких микросхем для увеличения коэффициента счета;
- управление направлением счетом осуществляется входом D/U', при подаче на этот вход логической единицы микросхема работает в режиме суммирующего счетчика, а при подаче логического нуля – в режиме вычитающего счетчика;
- сброс счетчика производится при подаче на вход RCO' логической единицы.

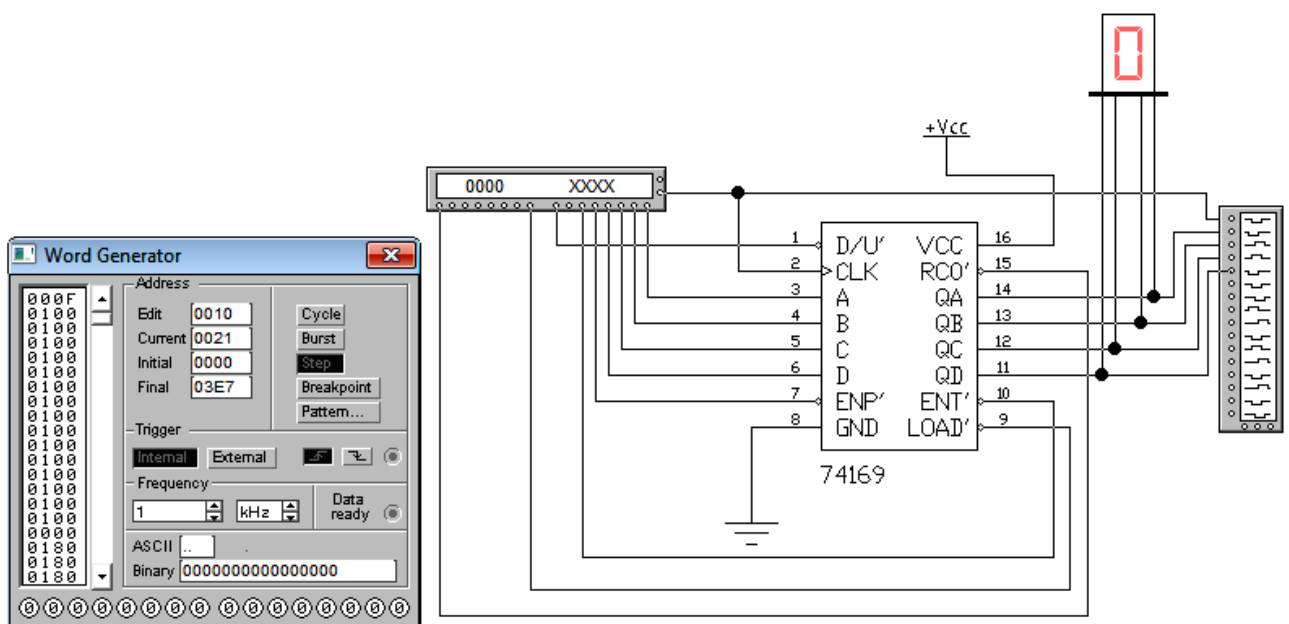


Рис. 5 – Схема включения ИМС 74169 (K155IE17)

2) Запрограммировать генератор слова, записав в его ячейки коды, обеспечивающие выполнение следующих операций:

- начальную загрузку в счетчик кода 1111;
- вычитающий счет до 0000;
- начальную загрузку в счетчик кода 0101;
- суммирующий счет от 0101 до 1111;
- сброс счетчика.

3) Организовать в генераторе слова длинный цикл, обеспечивающий последовательное выполнение всех перечисленных операций, установить генератор слова в пошаговый режим.

4) Запустить исследуемую схему в работу в пошаговом режиме, последовательно нажимая на кнопку Step.

5) Проанализировать временные диаграммы работы счетчика, отобразить их в отчет, определить его коэффициенты в суммирующем и вычитающем режимах счета.

6) Сделайте выводы по результатам проделанной работы.

Задание 4. Провести исследование внутренней структуры и логики функционирования счетчиков, содержащихся в заданной логической микросхеме (повышенный уровень).

Задание 4 повышенного уровня выполняется студентами самостоятельно по заданным вариантам, приведенным в таблице 1.

Таблица 1 – Таблица вариантов для задания 4

№ варианта	ИМС	№ варианта	ИМС
1.	74160 (K155IE9)	2.	7490 (K155IE2)
3.	74162 (K155IE11)	4.	7492 (K155IE4)
5.	74163 (K155IE18)	6.	7493 (K155IE5)
7.	74169 (K155IE17)	8.	4017 (K561IE8)
9.	74190 (KP1533IE12)	10.	4024 (K561IE1)
11.	74191	12.	4040 (K1561IE20)
13.	74192 (KP1533IE6)	14.	4510
15.	74293	16.	4516 (K561IE11)
17.	74393	18.	4518
19.	7469	20.	4520 (K561IE10)

В данном задании необходимо выполнить следующие действия:

1) В сети Интернет найти паспортные данные заданной микросхемы. Для этого можно воспользоваться сайтом Микросхемы ... – URL: <https://www.microshemca.ru>

2) С помощью паспортных данных микросхемы разобраться с ее назначением, принципом работы и типовым применением, при этом занести в отчет по лабораторной работы описание и внутреннюю структуру микросхемы, таблицу ее состояний.

3) Составить методику исследований микросхемы таким образом, чтобы проверить ее внутреннюю структуру и логику функционирования, указанные в паспортных данных, а также проверить все приведенные варианты применения микросхемы.

4) Собрать схему исследования заданной логической микросхемы, найдя ее в библиотеке EWB, находящийся в компонентах Digital (Цифровые узлы), использовать при этом все необходимые для исследования источники сигналов и измерительные устройства.

5) Провести исследование внутренней структуры и логики функционирования заданной логической микросхемы по разработанной методике.

6) Сделать выводы по результатам исследований.

Содержание отчета о работе

В отчете привести:

- тему и цель работы;
- план работы;
- краткий конспект теоретического материала;
- схемы исследования;
- результаты выполнения практических заданий и экспериментов по каждому пункту, в том числе полученные таблицы истинности, синтезированные устройства, алгебраические преобразования, эпюры напряжений и т.п.;
- выводы о проделанной работе.

Контрольные вопросы для подготовки к защите отчета:

- 1) Перечень и характеристика последовательность (накапливающих) цифровых устройств.
- 2) Порядок исследования внутренней структуры и логики функционирования последовательного трехразрядного счетчика с помощью генератора слова и логического анализатора.
- 3) Порядок исследования внутренней структуры и логики функционирования счетчика по модулю с помощью генератора слова и логического анализатора.
- 4) Порядок исследования логики функционирования двоичного реверсивного счетчика с возможностью параллельной записи начального кода на основе ИМС 74169 (K155IE17) с помощью генератора слова и логического анализатора.

***Лабораторная работа разработана
доцентом кафедры инфокоммуникаций, кандидатом технических наук Сагдеевым К.М.***

ЛАБОРАТОРНАЯ РАБОТА № 18

Тема: **ИССЛЕДОВАНИЕ ОПЕРАТИВНОЙ И ПОСТОЯННОЙ ПАМЯТИ, УСТРОЙСТВ ВВОДА-ВЫВОДА**

Время – 4 учебных часа.

ЦЕЛЕВАЯ УСТАНОВКА ЛАБОРАТОРНОЙ РАБОТЫ:

В ходе лабораторной работы студенты должны овладеть следующими умениями и навыками:

- осуществлять схемотехническое (компьютерное) моделирование последовательностных цифровых устройств с использованием универсальных пакетов прикладных компьютерных программ;
- проводить исследование последовательностных цифровых устройств на основе их схемотехнических моделей,
- синтеза последовательностных цифровых устройств с использованием универсальных пакетов прикладных компьютерных программ;
- подборки и анализа информации для формирования исходных данных для проектирования цифровых устройств.

УЧЕБНО-МАТЕРИАЛЬНОЕ ОБЕСПЕЧЕНИЕ:

- программный редактор схематического моделирования «Electronics Workbench» (EWB), версия не ниже 5.12 или NI Multisim версия Education;
- приложение для математических и инженерных вычислений Mathcad Professional версия не ниже 15.0;
- электронная методическая разработка по лабораторной работе.

СТРУКТУРА ЛАБОРАТОРНОЙ РАБОТЫ:

Занятие №1		90 мин
Вводная часть		10 мин
Проверка готовности студентов к лабораторной работе		8 мин
Вступительная часть		2 мин
Вопросы (задачи), подлежащие исследованию:		75 мин
1. Исследование оперативной и постоянной памяти.		75 мин
Заключительная часть		5 мин
Подведение итогов		3 мин
Задание студентам для самостоятельной работы		2 мин
Занятие №2		90 мин
Вводная часть		10 мин
Проверка готовности студентов к лабораторной работе		8 мин
Вступительная часть		2 мин
Вопросы (задачи), подлежащие исследованию:		55 мин
2. Исследование устройств ввода-вывода.		55 мин
Заключительная часть		25 мин
Защита отчетов по лабораторной работе		20 мин
Подведение итогов		3 мин
Задание студентам для самостоятельной работы		2 мин

СОДЕРЖАНИЕ ЛАБОРАТОРНОГО ЗАНЯТИЯ

Краткие теоретические или справочно-информационные материалы

Оперативные запоминающие устройства (ОЗУ) являются неотъемлемой частью ПЭВМ различного назначения; они делятся на два класса: статические и динамические. В статических ОЗУ запоминание информации производится на триггерах, а в динамических – на конденсаторах емкостью порядка 0,5 пФ. Длительность хранения информации в статических

ОЗУ не ограничена, тогда как в динамических она ограничена временем саморазряда конденсатора, что требует специальных средств регенерации и дополнительных затрат времени на этот процесс (около 5... 12% времени работы системы).

Эволюция микросхем динамического ОЗУ вплотную связана с эволюцией ПЭВМ. В первых IBM PC ОЗУ было выполнено на микросхемах емкостью 16 Кбит каждая. Спустя год после представления IBM PC/XT (первого ПК) появились микросхемы емкостью 64 Кбит, причем одна такая микросхема была дешевле чем 4 по 16 Кбит. В 1984 г. был сделан еще один шаг по увеличению объема памяти в одном корпусе – появились 256-килобитные микросхемы, которые были установлены на первых IBM PC/AT. Затем были разработаны микросхемы емкостью 1 Мбит, в дальнейшем начали появляться компоненты динамических ОЗУ в других конструктивных исполнениях и с непрерывной тенденцией увеличения емкости.

Конструктивно любое ОЗУ состоит из двух блоков – матрицы запоминающих элементов и дешифратора адреса. По технологическим соображениям матрица чаще всего имеет двухкоординатную дешифрацию адреса – по строкам и столбцам. На рис. 3 показана матрица 16-битного статического ОЗУ: она состоит из 16 ячеек памяти *mem_i*, схема которой приведена на рис. 4.

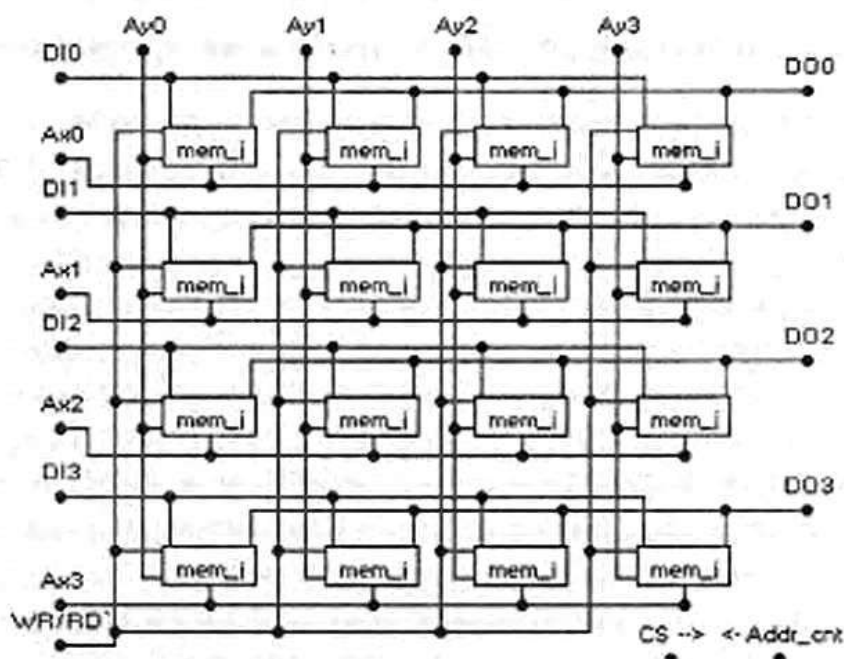


Рис. 3 – Матрица 16-битного ОЗУ

Каждая ячейка памяти адресуется по входам X, Y путем выбора дешифраторами адресных линий по строкам Ax0...Ax3 и по столбцам Ay0...Ay3 (см. рис. 4) и подачи по выбранным линиям сигнала логической единицы. При этом в выбранной ячейке памяти срабатывает двухвходовой элемент И (U1), подготавливая цепи чтения-записи информации на входных DI0...DI3 или выходных DO0...DO3 разрядных шинах. Разрешающим сигналом для выдачи адреса является CS (chip select – выбор кристалла), который подается на вход разрешения счетчика адреса (Addr_cnt) или такой же вход дешифраторов, подключенных к выходам счетчика. При записи в ячейку памяти (см. рис. 4) на соответствующей разрядной шине данных устанавливается 1 или 0, на входе WR/RD' – сигнал 1 и после стробирования счетчика или дешифраторов адреса сигналом CS срабатывают элементы 2И U1, U2. Положительный перепад сигнала с элемента U2 поступает на тактовый вход D-триггера U4, в результате чего в нем записывается 1 или 0 в зависимости от уровня сигнала на его D-входе.

При чтении из ячейки памяти на входе WR/RD' устанавливается 0, при этом срабатывают элементы U1, U3, U5 и на вход разрешения выхода буферного элемента U6 поступает

разрешающий сигнал, в результате чего сигнал с Q-выхода D-триггера передается на разрядную шину данных DO0...DO3. Для проверки функционирования ячейки памяти используется генератор слова (рис. 4).

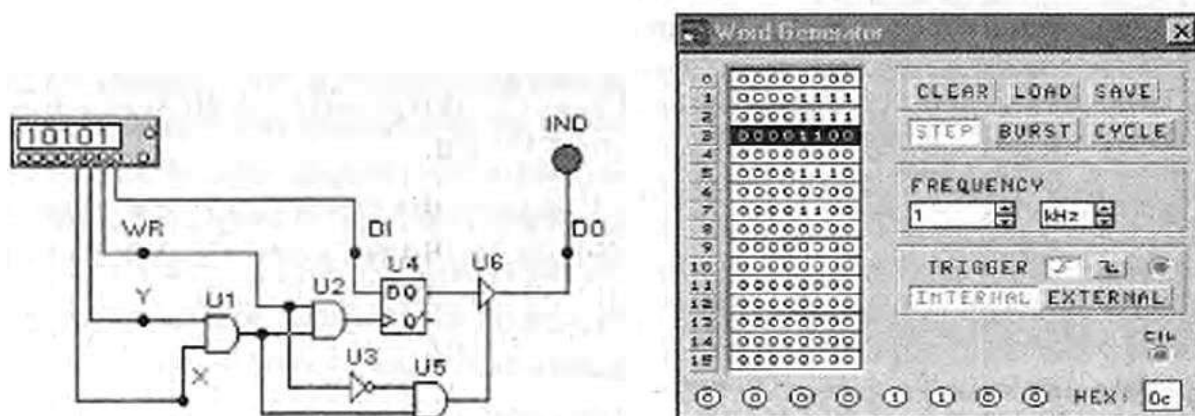


Рис. 4 – Схема ячейки памяти mem_i с лицевой панелью генератора слова с установками для ячейки памяти

Современные запоминающие устройства статического типа с произвольных доступом (Static Random Access Memory – **SRAM**) отличаются высоким быстродействием и в микропроцессорных системах используются ограниченно из-за сравнительно высокой стоимости. В таких системах они используются только в качестве так называемой кэш-памяти. **Cache** (запас) обозначает быстродействующую буферную память между процессором и основной памятью, служащую для частичной компенсации разницы в скорости процессора и основной памяти – в нее заносятся наиболее часто используемые данные. Когда процессор первый раз обращается к ячейке памяти, ее содержимое параллельно копируется в кэш, и в случае повторного обращения может быть с гораздо большей скоростью из нее извлечено. При записи в память информация попадает в кэш и одновременно копируется в память (схема Write Through – **прямая или сквозная запись**) или копируется через некоторое время (схема Write Back – **обратная запись**). При обратной записи, называемой также буферизованной сквозной записью, информация копируется в память в первом же свободном такте, а при отложенной (Delayed Write) – когда для помещения в кэш нового значения не оказывается свободной области; при этом в основное ОЗУ вытесняются сравнительно редко используемые данные. Вторая схема более эффективна, но и более сложна за счет необходимости поддержания соответствия содержимого кэша и основной памяти.

Кэш-память состоит из области данных, разбитой на блоки (строки), которые являются элементарными единицами информации при работе кэша, и **области признаков** (tag), описывающей состояние строк (свободна, занята, помечена для дозаписи и т.п.). В основном **используются две схемы организации кэша: с прямым отображением** (direct mapped), когда каждый адрес памяти может кэшироваться только одной строкой (в этом случае номер строки определяется младшими разрядами адреса), и **n-связный ассоциативный** (n-way associative), когда каждый адрес может кэшироваться несколькими строками. Ассоциативный кэш более сложен, однако позволяет более гибко кэшировать данные; наиболее распространены четырехсвязные системы кэширования.

Микропроцессоры 486 и выше имеют также внутренний (Internal) кэш объемом 8...16 Кбайт. Он также обозначается как Primary (первичный) или L1 (Level 1 – первый уровень) в отличие от внешнего (External), расположенного на плате и обозначаемого Secondary (вторичный) или L2. **В большинстве процессоров внутренний кэш работает по схеме с прямой записью**, а в 486 (процессор Intel P24D и последние DX4-100, AMD DX4-120, 5x86) и Pentium он может работать и с отложенной записью. Последнее требует специальной поддержки со стороны системной платы, чтобы при обмене по DMA (прямое обращение к памяти устройств ввода-вывода) можно было поддерживать согласованность данных в памяти и внутреннем

кэше. *Процессоры Pentium Pro и выше имеют также встроенный кэш второго уровня* объемом 256, 512 или 1024 Кбайт с собственным контроллером и локальной 64-разрядной шиной данных, работающей на внутренней частоте МП; использована дополнительная внутренняя оптимизация, ускорена работа конвейера и степень параллелизма, улучшена система предсказания переходов (Dynamic & Speculative Execution).

В микропроцессорных системах в качестве ОЗУ чаще всего используются динамические ОЗУ с запоминающим конденсатором, которые отличаются большим многообразием. Приведем данные по наиболее распространенным типам таких ОЗУ.

В динамической памяти (Dynamic Random Access Memory – **DRAM**) ячейки выполнены на основе областей с накоплением зарядов, занимающих гораздо меньшую площадь, нежели триггеры, и практически не потребляющих энергии при хранении информации. При записи бита в такую ячейку в ней формируется электрический заряд, который сохраняется в течение нескольких миллисекунд; для постоянного сохранения заряда ячейки необходимо регенерировать (перезаписывать) ее содержимое. *Ячейки микросхем динамической памяти также организованы в виде прямоугольной матрицы*: при обращении к микросхеме на ее входы вначале подается адрес строки матрицы, сопровождаемый сигналом **RAS** (Row Address Strobe – *строб адреса строки*), затем, через некоторое время – адрес столбца, сопровождаемый сигналом **CAS** (Column Address Strobe – *строб адреса столбца*). При каждом обращении к отдельной ячейке регенерируются все ячейки выбранной строки, поэтому для полной регенерации матрицы достаточно перебрать адреса строк. Ячейки динамической памяти имеют сравнительно малое быстродействие (десятки – сотни наносекунд), но большую удельную плотность (порядка нескольких мегабайт на корпус) и меньшее энергопотребление.

Обычные ОЗУ называют часто асинхронными, так как установка адреса и подача управляющих сигналов могут выполняться в произвольные моменты времени, необходимо только соблюдение временных соотношений между этими сигналами. В них включены так называемые охранные интервалы, необходимые для установления сигналов. Существуют также синхронные виды памяти, получающие внешний синхросигнал, к импульсам которого жестко привязаны моменты подачи адресов и обмена данными: они позволяют более полно использовать внутреннюю конвейеризацию и блочный доступ.

FPM DRAM (Fast Page Mode DRAM – *динамическая память с быстрым страничным доступом*) отличается от обычной динамической памяти тем, что после выбора строки матрицы и удержания сигнала RAS допускает многократную установку адреса столбца, стробируемого сигналом CAS, а также быструю регенерацию по схеме «**CAS прежде RAS**». Первое позволяет ускорить блочные передачи, когда весь блок данных или его часть находятся внутри одной строки матрицы, называемой в этой системе страницей, а второе – снизить затраты времени на регенерацию памяти.

EDO (Extended Data Out – *расширенное время удержания данных на выходе*) фактически представляют собой обычные микросхемы FPM, на выходе которых установлены регистры-защелки данных. При страничном обмене такие микросхемы работают в режиме простого конвейера: удерживают на выходах данных содержимое последней выбранной ячейки, в то время как на их входы уже подается адрес следующей выбираемой ячейки. Это позволяет примерно на 15% по сравнению с FPM ускорить процесс считывания последовательных массивов данных. При случайной адресации такая память ничем не отличается от обычной.

BEDO (Burst EDO – EDO с блочным доступом) – *память на основе EDO, работающая не одиночными, а пакетными циклами чтения/записи*. Современные процессоры благодаря внутреннему и внешнему кэшированию команд и данных обмениваются с основной памятью преимущественно блоками слов максимальной ширины. При наличии памяти BEDO отпадает необходимость постоянной подачи последовательных адресов на входы микросхем с соблюдением необходимых временных задержек, достаточно стробировать переход к очередному слову отдельным сигналом.

SDRAM (Synchronous DRAM – синхронная динамическая память) – *память с синхронным доступом*, работающая быстрее обычной асинхронной (FPM/EDO/BEDO). Кроме синхронного доступа, SDRAM использует внутреннее разделение массива памяти на два независимых банка, что позволяет совмещать выборку из одного банка с установкой адреса в другом. SDRAM также поддерживает блочный обмен. **Основное преимущество SDRAM состоит в поддержке последовательного доступа в синхронном режиме, где не требуется дополнительных тактов ожидания.** При случайном доступе SDRAM работает практически с той же скоростью, что и FPM/EDO.

PB SRAM (Pipelined Burst SRAM – статическая память с блочным конвейерным доступом) – *разновидность синхронных SRAM с внутренней конвейеризацией*, за счет которой примерно вдвое повышается скорость обмена блоками данных.

DDR SDRAM (Double Data Rate SDRAM – *память SDRAM с удвоенной скоростью передачи данных*) – первоначально память такого типа применялась в видеоплатах, но позднее появилась поддержка DDR SDRAM со стороны чипсетов. Память DDR SDRAM работает на частотах в 100, 133, 166 и 200 МГц, её время полного доступа – 30 и 22,5 нс, а время рабочего цикла – 5; 3,75; 3 и 2,5 нс. Так как частота синхронизации лежит в пределах от 100 до 200 МГц, а данные передаются по 2 бита на один синхроимпульс, как по фронту, так и по срезу тактового импульса, то эффективная частота передачи данных лежит в пределах от 200 до 400 МГц. Такие модули памяти обозначаются DDR200, DDR266, DDR333, DDR400.

DR DRAM (Direct Rambus DRAM) – *разновидность синхронной памяти; снабжена специальным интерфейсом фирмы Rambus*, для связи с контроллером памяти используется специальная быстродействующая шина Rambus Channel, допускающая использование тактовой частоты 400 МГц и обмен по обоим фронтам импульсов, т.е. обмен с частотой 800 МГц, что соответствует пропускной способности 1,6 Гбит/с; при максимально возможном количестве каналов 4 пропускная способность возрастает до 6,4 Гбит/с.

DDR2 SDRAM – конструктивно новый тип оперативной памяти DDR2 SDRAM был выпущен в 2004 году. Основываясь на технологии DDR SDRAM, этот тип памяти за счёт технических изменений показывает более высокое быстродействие и предназначен для использования на современных компьютерах. Память может работать с тактовой частотой шины 200, 266, 333, 337, 400, 533, 575 и 600 МГц. При этом эффективная частота передачи данных соответственно будет 400, 533, 667, 675, 800, 1066, 1150 и 1200 МГц. Некоторые производители модулей памяти помимо стандартных частот выпускают и образцы, работающие на нестандартных (промежуточных) частотах. Они предназначены для использования в разогнанных системах, где требуется запас по частоте. Время полного доступа – 25; 11,25; 9; 7,5 нс и менее. Время рабочего цикла – от 5 до 1,67 нс.

DDR3 SDRAM – этот тип памяти основан на технологиях DDR2 SDRAM со вдвое увеличенной частотой передачи данных по шине памяти. Отличается пониженным энергопотреблением по сравнению с предшественниками. Частота полосы пропускания лежит в пределах от 800 до 2400 МГц (рекорд частоты – более 3000 МГц), что обеспечивает большую пропускную способность по сравнению со всеми предшественниками.

Кроме основного ОЗУ, *устройством памяти снабжается и устройство отображения информации – видеографическая система.* Такая память *называется видеопамью и располагается на плате видеоадаптера.*

Видеопамья служит для хранения изображения. От ее объема зависит максимально возможное разрешение видеокарты – $A \times B \times C$, где A – количество точек по горизонтали, B – по вертикали, C – количество возможных цветов каждой точки. Например, для разрешения 640 x 480 x 16 достаточно иметь видеопамья 256 Кбайт, для 800 x 600 x 256 – 512 КБ, для 1024 x 768 x 65536 (другое обозначение – 1024 x 768 x 64k) – 2 Мбайт и т.д. Поскольку для хранения цветов отводится целое число разрядов, количество цветов всегда является целой степенью 2 (16 цветов – 4 разряда, 256 – 8 разрядов, 64k – 16 и т.д.).

В видеоадаптерах используются следующие типы видеопамьи.

FPM DRAM (Fast Page Mode Dynamic RAM – *динамическое ОЗУ с быстрым страничным доступом*) — основной тип видеопамяти, идентичный используемой в системных платах. Активно применялась до 1996 г. Наиболее распространенные микросхемы FPM DRAM – четырехразрядные DIP и SOJ, а также шестнадцатиразрядные SOJ.

VRAM (Video RAM – *видео-ОЗУ*) – так называемая *двухпортовая DRAM с поддержкой одновременного доступа со стороны видеопроцессора и центрального процессора компьютера*. Позволяет совмещать во времени вывод изображения на экран и его обработку в видеопамяти, что сокращает задержки и увеличивает скорость работы.

EDO DRAM (Extended Data Out DRAM – динамическое ОЗУ с расширенным временем удержания данных на выходе) – *память с элементами конвейеризации*, позволяющей несколько ускорить обмен блоками данных с видеопамятью.

SGRAM (Synchronous Graphics RAM – *синхронное графическое ОЗУ*) – вариант DRAM с синхронным доступом, когда все управляющие сигналы изменяются одновременно с системным тактовым синхросигналом, что позволяет уменьшить временные задержки.

WRAM (Window RAM – *оконное ОЗУ*) – EDO VRAM, в котором окно, через который обращается видеоконтроллер, сделано меньшим, чем окно для центрального процессора.

MDRAM (Multibank DRAM – *многобанковое ОЗУ*) – вариант DRAM, организованный в виде множества независимых банков объемом по 32 Кбайт каждый, работающих в конвейерном режиме.

Увеличение скорости обращения видеопроцессора к видеопамяти, кроме повышения пропускной способности адаптера, *позволяет повысить максимальную частоту регенерации изображения*, что снижает утомляемость глаз оператора.

Микросхемы памяти имеют четыре основные характеристики – тип, объем, структуру и время доступа. *Тип обозначает* статическую или динамическую память, *объем показывает* общую емкость памяти, а *структура* – количество ячеек памяти и разрядность каждой ячейки. Например, 28/32-выводные DIP-микросхемы SRAM имеют 8-разрядную структуру (8К x 8, 16К x 8, 32К x 8, 64К x 8, 128К x 8), кэш объемом 256 Кбайт состоит из восьми микросхем 32К x 8 или четырех микросхем 64К x 8 (речь идет об области данных, дополнительные микросхемы для хранения признаков могут иметь другую структуру). Две микросхемы по 128К x 8 поставить уже нельзя, так как нужна 32-разрядная шина данных, что могут обеспечить только четыре микросхемы. Распространенные PB SRAM в 100-выводных корпусах PQFP имеют 32-разрядную структуру 32К x 32 или 64К x 32 и используются по две или по четыре в платах для Pentium.

30-контактные SIMM имеют 8-разрядную структуру и используются с процессорами 286, 386SX и 486SLC по две, а с 386DX, 486DX и обычными 486DX – по четыре. 72-контактные SIMM имеют 32-разрядную структуру и могут использоваться с 486DX по одной, а с Pentium и Pentium Pro – по две. 168-контактные DIMM имеют 64-разрядную структуру и используются в Pentium и Pentium Pro по одной. Установка модулей памяти или микросхем кэша в количестве больше минимального для данной системной (материнской) платы позволяет ускорить работу с ними, используя принцип чередования (Interleave).

Время доступа характеризует скорость работы микросхемы и обычно указывается в наносекундах после тире в конце наименования. На более медленных микросхемах могут указываться только первые цифры (7 вместо 70, 15 вместо 150), на более быстрых статических "15" или "20" обозначает реальное время доступа к ячейке. Часто на микросхемах указывается минимальное из всех возможных времен доступа, например, распространена маркировка 50 EDO DRAM вместо 70, или 45 – вместо 60, хотя такой цикл достижим только в блочном режиме, а в одиночном режиме микросхема по-прежнему имеет время доступа 70 или 60 нс. Аналогичная ситуация имеет место и в маркировке PB SRAM: 6 вместо 12 и 7 вместо 15. Микросхемы SDRAM обычно маркируются временем доступа в блочном режиме (10 или 12 нс).

ИМС памяти реализуются в корпусах следующих типов:

DIP (Dual In line Package – *корпус с двумя рядами выводов*) – классические микросхемы, применявшиеся в блоках основной памяти IBM PC/XT и ранних PC/AT, сейчас применяются в блоках кэш-памяти.

SIP (Single In line Package – *корпус с одним рядом выводов*) – микросхема с одним рядом выводов, устанавливаемая вертикально.

SIPP (Single In line Pinned Package – *модуль с одним рядом игольчатых выводов*) – модуль памяти, вставляемый в панель наподобие микросхем DIP/SIP; применялся в ранних IBM PC/AT.

SIMM (Single In line Memory Module – *модуль памяти с одним рядом контактов*) – модуль памяти, вставляемый в зажимный разъем; применяется во всех современных платах, а также во многих адаптерах, принтерах и прочих устройствах. SIMM имеет контакты с двух сторон модуля, но все они соединены между собой, образуя как бы один ряд контактов. На SIMM в настоящее время устанавливаются преимущественно микросхемы FPM/EDO/BEDO.

DIMM (Dual In line Memory Module – *модуль памяти с двумя рядами контактов*) – модуль памяти, похожий на SIMM, но с отдельными контактами (обычно 2 x 84), за счет чего увеличивается разрядность или число банков памяти в модуле. На DIMM устанавливаются микросхемы EDO/BEDO/SDRAM/DDR. Модули памяти типа SDRAM наиболее распространены в виде 168-контактных DIMM-модулей, памяти типа DDR SDRAM – в виде 184-контактных, а модули типа DDR2, DDR3 – 240-контактных модулей.

CELP (Card Edge Low Profile – *невысокая карта с ножевым разъемом на краю*) – модуль внешней кэш-памяти, собранный на микросхемах SRAM (асинхронный) или PB SRAM (синхронный). По внешнему виду похож на 72-контактный SIMM, имеет емкость 256 или 512 Кбайт. Другое название – COAST (Cache On A STick – буквально «кэш на палочке»).

SO-DIMM (Small outline DIMM) – аналоги модулей DIMM в компактном исполнении для экономии места, предназначены для портативных и компактных устройств (материнских плат форм-фактора Mini-ITX, ноутбуков, ноутбуков, планшетов и т.п.), а также принтеров, сетевой и телекоммуникационной техники.

RIMM (Rambus In-line Memory Module) – модуль памяти для DR DRAM. Они представлены 168- и 184-контактными разновидностями, причём на материнской плате такие модули обязательно должны устанавливаться только в парах, в противном случае в пустые разъемы устанавливаются специальные модули-заглушки (это связано с особенностями конструкции таких модулей).

Модули динамической памяти кроме основных ячеек памяти, *могут иметь дополнительные ячейки для хранения* битов четности (Parity) для байтов данных; такие SIMM иногда называют 9- и 36-разрядными модулями (по одному биту четности на байт данных). Биты четности служат для контроля правильности считывания данных из модуля, позволяя обнаружить часть ошибок. Модули с битами четности имеет смысл применять лишь там, где требуется повышенная надежность. Для обычных применений подходят и тщательно проверенные модули без битов четности, однако при условии, что системная плата поддерживает такие типы модулей.

Проще всего определить тип модуля по маркировке и количеству микросхем памяти на нем: например, если на 30-контактном SIMM две микросхемы одного типа и еще одна – другого, то две первых являются основными (каждая – по четыре разряда), а третья предназначена для хранения битов четности (она одnorазрядная). В 72-контактном SIMM с двенадцатью микросхемами восемь из них хранят данные, а четыре – биты четности. Модули с количеством микросхем 2, 4 или 8 не имеют памяти для хранения битов четности.

Иногда на модули ставится так называемый имитатор четности – микросхема-сумматор, выдающая при считывании ячейки всегда правильный бит четности; предназначена для установки в платы, где проверка четности не отключается.

72-контактные SIMM имеют четыре специальные линии PD (Presence Detect – обнаружение наличия), на которых при помощи перемычек может быть установлено до 16 комбинаций сигналов. Линии PD используются в некоторых материнских платах для определения

наличия модулей памяти в разъемах и их параметров (объема и быстродействия). В большинстве универсальных плат производства «третьих фирм», как и выпускаемые ими SIMM, линии PD не используются.

В модулях DIMM в соответствии со спецификацией JEDEC технология PD реализуется при помощи перезаписываемого ПЗУ с последовательным доступом (Serial EEPROM) и носит название Serial Presence Detect (SPD). ПЗУ представляет собой 8-выводную микросхему, размещенную в углу платы DIMM, а его содержимое описывает конфигурацию и параметры модуля.

Постоянные запоминающие устройства (ПЗУ) делятся на четыре типа:

- 1) масочные, программируемые на заводе-изготовителе с применением специальных масок;
- 2) однократно программируемые потребителем путем пережигания нихромовых или поликремневых перемычек;
- 3) многократно программируемые потребителем со стиранием записанной информации ультрафиолетовым излучением;
- 4) многократно программируемые потребителем с электрическим стиранием информации.

Рассмотрим **ПЗУ второго типа**, которое **состоит из** дешифратора $n \times 2^n$ и подключенных к его выходам схем ИЛИ с плавкими перемычками (рис. 5). ПЗУ содержит дешифратор 2×4 в виде подсхемы **pzu_dcd** (A, B – кодовые входы, E – входы разрешения, активный сигнал высокого уровня), к выходам которых можно подключить четыре элемента 4ИЛИ с дополнительными устройствами. На рис. 5 показаны два таких элемента, выполненных в виде отдельных подсхем **pzu_ur1** и **pzu_un2**. Хотя эти элементы одинаковы, наращивание их на схеме путем копирования исключено из-за наличия пережигаемых перемычек: при наличии одноименных подсхем пережигание перемычки в одной подсхеме автоматически приведет к пережиганию такой же перемычки в другой. Поскольку программа не позволяет копировать подсхемы с их переименованием, все их приходится выполнять отдельно. На схеме D0, D1 выходы младшего и первого разрядов.

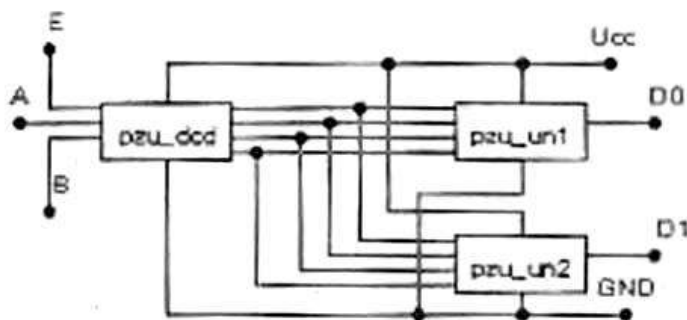


Рис. 5 – Схема двухразрядного ПЗУ

Дешифратор pzu_dcd (рис. 6) выполнен на трех элементах НЕ и четырех элементах ЗИЛИ-НЕ на транзисторах (рис. 7).

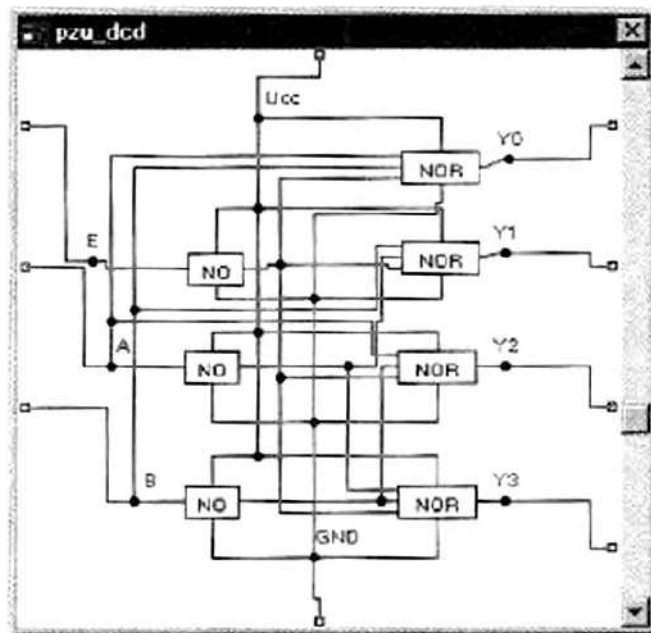


Рис. 6 – Внутренняя структура подсхемы дешифратора

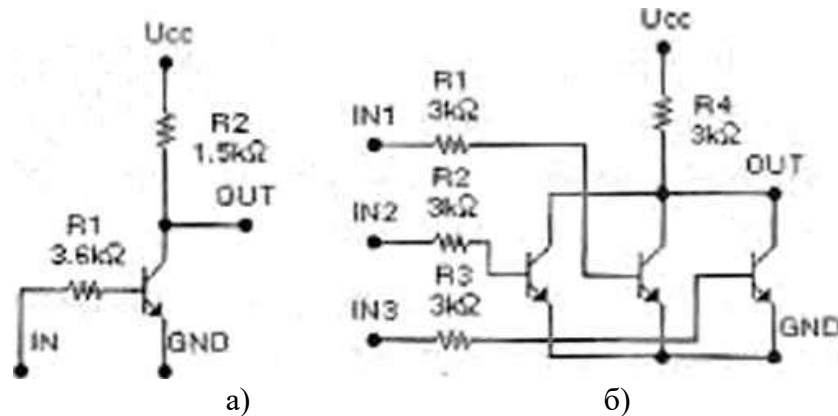


Рис. 7 – Схемы элементов НЕ (а) и ИЛИ-НЕ (б)

Необходимость выполнения элементов дешифратора на транзисторах объясняется тем, что используемые в программе EWB модели цифровых ИМС не всегда позволяют подключать к ним обычные транзисторные схемы и, в частности, применяемые в рассматриваемом ПЗУ ячейки памяти в виде подсхемы pzu_uni. Ее внутренняя структура аналогична структуре ячейки памяти, используемой в ПЗУ K155PE3 (рис. 8). В отличие от ИМС K155PE3, в которой в качестве элемента ИЛИ применяется многоэмиттерный транзистор, на рис. 9.51 используются отдельные транзисторы T1...T4, эмиттеры которых через пережигаемые перемычки S1...S4 (имитируются предохранителями на 10 мА) соединены с формирователем на транзисторах T5, T6 и стабилитроне D. Транзистор T5 и стабилитрон D используются только в режиме программирования и в рабочем режиме не оказывают влияния на работу выходного каскада на транзисторе T6 (каскад с открытым коллектором), поскольку транзистор T5 закрыт низким потенциалом на его базе (напряжение пробоя стабилитрона D выбирается несколько больше напряжения питания транзистора T6, подаваемого во второй подсхеме в точку D0 или D1 через резистор нагрузки).

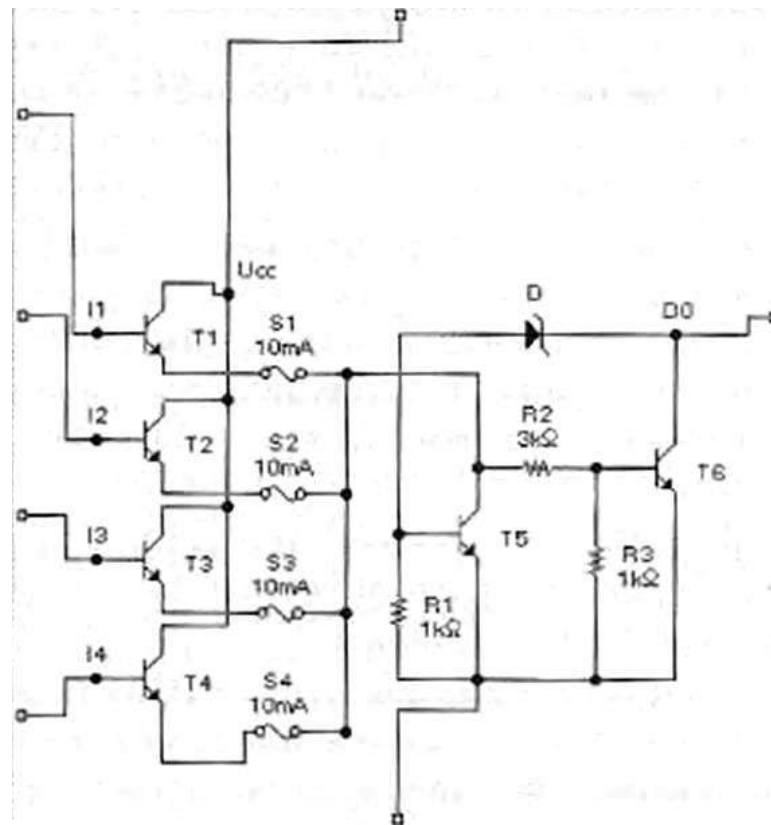


Рис. 8 – Внутренняя структура ячейки памяти двухразрядного ПЗУ

Ячейка ПЗУ работает следующим образом. В исходном состоянии транзисторы Т1 ... Т4 и Т6 закрыты, и при подключенной к Т6 нагрузке на его выходе D0 формируется сигнал логической единицы (около + 5 В). При подаче на входы А, В дешифратора заданной кодовой комбинации, а на вход разрешения Е – сигнала логической единицы, один из транзисторов Т1 ... Т4 откроется и на выходе D0 сформируется сигнал логического нуля. Так, например, при А=В=1 откроется транзистор Т4 и сигнал логической единицы с его эмиттера через перемычку S4 поступит на делитель на резисторах R2, R3, транзистор Т6 откроется, и на его выходе сформируется сигнал логического нуля. Очевидно, что и при любой другой двоичной комбинации будет происходить то же самое до тех пор, пока не будет разрушена соответствующая перемычка.

Пережигание перемычек составляет суть программирования и осуществляется отдельно для каждого разряда (каждой ячейки) следующим образом:

- на входы А, В (см. рис. 5) подается двоичная комбинация, соответствующе адресу пережигаемой перемычки в программируемом разряде (в ячейке *pzu_unx*, где x – номер ячейки);

- к выходу ячейки D_x через резистор нагрузки (его сопротивление для конкретных ИМС указывается в документации, для К155РЕЗ составляет около 300 Ом подключается источник напряжения 12,5 В, в результате чего стабилитрон D пробивается и транзистор Т5 открывается;

- на вход разрешения Е на короткое время подается сигнал логической единицы при этом через один из открытых транзисторов Т1 ... Т2 и Т5 протекает ток, достаточный для пережигания соответствующей перемычки (длительность разрешающего сигнала на входе Е в промышленных программаторах может автоматически увеличиваться после нескольких неудачных попыток программирования одной и той же ячейки);

- источник 12,5 В отключается; после раскрытия соответствующей подсистемы можно убедиться, что перемычка действительно разрушена (в промышленных программаторах этот процесс сводится к проверке записи программируема ячейки и при отрицательном результате

производится повторное программирование при большей длительности разрешающего сигнала).

Заключительным этапом программирования серийных микросхем ПЗУ в промышленных условиях является электротермотренировка, которая проводится чаще всего в течение 168 часов при повышенной температуре, после чего производится дополнительный контроль записанной информации. Если при этом обнаруживается ошибка, допускается повторное программирование. Если ошибка снова повторяется, микросхема бракуется.

Для моделирования процесса программирования к программируемой схеме необходимо подключить дополнительные элементы. Моделирование целесообразно начинать с одноразрядного ПЗУ (рис. 9).

Следует отметить, что рассматриваемая модель ПЗУ (как на рис. 9, так и нарис. 9) достаточно капризна и при некоторых комбинациях входных сигналов моделирование не выполняется. Признаком невозможности моделирования является отсутствие слева от выключателя питания (в верхнем правом углу экрана) таблицы с индикацией временных интервалов отсчета. По истечении некоторого времени может быть выдана рекомендация изменить установку погрешности моделирования (по умолчанию она равна 1%). Целесообразно установить ее максимально возможной (10%) в меню Circuit (команда Analysis Options, параметр Tolerance). Целесообразно также поварьировать сопротивлениями входных резисторов и резисторов нагрузки элементов НЕ и ИЛИ-НЕ (рис. 7), а также попробовать изменить параметры транзисторов. В крайнем случае, можно ограничиться простейшим случаем – обойтись без дешифратора и использовать только одну ячейку памяти (см. рис. 8), подключив к выходу и к одному из ее входов дополнительные элементы как показано на рис. 9.

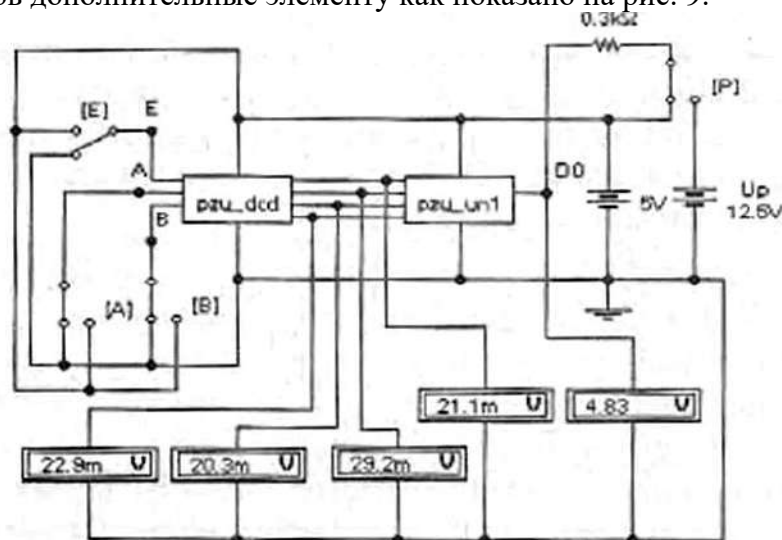


Рис. 9 – Модель ПЗУ с дополнительными элементами

ПЗУ с пережигаемыми перемычками используются чаще всего в качестве специализированных дешифраторов, например, для селекции УВВ.

ПЗУ с ультрафиолетовым стиранием используются в микропроцессорных системах для хранения управляющих программ, в частности, для размещения **BIOS** (Basic Input/Output System – основной системы ввода/вывода, записанной в ПЗУ, отсюда ее полное название – ROM BIOS). BIOS представляет собой набор программ проверки и обслуживания аппаратуры компьютера и выполняет роль посредника между операционной системой (ОС) и аппаратной частью ПК. BIOS получает управление при включении системной платы, тестирует саму плату и основные блоки компьютера – видеоадаптер, клавиатуру, контроллеры дисков и портов ввода/вывода, настраивает чипсет платы и загружает внешнюю ОС. При работе под управлением DOS/Windows 3.x/95/98 BIOS управляет основными устройствами, при работе под OS/2, Unix, Windows NT BIOS практически не используется, выполняя лишь начальную проверку и настройку.

Обычно на системной плате установлено только **ПЗУ с системным** (Main System) **BIOS**, отвечающим за саму плату и контроллеры FDD (флоппи-дисков), HDD (жестких дисков), портов и клавиатуры; в системный BIOS практически всегда входит System Setup – программа настройки системы. Видеоадаптеры и контроллеры HDD с интерфейсом ST-506 (MFM) и SCSI имеют собственные BIOS в отдельных ПЗУ; их также могут иметь и другие платы – интеллектуальные контроллеры дисков и портов, сетевые карты и т.п.

Обычно BIOS для современных системных плат разрабатывается одной из специализированных фирм: Award Software, American Megatrends (AMI), реже: Phoenix Technology, Microicl Research. Некоторые производители плат (например, IBM, Intel и Acer) сами разрабатывают BIOS для них. Иногда для одной и той же платы имеются версии BIOS разных производителей, в этом случае допускается копировать прошивки или заменять микросхемы ПЗУ; в общем же случае каждая версия BIOS привязана к конкретной модели платы.

Раньше BIOS помещался в однократно программируемые ПЗУ либо ПЗУ с ультрафиолетовым стиранием; сейчас в основном выпускаются платы **с электрически перепрограммируемыми ПЗУ** (Flash ROM), которые допускают перепрограммирование BIOS средствами самой платы. Это позволяет исправлять заводские ошибки в BIOS, изменять заводские установки по умолчанию, программировать собственные экранные заставки и т.п.

Тип микросхемы ПЗУ обычно можно определить по маркировке: 27xxxx – обычное ПЗУ, 28xxxx или 29xxxx – перепрограммируемые. Если на корпусе микросхемы 27xxxx есть прозрачное окно – это ПЗУ с ультрафиолетовым стиранием, если его нет – это однократно программируемое ПЗУ, которое можно лишь заменить на другое.

Видео-ПЗУ (Video ROM) – постоянное запоминающее устройство, в котором записаны видео-BIOS, экранные шрифты, служебные таблицы и т.п. ПЗУ не используется видеоконтроллером напрямую, к нему обращается только центральный процессор в результате выполнения программ, записанных в том же ПЗУ. На многих современных видеокартах устанавливаются электрически перепрограммируемые ПЗУ (EEPROM, Flash ROM), допускающие перезапись пользователем под управлением специальной программы из комплекта карты.

ПЗУ необходимо только для первоначального запуска видеоадаптера и работы; в режиме DOS, Novell Netware и других ОС, функционирующих преимущественно в текстовом режиме; ОС Windows, OS/2 и им подобные, работающие через собственные видеодрайверы, не используют ПЗУ для управления адаптером либо используют его только при выполнении программ для DOS.

При создании видео-BIOS все разработчики придерживаются рекомендации VESA и VBE. VESA (Video Electronics Standards Association – ассоциация стандартизации видеоэлектроники) – организация, выпускающая различные стандарты в области электронных видеосистем и их программного обеспечения. VBE (VESA BIOS Extension – расширение BIOS в стандарте VESA) – дополнительные функции видео-BIOS по отношению к стандартному видео-BIOS для VGA, позволяют запрашивать у адаптера список поддерживаемых видеорежимов и их параметре (разрешение, цветность, способы адресации, развертка и т.п.) и изменять эти параметры для согласования адаптера с конкретным монитором. По сути, VBE является унифицированным стандартом программного интерфейса с VESA-совместимыми картами, при работе через видео-BIOS он позволяет обойтись без специализированного драйвера видеокарты.

Устройства ввода-вывода

Использование микропроцессорной техники в системах автоматического управления в первую очередь связано с организацией ввода-вывода. **Одним из наиболее распространенных способов ввода-вывода** является программно-управляемый, при котором сопряжение внешних устройств с процессором осуществляется через системную шину набором аппаратных средств, обеспечивающих селекцию устройств ввода-вывода (процессором ЭВМ. В популярном персональном компьютере (ПК) фирмы IBM в адресном пространстве ввода-вывода зарезервировано 32 адреса (от 300_H до 31F_H в шестнадцатеричном коде) для возможности их использования при проведении различных экспериментов по применению ПК в качестве

управляющей ЭВМ. Для таких целей различными фирмами, включая и фирму IBM, изготавливаются так называемые макетные платы с ножевым разъемом типа ISA, конструкция которых позволяет размещать на ней ИМС с различным количеством выводов и затем соединять их монтажными проводниками. Некоторые платы уже содержат буферные элементы, селекторы адреса и шинные формирователи.

Схема устройства ввода-вывода, позволяющего организовать двустороннюю связь с 32-мя УВВ, приведена на рис. 14.

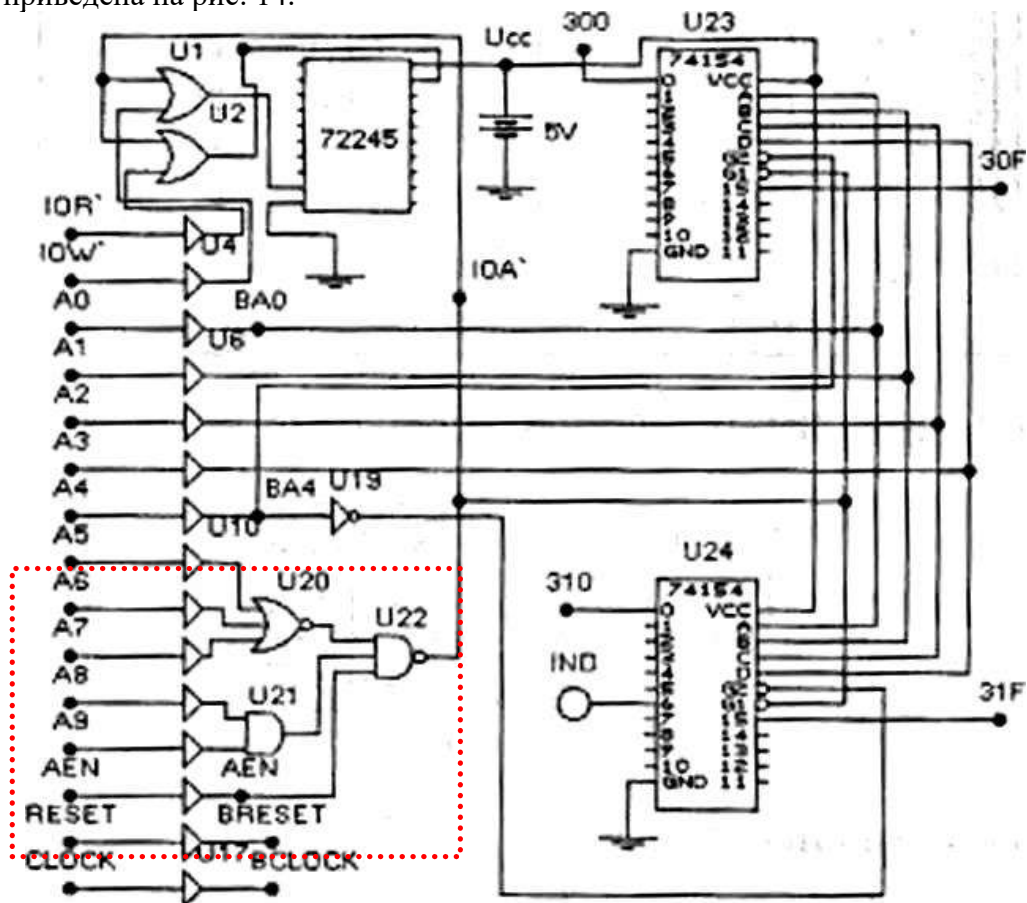


Рис. 14 – Схема устройства ввода-вывода для IBM PC

Схема несколько изменена, поскольку в библиотеке программы EWB отсутствует микросхема шинного формирователя 74245; она заменена подсхемой из двух ИМС 74244 (обозначена под номером 72245), в результате чего изменена и схема управления (логические элементы U1, U2). Второе отличие заключается в замене двух ИМС 74244, используемых в оригинале в качестве однонаправленных буферов, на одиночные буферные элементы U3...U17, что вызвано крайне неудачным расположением выводов ИМС 74244. Этот недостаток вообще характерен для всех цифровых ИМС из библиотеки EWB. Достаточно взглянуть на дешифраторы U23, U24 (отечественные аналоги К13ЗИДЗ, К153ЗИДЗ и т.п.), где входы А, В, С, D, G1, G2 расположены с правой стороны, тогда как общепринято располагать их слева. В других ИМС входы и выходы располагаются попеременно с обеих сторон (в том числе и в 74244). Третье отличие заключается в замене 8-разрядного компаратора 74688, отсутствующего в библиотеке EWB, на комбинацию логических элементов U20, U21, U22.

Схема подсхемы (субблока) 72245 показана на рис. 15; она может быть выполнена также на буферных элементах с тремя состояниями.

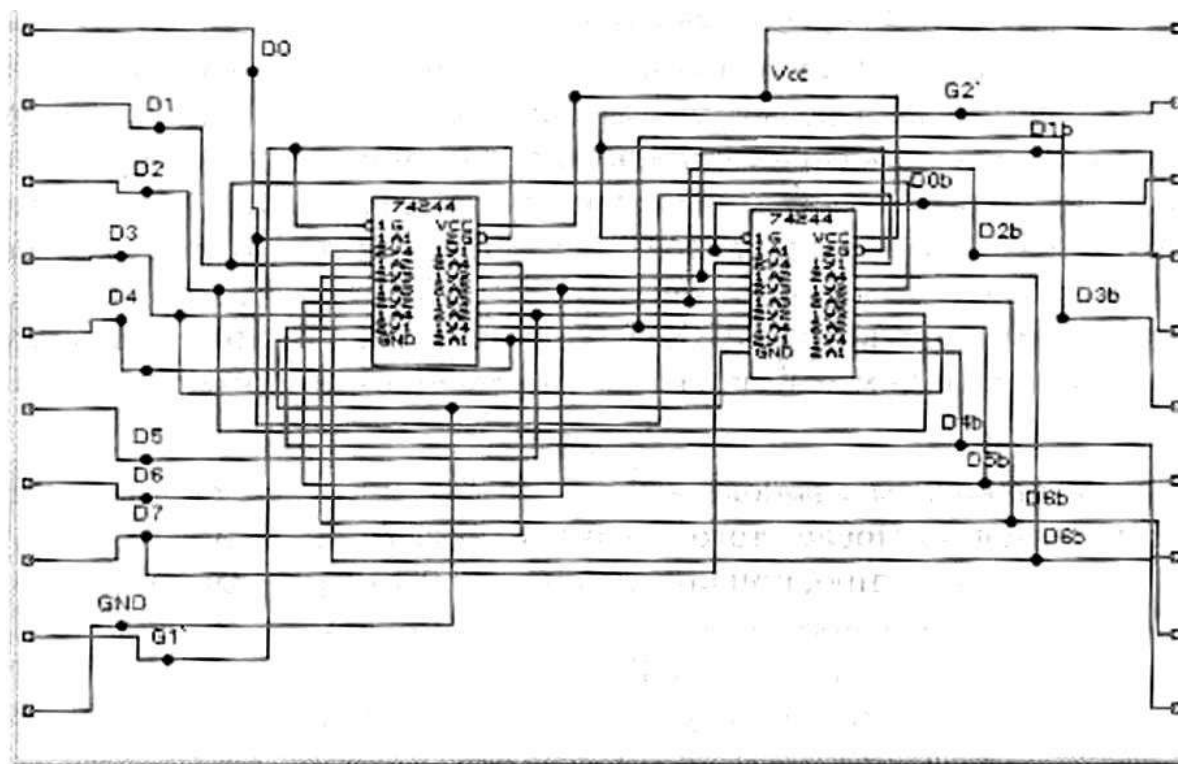


Рис. 15 – Внутренняя структура подсхемы 72245

Назначение сигналов системной шины IBM PC следующее:

IOW', IOR' – сигналы записи и чтения с активным низким уровнем для вывода и ввода при обмене с УВВ;

A0 ... A9 – сигналы адресной шины;

D0 ... D7 – сигналы шины данных (в подсхеме 72245), во время цикла записи в УВВ микропроцессор выдает эти сигналы перед сигналом IOW', а во время цикла чтения порт ввода должен обеспечить выдачу сигналов на шину данных перед сигналом IOR';

AEN – сигнал разрешения выбора адреса, формируется контроллером прямого доступа к памяти (ПДП) материнской платы IBM PC, в течение цикла ПДП обращение к портам ввода-вывода запрещено, поскольку в это время возможна активизация сигналов IOW', IOR';

CLOCK (OSC) – системный тактовый сигнал синхронизации, используется по необходимости, на схеме рис. 15 не задействован;

RESET – сигнал установки всех функциональных узлов системы в исходное состояние после включения питания или нажатия кнопки Reset на системном блоке, синхронизируется импульсом OSC.

После передачи этих сигналов через буферные элементы к их имени добавляется префикс B, т.е. BIOW', BD0, BRESET. Сигнал IOA' – разрешение выбора адреса порта УВВ – формируется адресным селектором на ИМС U20, U21, U22 при разрешающем состоянии сигнала AEN, для которого активным является низкий уровень сигнала.

На выходах 0...15 дешифраторов U23, U24 формируются адресные сигналы 32 портов ввода-вывода (от 300H до 31FH) с активным низким уровнем.

Для индикации состояния выходов в простейшем случае может быть использован светодиод IND (на схеме подключен только к одному выходу). Входы дешифраторов G1, G2 разрешающие, при подаче на них сигналов низкого уровня (логического нуля) разрешается формирование сигнала на выходе дешифратора, определяемого двоичным кодом на адресных входах A, B, C, D.

Работа с УВВ на рис. 14 позволяет ознакомиться с аппаратными средствами программного ввода-вывода и отработать навыки по диагностике и локализации неисправностей цифровых систем управления.

Схема имитации сигналов IOR' и IOW' показана на рис. 16, а). В показанном на нем положении переключателя R формируется сигнал записи (чтение запрещено, поскольку на входе IOR' – сигнал логической единицы, запрещающий такой режим). При нажатии на клавишу R формируется сигнал чтения из УВВ, подключенному по выбранному адресу, при этом запись запрещена по указанным выше причинам. ЭДС источника напряжения для ИМС серии 155 выбирается равной 5 В, а его внутреннее сопротивление — примерно равным выходному сопротивлению базового элемента серии 155.

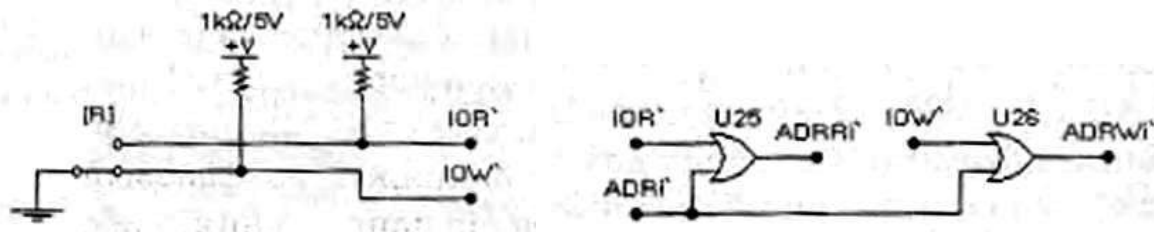


Рис. 16 – Схема имитации сигналов чтения/записи (а) и схема расщепления одного адреса на два (б)

Из рис. 15 видно, что входы управления G1' шинного формирователя 72245 (разрешение записи в УВВ) и G2' (разрешение чтения из УВВ) подключены к выходам двухвходовых логических элементов ИЛИ U1 и U2 соответственно, которые реализуют функции двухвходовых элементов И для активных инверсных сигналов на входах, т.е.:

$$G1' = IOW' \cdot IOA' \text{ (режим записи),}$$

$$G2' = IOR' \cdot IOA' \text{ (режим чтения).}$$

Если одно УВВ работает только на прием информации (например, индикаторное устройство), а второе – только на передачу (например, опрос датчика, то они могут быть подключены к одному адресу, т.е. к одному выходу дешифратора U23 или U24, с помощью схемы на рис. 16, б), в которой расщепление адреса производится за счет селекции сигналами чтение-запись. Элементы ИЛИ U25, U26 работают аналогично U1, U2. На рис. 16, б) ADDRi' – адресный сигнал с дешифратора U23 или U24, ADDRi' – адресный сигнал только передающего УВВ, ADDRwi' – только принимающего УВВ.

Описанные в данном разделе сигналы системной шины IBM PC относятся к первой модели этих компьютеров – IBM PC XT. Архитектура системной шины такого компьютера называлась XT BUS и в настоящее время является составной частью более совершенных архитектурных решений.

Содержание практической работы, выполняемой студентами в ходе занятия

Описание лабораторного оборудования:

- 1) Персональный компьютер – не менее 1-го на двух обучающихся;
- 2) Программное обеспечение:
 - операционная система Microsoft Windows,
 - текстовый процессор Microsoft Office Word или OpenOffice.org Writer,
 - программа схемотехнического моделирования Electronics Workbench EWB 5.12.

План выполнения практической работы:

Базовый уровень:

- 1) Исследование ячейки статистической оперативной памяти.
- 2) Исследование ячейки динамической оперативной памяти.
- 2) Исследование 4-х битного ОЗУ.
- 3) Исследование ячейки памяти ПЗУ.
- 4) Исследование цепи формирования сигнала разрешения выбора адреса порта УВВ.

Повышенный уровень

- 5) Исследование цепей формирования адресов устройства ввода-вывода.

6) Исследование шинных формирователей устройства ввода-вывода.

7) Исследование устройства ввода-вывода.

Порядок выполнения работы:

Задание 1. Исследовать внутреннюю структуру и логику функционирования ячейки статической оперативной памяти с помощью генератора слова.

Для этого выполните следующие операции:

1) Запустить программу Electronics Workbench и в его рабочем поле собрать схему исследования, приведенную на рис. 10.

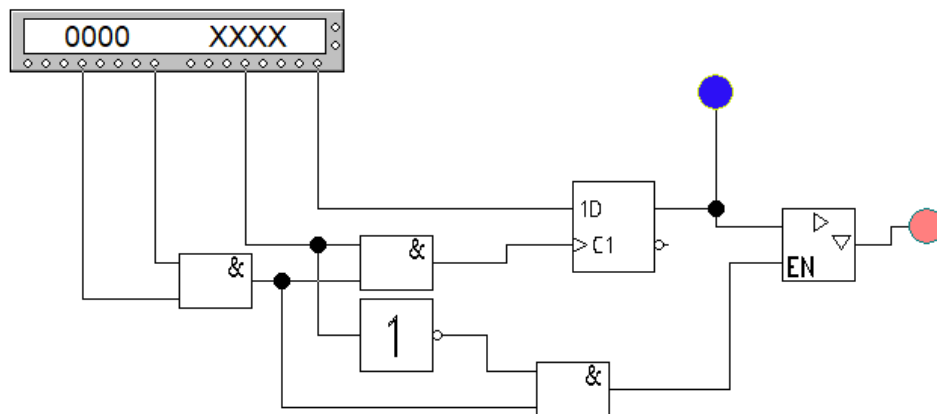


Рис. 10 – Схема исследования ячейки статической оперативной памяти

Генератор слова в данной схеме имитирует общую шину.

2) Запрограммировать генератор слова, таким образом, чтобы в младшем полубайте находился бит данных, равный 1, следующем полубайте – команды управления записью/чтением WR/RD', а в двух старших полубайтах адреса строки и столбца ячейки памяти для данных логических схем, имитирующих дешифратор адреса.

3) Запустить генератор слова в пошаговом режиме и выполнить операции записи и чтения. В отчет занести адрес данной ячейки памяти, на схеме указать сигнал выбора микросхемы CS, определить с помощью какого элемента производится считывание данных из ячейки памяти.

4) Изменить логическую схему дешифратора, настроив ее на другой адрес по своему усмотрению.

5) Повторить пункты 2 и 3.

6) Сделайте выводы по результатам проделанной работы.

Задание 2. Исследовать внутреннюю структуру и логику функционирования ячейки динамической оперативной памяти с помощью осциллографа.

Для этого выполните следующие операции:

1) Запустить программу Electronics Workbench и в его рабочем поле собрать схему исследования, приведенную на рис. 11.

Данная схема состоит из схемы замещения ячейки динамической оперативной памяти, выполненной на транзисторе и конденсаторе, и схемы, моделирующей процесс регенерации записанных данных. Автоматические переключатели предназначены для моделирования процесса записи логической единицы. Автоматический выключатель, расположенный над транзистором, имитирует процедуру выбора ячейки памяти дешифратором адреса или, проще говоря, задает адрес ячейки. Автоматический выключатель, расположенный слева от транзистора имитирует подачу данных в виде логической единицы. Переключатель, управляемый клавишей Q, предназначен для подключения к ячейке схемы регенерации данных, выполненной на двух генераторах тактовых импульсов (ГТИ) и аналоговом коммутаторе. Параметры ГТИ указаны на схеме (см. рис. 11).

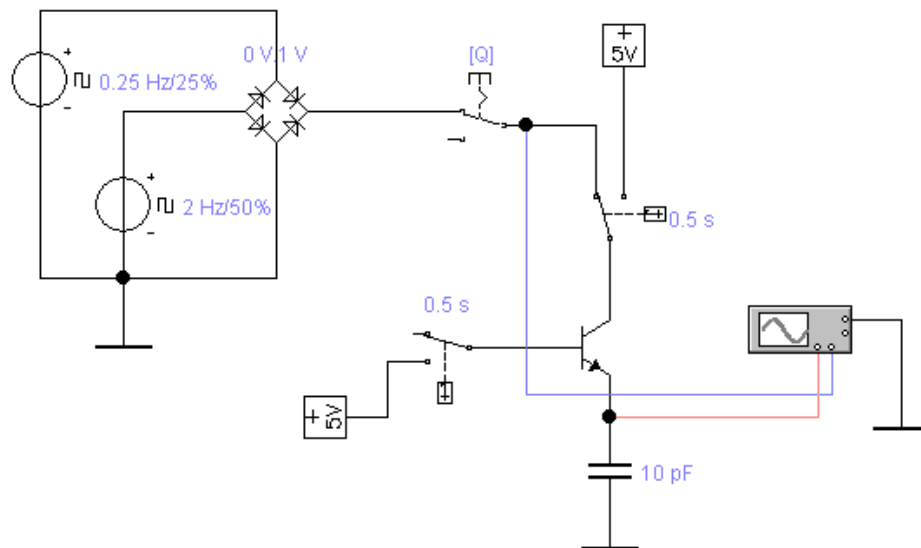


Рис. 11 – Схема исследования ячейки динамической оперативной памяти

2) Установить выходные напряжения ГТИ с частотой 0,25 Гц равное 5 В, а другого ГТИ равное 15 В.

3) Двойным щелчком запустить осциллограф и нажать в нем кнопку «Expand». Установить временную (горизонтальную) развертку осциллографа, равную 1 с/дел, вертикальную развертку по каналу А – 2 В/дел, по каналу В – 5 В/дел.

4) Отключить схему регенерации, нажав клавишу Q, и запустить схему в работу.

5) Убедившись в том, что в ячейку памяти записалась логическая единица, а затем наступил процесс разряда конденсатора, подключите схему регенерации данных.

6) Схему исследования и временные диаграммы, изображенные в осциллографе занести в отчет по лабораторной работе.

7) Сделайте выводы по результатам проделанной работы.

Задание 3. Исследовать внутреннюю структуру и логику функционирования 4-х битного статического ОЗУ с помощью генератора слова.

Для этого выполните следующие операции:

1) Запустить программу Electronics Workbench и в его рабочем поле собрать схему исследования, приведенную на рис. 12.

Данное ОЗУ построено на базе ИМС 74155 дешифратора адреса из библиотеки EWB, типовых библиотечных D-триггеров и логических элементов. Ячейка статической оперативной памяти построена и работает также как в задании 3.3.1. Генератор слова в данной схеме имитирует общую шину, по которой поступают адреса ячеек, данные и сигналы управления запись/чтение. Логические пробники предназначены для мониторинга процедур записи и чтения.

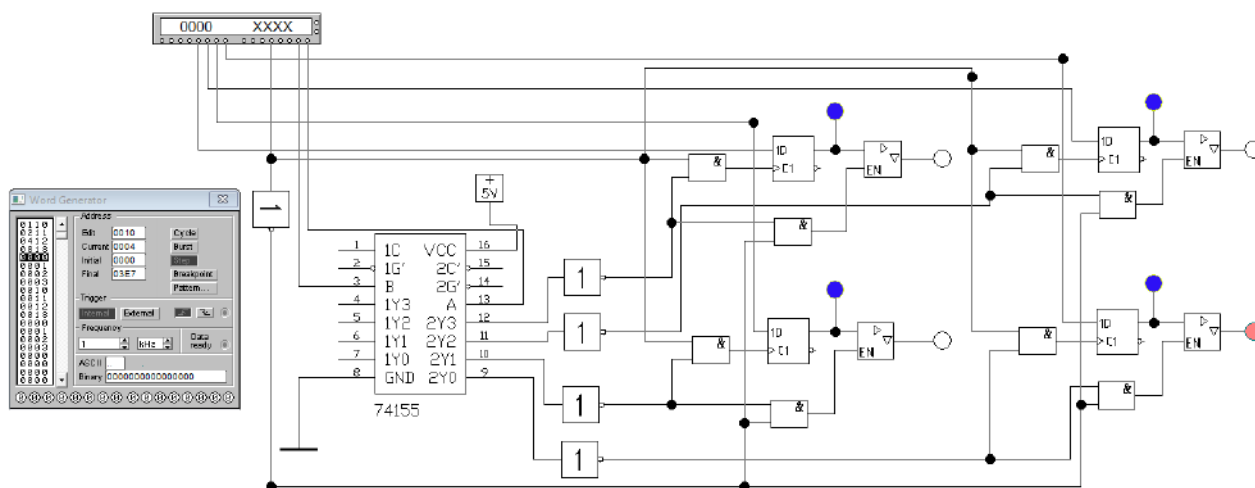


Рис. 12 – Схема исследования 4-х битного статического ОЗУ

2) Запрограммировать генератор слова, таким образом, чтобы вначале в каждую ячейку ОЗУ была последовательно произведена запись логической единицы, затем каждая ячейка была считана, и в заключение в каждую ячейку был последовательно записан логический ноль. При этом адреса всех четырех ячеек ОЗУ должны быть записаны в младшем полубайте слова, команды управления записью/чтением WR/RD' – в младшем разряде следующего полубайта, а данные для записи в ячейки – в третьем полубайте слова.

3) Запустить генератор слова в пошаговом режиме и выполнить последовательно операции записи и чтения сначала логической единицы, затем логического нуля.

4) Определить адреса каждой ячейки и обозначить их на схеме занесенной в отчет.

5) Определить, для чего выходы дешифратора подключены к инверторам.

6) Сделайте выводы по результатам проделанной работы.

Задание 4. Исследовать внутреннюю структуру и логику функционирования ячейки постоянной памяти, программируемой путем пережигания перемычек.

Для этого выполните следующие операции:

1) Запустить программу Electronics Workbench и в его рабочем поле собрать схему исследования, приведенную на рис. 13.

Ячейка памяти ПЗУ построена на транзисторе в цепи эмиттера, которого находится прожигаемая перемычка (в схеме моделирования – предохранитель, величиной 5 мА). При выборе данной ячейки памяти с дешифратора адреса на базу транзистора подается логическая единица, в результате транзистор открывается. Электрический ток небольшой величины, проходя через транзистор и перемычку с помощью делителя напряжения на резисторах, создает сигнал логической единицы на базе второго транзистора. Транзистор открывается, формируя на выходе сигнал логического нуля. Для записи в ячейку ПЗУ логической единицы прожигается перемычка путем подключения программатора в виде высоковольтного (15 в) источника напряжения. Это приводит к увеличению силы тока протекающей через первый транзистор и прожиганию перемычки. В результате оба транзистора всегда будут закрыты и, следовательно, в ячейке памяти будет находиться логическая единица.

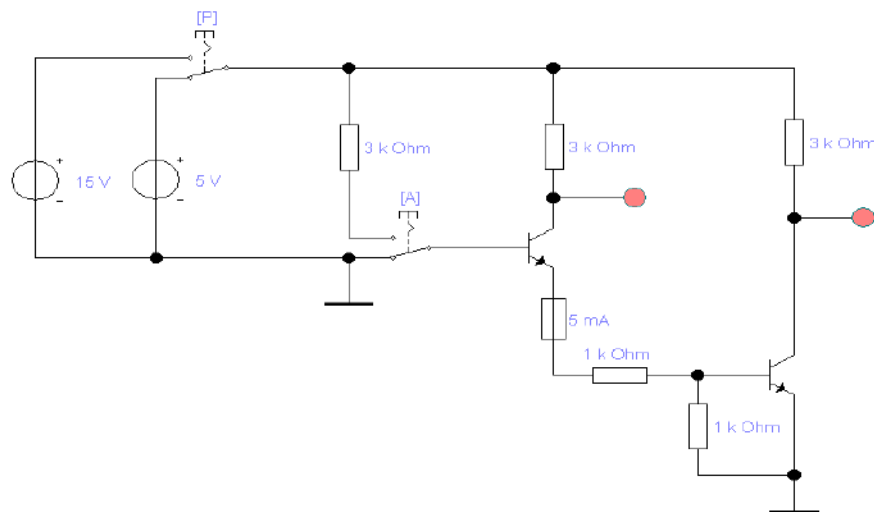


Рис. 13 – Схема ячейки памяти ПЗУ, программируемой путем пережигания перемычек

2) Привести схему в исходное состояние, как на рис. 13 – выключатель Р должен подключать к схеме батарею 5 В, выключатель А замкнут на землю (общий провод).

3) Включить схему в работу и убедиться в том, что при замыкании и размыкании ключа А, имитирующего выбор данной ячейки памяти управляющим сигналом дешифратора адреса, транзисторы открываются и закрываются, включая и выключая логические пробники.

4) Установить, какой код может храниться в ячейке с непрожженной перемычкой.

5) Привести схему в исходное состояние и перевести выключатель Р в другое положение, имитируя подключение программатора для прожига перемычки.

6) Подключить данную ячейку к программатору, нажав выключатель А. Определить, к чему приводит данная процедура. Установить, какой код может храниться в ячейке с прожженной перемычкой.

7) Сделайте выводы по результатам проделанной работы.

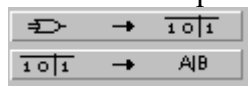
Задание 5. Исследовать внутреннюю структуру и логику функционирования цепи формирования сигнала разрешения выбора адреса порта UVB, выявить (локализовать) имеющуюся ошибку с помощью логического преобразователя.

Для этого выполните следующие действия:

1) Соберите схему цепи, обведенную на рис. 14 красным пунктиром. Данная схема адресного селектора формирует сигнал IOA' – разрешение выбора адреса порта UVB при низком активном уровне состояния сигнала AEN – разрешения выбора адреса.

2) На рабочее поле программы поместите иконку логического преобразователя и к его входам А, В, ..., Е, F подключите сигналы A5, A6, ... A9, AEN соответственно, а к выходу OUT – сигнал IOA' (выход микросхемы U22).

3) Двойным щелчком мыши разверните логический преобразователь, последователь-



ным нажатием кнопок получите таблицу истинности и булево выражение.

4) После этого проанализируйте таблицу истинности, выделив двоичную комбинацию, при которой IOA' = 0 (колонка OUT), а в булевом выражении – слагаемое, соответствующее этой комбинации. При этом необходимо учесть, что A = A5, B = A6, ..., E = A9, F = AEN.

5) Найдите ошибку в схеме и исправьте ее (подсказка – нужно добавить логический элемент для одного из сигналов в соответствии с приведенным ранее его функциональным назначением).

6) Внесите в схему исследования необходимый элемент.

9) Сделайте выводы по результатам проделанной работы.

Для этого выполните следующие действия:

1) Соберите схему цепи на базе ИМС 74154 из библиотеки EWB, приведенную на рис. 17. Данная схема моделирует работу цепи формирования адреса УВВ, организующего обмен данными с 16-ю внешними устройствами. Для связи со всеми 32-я внешними устройствами реальное УВВ содержит еще одну ИМС дешифратора адреса. При сборке внимательно соедините выходные клеммы-индикаторы младшего (правого) полубайта генератора слова, начиная с правого младшего разряда, соответственно с входами А ... Д дешифратора адреса. Сигналы с младшего полубайта генератора слова соответствуют сигналам А0 ... А3 адресной шины на схеме устройства ввода-вывода на рис. 14. Следующие клеммы-индикаторы генератора слова имитируют сигналы А4 ... А9 адресной шины. Они подключены к цепи формирования сигнала разрешения выбора адреса порта УВВ. Переключатель на схеме имитирует поступление сигнала АЕН – разрешения выбора адреса.

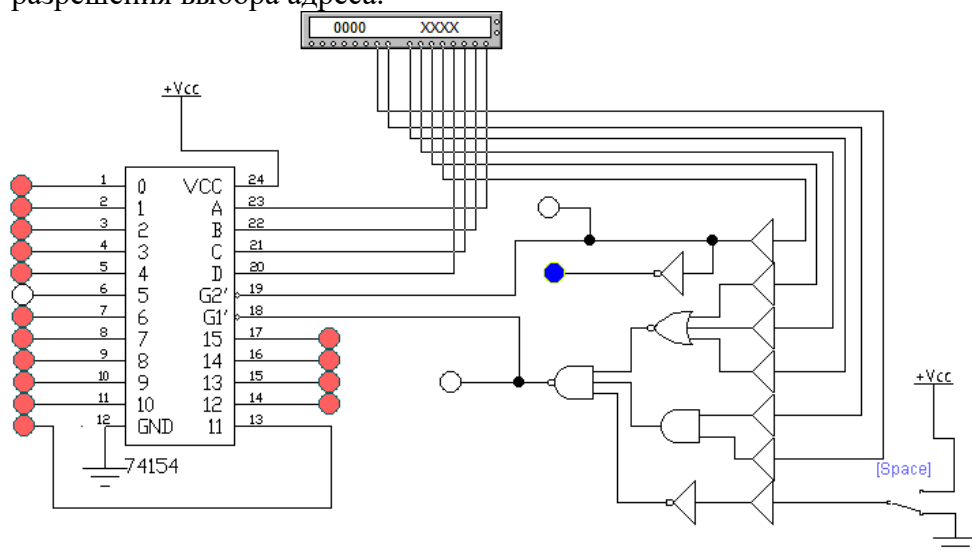


Рис. 17 – Схема цепи формирования адресов УВВ на базе ИМС 74154

3) Установите генератор слова в пошаговый режим.

4) С помощью переключателя смоделируйте активный низкий уровень сигнала AEN – разрешения выбора адреса.

5) Нажимая клавишу STEP генератора слова, в пошаговом режиме просмотрите, и проанализируйте логику функционирования цепи формирования адресов УВВ, наблюдая за состоянием логических пробников на выходах дешифратора адреса.

6) С помощью переключателя переведите сигнала AEN в неактивный высокий уровень, повторите процедуру исследования.

7) В отчете отобразите исследуемую схему, опишите логику ее функционирования, представьте программу (последовательность кодовых слов), записанную в генератор слова.

8) Сделайте выводы по результатам проделанной работы.

Задание 7. Исследовать внутреннюю структуру и логику функционирования одноразрядного шинного формирователя.

Для этого выполните следующие действия:

1) Собрать схему исследования, приведенную на рис. 18. Выключатель имитирует сигналы записи в УВВ и чтения из УВВ. Левый на схеме генератор тактовых импульсов (ГТИ) с частотой 1000 Гц имитирует процедуру передачи данных в УВВ, а ГТИ с частотой 2000 Гц – из УВВ.

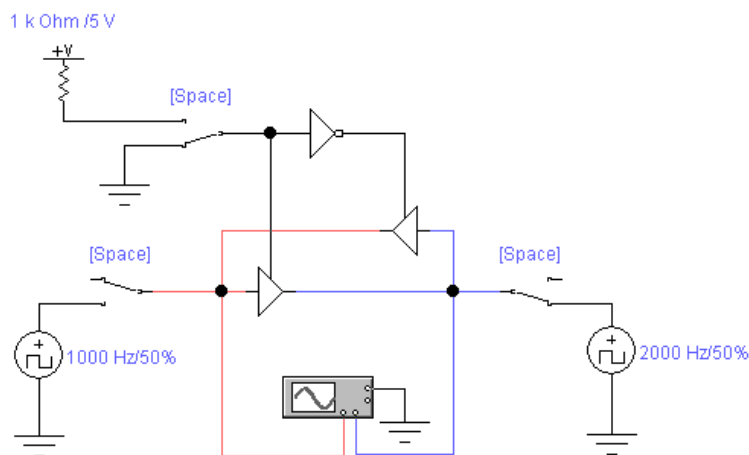


Рис. 18 – Схема исследования одноразрядного шинного формирователя

2) Двойным щелчком разверните экран осциллографа и установите временную развертку (Time base), равную 1 мс/дел.

3) Включите схему в работу и, меняя положение переключателя, наблюдайте процесс передачи данных.

4) Отобразить схему исследования в отчет. Описать логику функционирования шинного формирователя, определив, при каких положениях переключателя производится запись данных в УВВ и чтение из УВВ, а также активные уровни данных сигналов. Занести эти сигналы на схему рядом с управляющим входом соответствующего буферного элемента с тремя состояниями.

5) Сделайте выводы по результатам проделанной работы.

Задание 8. Исследовать внутреннюю структуру и логику функционирования четырехразрядного шинного формирователя на базе ИМС 74244 из библиотеки EWB с помощью генератора слова и семисегментных индикаторов.

Для этого выполните следующие действия:

1) Собрать схему исследования, приведенную на рис. 19.

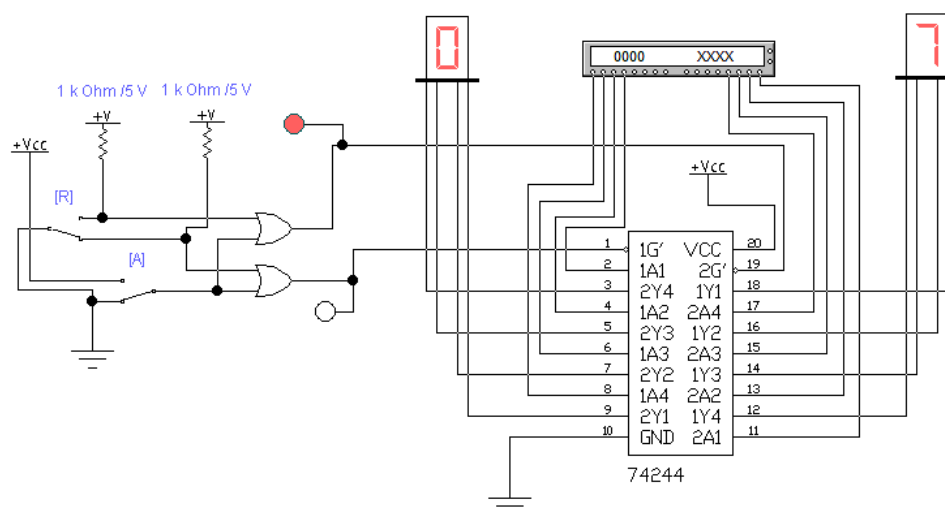


Рис. 19 – Схема исследования четырехразрядного шинного формирователя на основе ИМС 74244

ИМС 74244 представляет собой сборку из восьми буферных элементов с выходом на три состояния, поэтому из нее можно синтезировать четырехразрядный шинный формирователь. Пары входов-выходов 1A1 и 1Y1, ..., 1A4 и 1Y 4 предназначены для записи данных в УВВ при условии, что на входе 1G1' присутствует сигнал с активным низким уровнем. Пары входов-выходов 2A1 и 2Y1, ..., 2A4 и 2Y 4 предназначены для чтения данных из УВВ при условии, что на входе 2G1' присутствует сигнал с активным низким уровнем.

Логические элементы ИЛИ совместно с переключателями А и R имитирует цепи формирования сигналов разрешения записи в УВВ и чтения из УВВ путем нажатия клавиши R при условии, что на входы элементов ИЛИ подается низкий активный уровень сигнала разрешения выбора адреса порта УВВ, подача которого имитируется переключателем А.

2) Запрограммировать генератор слова таким образом, чтобы в его старшем полубайте были записаны коды данных, записываемые в УВВ, например от 0000 до 0111, в младшем полубайте – коды данных, считываемые из УВВ, например от 1000 до 1111. При этом первые восемь кодовых комбинаций последовательно запишите в ячейки с 0000 по 0007, а вторые восемь комбинаций – в ячейки с 0008 по 000F.

3) Установить генератор слова в пошаговый режим циклический режим с ячейки 0000 по 000F.

4) Подать с помощью переключателя А сигнал логической единицы на входы элементов ИЛИ и запустить генератор, слова нажимая кнопку Step, убедиться в том, что данные через шинный формирователь не передаются.

5) Переключить выключатель А, разрешив выбора адреса данного порта УВВ; выключатель R установить в режим записи; запустить заново генератор слова.

6) Нажимая кнопку Step, произвести процедуру записи данных из первых восьми ячеек генератора слова в УВВ, которое имитирует правый семисегментный индикатор.

5) Перевести выключатель R в режим чтения.

7) Нажимая кнопку Step, произвести процедуру чтения данных из следующих восьми ячеек генератора слова, которые имитируют память УВВ. В этом случае приемником считанных данных является левый семисегментный индикатор.

8) Отобразить схему исследования в отчет. Описать логику функционирования шинного формирователя.

9) Сделайте выводы по результатам проделанной работы.

Содержание отчета о работе

В отчете привести:

– тему и цель работы работы,

- план работы;
- краткий конспект теоретического материала;
- схемы исследования;
- результаты выполнения практических заданий и экспериментов по каждому пункту, в том числе полученные таблицы истинности, синтезированные устройства, алгебраические преобразования, эпюры напряжений и т.п.;
- выводы о проделанной работе.

Контрольные вопросы для подготовки к защите отчета:

- 1) Предназначение и классификация оперативных запоминающих устройств.
- 2) Характеристика внутренней структуры и принципов функционирования типового оперативного запоминающего устройства.
- 3) Характеристика логики функционирования оперативных запоминающих устройств статического типа.
- 4) Характеристика логики функционирования оперативных запоминающих устройств динамического типа.
- 5) Характеристика современных типов оперативной памяти.
- 6) Характеристика видеопамяти.
- 7) Характеристика современных типов ИМС оперативной памяти.
- 8) Предназначение и классификация постоянных запоминающих устройств.
- 9) Характеристика и принципы функционирования ячейки постоянной памяти, однократно программируемой путем пережигания перемычек.
- 10) Практическое применение постоянных запоминающих устройств различных типов.
- 11) Порядок исследования внутренней структуры и логики функционирования ячейки статической оперативной памяти с помощью генератор слова.
- 12) Порядок исследования внутренней структуры и логики функционирования ячейки динамической оперативной памяти с помощью осциллографа.
- 13) Порядок исследования внутренней структуры и логики функционирования 4-х битного статического ОЗУ с помощью генератора слова.
- 14) Порядок исследования внутренней структуры и логики функционирования ячейки постоянной памяти, программируемой путем пережигания перемычек.
- 15) Принципы построения и характеристика логики функционирования устройств ввода-вывода.
- 16) Порядок исследования внутренней структуры и логики функционирования цепи формирования сигнала разрешения выбора адреса порта УВВ.
- 17) Порядок выявления (локализации) ошибок в логических схемах с помощью логического преобразователя.
- 18) Порядок исследования внутренней структуры и логики функционирования цепи формирования адресов УВВ на базе ИМС 74154 с помощью генератора слова и логических пробников.
- 19) Порядок исследования внутренней структуры и логики функционирования однократного шинного формирователя.
- 20) Порядок исследования внутренней структуры и логики функционирования четырехразрядного шинного формирователя на базе ИМС 74244 из библиотеки EWB с помощью генератора слова и семисегментных индикаторов.
- 21) Порядок синтеза внутренней структуры и исследования логики функционирования типового устройства ввода-вывода.

*Лабораторная работа разработана
доцентом кафедры инфокоммуникаций, кандидатом технических наук
Сагдеевым К.М.*

ЛАБОРАТОРНАЯ РАБОТА № 19

Тема: **ИССЛЕДОВАНИЕ ЦИФРО-АНАЛОГОВЫХ И АНАЛОГО-ЦИФРОВЫХ ПРЕОБРАЗОВАТЕЛЕЙ**

Время – 4 учебных часа.

ЦЕЛЕВАЯ УСТАНОВКА ЛАБОРАТОРНОЙ РАБОТЫ:

В ходе лабораторной работы студенты должны овладеть следующими умениями и навыками:

- осуществлять схемотехническое (компьютерное) моделирование последовательностных цифровых устройств с использованием универсальных пакетов прикладных компьютерных программ;
- проводить исследование последовательностных цифровых устройств на основе их схемотехнических моделей,
- синтеза последовательностных цифровых устройств с использованием универсальных пакетов прикладных компьютерных программ;
- подборки и анализа информации для формирования исходных данных для проектирования цифровых устройств.

УЧЕБНО-МАТЕРИАЛЬНОЕ ОБЕСПЕЧЕНИЕ:

- программный редактор схематического моделирования «Electronics Workbench» (EWB), версия не ниже 5.12 или NI Multisim версия Education;
- приложение для математических и инженерных вычислений Mathcad Professional версия не ниже 15.0;
- электронная методическая разработка по лабораторной работе.

СТРУКТУРА ЛАБОРАТОРНОЙ РАБОТЫ:

Занятие №1		90 мин
Вводная часть		10 мин
Проверка готовности студентов к лабораторной работе		8 мин
Вступительная часть		2 мин
Вопросы (задачи), подлежащие исследованию:		75 мин
1. Исследование цифро-аналоговых преобразователей.		75 мин
Заключительная часть		5 мин
Подведение итогов		3 мин
Задание студентам для самостоятельной работы		2 мин
Занятие №2		90 мин
Вводная часть		10 мин
Проверка готовности студентов к лабораторной работе		8 мин
Вступительная часть		2 мин
Вопросы (задачи), подлежащие исследованию:		55 мин
2. Исследование аналого-цифровых преобразователей.		55 мин
Заключительная часть		25 мин
Защита отчетов по лабораторной работе		20 мин
Подведение итогов		3 мин
Задание студентам для самостоятельной работы		2 мин

СОДЕРЖАНИЕ ЛАБОРАТОРНОГО ЗАНЯТИЯ

Краткие теоретические или справочно-информационные материалы

Цифроаналоговые преобразователи предназначены для преобразования цифрового кода N в пропорциональные аналоговые уровни напряжения $U(N)$, то есть выходной сигнал ЦАП в общепринятых единицах измерения тока или напряжения (мВ, В, мА) соответствует численному значению входной кодовой комбинации.

По принципу действия схемы ЦАП бывают: с суммированием и делением напряжения, с суммированием токов.

АЦП прямого преобразования

АЦП прямого преобразования являются наиболее простыми и часто встраиваются непосредственно в датчики. Основным функциональным элементом таких АЦП является преобразователь электрической величины (тока, напряжения, сопротивления, емкости) во временной интервал или частоту. Примером такого преобразователя может служить устройство, осуществляющее преобразование постоянного положительного напряжения в частоту (рисунок 16.1,б). Для преобразования временного интервала или частоты в цифровой код, что по существу является конечной задачей любого АЦП, выполняется ЭВМ в случае АСУ или дополнительным устройством в случае автономного АЦП. Пример такого устройства, осуществляющего преобразование временного интервала в код, показан на рисунке 16.1, а. В этом устройстве временной интервал задается программным ключом Т, имитирующим, например, широтно-импульсный модулятор (ШИМ) и определяющим количество импульсов, поступающих на четырехразрядный счетчик с генератора опорной частоты U_s . Рассматриваемое устройство по существу является частотомером. Если преобразуемая величина прямо пропорциональна периоду, то соответственно дополнительное устройство должно обеспечить преобразование периода в код.

Преобразователь на рисунке 16.1, б выполнен на двух ОУ: усилитель ОУ1 используется в интеграторе, а ОУ2 — в регенеративном компараторе с гистерезисом. Когда выходное напряжение компаратора U_f имеет максимальное положительное значение U_1 , диод VD смещен в обратном направлении и напряжение U_s на выходе ОУ1 (см. осциллограммы на рисунке 16.1, в) уменьшается по линейному закону со скоростью, определяемой амплитудой входного положительного сигнала U_i , до тех пор, пока не достигнет значения $U_1 R_1/R_2$. В этот момент компаратор переключается в другое состояние, при котором напряжение на его выходе равно максимальному отрицательному значению U_2 , при этом диод VD открывается и выходное напряжение интегратора быстро нарастает до значения $U_2 R_1/R_2$, после чего компаратор возвращается в первоначальное состояние и цикл повторяется.

Так как время нарастания выходного напряжения интегратора значительно меньше времени спада, которое обратно пропорционально амплитуде входного сигнала, частота циклов повторения F будет прямо пропорциональна входному напряжению. Пренебрегая собственным временем переключения компаратора, можно записать следующее выражение для частоты выходных импульсов:

$$F = U_i * R_3/[R_1 * C * R_4(U_1 - U_2)] \approx 1000 * U_i. \quad (1)$$

На самом деле размах напряжения U_s на выходе ОУ1 несколько больше величины $(R_1/R_2)(U_1 - U_2)$ из-за отличного от нуля значения времени переключения компаратора, а частота соответственно меньше значения, определяемого выражением (1), причем это расхождение будет особенно значительным при больших амплитудах входного сигнала.

С указанными на рисунке 16.1,б номиналами элементов схема должна обеспечивать линейность преобразования не хуже $\pm 1\%$ в диапазоне изменения входных напряжений 20 мВ...10В, при этом частота выходных импульсов F должна изменяться от 20 Гц до 10 кГц.

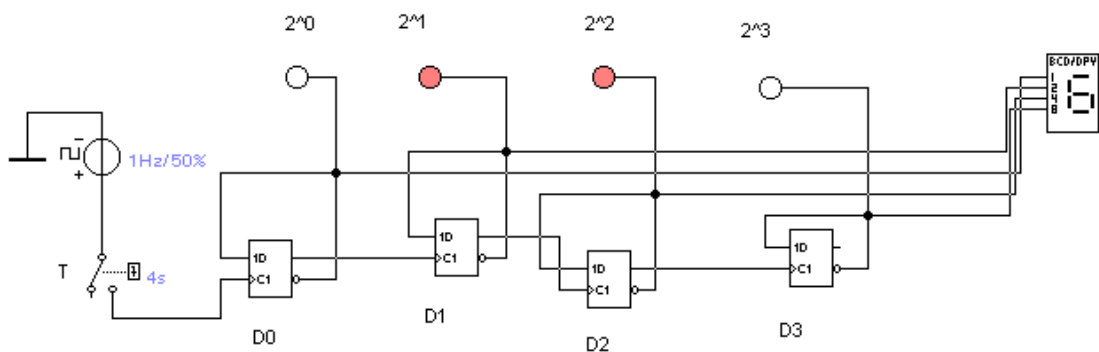


Рисунок 16.1, а.

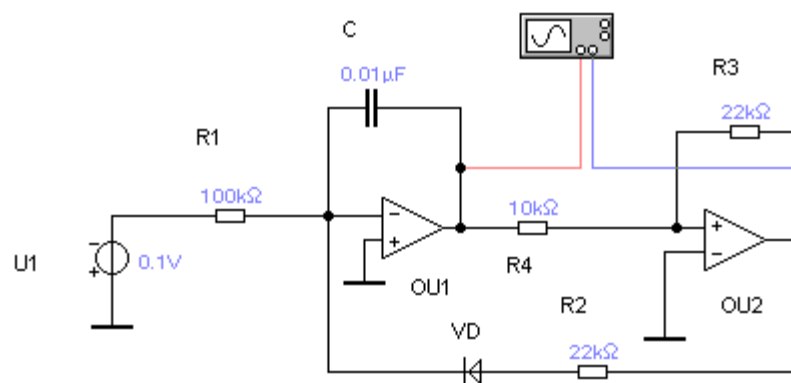


Рисунок 16.1, б.

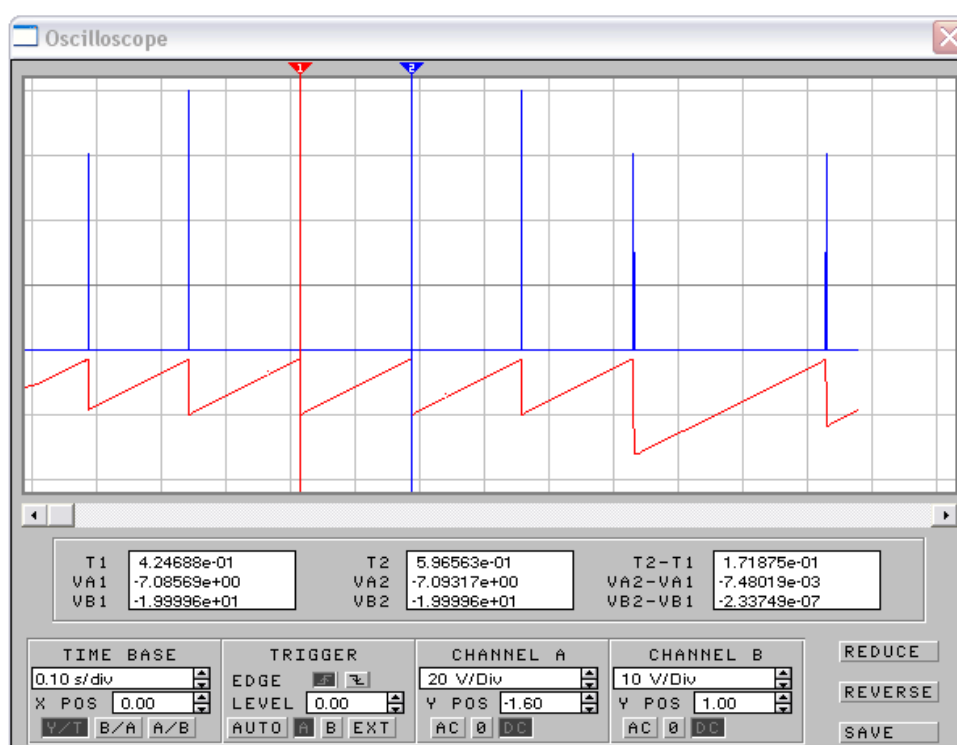


Рисунок 16.2 – АЦП прямого преобразования (а) и осциллограммы (в) сигналов на выходе интегратора (В) и компаратора (А) (б)

В ЭВМ должна поступать последовательность чисел, эквивалентных данному аналоговому сигналу. Самым идеальным было бы обрабатывать в ЭВМ все определенные значения аналоговой переменной. Однако из-за конечного объема памяти ЭВМ мы вынуждены ограничивать число точек отсчета. Значения переменной, взятые в дискретные моменты времени, образуют «отсчеты» (или «выборки») аналогового сигнала. Частота, с которой производятся отсчеты дискретных значений сигнала (частота дискретизации), определяет точность представления этого сигнала в виде дискретно-временной функции.

Теорема о дискретизации утверждает, что «при определенных условиях непрерывный во времени сигнал может быть полностью представлен (восстановлен)».

Теорема о дискретизации. Для точного представления и восстановления аналогового сигнала должны выполняться следующие условия:

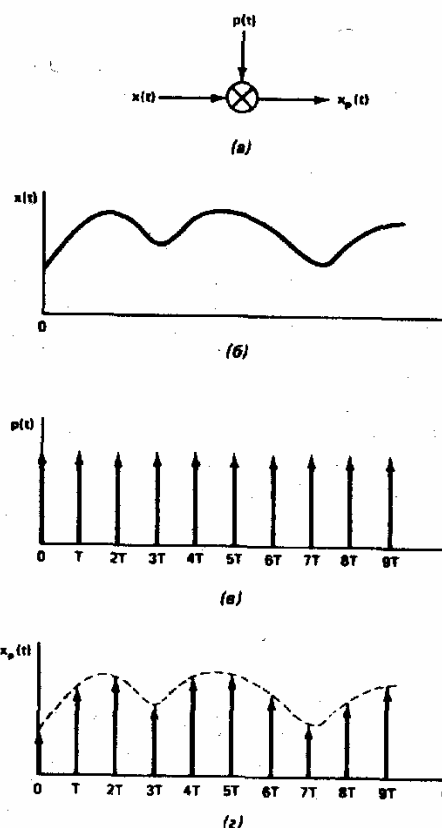
- 1) сигнал должен занимать ограниченную полосу частот;
- 2) частота дискретизации должна превышать верхнюю граничную частоту спектра сигнала не менее чем в 2 раза.

Однако выполнить эти условия на практике достаточно сложно. Сигналы, поступающие от датчиков, неизбежно содержат неограниченное число гармоник, а увеличение частоты дискретизации (обусловленное необходимостью обрабатывать быстро изменяющиеся аналоговые функции) требует повышения быстродействия и увеличения объема памяти ЭВМ. Следовательно, абсолютно точная обработка реальных сигналов невозможна, хотя возникающие погрешности можно минимизировать, принимая некоторые дополнительные меры.

На рисунке 16.2 изображена схема АЦП, позволяющая записывать данные в файл.

Схема содержит собственно АЦП (ADC), источники опорного напряжения, генератор слов для синхронизации и управления выходом АЦП, функциональный генератор в качестве источника входного сигнала U_i , логический анализатор, двоичный преобразователь и осциллограф. Назначение выводов АЦП: VIN – вход для источника преобразуемого сигнала; VREF+, VREF- - вход для источников опорного напряжения; SOC – вход синхронизации; OE – разрешение на выдачу двоичной комбинации на выходы D0...D7; EOC – сигнал готовности данных (например, при выдаче данных из ЭВМ). Для заданного значения входного напряжения U_i десятичный эквивалент двоичного кода на выходе АЦП определяется выражением: $D=256 U_i / [(+U_{оп})+(-U_{оп})]$.

Полученные данные с АЦП можно анализировать с помощью логического анализатора и осциллографа.



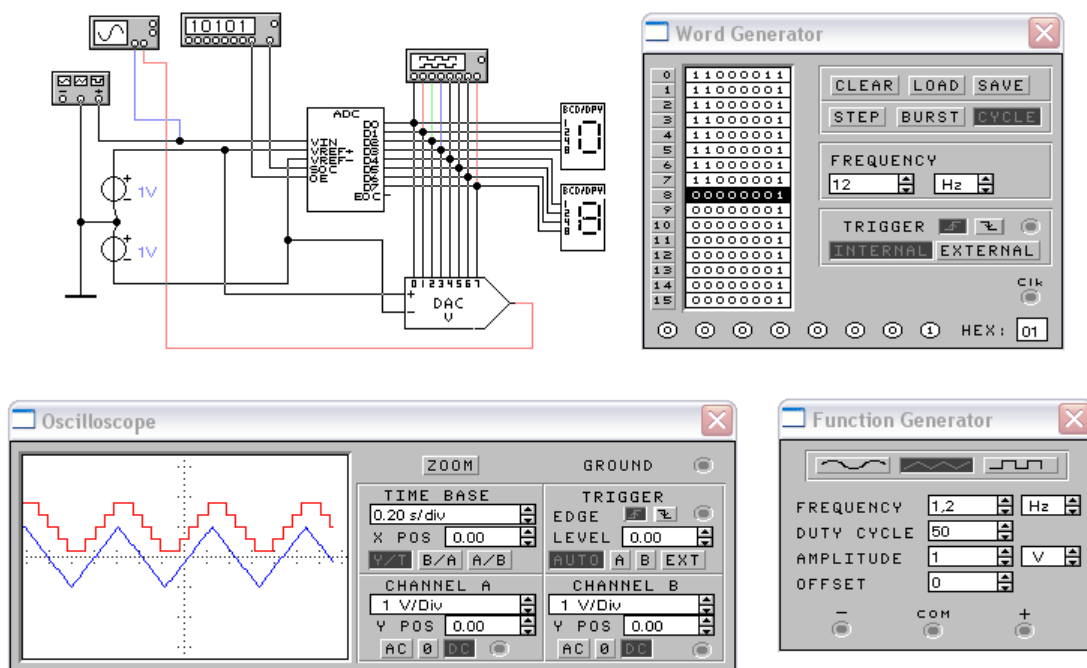


Рисунок 16.3 – Схема включения библиотечного АЦП

Содержание практической работы, выполняемой студентами в ходе занятия

Описание лабораторного оборудования:

- 1) Персональный компьютер – не менее 1-го на двух обучающихся;
- 2) Программное обеспечение:
 - операционная система Microsoft Windows,
 - текстовый процессор Microsoft Office Word или OpenOffice.org Writer,
 - программа схемотехнического моделирования Electronics Workbench EWB 5.12.

План выполнения практической работы:

Базовый уровень:

- 1) Исследование ЦАП с весовыми резисторами.
- 2) Исследование ЦАП лестничного типа.
- 3) Исследование четырехразрядного ЦАП лестничного типа на базе счетчика 74160.
- 4) Исследование 8 разрядного ЦАП.

Повышенный уровень

- 5) Исследование АЦП прямого преобразования.
- 6) Исследование зависимости выходного кода от частоты дискретизации.
- 7) Анализ потерь преобразования.

Порядок выполнения работы:

Задание 1. Исследование ЦАП с весовыми резисторами.

Соберите схему согласно рисунку 15.1.

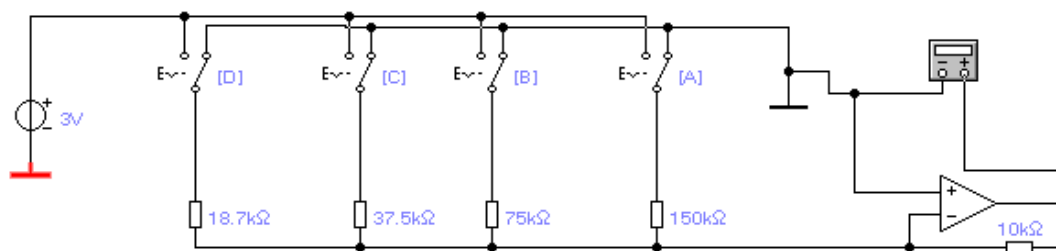


Рисунок 15.1 – ЦАП с весовыми резисторами

ЦАП с весовыми резисторами состоит из двух узлов: резистивной схемы (матрицы) на резисторах 18,7ком, 37,5ком, 75ком, 150ком и суммирующего усилителя с резистором обратной связи 10ком. Опорное напряжение $U_{оп}$ (3 В) подключается к резисторам матрицы переключателями А, В, С, D, управляемыми одноименными клавишами клавиатуры и имитирующими преобразуемый код. Выходное напряжение на выходе операционного усилителя измеряется мультиметром.

А). Определите, по какому закону выбираются сопротивления в ЦАП с весовыми резисторами.

Рассчитайте относительную и абсолютную разрешающую способность ЦАП.

Б). Рассчитайте коэффициенты усиления напряжения ОУ и выходное напряжение ЦАП в схеме для всех вариантов переключателей А,В,С,D. Результаты расчета сравните с результатами, полученными на модели.

Определите изменение выходного напряжения ЦАП при переходе к каждому очередному двоичному числу.

В). Получите выражение для расчета выходного напряжения ЦАП в общем виде и проверьте его на модели.

Г). Замените переключатели А, В, С, D программными переключателями (реле времени), имитирующими последовательное во времени с интервалом 5 секунд появление кодовых комбинаций 0001, 0011, 0111, 1111. Зарисуйте график зависимости напряжения на выходе ЦАП от времени.

Задание 2. Исследование ЦАП лестничного типа.

Соберите схему согласно рисунку 15.2. Схема ЦАП такого типа состоит из резистивной матрицы R-2R, напоминающей лестницу, и суммирующего усилителя.

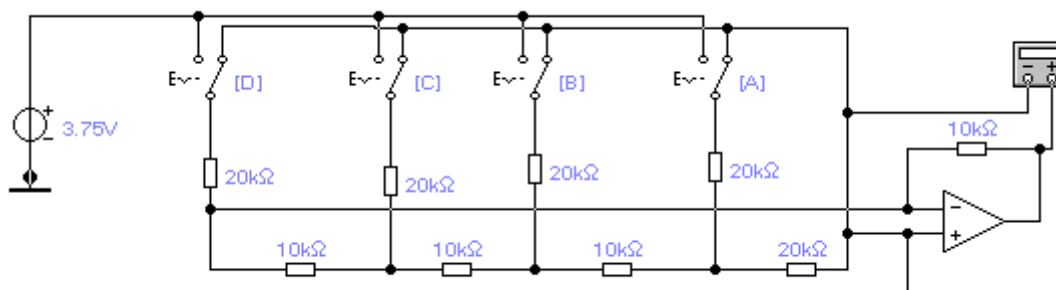


Рисунок 15.2 – ЦАП лестничного типа

А). Проведите исследование данной схемы. Рассчитайте выходное напряжение ЦАП для всех комбинаций переключателей А, В, С, D и сравните полученные результаты с результатами моделирования. Постройте график зависимости выходного напряжения ЦАП от комбинаций переключателей А, В, С, D. Какому квадранту принадлежат полученные показания?

Б). Определите изменение выходного напряжения ЦАП при переходе к каждому очередному двоичному числу.

В). Измените полярность подключенного источника на противоположный. Постройте график зависимости выходного напряжения ЦАП от комбинаций переключателей А, В, С, D. Какому квадранту принадлежат полученные показания?

Г). Сравните ЦАП с весовыми резисторами и ЦАП лестничного типа, сделайте выводы.

Задание 3. Исследование четырехразрядного ЦАП лестничного типа на базе счетчика 74160.

Соберите схему четырехразрядного ЦАП лестничного типа на базе счетчика 74160 согласно рисунку 15.3.

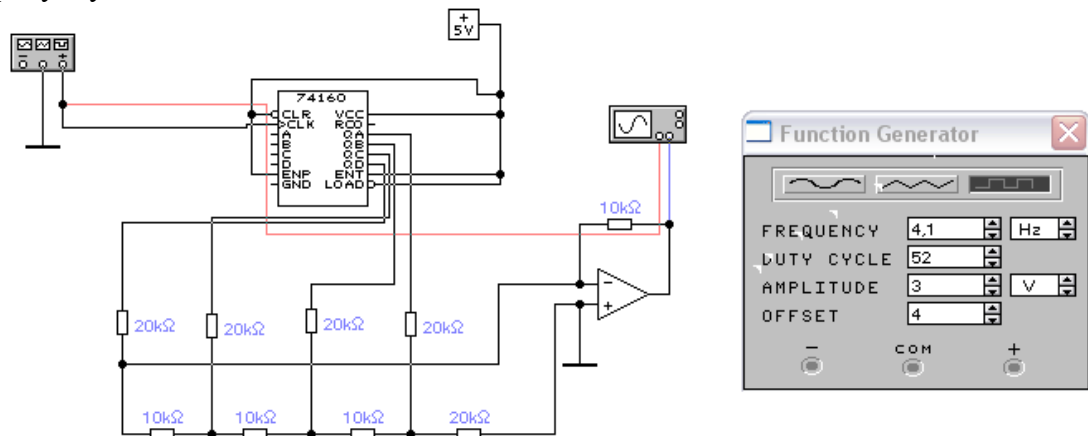


Рисунок 15.3 – ЦАП на основе двоично-десятичного счетчика 74160

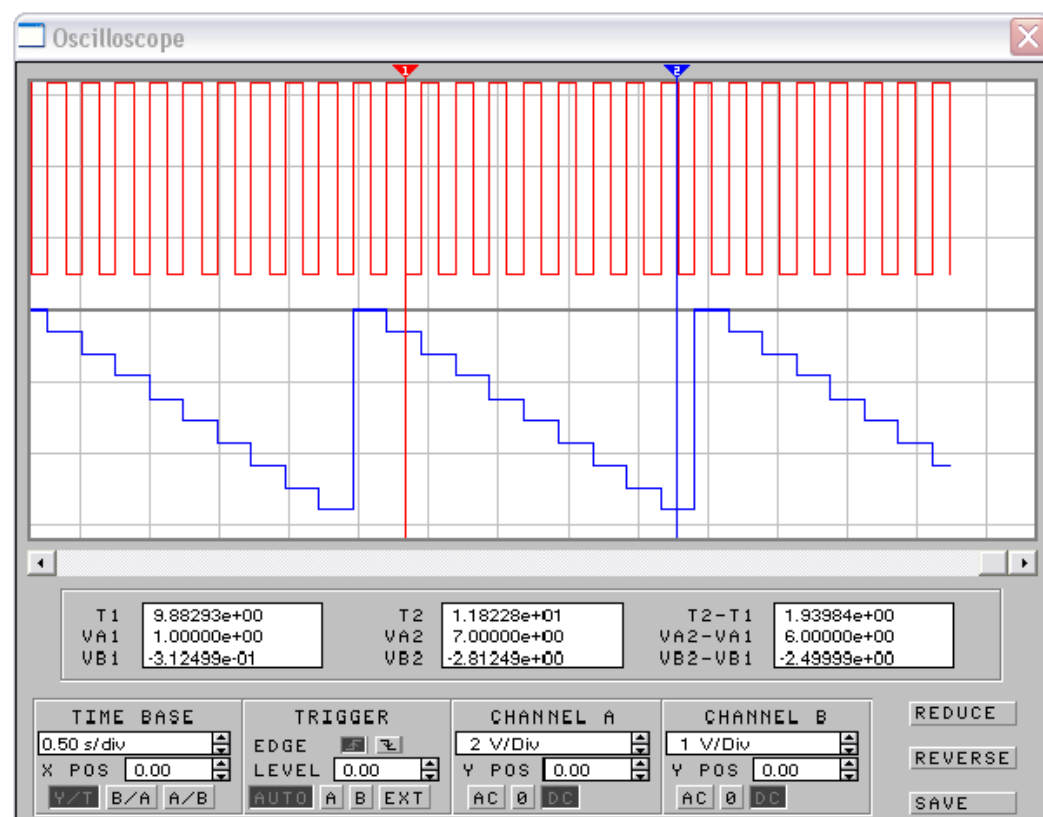


Рисунок 15.4 – Осциллограммы сигналов на счетном входе и выходе ЦАП

Получите осциллограммы сигналов ЦАП на его счетном входе и выходе согласно рисунку 15.4.

А). Изменяя частоту следования входных импульсов 1, 5, 10, 15 Гц получите осциллограммы на входе и выходе ЦАП.

Б). Изменяя параметры функционального генератора, исследуйте свойства ЦАП. Сделайте соответствующие выводы по полученным результатам.

Исследуйте собранную схему и определите основные параметры ЦАП, рассмотренные в теоретической части лабораторной работы.

Задание 4. Исследование 8 разрядного ЦАП.

Соберите схему согласно рисунку 15.5. Схема включения 8 разрядного ЦАП содержит собственно ЦАП (DAC V), два источника опорного напряжения $+U_{ор}$ и $-U_{ор}$, генератор слов и осциллограф.

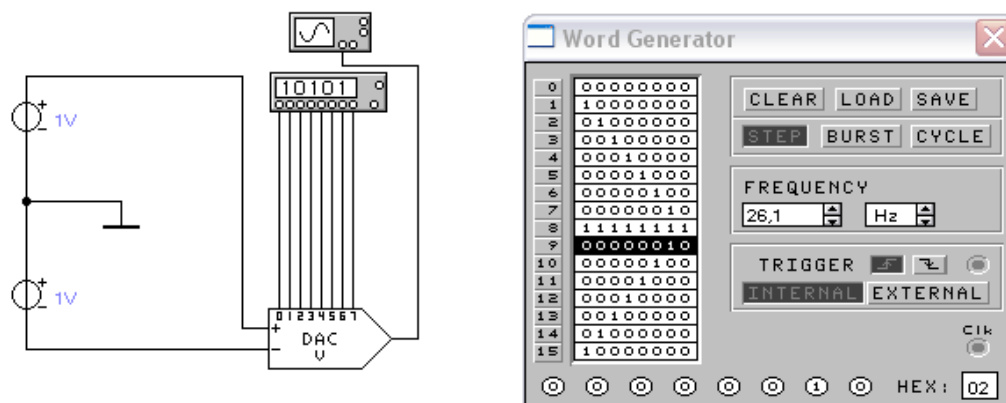


Рисунок 15.5. – Схема включения 8 разрядного ЦАП

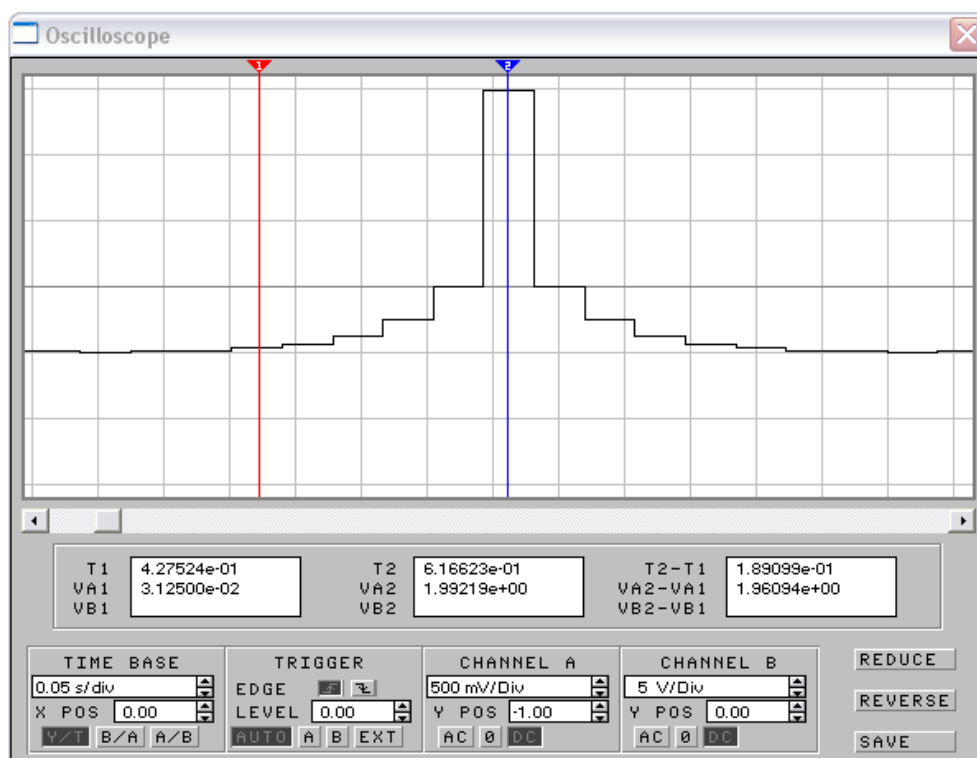


Рисунок 15.5 – Осциллограмма выходного напряжения ЦАП

А). Запрограммируйте генератор слов, как показано на рисунке 5.5 и получите осциллограмму выходного напряжения ЦАП (рисунок 15.6). Обратите внимание на то, что нумерация разрядов показана на графическом значке ЦАП (рисунок 15.5). Поставьте в соответствие значение номера разряда с изменением выходного напряжения ЦАП.

Выходное напряжение ЦАП определяется выражением:

$$U_0 = D[(+U_{op}) + (-U_{op})]/256,$$

где D — десятичный эквивалент входного двоичного кода (например, при входном коде 00000011 D = 3).

Задавая соответствующие кодовые комбинации на выходе генератора слова, можно с помощью осциллографа измерить максимальное выходное напряжение ЦАП, а также минимальное напряжение, соответствующее младшему разряду и определяющему разрешающую способность ЦАП.

Б). Исследуйте схему и получите осциллограммы выходного напряжения ЦАП при изменении:

- различных кодовых комбинаций на выходе генератора слов;
- значения источников опорного напряжения от 1 до 5 вольт;
- частоты следования кодовых комбинаций на выходе генератора слов.

В). Проверьте, зависит ли сигнал на выходе ЦАП от входного кода.

Г). Проанализируйте зависимость выходного сигнала от разрядности ЦАП. Проверьте, на что влияет количество подключенных входов ЦАП, и какие из них являются более значимыми.

5. По каждому пункту проведенного исследования сделайте выводы.

6. Оформите лабораторную работу и подготовьтесь к защите.

Задания 5 – 7. (Повышенный уровень)

1. Соберите схему, изображенную на рисунке 16.1, а и проведите ее исследование, задавая различные значения временного интервала программного ключа T. Результаты исследования занесите в таблицу. Поясните полученные результаты и запишите выводы.

2. Соберите схему, изображенную на рисунке 16.1,б и проведите ее исследование. Снимите осциллограммы и исследуйте зависимость частоты выходного сигнала от входного напряжения. Исследуйте зависимость частоты выходного сигнала от входного напряжения в диапазоне 10 мВ...10 В. Поясните полученные результаты и запишите выводы.

3. Соберите схему, изображенную на рисунке 16.2.

А). Исследуйте схему для разных значений входных сигналов (синусоидального, пилообразного, прямоугольного). Изменяя значения опорного напряжения получите различные десятичные эквиваленты двоичного кода на выходе АЦП. Поясните принцип работы исследуемой схемы.

Б). Исследуйте качественную зависимость выходного кода от входного сигнала

Проверьте, зависит ли код на выходе АЦП от входного сигнала. Если да, то, что показывает код?

В). Проанализируйте зависимость выходного кода от частоты дискретизации

Меняя частоту на генераторе прямоугольных импульсов, проследите зависимость скорости изменения кода на выходе АЦП от частоты.

Г). Проанализируйте зависимость выходного кода от разрядности АЦП.

Проверьте, на что влияет количество подключенных выходов АЦП, и какие из них являются более значимыми.

4. Соберите схему согласно рисунку 3.

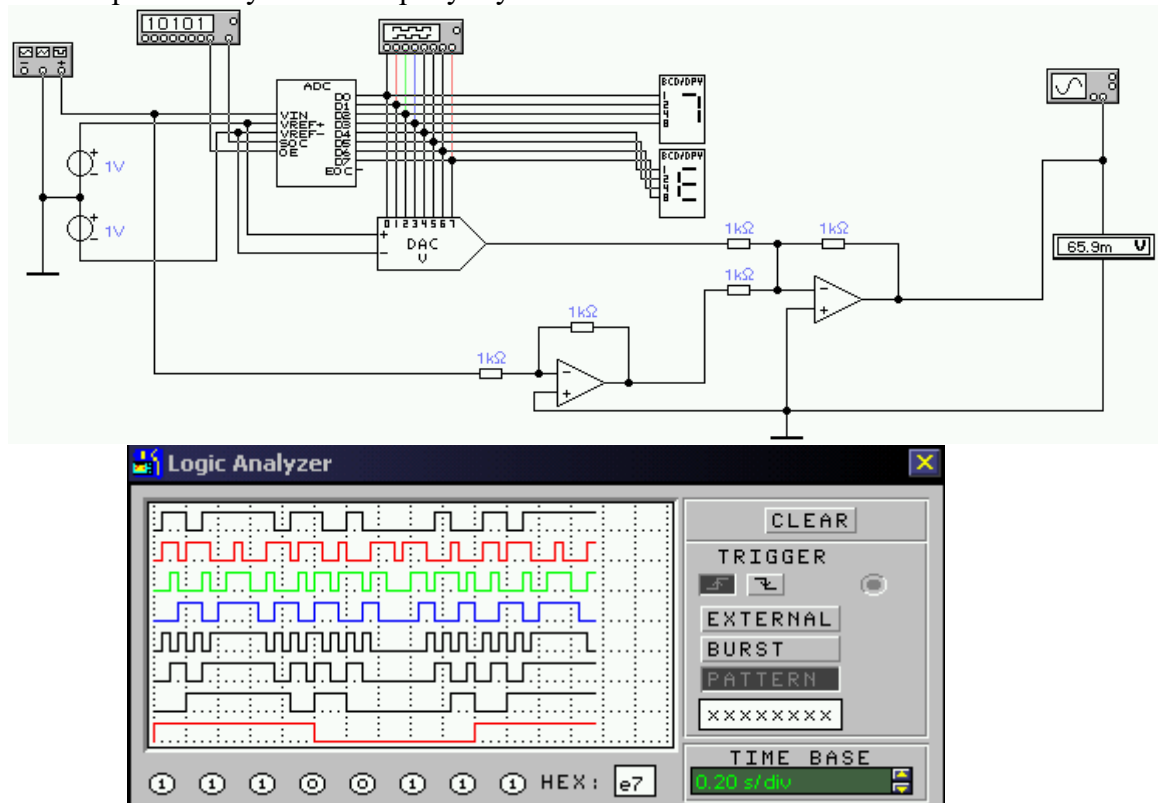


Рисунок 16.3 – Схема АЦП

- А). Исследуйте зависимости погрешности преобразования от частоты дискретизации входного сигнала
- Б). Проведите анализ потерь преобразования. Объясните полученные результаты.

Содержание отчета о работе

В отчете привести:

- тему и цель работы работы,
- план работы;
- краткий конспект теоретического материала;
- схемы исследования;
- результаты выполнения практических заданий и экспериментов по каждому пункту, в том числе полученные таблицы истинности, синтезированные устройства, алгебраические преобразования, эпюры напряжений и т.п.;
- выводы о проделанной работе.

Контрольные вопросы для подготовки к защите отчета:

- 1) Для чего предназначен ЦАП?
- 2) Где применяются ЦАП?
- 3) Какими основными характеристиками обладают ЦАП?
- 4) Какие ограничения накладываются на обрабатываемый ЦАП сигнал?
- 5) Как зависит точность преобразования от частоты дискретизации?
- 6) Как зависит точность преобразования от разрядности преобразования?
- 7) Как зависит время преобразования от структуры ЦАП?
- 8) По какому закону выбираются сопротивления в ЦАП с весовыми резисторами?
- 9) Чем отличаются ЦАП лестничного типа от ЦАП с весовыми резисторами? К какому типу ЦАП он относится?

- рами?
- 10) В чем отличие 8 разрядных ЦАП от ЦАП лестничного типа и с весовыми резисторами?
 - 11) Для чего предназначен АЦП?
 - 12) Где применяются АЦП?
 - 13) Какими основными характеристиками обладают АЦП?
 - 14) Какие ограничения накладываются на обрабатываемый АЦП сигнал?
 - 15) Описать назначение выводов АЦП.
 - 16) Описать назначение элементов схемы.
 - 17) Как зависит точность преобразования от частоты дискретизации?
 - 18) Как зависит точность преобразования от разрядности преобразования?
 - 19) Как зависит время преобразования от структуры АЦП?
 - 20) Что из себя представляет АЦП прямого преобразования, в каких устройствах его целесообразно использовать?
 - 21) Какие дополнительные устройства необходимо подключить к схеме на рисунке 1б, чтобы получить цифровой отсчет измеряемого напряжения?

*Лабораторная работа разработана
доцентом кафедры инфокоммуникаций, кандидатом технических наук
Сагдеевым К.М.*