

МИНИСТЕРСТВО НАУКИ И ВЫСШЕГО ОБРАЗОВАНИЯ РОССИЙСКОЙ ФЕДЕРАЦИИ
Федеральное государственное автономное образовательное учреждение высшего
образования
«СЕВЕРО-КАВКАЗСКИЙ ФЕДЕРАЛЬНЫЙ УНИВЕРСИТЕТ»

Методические указания
по организации и проведению самостоятельной работы
по дисциплине «Электронные промышленные устройства»
для студентов направления подготовки
11.03.04 Электроника и нанoeлектроника
Направленность (профиль)
Интеллектуальные программируемые системы и устройства

Ставрополь 2026 г.

Печатается по решению
Учебно-методического совета
Северо-Кавказского федераль-
ного университета

УДК
ББК

Рецензент: Валюхов Д.П.

Лапин А.А. **Электронные промышленные устройства:** методические указания для студентов по организации самостоятельной работы. – Ставрополь: Изд-во СКФУ, 20___. – 18 с.

Настоящие методические указания являются руководством по организации самостоятельной работы студентов по дисциплине «Электронные промышленные устройства» для студентов очной формы обучения направления подготовки 11.03.04 Электроника и наноэлектроника. В методических указаниях приведены: общая характеристика СРС, план-график выполнения, контрольные точки и виды отчетности, необходимые методические рекомендации и указания.

Методические указания составлены в соответствии с требованиями ФГОС ВО по направлению подготовки 11.03.04 Электроника и наноэлектроника, рабочим учебным планом и программой дисциплины «Электронные промышленные устройства».

УДК
ББК

© ФГАОУ ВО «Северо-Кавказский
федеральный университет», 20__

Введение

Целью дисциплины является формирование набора общекультурных, общепрофессиональных и профессиональных компетенций будущего бакалавра по направлению подготовки 11.03.04 Электроника и нанoeлектроника.

Задачи дисциплины: сформировать знания, умения и навыки проектирования информационных устройств и отдельных узлов промышленной электроники.

Самостоятельная работа студентов является необходимым компонентом процесса обучения и может быть определена как творческая деятельность студентов, направленная на приобретение ими новых знаний и навыков. Настоящие методические указания помогут студентам выполнить указанный вид работ.

Содержание

1. Пояснительная записка	5
1.1. Цель и задачи СРС	5
1.2. Рекомендации и указания по выполнению СРС и форме контроля ...	5
2. План-график выполнения СРС	7
3. Методические рекомендации к СРС	8
4. Список рекомендуемой литературы	12
Приложение А	15
Приложение Б	16

1 ПОЯСНИТЕЛЬНАЯ ЗАПИСКА

1.1 Цель и задачи СРС

Цель самостоятельной работы студентов – систематическое изучение дисциплин в течение семестра, закрепление и углубление полученных знаний и навыков, подготовка к предстоящим занятиям, а также формирование культуры умственного труда и самостоятельности в поиске и приобретении новых знаний и умений, и, в том числе, формирование компетенций.

Основная тенденция инноваций в области образования определяется как переход от «научения к изучению»

Именно систематическое изучение учебной дисциплины позволяет студенту достигнуть уровня требований федерального государственного образовательного стандарта высшего образования (ФГОС ВО) к профессиональной подготовленности, которые сформулированы следующим образом: знать, уметь, владеть.

1.2 Тематика выполнения СРС, указания по форме контроля

Тематика СРС соответствует рабочей программе дисциплины «Электронные промышленные устройства» по направлению подготовки 11.03.04 «Электроника и нанoeлектроника». Темы дисциплины приведены в таблице 1.

Таблица 1 – Темы дисциплины

№	Наименование разделов и тем дисциплины, их краткое содержание; вид самостоятельной работы	Форма контроля	Зачетные единицы (часы)
7 семестр			
1	Анализ и синтез цифровых устройств комбинационного типа		1,(1) (40)
1.1	Углубленное изучение темы «Логические функции (ЛФ)»	Опрос	0,08(3) / 7
1.2	Конспектирование источников по теме «Логические функции (ЛФ)»	Презентация	0,02(7) / 2
1.3	Углубленное изучение темы «Преобразование ЛФ»	Опрос	0,08(3) / 7
1.4	Конспектирование источников по теме	Презентация	0,02(7) / 2

	«Преобразование ЛФ»		
1.5	Углубленное изучение темы «Синтез минимальных цифровых комбинационных схем»	Опрос	0,08(3) / 7
1.6	Конспектирование источников по теме «Синтез минимальных цифровых комбинационных схем»	Презентация	0,02(7) / 2
1.7	Самостоятельное изучение темы «Запоминающие устройства»	Опрос	0,0(5) / 6
1.8	Конспектирование источников по теме «Запоминающие устройства»	Презентация	0,02(7) / 2
1.9	Подготовка к практическим занятиям	Опрос	0,13(8) / 5
Итого за 7 семестр			1,(1) (40)
8 семестр			
1	Анализ и синтез цифровых устройств комбинационного типа		0,0(5) / 2
1.1	Курсовой проект	Защита, презентация результатов	0,0(5) / 2
2	Анализ и синтез цифровых устройств последовательностного типа		0,(2) / 8
2.1	Подготовка к практическим занятиям	Опрос	0,08(3) / 3
2.2	Подготовка к лабораторным занятиям	Опрос	0,08(3) / 3
2.3	Курсовой проект	Защита, презентация результатов	0,0(5) / 2
3	Синтезаторы частоты		0,0(8) / 3,2
3.1	Углубленное изучение темы «Синтезатор частоты на основе нормированного умножителя»	Опрос	0,01 / 0,3
3.2	Конспектирование источников по теме «Синтезатор частоты на основе нормированного умножителя»	Презентация	0,003 / 0,1
3.3	Углубленное изучение темы «Синтезатор частоты на основе накапливающего сумматора»	Опрос	0,01 / 0,3
3.4	Конспектирование источников по теме «Синтезатор частоты на основе накапливающего сумматора»	Презентация	0,003 / 0,1
3.5	Углубленное изучение темы «Синтезатор частоты на основе ФАПЧ»	Опрос	0,01 / 0,3
3.6	Конспектирование источников по теме «Синтезатор частоты на основе ФАПЧ»	Презентация	0,003 / 0,1
3.7	Курсовой проект	Защита, презентация результатов	0,0(5) / 2
4	Устройства преобразования аналоговой информации		0,0(7) / 2,8
4.1	Углубленное изучение темы «Аналого-цифровые преобразователи»	Опрос	0,01 / 0,3
4.2	Конспектирование источников по теме «Аналого-цифровые преобразователи»	Презентация	0,003 / 0,1
4.3	Углубленное изучение темы «Цифро-аналоговые преобразователи»	Опрос	0,01 / 0,3
4.4	Конспектирование источников по теме «Цифро-аналоговые преобразователи»	Презентация	0,003 / 0,1
4.5	Подготовка к лабораторным занятиям	Опрос	0,0(5) / 2

Итого за 8 семестр	0,(4) (16)
ИТОГО	1,56 (56)
Подготовка к экзамену	1,0 (36)

2 ПЛАН-ГРАФИК ВЫПОЛНЕНИЯ СРС

Подготовка к лекциям, лабораторным и практическим занятиям осуществляется непосредственно перед каждым занятием.

Курсовая работа выполняется в 8 семестре (сроки выполнения: 8 семестр; срок сдачи: за 2 недели до начала зачетно-экзаменационного периода; формы контроля: защита, презентация результатов).

Темы курсовой работы выдаются в первые две недели учебного семестра. Защита проекта проводится минимум за две недели до зачетно-экзаменационной сессии. Примерный календарный план работы над курсовой работой представлен в таблице 2.

Таблица 2 – Примерный календарный план работы над курсовой работой

Раздел проекта	Неделя семестра
Обзор вариантов решения технической задачи и выбор метода расчета	3
Обзор и обоснование выбора элементной базы	3
Разработка схемы электрической принципиальной и перечня элементов	4-5
Анализ гонок сигналов в схеме устройства и выбор мер борьбы с ними	5
Расчет потребляемой мощности	5
Разработка печатной платы устройства	6
Оформление курсовой работы	6
Защита курсовой работы	7-8

3 МЕТОДИЧЕСКИЕ РЕКОМЕНДАЦИИ К СРС

Опрос по темам, изученным самостоятельно, может проходить в интерактивной форме в виде дискуссий или презентаций.

Выполнение заданий ведется в тетрадях для СРС или в электронном виде. Второй вид может быть использован для конспектирования.

Подготовка к лабораторным и практическим занятиям представляет собой внеаудиторную самостоятельную работу студентов и заключается в чтении:

- конспекта соответствующей лекции (если она читалась по данной теме);
- соответствующего раздела учебника и первоисточников (основная и дополнительная литература, интернет-ресурсы).

Курсовая работа выполняется в 8 семестре (сроки выполнения: 8 семестр; срок сдачи: за 2 недели до начала зачетно-экзаменационного периода; формы контроля: защита, презентация результатов).

В ходе выполнения курсовой работы необходимо выполнить разработку цифрового устройства по одной из следующих тем:

- а) «Разработка делителя частоты (исполнение – счетчик в интегральном исполнении)»;
- б) «Разработка синтезатора частоты (исполнение – нормированный умножитель)»;
- в) «Разработка синтезатора частоты (исполнение – накапливающий сумматор)»;
- г) «Разработка синтезатора частоты (исполнение – ФАПЧ)»;
- д) «Разработка логического устройства управления на мультиплексорах»;
- е) «Разработка логического устройства управления на мультиплексорах и логических элементах «И-НЕ» и «ИЛИ-НЕ»»;
- ж) «Разработка логического устройства управления на ППЗУ»;
- з) «Разработка логического устройства управления на ПЛМ».

Для темы а) характерными являются данные о:

- коэффициенте деления K ;
- шаге сетки;

– исполнении (счетчик в интегральном исполнении), то есть, элементной базе для синтеза делителя частоты.

Для тем б), в) и г) характерными являются данные о:

- диапазоне частот;
- шаге сетки;
- исполнении (нормированный умножитель, накапливающий сумматор или ФАПЧ), то есть, элементной базе для синтеза синтезатора частоты.

Для темы д) характерными являются данные о:

- логической функции пяти переменных;
- исполнении (мультиплексор с заданным количеством адресных входов – q), то есть, элементной базе для синтеза логического устройства управления.

Для темы е) характерными являются данные о:

- системе трех логических функций шести переменных каждая;
- исполнении (мультиплексор с заданным количеством адресных входов – q , логические элементы И-НЕ и ИЛИ-НЕ), то есть, элементной базе для синтеза логического устройства управления.

Для тем ж) и з) характерными являются данные о:

- системе четырех логических функций десяти переменных каждая;
- исполнении (интегральные микросхемы ППЗУ или ПЛМ), то есть, элементной базе для синтеза логического устройства управления.

Курсовая работа призвана путем решения практических задач обучить студентов:

а) классифицировать и разрабатывать устройства, различные по структурному и функциональному признаку;

б) преобразовывать и использовать формы и свойства логических функций, включая их минимизацию различными способами, наиболее приемлемыми в заданных условиях;

в) синтезировать комбинационные схемы в базисе стандартных цифровых микросхем;

г) синтезировать последовательностные схемы с обратными связями в базисе стандартных цифровых микросхем;

д) синтезировать комбинационные или последовательностные схемы в базисе цифровых микросхем класса запоминающих устройств;

е) проводить анализ синтезированных схем на предмет устойчивости и поиска неопределенных (неустойчивых) состояний с целью дальнейшего устранения их влияния на работу устройства с помощью известных методов;

ж) проводить расчет основных статических и динамических параметров разработанного устройства.

Курсовая работа должна быть представлена к защите в виде пояснительной записки объемом от 30 до 40 листов формата А4.

Обязательным является выполнение графической части, включающей:

- схему электрическую принципиальную разработанного устройства;
- топологию печатных проводников печатной платы (ПП) и схему установки компонентов, с указанием требований к изготовлению ПП и таблицей условно-графических обозначений применяемых на ПП отверстий.

Курсовая работа должна иметь следующую структуру:

- титульный лист (приложение А);
- лист задания на курсовую работу (приложение Б);
- содержание;
- введение;
- основная часть;
- заключение;
- перечень принятых сокращений и перечень терминов (при необходимости);
- список использованной литературы;
- приложения (при необходимости).

Общие требования к оформлению текстовой части КР приведены в ГОСТ 2.105 – 95. ЕСКД. Общие требования к текстовым документам (с поправкой от 05.12.2011 г.).

Текст КР выполняют с использованием компьютера на одной стороне листа

белой бумаги формата А4, шрифт – Times New Roman, размер – 14 пт, межстрочный интервал – 1,5. Номер страницы проставляют в центре нижней части листа. Страницы текстового материала следует нумеровать арабскими цифрами, соблюдая сквозную нумерацию по всему документу. Титульный лист текстового документа и листы задания включают в общую нумерацию страниц. Номер страницы на указанных листах не проставляют. Расстояние от края бумаги до границ текста следует оставлять: в начале строк – 30 мм; в конце строк – 10 мм; от верхней или нижней строки текста до верхнего или нижнего края бумаги – 20 мм. Размер абзацного отступа должен быть одинаковым по всему тексту работы и равным 12,5 мм.

Руководство курсовой работой начинается с выдачи задания студентам. В этот период необходимым условием, обеспечивающим эффективность дальнейшего руководства, является индивидуальная беседа руководителя со студентом по заданию. В ходе беседы руководитель должен выяснить степень подготовленности студента к выполнению данного задания, рекомендовать необходимую литературу и информировать о порядке выполнения задания. В результате индивидуальной беседы может быть уточнена или выбрана студентом другая тема проекта.

Задание выдается за подписью руководителя проекта, датируется днем выдачи, утверждается заведующим кафедрой и регистрируется в кафедральном журнале.

Темы курсовой работы выдаются в первые две недели учебного семестра. Защита проекта проводится минимум за две недели до зачетно-экзаменационной сессии.

До защиты курсовой работы графические материалы хранятся в рулоне. После защиты они складываются до формата А4 по ГОСТ 2.501-88. ЕСКД. Правила учета и хранения (последнее изменение 25.12.2008 г.), подшиваются в одну папку с текстовыми пояснениями.

Выполненная курсовая работа, включающая пояснительную записку и графическую часть, сдается преподавателю на проверку. Факт сдачи на проверку фиксируется в специальном бланке и заверяется подписью студента с указанием даты.

Защита курсовой работы является обязательной формой проверки выполне-

ния работы.

Защита состоит:

- в коротком докладе студента по выполненной работе;
- в презентации работы схемы разработанного устройства в соответствующем программном обеспечении;
- в ответах на вопросы присутствующих на защите.

Результаты защиты курсовой работы, согласно действующему Положению о текущем контроле и промежуточной аттестации в СКФУ, оцениваются дифференцированной отметкой по пятибалльной системе.

Защита курсовых работ, предусмотренных учебным планом, проводится не позднее, чем за две недели до начала зачетно-экзаменационной сессии.

4 СПИСОК РЕКОМЕНДУЕМОЙ ЛИТЕРАТУРЫ

4.1 Основная

1. Грабовски, Б. Справочник по электронике / Богдан Грабовски ; [пер. с фр. Хаванов А. В.]. – [2-е изд., испр.]. – Москва : ДМК Пресс, 2009. – 409 с. : ил. – Библиогр.: с. 398. – Прил.: с. 399-409. – ISBN 978-5-94074-472-6.

2. Прянишников, В. А. Электроника : Полный курс лекций / В. А. Прянишников. – СПб. : КОРОНА-Век, 2010. – 416 с. : ил. – Библиогр.: с. 415. – ISBN 978-5-7931-0522-4.

3. Яковлев, С. В. (СевКавГТУ). Электроника : учеб. пособие / С. В. Яковлев ; ФГБОУ Сев.-Кав. гос. техн. ун-т. – Ставрополь : Издательство СевКавГТУ, 2012. – 270 с. : ил. – Библиогр.: с. 268-269.

4.2. Дополнительная литература:

1. Максина, Е. Л. Электроника : конспект лекций / Е. Л. Максина . - Москва : Эксмо, 2008. - 159 с. : ил. - (Экзамен в кармане). - ISBN 978-5-699-23185-0.

2. Лысенко, В. Г. Электроника : учеб. пособие / В. Г. Лысенко ; Моск. гос. ин-т радиотехники, электроники и автоматики (технический ун-т). – Москва : МИРЭА, 2008. – 147 с. : ил. – Библиогр.: с. 143-144. – ISBN 978-5-7339-0687-4.
3. Хмелев, В. Н. Электроника и микропроцессорная техника : курс лекций / В. Н. Хмелев, А. В. Шалунов, Е. В. Сыпин ; АлтГТУ им. И. И. Ползунова. – Бийск : АлтГТУ, 2008. – 308 с. : ил. – Библиогр.: с. 301. – ISBN 978-5-9257-0126-3.
4. Бойт, К. Цифровая электроника / К. Бойт ; пер. с нем. М. М. Ташлицкого . - М. : Техносфера, 2007. - 472 с. : ил., табл. - (Мир электроники). - ISBN 978-5-94836-124-6.
5. Щука, А. А. Электроника : учеб. пособие для вузов / А. А. Щука ; под ред. А. С. Сигова . - СПб. : БХВ-Петербург, 2006. - 799 с. : ил. - Предм. указ.: с. 792-799. - ISBN 5-94157-461-4.
6. Лачин, В. И. Электроника : учеб. пособие / В. И. Лачин, Н. С. Савелов . - 5-е изд., перераб. и доп. - Ростов н/Д : Феникс, 2005. - 704 с. - (Высшее образование). - Библиогр.: с. 697. - ISBN 5-222-07025-5.
7. Алексеенко, А. Г. Основы микросхемотехники / А. Г. Алексеенко . - 3-е изд. перераб. и доп. - М. : ЮНИМЕДИАСТАЙЛ, 2002. - 448с. : ил., табл. - (Технический университет). - Библиогр.: с. 438-442. - Предм. указ.: с. 444-448. - ISBN 5-94774-002-8.
8. Цифровые интегральные микросхемы : справочник / [М. И. Богданович, И. Н. Грель, С. А. Дубина и др.] . - Изд. 2-е, перераб и доп. - Мн. : Беларусь, Полымя, 1996. - 605 с. - Прил.: с. 555-576. - Библиогр.: с. 603. - ISBN 985-01-0037-0.
9. Цифровые интегральные микросхемы : справочник / [П. П. Мальцев, Н. С. Долидзе, М. И. Критенко и др.] . - М. : Радио и связь, 1994. - 240 с. : ил. - Прил.: с. 215-238. - Библиогр.: с. 239-240. - ISBN 5-256-00845-5.
10. Пухальский, Г. И. Проектирование дискретных устройств на интегральных микросхемах : справочник / Г. И. Пухальский, Т. Я. Новосельцева . - М. : Радио и связь, 1990. - 304 с. - Библиогр.: с. 302-304. - Прил.: с. 294-301. - ISBN 5-256-00701-7.
11. Электронные промышленные устройства : учебник для вузов / [В. И. Васи-

льев, Ю. М. Гусев, В. Н. Миронов и др.] . - М. : Высшая школа, 1988. - 303 с. - Библиогр.: с. 296-299. - Список усл. сокр.: с. 297-299. - Предм. указ.: с. 300-301. - ISBN 5-06-001.

12. Цифровые и аналоговые интегральные микросхемы : справочник / [С. В. Якубовский, Л. И. Ниссельсон, В. Н. Кулешова]. – М. : Радио и связь, 1989. – 496 с. : ил. , табл. – Прил.: с. 485-483. – Библиогр.: с. 484. – ISBN 5-256-00259-7.

13. Аналоговые и цифровые интегральные микросхемы : справ. пособие / [С. В. Якубовский, Н. А. Барканов, Л. И. Ниссельсон и др.] ; под ред. С. В. Якубовского. – Изд. 2-е, перераб. и доп. – М. : Радио и связь, 1984. – 432 с. – (Проектирование РЭА на интегральных микросхемах). – Библиогр.: с. 427-429.

МИНИСТЕРСТВО ОБРАЗОВАНИЯ И НАУКИ РОССИЙСКОЙ ФЕДЕРАЦИИ
ФГАОУ ВПО «СЕВЕРО-КАВКАЗСКИЙ ФЕДЕРАЛЬНЫЙ УНИВЕРСИТЕТ»
ИНСТИТУТ
КАФЕДРА

КУРСОВАЯ РАБОТА (ПРОЕКТ)

по дисциплине

« »

на тему:

« »

Выполнил:

студент __ курса группы __
направления (специально-
сти) _____

_____ формы обучения

_____ (подпись)

Руководитель работы:

_____ (ФИО, должность, кафедра)

Работа допущена к защите

_____ (подпись руководителя)

_____ (дата)

Работа выполнена и

защита с оценкой _____

Дата защиты _____

Члены комиссии:

_____ (должность)

_____ (подпись)

_____ (И.О. Фамилия)

Ставрополь, 20__ г.

УТВЕРЖДАЮ
Заведующий кафедрой

(название кафедры)

(ФИО)

Институт _____
Кафедра _____

Направление (специальность) _____

Профиль (специализация) _____

ЗАДАНИЕ
на курсовую работу (проект)

студента _____
(фамилия, имя, отчество)

по дисциплине _____

1. Тема работы _____

2. Цель _____

3. Задачи _____

4. Перечень подлежащих разработке вопросов:

а) по теоретической части _____

б) по аналитической части _____

5. Исходные данные:

а) по литературным источникам _____

б) по вариантам, разработанным преподавателем _____

в) иное _____

6. Список рекомендуемой литературы _____

7. Контрольные сроки представления отдельных разделов курсовой работы:

25 % -	“ ”	20_ г.
50 % -	“ ”	20_ г.
75 % -	“ ”	20_ г.
100 % -	“ ”	20_ г.

8. Срок защиты студентом курсовой работы “ ” 20_ г.

Дата выдачи задания “ ” 20_ г.

Руководитель курсовой работы

(ученая степень, звание) (личная подпись) (инициалы, фамилия)

Задание принял(а) к исполнению студент(ка) _____ формы обучения
_____ курса _____ группы _____
(личная подпись) (инициалы, фамилия)

ЭЛЕКТРОННЫЕ ПРОМЫШЛЕННЫЕ УСТРОЙСТВА

Методические указания для студентов
по организации самостоятельной работы
по направлению подготовки
11.03.04 Электроника и нанoeлектроника

Квалификация выпускника

Бакалавр

Составитель: Лапин А.А.

Редактор:

Формат _____	Подписано в печать _____	Уч.-изд. л. – _____.
Бумага _____.	Усл. п. л. – _____	Заказ _____
Печать _____.	Тираж _____ экз.	

ФГАОУ ВО «Северо-Кавказский федеральный университет»
355029, г. Ставрополь, пр. Кулакова, 2

Издательство Северо-Кавказского федерального университета
Отпечатано в типографии СКФУ

МИНИСТЕРСТВО НАУКИ И ВЫСШЕГО ОБРАЗОВАНИЯ РОССИЙСКОЙ ФЕДЕРАЦИИ
Федеральное государственное автономное образовательное учреждение высшего
образования
«СЕВЕРО-КАВКАЗСКИЙ ФЕДЕРАЛЬНЫЙ УНИВЕРСИТЕТ»

МЕТОДИЧЕСКИЕ УКАЗАНИЯ
к лабораторным занятиям

по дисциплине «**Электронные промышленные устройства**»
для студентов направления подготовки

11.03.04 Электроника и нанoeлектроника

Направленность (профиль)

Интеллектуальные программируемые системы и устройства

Ставрополь 2026 г.

Печатается по решению
Учебно-методического совета
Северо-Кавказского
федерального университета

УДК
ББК

Рецензент: Валюхов Д.П.

Лапин А.А. **Электронные промышленные устройства**: методические указания по выполнению лабораторных работ. – Ставрополь: Изд-во СКФУ, 20___. – 52 с.

Настоящие методические указания являются руководством по выполнению лабораторных работ по дисциплине «Электронные промышленные устройства» для студентов очной формы обучения направления подготовки 11.03.04 Электроника и нанoeлектроника. В методических указаниях приведены: методика выполнения работ, требования к содержанию отчета, его форме, литература.

Методические указания составлены в соответствии с требованиями ФГОС ВО по направлению подготовки 11.03.04 Электроника и нанoeлектроника, рабочим учебным планом и программой дисциплины «Электронные промышленные устройства».

УДК
ББК

© ФГАОУ ВО «Северо-Кавказский
федеральный университет», 20__

Введение

Целью дисциплины является формирование набора требуемых компетенций будущего бакалавра по направлению подготовки 11.03.04 Электроника и нанoeлектроника.

Задачи дисциплины: сформировать знания, умения и навыки проектирования информационных устройств и отдельных узлов промышленной электроники.

Выполнение лабораторных работ способствует получению навыков, согласно заявленным для дисциплины компетенциям, на базе теоретического материала, изучаемого на лекционных занятиях.

Содержание

Лабораторная работа 1. Исследование цифровых устройств комбинационного типа на базе дешифраторов	5
Лабораторная работа 2. Исследование цифровых устройств комбинационного типа на базе мультиплексоров	10
Лабораторная работа 3. Исследование цифровых устройств последовательностного типа: цифровой автомат Мура	16
Лабораторная работа 4. Исследование цифровых устройств последовательностного типа: цифровой автомат Мили	24
Лабораторная работа 5. Исследование устройств на счетчиках	30
Лабораторная работа 6. Исследование аналого-цифрового преобразователя	38
Лабораторная работа 7. Исследование цифро-аналогового преобразователя	44
Список рекомендуемой литературы	50

ЛАБОРАТОРНАЯ РАБОТА 1

Исследование цифровых устройств комбинационного типа на базе дешифраторов

1 Цель и содержание

Закрепление знаний, полученных на лекциях по анализу и синтезу схем комбинационного типа. Получение практических навыков экспериментального исследования работы схем указанного типа. В ходе выполнения лабораторной работы необходимо провести синтез схем комбинационного типа на специализированных ИМС дешифраторов.

2 Теоретическое обоснование

На современном этапе развития электронной и микроэлектронной техники широкое распространение получили устройства, построенные на микроконтроллерах (МК), микропроцессорах (МП) и других устройствах, способных решать вычислительные задачи различного уровня сложности. Но МК или МП могут выполнить лишь определенный ряд задач. Для их сопряжения с другими устройствами или объектами управления необходимы дополнительные средства, называемые периферией или устройствами сопряжения (УС). МК или МП выдает на своих выходах команды для периферии в виде логических функций (ЛФ), под воздействием которых и осуществляется функционирование всего устройства в целом, в том числе, его сопряжение и управление другими объектами. В простейших случаях для реализации периферии используются логические элементы (ЛЭ), выполненные в виде отдельных микросхем. Но в большинстве случаев, ЛЭ необходимо слишком много для реализации той или иной ЛФ управления.

Тогда прибегают к использованию специализированных микросхем комбинационного типа, таких как: дешифраторы, шифраторы, мультиплексоры, демультиплексоры и т. д. На основе мультиплексора или дешифратора может быть реализован простейший системный контроллер, преобразующий коды операций МП в команды логического управления периферией. На базе дешифратора (дешифраторов) может быть выполнен селектор или дешифратор адреса, который вырабатывает сигналы соответствующие выставленному на шине адреса кода адреса.

Во всех указанных выше случаях применения исследуемых микросхем необходим синтез устройства комбинационного типа, заданного определенным набором входных сигналов.

3 Аппаратура, оборудование и материалы

Лабораторная работа выполняется с использованием лабораторной установки УМ11. На лицевой сменной панели расположены мнемонические схемы дешифраторов. На статической панели расположены мнемонические схемы логических элементов.

На панели блоков выведены контрольные и коммутационные гнезда и единичные индикаторы.

Переключательные регистры блока логического 1 и 2 вырабатывают на своих гнездах потенциальные уровни логического 0 и логической 1. Когда кнопка не нажата, на верхних гнездах пар потенциальные уровни логической единицы, на нижних – уровень логического нуля. Если кнопка нажата, то на верхних гнездах пар уровень логического нуля, а на нижних – уровень логической единицы.

Индикаторы единичные загораются при подаче на их входы уровня логической единицы и гаснут при подаче уровня логического нуля. При незадействованных входах индикаторы гореть не должны.

С помощью этих компонентов необходимо собрать синтезированные комбинационные схемы и исследовать их работу.

4 Указания по технике безопасности

Перед проведением лабораторной работы следует изучить инструкцию по технике безопасности при работе со следующими приборами:

- лабораторный стенд (ЛС) УМ11.

ВНИМАНИЕ! Все работы по сборке схемы, изменению порядка внешних соединений, подключению измерительных приборов должны производиться **ТОЛЬКО** при отключенном напряжении питания лабораторного стенда УМ11.

Включение напряжения питания стенда необходимо производить только после проверки преподавателем правильности коммутаций.

При подключении измерительных приборов необходимо внимательно и заранее устанавливать пределы измерения, во избежание повреждения приборов.

5 Методика и порядок выполнения работы

5.1 Задание на подготовку к выполнению экспериментальной части работы.

5.1.1 По заданной преподавателем ЛФ или системе ЛФ необходимо синтезировать схему электрическую принципиальную с использованием дешифратора (дешифраторов), имеющихся на сменной панели ЛС УМ11, для чего необходимо:

- провести обоснованный выбор ИМС дешифратора;
- составить таблицы истинности выбранного дешифратора и ЛФ;
- пользуясь составленными таблицами и формулами Булевой алгебры,

синтезировать схему, применив выбранную ИМС дешифратора и необходимые ЛЭ.

5.2 Задание на выполнение экспериментальной части работы.

5.2.1 Подготовить ЛС к работе, для чего установить сменную панель дешифраторов. Собрать на дешифраторе и ЛС синтезированную по п. 5.1.1 схему комбинационного устройства.

5.2.2 Используя переключательные регистры блока логического 1 и 2 в качестве сигналов входных логических переменных, подавать последовательно все их возможные наборы на входы устройства. Полученные результаты свести в таблицу. Таким образом, будет получена таблица истинности заданной ЛФ или системы ЛФ. Определение сигнала логического нуля или единицы проводить по состоянию единичных индикаторов, подключенных к выходам исследуемого устройства.

5.3 Задание на обработку экспериментальных данных.

5.3.1 Используя результаты выполнения пункта 5.1.1, сравнить таблицы истинности синтезированного комбинационного устройства на дешифраторе (дешифраторах), составленные теоретически и полученные практическим путем. Сделать выводы.

5.3.2 Синтезировать дешифратор, используемый в работе, на основе ИМС ЛЭ, для чего необходимо составить таблицу истинности дешифратора.

6 Содержание, форма и правила оформления отчета

Отчет по лабораторной работе выполняется на листах формат А4 согласно требований ГОСТ и ЕСКД и должен содержать следующие пункты:

- а) титульный лист с названием работы, дисциплины, кода группы, ф.и.о. исполнителя и преподавателя;
- б) цель и содержание работы;

в) описание лабораторного оборудования с приведенными схемами лабораторных макетов, необходимыми для выполнения;

г) синтезированные схемы комбинационных устройств;

д) схемы устройств по п. 5.3;

е) выводы по результатам работы.

7 Контрольные вопросы и защита работы

7.1 Определение и разновидности дешифратора.

7.2 Таблица истинности дешифраторов различного типа.

7.3 Назначение дешифраторов.

7.4 Примеры использования.

7.5 Реализация ЛФ на дешифраторах (ЛФ задается преподавателем).

8 Список рекомендуемой литературы: [1.1, 2.1 – 2.5].

ЛАБОРАТОРНАЯ РАБОТА 2

Исследование цифровых устройств комбинационного типа на базе мультиплексоров

1 Цель и содержание

Закрепление знаний, полученных на лекциях по анализу и синтезу схем комбинационного типа. Получение практических навыков экспериментального исследования работы схем указанного типа. В ходе выполнения лабораторной работы необходимо провести синтез схем комбинационного типа на специализированных ИМС мультиплексоров.

2 Теоретическое обоснование

На современном этапе развития электронной и микроэлектронной техники широкое распространение получили устройства, построенные на микроконтроллерах (МК), микропроцессорах (МП) и других устройствах, способных решать вычислительные задачи различного уровня сложности. Но МК или МП могут выполнить лишь определенный ряд задач. Для их сопряжения с другими устройствами или объектами управления необходимы дополнительные средства, называемые периферией или устройствами сопряжения (УС). МК или МП выдает на своих выходах команды для периферии в виде логических функций (ЛФ), под воздействием которых и осуществляется функционирование всего устройства в целом, в том числе, его сопряжение и управление другими объектами. В простейших случаях для реализации периферии используются логические элементы (ЛЭ), выполненные в виде отдельных микросхем. Но в большинстве случаев, ЛЭ необходимо слишком много для реализации той или иной ЛФ управления.

Тогда прибегают к использованию специализированных микросхем комбинационного типа, таких как: дешифраторы, шифраторы, мультиплексоры, демultipлексоры и т. д. Например, с помощью мультиплексора можно выполнить мультиплексирование шины данных, поступающих на шину ISA от различных источников. Таким образом, выполняется последовательное считывание поступающих данных от разных источников. На основе мультиплексора или дешифратора может быть реализован простейший системный контроллер, преобразующий коды операций МП в команды логического управления периферией. Преобразование параллельного кода невысокой разрядности в последовательный может быть выполнено с помощью мультиплексора.

Во всех указанных выше случаях применения исследуемых микросхем необходим синтез устройства комбинационного типа, заданного определенным набором входных сигналов.

3 Аппаратура, оборудование и материалы

Лабораторная работа выполняется с использованием лабораторной установки УМ11. На лицевой сменной панели расположены мнемонические схемы мультиплексоров. На статической панели расположены мнемонические схемы логических элементов.

На панели блоков выведены контрольные и коммутационные гнезда и единичные индикаторы.

Переключательные регистры блока логического 1 и 2 вырабатывают на своих гнездах потенциальные уровни логического 0 и логической 1. Когда кнопка не нажата, на верхних гнездах пар потенциальные уровни логической единицы, на нижних – уровень логического нуля. Если кнопка нажата, то на верхних гнездах пар уровень логического нуля, а на нижних – уровень логической единицы.

Индикаторы единичные загораются при подаче на их входы уровня логической единицы и гаснут при подаче уровня логического нуля. При незадействованных входах индикаторы гореть не должны.

С помощью этих компонентов необходимо собрать синтезированные комбинационные схемы и исследовать их работу.

4 Указания по технике безопасности

Перед проведением лабораторной работы следует изучить инструкцию по технике безопасности при работе со следующими приборами:

– лабораторный стенд (ЛС) УМ11.

ВНИМАНИЕ! Все работы по сборке схемы, изменению порядка внешних соединений, подключению измерительных приборов должны производиться ТОЛЬКО при отключенном напряжении питания лабораторного стенда УМ11.

Включение напряжения питания стенда необходимо производить только после проверки преподавателем правильности коммутаций.

При подключении измерительных приборов необходимо внимательно и заранее устанавливать пределы измерения, во избежание повреждения приборов.

5 Методика и порядок выполнения работы

5.1 Задание на подготовку к выполнению экспериментальной части работы.

5.1.1 По заданной преподавателем ЛФ необходимо синтезировать схему электрическую принципиальную с использованием мультиплексора (мультиплексоров) или мультиплексора и ЛЭ (по заданию преподавателя), имеющихся на сменной панели ЛС УМ11, для чего необходимо:

- найти минимальную дизъюнктивную нормальную форму (МДНФ) заданной ЛФ;

- определить количество вхождений в МДНФ каждой переменной и выделить q переменных (задается преподавателем), входящих в МДНФ максимальное количество раз. Выбранные переменные будут поданы на адресные входы мультиплексоров. Исходя из проведенного анализа выбрать ИМС мультиплексора из имеющихся на стенде, наиболее подходящую для реализации заданной ЛФ. При отсутствии необходимой ИМС выбрать другое количество переменных q ;

- провести декомпозицию МДНФ заданной ЛФ по выделенным в качестве адресных переменным для определения остаточных функций (ОФ) первого яруса;

- синтезировать схему электрическую принципиальную комбинационного устройства, если полученные ОФ тривиальны. В противном случае, провести декомпозицию каждой ОФ после подсчета количества вхождений во все ОФ первого яруса оставшихся переменных. Эти переменные будут поданы на адресные входы мультиплексоров второго яруса;

- определение ОФ и декомпозиция осуществляются до тех пор, пока все полученные ОФ не станут тривиальными;

- по полученным результатам синтезировать схему электрическую принципиальную устройства логического управления на мультиплексорах.

5.2 Задание на выполнение экспериментальной части работы.

5.2.1 Подготовить ЛС к работе, для чего установить сменную панель мультиплексоров.

5.2.1.1 Собрать на ЛС синтезированную по п. 5.1.1 схему комбинационного устройства.

5.2.1.2 Используя переключательные регистры блока логического 1 и 2 в качестве сигналов входных логических переменных, подавать

последовательно все их возможные наборы на входы устройства. Полученные результаты свести в таблицу. Таким образом, будет получена таблица истинности заданной ЛФ. Определение сигнала логического нуля или единицы проводить по состоянию единичных индикаторов, подключенных к выходам исследуемого устройства.

5.3 Задание на обработку экспериментальных данных.

5.3.1 Используя результаты выполнения пункта 5.1.1 и 5.2.1, сравнить таблицы истинности синтезированного комбинационного устройства на мультиплексорах (мультиплексоре и ЛЭ), составленные теоретически и полученные практическим путем. Сделать выводы.

5.3.2 Синтезировать мультиплексор, используемый в работе, на основе ИМС ЛЭ, для чего необходимо составить таблицу истинности мультиплексора.

5.3.3 Реализовать ЛЭ (И, ИЛИ, НЕ) на основе мультиплексора, использованного в работе.

6 Содержание, форма и правила оформления отчета

Отчет по лабораторной работе выполняется на листах формат А4 согласно требований ГОСТ и ЕСКД и должен содержать следующие пункты:

- а) титульный лист с названием работы, дисциплины, кода группы, ф.и.о. исполнителя и преподавателя;
- б) цель и содержание работы;
- в) описание лабораторного оборудования с приведенными схемами лабораторных макетов, необходимыми для выполнения;
- г) синтезированные схемы комбинационных устройств;
- д) схемы устройств по п. 5.3;
- е) выводы по результатам работы.

7 Контрольные вопросы и защита работы

7.1 Определение мультиплексора и его разновидности.

7.2 Внутренняя структура мультиплексора.

7.3 Таблица истинности.

7.4 Назначение мультиплексора.

7.5 Примеры использования.

7.4 Реализация ЛФ на мультиплексорах или мультиплексорах и ЛЭ (ЛФ задается преподавателем).

7.5 Реализация ЛЭ на мультиплексоре (ЛФ задается преподавателем).

8 Список рекомендуемой литературы: [1.1, 2.1 – 2.5].

ЛАБОРАТОРНАЯ РАБОТА 3

Исследование цифровых устройств последовательностного типа: цифровой автомат Мура

1 Цель и содержание

Закрепление знаний, полученных на лекциях по синтезу и анализу последовательностных схем. Получение практических навыков экспериментального исследования процессов в цифровых автоматах (ЦА). В ходе выполнения лабораторной работы необходимо:

- составить таблицы переходов по заданному графу;
- синтезировать электрические принципиальные схемы ЦА;
- собрать схемы на стенде и проверить работоспособность в соответствии с заданием.

2 Теоретическое обоснование

Устройство, оперирующее с логическими сигналами и имеющее некоторое множество внутренних состояний a_k , множество входных x_i и выходных сигналов y_l , называется цифровым автоматом. Простейшим автоматом является комбинационное устройство, имеющее единственное внутреннее состояние. Каждому входному сигналу (набору входных переменных) соответствует выходной сигнал (набор выходных переменных). Если автомат может находиться в нескольких состояниях, то его реакция определяется не только входным сигналом, но и состоянием автомата. Изменение сигналов и состояний происходит мгновенно, поэтому автомат работает в дискретном времени t_n , где протяженность каждого интервала может быть сколь угодно большой, если в течение него не произошло

изменений a , x или y . Различают автоматы Мура и Мили. Автоматы Мура описываются функциями переходов и выходов:

$$\begin{cases} a_{t+1} = \delta(a_t, x_t), \\ z_t = \lambda(a_t), \end{cases} \quad (7.1)$$

т. е. каждое новое состояние обусловлено предшествующим состоянием и входным сигналом, а выход в каждый момент времени однозначно определяется состоянием автомата.

Автоматы Мили отличаются тем, что выход зависит не только от состояния, но и от входного сигнала:

$$\begin{cases} a_{t+1} = \delta(a_t, x_t), \\ z_t = \lambda(a_t, x_t). \end{cases} \quad (7.2)$$

Понятие состояния автомата предполагает наличие у него внутренней памяти. Число различных состояний зависит от глубины этой памяти.

В качестве элементов памяти могут использоваться стандартные модули ПЗУ или логические схемы с обратными связями, в частности – триггеры.

Обобщенная структурная схема ЦА представлена на рисунке 7.1.

Пунктиром показаны связи, характерные для автомата Мили. В качестве комбинационных схем (КС-1 и КС-2) используются обычные комбинационные схемы, собранные на логических элементах.

3 Аппаратура, оборудование и материалы

Лабораторная работа выполняется с использованием комплекта лабораторного оборудования по электронной технике в следующем составе:

- лабораторная установка УМ11;
- двухлучевой осциллограф типа С1-77 (или любой другой, имеющий два канала для наблюдения двух сигналов в различных точках схемы).

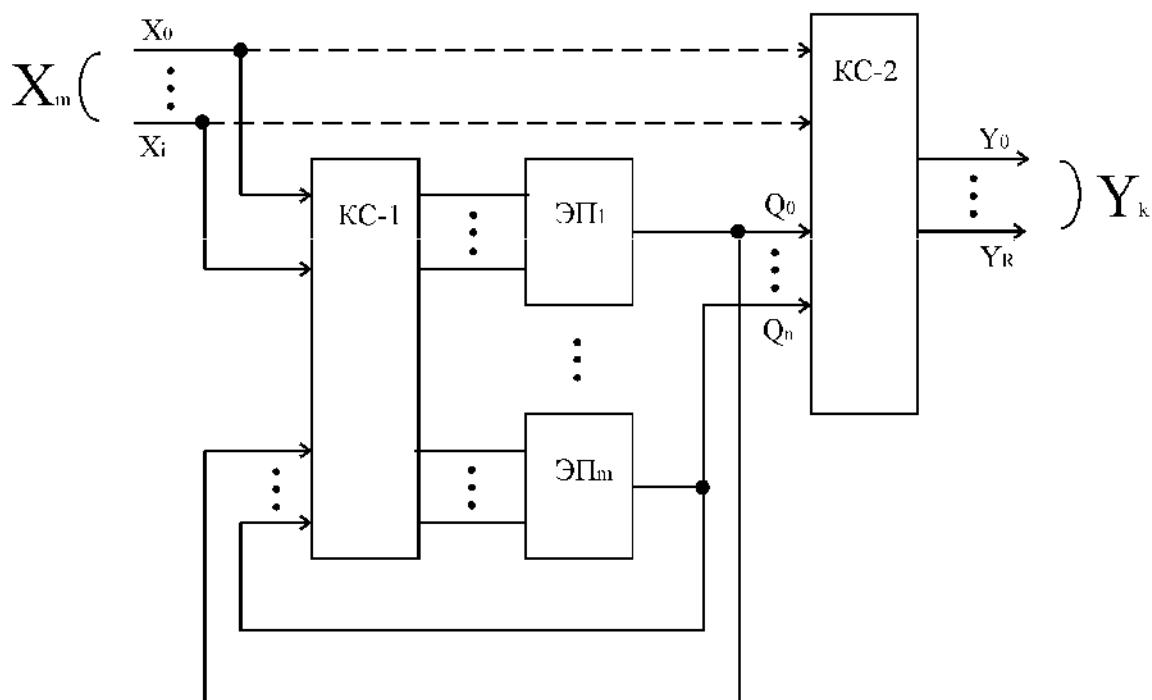


Рисунок 7.1 – Обобщенная структурная схема ЦА

Лабораторная работа выполняется на стенде УМ11, на лицевой панели которого расположены мнемонические схемы триггеров типа JK и D , логических элементов И, ИЛИ, НЕ и их комбинаций, генератора синхроимпульсов (ГСИ), формирователя одиночного импульса (ФОИ). С помощью этих компонентов можно собрать ЦА и исследовать его работу. Схема подключения ЦА к стенду показана на рисунке 7.2.

4 Указания по технике безопасности

Перед проведением лабораторной работы следует изучить инструкцию по технике безопасности при работе со следующими приборами:

- лабораторный стенд (ЛС) УМ11;
- двухлучевой осциллограф С1-77 (или используемый в работе).

ВНИМАНИЕ! Все работы по сборке схемы, изменению порядка внешних соединений, подключению измерительных приборов должны

производиться ТОЛЬКО при отключенном напряжении питания ЛС УМ11.

Включение напряжения питания стенда необходимо производить только после проверки преподавателем правильности коммутаций.

При подключении измерительных приборов необходимо внимательно и заранее устанавливать пределы измерения, во избежание повреждения приборов.

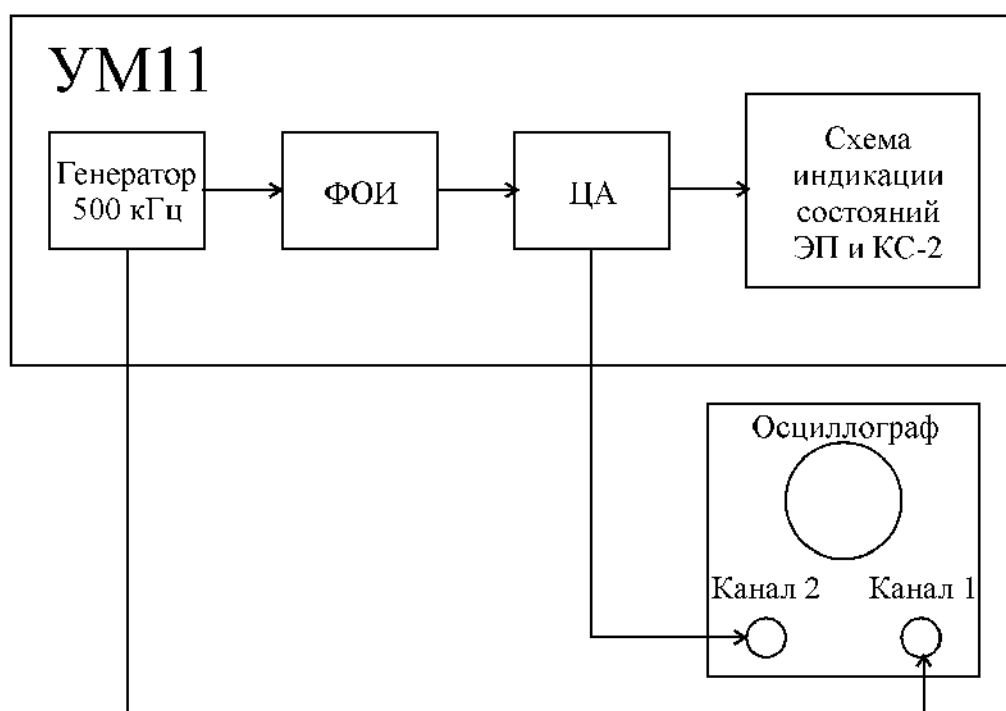


Рисунок 7.2 – Схема подключения ЦА к стенду УМ11

5 Методика и порядок выполнения работы

5.1 Задание на подготовку к выполнению экспериментальной части работы.

5.1.1 Изучить описание ЛС, схему и органы управления УМ11.

5.1.2 Изучить теоретический материал, относящийся к синтезу и анализу цифрового автомата Мура.

5.1.3 По заданным преподавателем графам работы ЦА Мура необходимо составить таблицы функций переходов и выходов (таблица 7.1 и 7.2) для синтезируемых автоматов.

Таблица 7.1 – Функция переходов для ЦА Мура

$x \backslash a$	a_0	a_1		a_j
x_0				
x_i				

Таблица 7.2 – Функция выходов для ЦА Мура

a_0	a_1		a_j
y_L	y_S		y_R

5.1.4 Выбрать вариант кодирования входов, выходов и состояний автомата. Например,

$$\left\{ \begin{array}{l} a_0 \rightarrow 0...0 \\ a_1 \rightarrow 0...1 \\ \dots\dots\dots \\ a_j \rightarrow 1...1 \\ Q_n \end{array} \right. \quad \left\{ \begin{array}{l} x_0 \rightarrow 0...0 \\ \dots\dots\dots \\ x_i \rightarrow 1...1 \\ X_m \end{array} \right. \quad \left\{ \begin{array}{l} y_0 \rightarrow 0...0 \\ y_1 \rightarrow 0...1 \\ \dots\dots\dots \\ y_R \rightarrow 1...1 \\ Y_k \end{array} \right.$$

5.1.5 Выбрать в качестве элементов памяти JK или D -триггеры (тип триггеров задается преподавателем). Исходя из записанных таблиц 7.1 и 7.2, выбранного способа кодирования и типа элементов памяти, необходимо заполнить таблицу 7.3 для ЦА Мура.

В таблицах 7.3.1 и 7.3.2 приняты обозначения:

– $Q_n, \dots, Q_0$ – выходные функции выбранных триггеров, не что иное как состояния a_j (соответствует количеству разрядов кода состояний, то есть столько необходимо элементов памяти);

– $Q_n^+, \dots, Q_0^+$ – функции возбуждения соответствующего триггера.

Подаются на вход (входы) триггеров и вызывают их переключение в заданное состояние;

– $Y_k \dots, Y_0$ – выходные функции автомата, не что иное как функции y_R (соответствует количеству разрядов кода функции выходов, то есть столько выходов у КС-2);

– X_m – входные сигналы, не что иное как x_i (соответствует количеству разрядов кода входных сигналов, то есть столько будет подано на вход ЦА сигналов).

Таблица 7.3.1 – ЦА Мура

X_m		X_0	Q_n		Q_0	Q_n^+		Q_0^+	D_n $(JK)_n$		D_0 $(JK)_0$
1	2	3	4	5	6	7	8	9	10	11	12
0		0	0		0						
0		0	0		1						
1	2	3	4	5	6	7	8	9	10	11	12
1		1	1		0						
1		1	1		1						

Таблица 7.3.2 – ЦА Мура

Q_n		Q_0	Y_k		Y_0
0		0			
0		1			
1		0			
1		1			

5.1.6 На основании заполненной таблицы 7.3 определить логические функции возбуждения триггеров и функций выходов, описывающих работу

КС-1 и КС-2 соответственно. Для определения функций возбуждения необходимо воспользоваться таблицей истинности заданного триггера.

5.1.7 Минимизация полученных логических функций возбуждения триггеров и функций выходов с применением одного из известных методов, например, методом карт Карно.

5.1.8 Синтез принципиальных схем по полученным минимальным формам логических функций.

5.2 Задание на выполнение экспериментальной части работы.

5.2.1 Собрать схемы синтезированных ЦА на стендах УМ11 и проверить их работоспособность, подключив по схеме, приведенной на рисунке 7.2, пользуясь индикаторами на выходах элементов памяти (триггерах).

5.2.2 Снять осциллограммы на выходах элементов памяти и КС-2. Соответствующие точки задаются преподавателем. Зарисовать осциллограммы с обязательным указанием масштаба по осям координат.

5.3 Задание на обработку экспериментальных данных.

5.3.1 Составить таблицу истинности работы цифровой последовательностной схемы по заданному графу.

5.3.2 Зарисовать теоретические осциллограммы.

6 Содержание, форма и правила оформления отчета

Отчет по лабораторной работе выполняется на листах формат А4 согласно требований ГОСТ и ЕСКД и должен содержать следующие пункты:

- а) титульный лист с названием работы, дисциплины, кода группы, ф.и.о. исполнителя и преподавателя;
- б) цель и программа работы;
- в) описание лабораторного оборудования с приведенными схемами лабораторных макетов;

- г) структурные схемы ЦА;
- д) таблицы, отражающие этапы синтеза заданных ЦА;
- е) синтезированные принципиальные схемы ЦА;
- ж) требуемые по п. 5.2.2 осциллограммы с обязательным указанием масштаба по осям координат;
- з) выводы по результатам работы.

7 Контрольные вопросы и защита работы

7.1 Какие схемы называют последовательностными? Какими свойствами они обладают?

7.2 Разновидности ЦА.

7.3 Структурная схема ЦА Мура.

7.4 Понятие функций переходов, выходов и возбуждения. На примере.

7.5 Как заполняются таблицы для ЦА Мура? На примере.

7.6 Этапы синтеза принципиальной схемы ЦА.

7.7 Как выполняется переход от обобщенных функций возбуждения триггеров к сигналам, подаваемым непосредственно на входы заданного типа триггеров?

7.8 Синтезировать ЦА по заданному преподавателем графу или таблицам переходов, выходов.

7.9 Привести таблицы истинности (функционирования) RS , JK , D -триггеров.

7.10 Как по таблицам переходов, выходов построить граф работы ЦА?

8 Список рекомендуемой литературы: [1.1, 2.1 – 2.3, 2.5].

ЛАБОРАТОРНАЯ РАБОТА 4

Исследование цифровых устройств последовательностного типа: цифровой автомат Мили

1 Цель и содержание

Закрепление знаний, полученных на лекциях по синтезу и анализу последовательностных схем. Получение практических навыков экспериментального исследования процессов в цифровых автоматах (ЦА). В ходе выполнения лабораторной работы необходимо:

- составить таблицы переходов по заданному графу;
- синтезировать электрические принципиальные схемы ЦА;
- собрать схемы на стенде и проверить работоспособность в соответствии с заданием.

2 Теоретическое обоснование

Необходимое для выполнения лабораторной работы теоретическое обоснование приведено в лабораторной работе 7 «Исследование цифровых устройств последовательностного типа: цифровой автомат Мура».

3 Аппаратура, оборудование и материалы

Лабораторная работа выполняется с использованием комплекта лабораторного оборудования по электронной технике в следующем составе:

- лабораторная установка УМ11;
- двухлучевой осциллограф типа С1-77 (или любой другой, имеющий два канала для наблюдения двух сигналов в различных точках схемы).

Лабораторная работа выполняется на стенде УМ11, на лицевой панели которого расположены мнемонические схемы триггеров типа *JK* и *D*, логических элементов И, ИЛИ, НЕ и их комбинаций, генератора синхроимпульсов (ГСИ), формирователя одиночного импульса (ФОИ). С помощью этих компонентов можно собрать ЦА и исследовать его работу. Схема подключения ЦА к стенду приведена в лабораторной работе 7 «Исследование цифровых устройств последовательностного типа: цифровой автомат Мура».

4 Указания по технике безопасности

Перед проведением лабораторной работы следует изучить инструкцию по технике безопасности при работе со следующими приборами:

- лабораторный стенд (ЛС) УМ11;
- двухлучевой осциллограф С1-77 (или используемый в работе).

ВНИМАНИЕ! Все работы по сборке схемы, изменению порядка внешних соединений, подключению измерительных приборов должны производиться ТОЛЬКО при отключенном напряжении питания ЛС “УМ11”.

Включение напряжения питания стенда необходимо производить только после проверки преподавателем правильности коммутаций.

При подключении измерительных приборов необходимо внимательно и заранее устанавливать пределы измерения, во избежание повреждения приборов.

5 Методика и порядок выполнения работы

5.1 Задание на подготовку к выполнению экспериментальной части работы.

5.1.1 Изучить описание ЛС, схему и органы управления УМ11.

5.1.2 Изучить теоретический материал, относящийся к синтезу и анализу цифровых автоматов Мили.

5.1.3 По заданным преподавателем графам работы ЦА Мили необходимо составить таблицы функций переходов и выходов (таблицы 8.1 и 8.2) для синтезируемых автоматов.

Таблица 8.1 – Функция переходов для ЦА Мили

$x \backslash a$	a_0	a_1		a_j
x_0				
x_i				

Таблица 8.2 – Функция выходов для ЦА Мили

$x \backslash a$	a_0	a_1		a_j
x_0	y_L	y_S		y_R
x_i				

5.1.4 Выбрать вариант кодирования входов, выходов и состояний автомата. Например,

$$\left\{ \begin{array}{l} a_0 \rightarrow 0...0 \\ a_1 \rightarrow 0...1 \\ \dots\dots\dots \\ a_j \rightarrow 1...1 \\ Q_n \end{array} \right. \quad \left\{ \begin{array}{l} x_0 \rightarrow 0...0 \\ \dots\dots\dots \\ x_i \rightarrow 1...1 \\ X_m \end{array} \right. \quad \left\{ \begin{array}{l} y_0 \rightarrow 0...0 \\ y_1 \rightarrow 0...1 \\ \dots\dots\dots \\ y_R \rightarrow 1...1 \\ Y_k \end{array} \right.$$

5.1.5 Выбрать в качестве элементов памяти JK или D -триггеры (тип триггеров задается преподавателем). Исходя из записанных таблиц 8.1 и 8.2,

выбранного способа кодирования и типа элементов памяти, необходимо заполнить таблицу 8.3 для ЦА Мили.

Таблица 8.3 – ЦА Мили

X_m		X_0	Q_n		Q_0	Q_n^+		Q_0^+	D_n $(JK)_n$		D_0 $(JK)_0$	Y_k		Y_0
0		0	0		0									
0		0	0		1									
1		1	1		0									
1		1	1		1									

В таблице 8.3 приняты обозначения:

– $Q_n, \dots, Q_0$ – выходные функции выбранных триггеров, не что иное как состояния a_j (соответствует количеству разрядов кода состояний, то есть столько необходимо элементов памяти);

– $Q_n^+, \dots, Q_0^+$ – функции возбуждения соответствующего триггера. Подаются на вход (входы) триггеров и вызывают их переключение в заданное состояние;

– $Y_k, \dots, Y_0$ – выходные функции автомата, не что иное как функции y_R (соответствует количеству разрядов кода функции выходов, то есть столько выходов у КС-2);

– X_m – входные сигналы, не что иное как x_i (соответствует количеству разрядов кода входных сигналов, то есть столько будет подано на вход ЦА сигналов).

5.1.6 На основании заполненной таблицы 8.3 определить логические функции возбуждения триггеров и функций выходов, описывающих работу КС-1 и КС-2 соответственно. Для определения функций возбуждения необходимо воспользоваться таблицей истинности заданного триггера.

5.1.7 Минимизация полученных логических функций возбуждения триггеров и функций выходов с применением одного из известных методов, например, методом карт Карно.

5.1.8 Синтез принципиальных схем по полученным минимальным формам логических функций.

5.2 Задание на выполнение экспериментальной части работы.

5.2.1 Собрать схемы синтезированных ЦА на стендах УМ11 и проверить их работоспособность, подключив по схеме, приведенной на рисунке 7.2 лабораторной работы 7 «Исследование цифровых устройств последовательностного типа: цифровой автомат Мура», пользуясь индикаторами на выходах элементов памяти (триггерах).

5.2.2 Снять осциллограммы на выходах элементов памяти и КС-2. Соответствующие точки задаются преподавателем. Зарисовать осциллограммы с обязательным указанием масштаба по осям координат.

5.3 Задание на обработку экспериментальных данных.

5.3.1 Составить таблицу истинности работы цифровой последовательностной схемы по заданному графу.

5.3.2 Зарисовать теоретические осциллограммы.

6 Содержание, форма и правила оформления отчета

Отчет по лабораторной работе выполняется на листах формат А4 согласно требований ГОСТ и ЕСКД и должен содержать следующие пункты:

- а) титульный лист с названием работы, дисциплины, кода группы, ф.и.о. исполнителя и преподавателя;
- б) цель и программа работы;
- в) описание лабораторного оборудования с приведенными схемами лабораторных макетов;
- г) структурные схемы ЦА;

- д) таблицы, отражающие этапы синтеза заданных ЦА;
- е) синтезированные принципиальные схемы ЦА;
- ж) требуемые по п. 5.2.2 осциллограммы с обязательным указанием масштаба по осям координат;
- з) выводы по результатам работы.

7 Контрольные вопросы и защита работы

7.1 Какие схемы называют последовательностными? Какими свойствами они обладают?

7.2 Разновидности ЦА.

7.3 Структурные схемы ЦА Мили.

7.4 Понятие функций переходов, выходов и возбуждения. На примере.

7.5 Как заполняются таблицы для ЦА Мили? На примере.

7.6 Этапы синтеза принципиальной схемы ЦА.

7.7 Как выполняется переход от обобщенных функций возбуждения триггеров к сигналам, подаваемым непосредственно на входы заданного типа триггеров?

7.8 Синтезировать ЦА по заданному преподавателем графу или таблицам переходов, выходов.

7.9 Привести таблицы истинности (функционирования) RS , JK , D -триггеров.

7.10 Как по таблицам переходов, выходов построить граф работы ЦА?

8 Список рекомендованной литературы: [1.1, 2.1 – 2.3, 2.5].

ЛАБОРАТОРНАЯ РАБОТА 5

Исследование устройств на счетчиках

1 Цель и содержание

Закрепление знаний, полученных на лекциях по анализу и синтезу последовательностных схем на ИМС счетчиков. Получение практических навыков экспериментального исследования процессов в схемах указанного типа. В ходе выполнения лабораторной работы необходимо синтезировать счетчики с программируемым модулем пересчета.

2 Теоретическое обоснование

Подсчет числа импульсов является наиболее распространенной операцией в устройствах цифровой обработки информации. Повышенный интерес к таким устройствам объясняется их высокой точностью, возможностью применения регистрирующих приборов с непосредственным цифровым представлением результата, а также возможностью достаточно простого сопряжения с ЭВМ.

В устройствах цифровой обработки информации измеряемый параметр (угол поворота, перемещение, скорость, частота, время, температура и т. д.) преобразуется в импульсы напряжения, число которых в соответствующем масштабе характеризует значение данного параметра. Эти импульсы подсчитываются специальными устройствами – счетчиками, и выражаются обычно в двоичном цифровом коде.

Счетчиками называют последовательностные цифровые устройства, предназначенные для подсчета и запоминания числа импульсов, поступивших на его счетный вход за определенный интервал времени.

Большинство счетчиков в интегральном исполнении современной элементной базы имеют четыре выхода, то есть – четырехразрядные, а значит, могут подсчитать только 16 импульсов. Достаточно большое количество случаев применения ИМС счетчиков выходит за рамки указанного числа, и в этом случае необходимо каскадировать ИМС счетчиков с целью увеличения максимального числа импульсов, подсчитанных счетным устройством. Часто в одной и той же схеме требуется изменять модуль пересчета. В этих условиях актуальной становится задача расчета схемы последовательностного типа на ИМС счетчиков с программируемым модулем пересчета.

Изменение модуля пересчета возможно в результате сужения цикла счета (уменьшения количества состояний, участвующих в счете). В типовых счетчиках существует два способа программирования модуля пересчета.

Первый основан на использовании режима параллельной синхронной загрузки счетчика, когда первоначальное состояние (с которого начинается подсчет импульсов) записывается в счетчик специальной командой. Обычно это сигнал формируется при переполнении счетчика, происходит переключение режима счета на режим параллельной синхронной загрузки.

Второй способ программирования модуля пересчета основан на использовании входа сброса счетчика в нулевое состояние (как синхронного сброса, так и асинхронного). Сброс производится из необходимого состояния счетчика. Указанное выше состояние определяется специально разработанным устройством, подключаемым к счетчику.

3 Аппаратура, оборудование и материалы

Лабораторная работа выполняется с использованием комплекта лабораторного оборудования по электронной технике в следующем составе:

– лабораторная установка УМ11;

– двухлучевой осциллограф типа С1-77 (или любой другой, имеющий два канала для наблюдения двух сигналов в различных точках схемы).

Анализ и синтез последовательностных схем на ИМС счетчиков выполняется на стенде УМ11, на лицевых панелях которого расположены мнемонические схемы счетчиков типа К555ИЕ9 и К555ИЕ13 (рисунок 5.1), логических элементов И, ИЛИ, НЕ и их комбинаций, генератора синхроимпульсов (ГСИ), формирователя одиночного импульса (ФОИ).

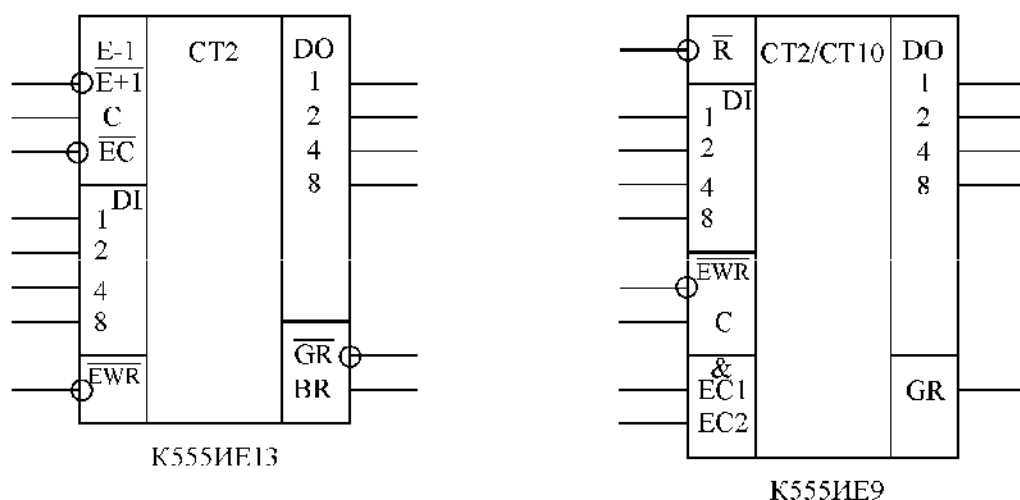


Рисунок 5.1 – ИМС счетчиков К555ИЕ13 и К555ИЕ9

С помощью этих компонентов можно собрать счетчик с программируемым модулем пересчета и исследовать его работу. Схема подключения синтезированного счетчика к стенду показана на рисунке 5.2.

Схема индикации состояний счетчика – индикаторы единичного блока, загораются при подаче на входы уровня логической единицы и гаснут при подаче уровня логического нуля. При незадействованных входах индикаторы гореть не должны.

К гнездам, обозначенным «+» подключено напряжение плюс 5 В через резистор 1 кОм. К гнездам, обозначенным «⊥», подключен общий вывод источника питания. С этих гнезд может быть подано напряжение логического нуля или логической единицы на входы параллельной загрузки

счетчиков. Для этой же цели могут быть использованы переключаемые регистры блока логического 1 и 2, вырабатывающие на своих гнездах потенциальные уровни логического 0 и логической 1. Когда кнопка не нажата, на верхних гнездах пар устанавливается потенциальный уровень логической единицы, на нижних – уровень логического нуля. Если кнопка нажата, то на верхних гнездах пар уровень логического нуля, а на нижних – уровень логической единицы.

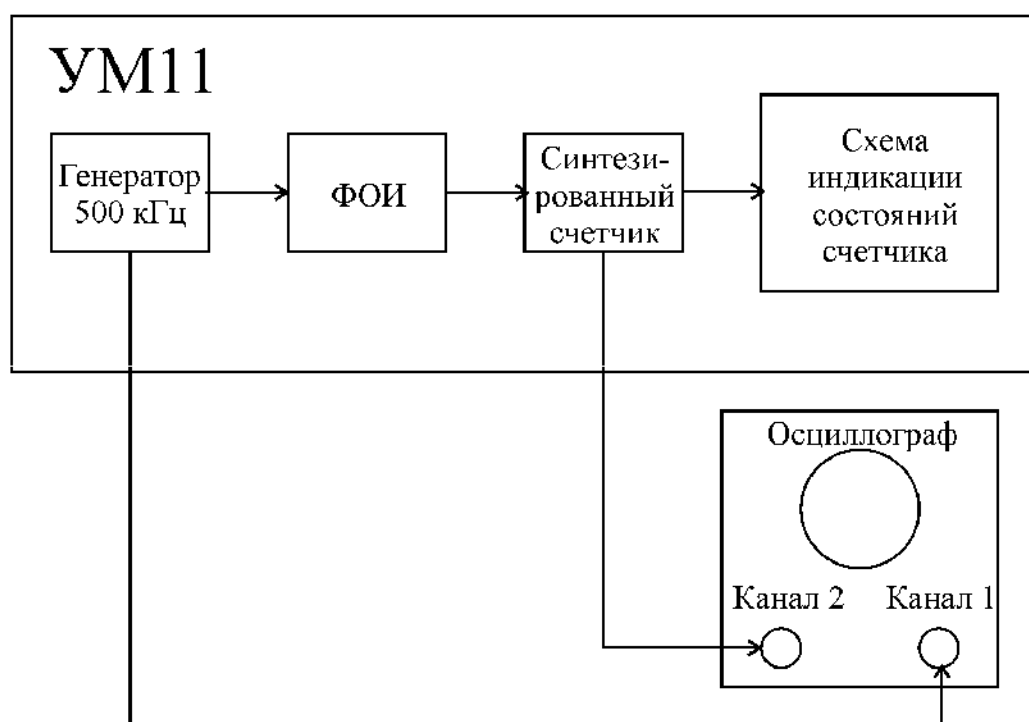


Рисунок 5.2 – Схема подключения синтезированного счетчика к стенду

4 Указания по технике безопасности

Перед проведением лабораторной работы следует изучить инструкцию по технике безопасности при работе со следующими приборами:

- лабораторный стенд (ЛС) УМ11;
- двухлучевой осциллограф С1-77 (или используемый в работе).

ВНИМАНИЕ! Все работы по сборке схемы, изменению порядка

внешних соединений, подключению измерительных приборов должны производиться ТОЛЬКО при отключенном напряжении питания лабораторного стенда УМ11.

Включение напряжения питания стенда необходимо производить только после проверки преподавателем правильности коммутаций.

При подключении измерительных приборов необходимо внимательно и заранее устанавливать пределы измерения, во избежание повреждения приборов.

5 Методика и порядок выполнения работы

5.1 Задание на подготовку к выполнению экспериментальной части работы.

5.1.1 Исследование работы устройств на ИМС счетчиков с программируемым модулем пересчета.

5.1.1.1 Составить и зарисовать направленные графы работы счетчиков К555ИЕ13 и К555ИЕ9, учитывая, что первый может считать как в прямом, так и в обратном направлении – реверсивный.

5.1.1.2 Используя составленные графы работы счетчиков, синтезировать схему счетчика с заданным преподавателем модулем пересчета по первому способу (см. пункт 2 «Теоретическое обоснование»). Тип ИМС счетчика и принцип работы (суммирующий или вычитающий) задается преподавателем. Начертить схему синтезированного устройства. При выборе дополнительных компонентов, необходимых для функционирования устройства, применить наиболее оптимальные, имеющиеся в наличии лабораторного стенда, чтобы схема электрическая принципиальная была минимальной.

5.1.1.3 Используя составленные графы работы счетчиков, синтезировать схему счетчика с заданным преподавателем модулем

пересчета по второму способу (см. пункт 2 «Теоретическое обоснование»). Начертить схему синтезированного устройства. При выборе дополнительных компонентов, необходимых для функционирования устройства, применить наиболее оптимальные, имеющиеся в наличии лабораторного стенда, чтобы схема электрическая принципиальная была минимальной.

5.1.1.4 Используя составленные графы работы счетчиков, синтезировать схему счетчика с заданным модулем пересчета, превышающим 16 (задается преподавателем), применив каскадирование ИМС счетчиков. Начертить схему синтезированного устройства. При выборе дополнительных компонентов, необходимых для функционирования устройства, применить наиболее оптимальные, имеющиеся в наличии лабораторного стенда, чтобы схема электрическая принципиальная была минимальной.

5.2 Задание на выполнение экспериментальной части работы.

5.2.1 Исследование работы устройств на ИМС счетчиков с программируемым модулем пересчета

5.2.1.1 Собрать на лабораторном стенде схему электрическую принципиальную счетчика, синтезированного в пункте 5.1.1.2, согласно рисунку 5.2. Осциллограф не подключать. Получить таблицу истинности собранного устройства, в которой должны быть отражены сигналы на всех входах и выходах, используемых в схеме, до и после прихода очередного тактового импульса, подаваемого с ФОИ.

5.2.1.2 Подключить осциллограф, как показано на рисунке 5.2, отключив перед этим узел ФОИ. Таким образом, сигналы с генератора будут напрямую поступать на тактовый вход *C* счетчика. Зарисовать полученные осциллограммы.

5.2.1.3 Собрать на лабораторном стенде схему электрическую принципиальную счетчика, синтезированного в пункте 5.1.1.3, согласно рисунку 5.2. Осциллограф не подключать. Получить таблицу истинности

собранного устройства, в которой должны быть отражены сигналы на всех входах и выходах, используемых в схеме, до и после прихода очередного тактового импульса, подаваемого с ФОИ.

5.2.1.4 Подключить осциллограф, как показано на рисунке 5.2, отключив перед этим узел ФОИ. Таким образом, сигналы с генератора будут напрямую поступать на тактовый вход *C* счетчика. Зарисовать полученные осциллограммы.

5.2.1.5 Собрать на лабораторном стенде схему электрическую принципиальную счетчика, синтезированного в пункте 5.1.1.4, согласно рисунку 5.2. Осциллограф не подключать. Получить таблицу истинности собранного устройства, в которой должны быть отражены сигналы на всех входах и выходах, используемых в схеме, до и после прихода очередного тактового импульса, подаваемого с ФОИ.

5.2.1.6 Подключить осциллограф, как показано на рисунке 5.2, отключив перед этим узел ФОИ. Таким образом, сигналы с генератора будут напрямую поступать на тактовый вход *C* счетчика. Зарисовать полученные осциллограммы.

5.3 Задание на обработку экспериментальных данных.

5.3.1 К исследованию работы устройств на ИМС счетчиков.

5.3.1.1 Используя результаты опытов по п. 5.2.1.1, 5.2.1.2, начертить временные диаграммы работы синтезированного в п. 5.1.1.2 устройства.

5.3.1.2 Используя результаты опытов по п. 5.2.1.3, 5.2.1.4, начертить временные диаграммы работы синтезированного в п. 5.1.1.3 устройства.

5.3.1.3 Используя результаты опытов по п. 5.2.1.5, 5.2.1.6, начертить временные диаграммы работы синтезированного в п. 5.1.1.4 устройства.

5.3.2 Из справочника выписать основные параметры исследованных ИМС, вошедших в соответствующие синтезированные схемы. Используя эти данные произвести сравнительную оценку исследованных устройств и

соответствующих им синтезированных схем с точки зрения размеров, быстродействия и потребляемой мощности.

6 Содержание, форма и правила оформления отчета

Отчет по лабораторной работе выполняется на листах формат А4 согласно требований ГОСТ и ЕСКД и должен содержать следующие пункты:

- а) титульный лист с названием работы, дисциплины, кода группы, ф.и.о. исполнителя и преподавателя;
- б) цель и программа работы;
- в) описание лабораторного оборудования с приведенными схемами лабораторных макетов;
- г) графы работы использованных в работе ИМС счетчиков;
- д) схемы электрические принципиальные синтезированных устройств;
- е) таблицы истинности, направленные графы и временные диаграммы работы синтезированных устройств;
- ж) необходимые данные по заданию п. 5.3.2.

7 Контрольные вопросы и защита работы

7.1 Составить граф работы счетчика с заданным модулем пересчета.

7.2 Синтезировать схему счетчика с заданным модулем пересчета.

7.3 Начертить временные диаграммы работы счетчика с заданным модулем пересчета.

7.5 Характеристика основных параметров исследованных ИМС счетчиков.

8 Список рекомендованной литературы: [1.1, 2.1 – 2.5].

ЛАБОРАТОРНАЯ РАБОТА 6

Исследование аналого-цифрового преобразователя

1 Цель и содержание

Закрепить знания, полученные на лекциях по основам аналого-цифрового преобразования сигналов, основным типам ИМС АЦП, их параметрам и характеристикам. В ходе выполнения работы необходимо исследовать работу типовой микросхемы АЦП.

2 Теоретическое обоснование

При построении устройств, связывающих вычислительные машины с объектами, использующими информацию в непрерывной форме, требуется преобразование информации из цифровой формы в аналоговую (непрерывную) и из аналоговой в цифровую. Устройство, осуществляющее автоматическое преобразование (измерение и кодирование) непрерывно изменяющихся во времени аналоговых значений в эквивалентные значения числовых кодов, называется аналого-цифровым преобразователем (АЦП). Преобразование обеспечивает соответствие дискретного отсчета $x(t_i)$ значению кода N_{t_i} .

АЦП являются устройствами, принимающими входные непрерывные сигналы от аналоговых устройств и выдающими на выходе соответствующие им цифровые сигналы, пригодные для работы с ЭВМ и другими цифровыми устройствами.

АЦП широко применяются в различных областях, являясь неотъемлемой составной частью цифровых измерительных приборов, систем

и устройств обработки и отображения информации, автоматических систем контроля и управления, устройств ввода-вывода информации ЭВМ и т. д.

3 Аппаратура, оборудование и материалы

Лабораторная работа выполняется с использованием комплекта лабораторного оборудования по электронной технике в следующем составе:

- блок управления комплекта К32;
- сменное устройство УС 18;
- цифровой вольтметр *G1002.500* (далее *G1002*).

Исследование принципа действия аналого-цифрового преобразователя производится на стенде К32 с подключенным сменным устройством УС 18, схема которого приведена на рисунке 9.1.

На схеме показан АЦП *DD6* (согласно обозначений в паспорте на стенд К32) типа КР572ПВ5В. К выходам АЦП подключены цифровые индикаторы *HG1*, *HG2*, *HG3* и *HG4* типа АЛС324Б. Входной сигнал подается с помощью второго генератора ГН2 напряжения постоянного тока. Опорное напряжение подается с помощью первого генератора напряжения ГН1 постоянного тока, устанавливается регулятором *R18* и контролируется в гнезде *XS3* с помощью *G1002*. Входной сигнал устанавливается регулятором ГН2 на панели и контролируется цифровым вольтметром *G1002*.

4 Указания по технике безопасности

Перед проведением лабораторной работы следует изучить инструкцию по технике безопасности при работе со следующими приборами:

- блок управления комплекта К32;
- цифровой вольтметр *G1002.500*.

ВНИМАНИЕ! Все работы по сборке схемы, изменению порядка

внешних соединений, подключению измерительных приборов должны производиться ТОЛЬКО при отключенном напряжении питания блока управления комплекта К32.

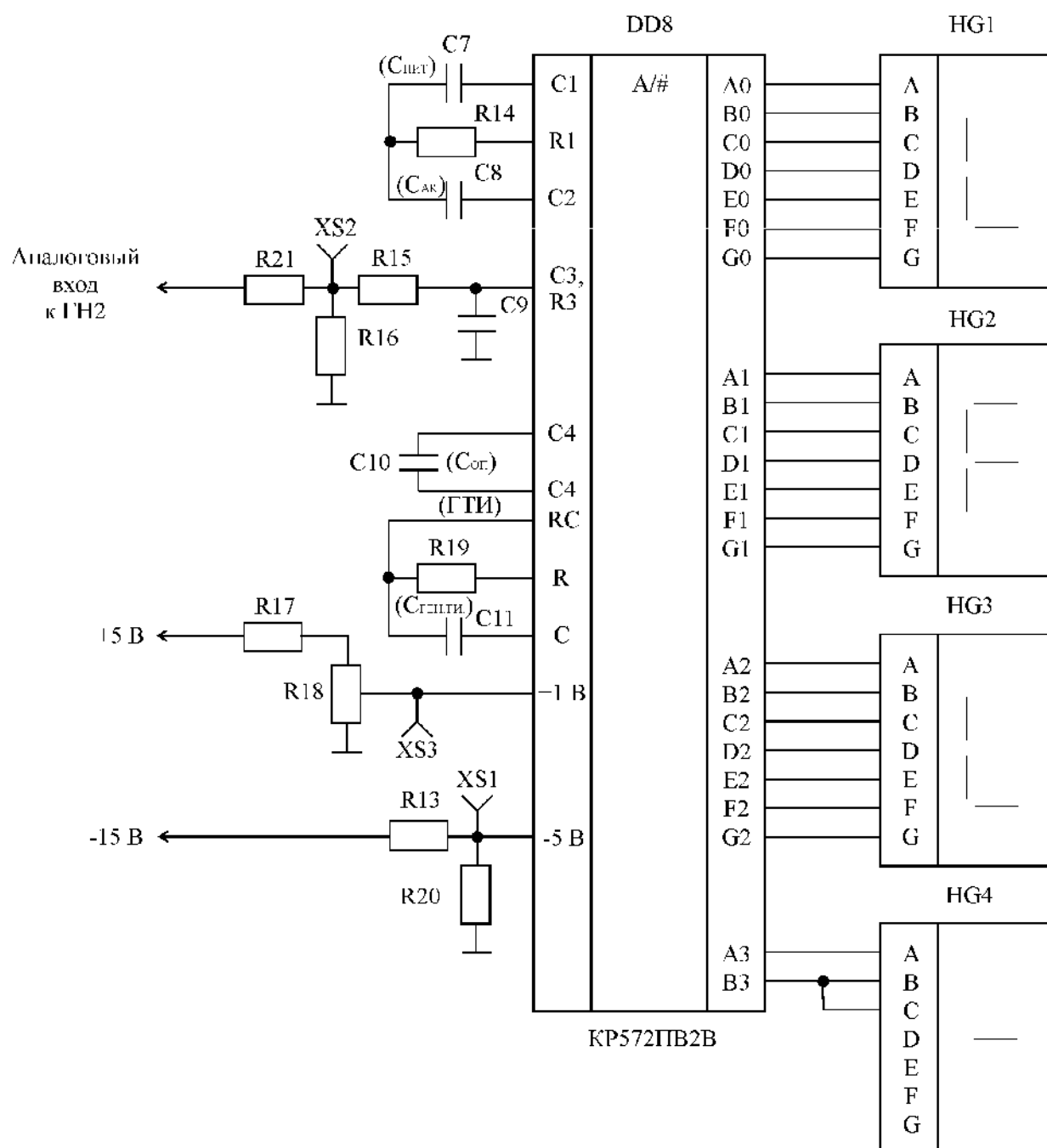


Рисунок 9.1 – Сменное устройство УС 18

Включение напряжения питания стенда необходимо производить только после проверки преподавателем правильности коммутаций.

При подключении измерительных приборов необходимо внимательно и заранее устанавливать пределы измерения, во избежание повреждения приборов.

5 Методика и порядок выполнения работы

5.1 Задание на подготовку к выполнению экспериментальной части работы.

5.1.1 Изучить описание лабораторной установки, схемы сменного устройства, содержащего исследуемый преобразователь, а также цепи управления и индикации.

5.1.2 Изучить теоретический материал, относящийся к обозначению, функционированию, описанию, анализу и синтезу исследуемого АЦП.

5.2 Задание на выполнение экспериментальной части работы.

5.2.1 В соответствии с инструкцией по эксплуатации К32 подключить сменное устройство УС 18 и подготовить его к работе.

5.2.2 Исследовать АЦП *DD6* определив зависимость наборов цифровых выходов от входного аналогового сигнала. Для этого с помощью *G1002* в гнезде *XS3* проверить напряжение «+1 В», при необходимости его потенциометром *R18* на плате. Кроме этого, с помощью *G1002* в гнезде *XS1* проверить опорное напряжение «-5 В». Подключить *G1002* к гнезду *XS2*. Подключить выход генератора ГН2 на вход (цепь КПИ 9) АЦП. Изменяя напряжение ГН2 и измеряя его цифровым вольтметром, определить те значения U_{BX} , которые соответствуют изменению цифрового кода на выходах *DD6*, индицируемого на цифровых индикаторах сменного устройства УС 18. Пройти весь диапазон входного напряжения, которое возможно измерить данным АЦП. Данные опыта занести в таблицу 9.1.

Таблица 9.1 – Исследование работы ИМС АЦП

Значение U_{BX} , В	Цифровой код

5.3 Задание на обработку экспериментальных данных.

5.3.1 Используя результаты исследований по п. 5.2.2 и таблицу 9.1 построить зависимость кода на выходе АЦП от величины входного напряжения U_{BX} . Определить пределы входного напряжения, соответствующего цифровому диапазону выхода.

5.3.2 Используя график дать качественную оценку линейности характеристики преобразователя.

6 Содержание, форма и правила оформления отчета

Отчет по лабораторной работе выполняется на листах формат А4 согласно требований ГОСТ и ЕСКД и должен содержать следующие пункты:

- а) титульный лист с названием работы, дисциплины, кода группы, ф.и.о. исполнителя и преподавателя;
- б) цель и содержание работы;
- в) описание лабораторного оборудования с приведенной схемой лабораторного макета УС 18;
- г) результаты исследования ИМС АЦП (таблица 9.1);
- д) результаты выполнения п. 5.3;
- е) выводы по результатам работы.

7 Контрольные вопросы и защита работы

7.1 Понятие аналого-цифрового преобразования.

7.2 Применение АЦП.

7.3 Разновидности ИМС АЦП по принципу действия, устройству и функциональному назначению.

7.4 Коды, используемые в АЦП.

7.5 Структурная схема исследуемого в работе АЦП КР572ПВ5В. Работа.

7.6 Основные параметры АЦП (диапазон измерения, временные параметры, статическая погрешность и т. д.).

8 Список рекомендуемой литературы: [1.1, 2.4, 2.8, 2.9].

ЛАБОРАТОРНАЯ РАБОТА 7

Исследование цифро-аналогового преобразователя

1 Цель и содержание

Закрепить знания, полученные на лекциях по основам цифро-аналогового преобразования сигналов, основным типам ИМС ЦАП, их параметрам и характеристикам. В ходе выполнения работы необходимо исследовать работу типовой микросхемы ЦАП.

2 Теоретическое обоснование

При построении устройств, связывающих вычислительные машины с объектами, использующими информацию в непрерывной форме, требуется преобразование информации из аналоговой формы в цифровую. Устройство, осуществляющее автоматическое преобразование (декодирование входных значений, представленных числовыми кодами) в эквивалентные им значения какой-нибудь физической величины, называется цифро-аналоговым преобразователем (ЦАП). Преобразование обеспечивает соответствие между входным числовым значением N , и ее аналоговым эквивалентом $x(t_i)$.

ЦАП используется, если с помощью цифровой информации, выдаваемой ЭВМ, надо управлять аналоговыми устройствами. Кроме того, ЦАП в составе АЦП служит для формирования аналогового сигнала (тока или напряжения), с которым сравнивается преобразуемый сигнал.

ЦАП широко применяются в различных областях, являясь неотъемлемой составной частью цифровых измерительных приборов, систем и устройств обработки и отображения информации, автоматических систем контроля и управления, устройств ввода-вывода информации ЭВМ и т. д.

3 Аппаратура, оборудование и материалы

Лабораторная работа выполняется с использованием комплекта лабораторного оборудования по электронной технике в следующем составе:

- блок управления комплекта К32;
- сменное устройство УС 11;
- цифровой вольтметр *G1002.500* (далее *G1002*).

Исследование принципа действия цифро-аналогового преобразователя производится на стенде К32 с подключенным сменным устройством УС 11, схема которого приведена на рисунке 10.1.

На схеме показан ЦАП *DD8* (согласно обозначений в паспорте на стенд К32) типа КР572ПА1А. Управляющие входные сигналы подаются с помощью кнопок *H3*, *H4* и с помощью программатора серий импульсов через буферные счетчики *DD5*, *DD7*. Наборы на восьми входах *DD8* контролируются цифровыми индикаторами К32. Выходной сигнал исследуется с помощью цифрового вольтметра *G1002* в гнезде *XS3* или подключением КПИ10 ко входу *G1002*.

4 Указания по технике безопасности

Перед проведением лабораторной работы следует изучить инструкцию по технике безопасности при работе со следующими приборами:

- блок управления комплекта К32;
- цифровой вольтметр *G1002.500*.

ВНИМАНИЕ! Все работы по сборке схемы, изменению порядка внешних соединений, подключению измерительных приборов должны производиться ТОЛЬКО при отключенном напряжении питания блок управления комплекта К32.

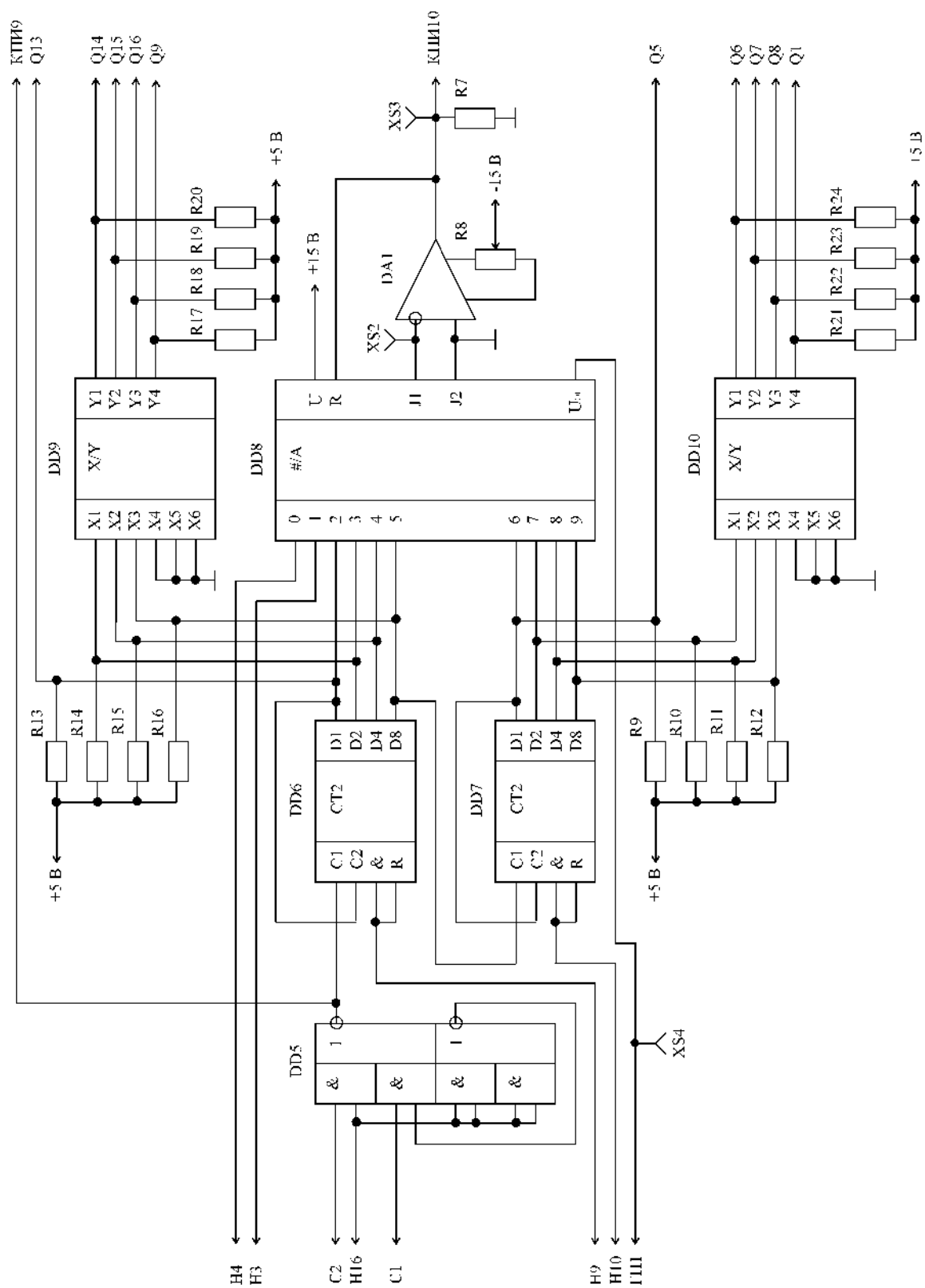


Рисунок 10.1 – Сменное устройство УС 11

Включение напряжения питания стенда необходимо производить только после проверки преподавателем правильности коммутаций.

При подключении измерительных приборов необходимо внимательно и заранее устанавливать пределы измерения, во избежание повреждения приборов.

5 Методика и порядок выполнения работы

5.1 Задание на подготовку к выполнению экспериментальной части работы.

5.1.1 Изучить описание лабораторной установки, схемы сменного устройства, содержащего исследуемый преобразователь, а также цепи управления и индикации.

5.1.2 Изучить теоретический материал, относящийся к обозначению, функционированию, описанию, анализу и синтезу исследуемого ЦАП.

5.2 Задание на выполнение экспериментальной части работы.

5.2.1 Подключить к блоку управления К32 сменное устройство УС 11 и подготовить лабораторную установку к работе, руководствуясь инструкцией по эксплуатации комплекта К32.

5.2.2 Исследовать ЦАП *DD8*, найдя зависимость напряжения на выходе (гнездо *XS2*) от двоичных наборов на разрядных входах. Кнопка *H14* должна быть нажата. Кнопкой *H16* через ИМС *DD5* подготовить подачу на счетчик *DD6* серии импульсов от ГСИ по цепи *C1* и кнопками *H9*, *H10* обнулить счетчики *DD6*, *DD7*. Установить уровень напряжения на выходе генератора ГН1 по цифровому вольтметру *G1002*, равным «+10,24 В». Отжатием кнопки ВСв-ВиК на кнопки ГН1 подать от ГН1 установленное напряжение в качестве опорного на вход $U_{оп}$ *DD8*. Подключить *G1002*, подготовив его для измерения постоянного напряжения, к гнезду *XS2* платы УС 11. Подавая серии импульсов от ГСИ на счетчики и контролируя наборы на входах *DD8*

цифровыми индикаторами в десятичной системе счисления, при помощи *G1002* измерить напряжения на *XS2*, считая его выходным. Пройти весь диапазон изменения входного цифрового кода от минимального до максимального значения. Данные измерений занести в таблицу 10.1.

Таблица 10.1 – Исследование работы ИМС ЦАП

Цифровой код на входе	Напряжение на <i>XS2</i> , В

5.3 Задание на обработку экспериментальных данных.

5.3.1 Используя результаты исследования по п. 5.2.2 и таблицу 10.1 построить зависимость напряжений $U_{ВЫХ}$ от числа, соответствующего входному цифровому коду с обязательным соблюдением масштаба по осям координат. Определить пределы измерения $U_{ВЫХ}$ и величину шага квантования.

5.3.2 На основании результатов исследований и построенного графика дать качественную оценку линейности характеристики преобразователя.

6 Содержание, форма и правила оформления отчета

Отчет по лабораторной работе выполняется на листах формат А4 согласно требований ГОСТ и ЕСКД и должен содержать следующие пункты:

- а) титульный лист с названием работы, дисциплины, кода группы, ф.и.о. исполнителя и преподавателя;
- б) цель и содержание работы;
- в) описание лабораторного оборудования с приведенной схемой лабораторного макета УС 11;

- г) результаты исследования ИМС ЦАП (таблица 10.1);
- д) результаты выполнения п. 5.3;
- е) выводы по результатам работы.

7 Контрольные вопросы и защита работы

7.1 Понятие цифро-аналогового преобразования.

7.2 Применение ЦАП.

7.3 Разновидности ИМС ЦАП по принципу действия, устройству и функциональному назначению.

7.4 Коды, используемые в ЦАП.

7.5 Структурная схема исследуемого в работе ЦАП КР572ПА1А.
Работа.

7.6 Основные параметры ЦАП (диапазон изменения входных и выходных значений, временные параметры (быстродействие), погрешность преобразования и т. д.).

8 Список рекомендуемой литературы: [1.1, 2.4, 2.9, 2.10].

СПИСОК РЕКОМЕНДУЕМОЙ ЛИТЕРАТУРЫ

Основная учебная литература

1. Прянишников, В. А. Электроника : Полный курс лекций / В. А. Прянишников. – СПб. : КОРОНА-Век, 2010. – 416 с. : ил. – Библиогр.: с. 415. – ISBN 978-5-7931-0522-4.

2. Яковлев, С. В. (СевКавГТУ). Электроника : учеб. пособие / С. В. Яковлев ; ФГБОУ Сев.-Кав. гос. техн. ун-т. – Ставрополь : Издательство СевКавГТУ, 2012. – 270 с. : ил. – Библиогр.: с. 268-269.

Дополнительная литература

3. Грабовски, Б. Справочник по электронике / Богдан Грабовски ; [пер. с фр. Хаванов А. В.]. – [2-е изд., испр.]. – Москва : ДМК Пресс, 2009. – 409 с. : ил. – Библиогр.: с. 398. – Прил.: с. 399-409. – ISBN 978-5-94074-472-6.

4. Алексеенко, А. Г. Основы микросхемотехники / А. Г. Алексеенко . - 3-е изд. перераб. и доп. - М. : ЮНИМЕДИАСТАЙЛ, 2002. - 448с. : ил., табл. - (Технический университет). - Библиогр.: с. 438-442. - Предм. указ.: с. 444-448. - ISBN 5-94774-002-8.

5. Цифровые интегральные микросхемы : справочник / [М. И. Богданович, И. Н. Грель, С. А. Дубина и др.] . - Изд. 2-е, перераб и доп. - Мн. : Беларусь, Полымя, 1996. - 605 с. - Прил.: с. 555-576. - Библиогр.: с. 603. - ISBN 985-01-0037-0.

6. Цифровые интегральные микросхемы : справочник / [П. П. Мальцев, Н. С. Долидзе, М. И. Критенко и др.] . - М. : Радио и связь, 1994. - 240 с. : ил. - Прил.: с. 215-238. - Библиогр.: с. 239-240. - ISBN 5-256-00845-5.

7. Цифровые и аналоговые интегральные микросхемы : справочник / [С. В. Якубовский, Л. И. Ниссельсон, В. Н. Кулешова] . – М. : Радио и связь,

1989. – 496 с. : ил. , табл. – Прил.: с. 485-483. – Библиогр.: с. 484. – ISBN 5-256-00259-7.

8. Аналоговые и цифровые интегральные микросхемы : справ. пособие / [С. В. Якубовский, Н. А. Барканов, Л. И. Ниссельсон и др.] ; под ред. С. В. Якубовского. – Изд. 2-е, перераб. и доп. – М. : Радио и связь, 1984. – 432 с. – (Проектирование РЭА на интегральных микросхемах). – Библиогр.: с. 427-429.

ЭЛЕКТРОННЫЕ ПРОМЫШЛЕННЫЕ УСТРОЙСТВА

Методические указания по выполнению лабораторных работ

по направлению подготовки

11.03.04 Электроника и нанoeлектроника

Квалификация выпускника

Бакалавр

Составитель: Лапин А.А.

Редактор:

Подписано в печать _____			
Формат _____	Усл. п. л. – _____	Уч.-изд. л. – _____.	
Бумага _____.	Печать _____.	Заказ _____	Тираж _____ экз.
ФГАОУ ВО «Северо-Кавказский федеральный университет»			
355029, г. Ставрополь, пр. Кулакова, 2			

Издательство Северо-Кавказского федерального университета
Отпечатано в типографии СКФУ

МИНИСТЕРСТВО НАУКИ И ВЫСШЕГО ОБРАЗОВАНИЯ РОССИЙСКОЙ ФЕДЕРАЦИИ
Федеральное государственное автономное образовательное учреждение высшего
образования
«СЕВЕРО-КАВКАЗСКИЙ ФЕДЕРАЛЬНЫЙ УНИВЕРСИТЕТ»

МЕТОДИЧЕСКИЕ УКАЗАНИЯ
к практическим занятиям

по дисциплине «**Электронные промышленные устройства**»
для студентов направления подготовки

11.03.04 Электроника и нанoeлектроника

Направленность (профиль)

Интеллектуальные программируемые системы и устройства

Ставрополь 2026 г.

Печатается по решению
Учебно-методического совета
Северо-Кавказского
федерального университета

УДК
ББК

Рецензент: Валюхов Д.П.

Лапин А.А. **Электронные промышленные устройства:** методические указания по выполнению практических работ. – Ставрополь: Изд-во СКФУ, 20___. – 56 с.

Настоящие методические указания являются руководством по выполнению практических работ по дисциплине «Электронные промышленные устройства» для студентов очной формы обучения направления подготовки 11.03.04 Электроника и нанoeлектроника. В методических указаниях приведены необходимые теоретические обоснования, оборудование и материалы, задания и задачи, требования к содержанию отчета, его форме, литература.

Методические указания составлены в соответствии с требованиями ФГОС ВО по направлению подготовки 11.03.04 Электроника и нанoeлектроника, рабочим учебным планом и программой дисциплины «Электронные промышленные устройства».

УДК
ББК

© ФГАОУ ВО «Северо-Кавказский
федеральный университет», 20__

Введение

Целью дисциплины является формирование набора требуемых компетенций будущего бакалавра по направлению подготовки 11.03.04 Электроника и нанoeлектроника.

Задачи дисциплины: сформировать знания, умения и навыки проектирования информационных устройств и отдельных узлов промышленной электроники.

Выполнение практических работ способствует получению знаний и умений, согласно заявленным для дисциплины компетенциям, на базе теоретического материала, изучаемого на лекционных занятиях.

Содержание

Практическое занятие 1. Синтез минимальных комбинационных устройств в базисе логических элементов «И-НЕ» или «ИЛИ-НЕ»	5
Практическое занятие 2. Реализация ЛФ (системы ЛФ) на мультиплексорах (мультиплексорах и логических элементах)	12
Практическое занятие 3. Синтез комбинационной схемы на ПЗУ	21
Практическое занятие 4. Синтез комбинационной схемы на ПЛМ	29
Практическое занятие 5, 6. Синтез цифрового автомата с памятью: синтез цифрового автомата Мура; синтез цифрового автомата Мили ..	36
Практическое занятие 7. Синтез цифровых устройств различной сложности	45
Список рекомендуемой литературы	52

ПРАКТИЧЕСКАЯ РАБОТА 1

Синтез минимальных комбинационных устройств в базисе логических элементов «И-НЕ» или «ИЛИ-НЕ»

1 Введение

Комбинационные схемы – это схемы, у которых выходные сигналы $Y = (y_1, y_2, \dots, y_m)$ в любой момент дискретного времени однозначно определяются совокупностью входных сигналов $X = (x_1, x_2, \dots, x_n)$, поступающих в тот же момент времени t . Реализуемый в КС способ обработки информации называется комбинационным потому, что результат обработки зависит только от комбинации входных сигналов и формируется сразу при поступлении входных сигналов. Поэтому одним из достоинств комбинационных схем является их высокое быстродействие. Преобразование информации однозначно описывается логическими функциями вида $Y = f(x)$.

Комбинационная логика используется в вычислительных цепях для формирования входных сигналов и для подготовки данных, которые подлежат сохранению. Поэтому важным является умение синтезировать минимальные комбинационные устройства.

2 Теоретическая часть

Поскольку функции штрих Шеффера и стрелка Пирса обладают функциональной полнотой каждая, то реализующие их логические элементы «И-НЕ» и «ИЛИ-НЕ» могут выполнять любую булеву операцию «И», «ИЛИ», «НЕ» и таким образом самостоятельно образуют базисы, в которых

реализуется любая логическая функция. Реализация ЛФ на элементах «И-НЕ» либо «ИЛИ-НЕ» целесообразна по двум причинам:

а) используется только один тип ЛЭ, что способствует унификации процесса;

б) в сериях ТТЛ и КМОП логик элементы «И-НЕ» и «ИЛИ-НЕ» являются базисными.

Для перехода в базис «И-НЕ» необходимо булевы операции «И», «ИЛИ», «НЕ» выразить через штрих Шеффера:

$$x_1 x_0 = \overline{\overline{x_1} \overline{x_0}} = \overline{x_1 / x_0};$$

$$x_1 + x_0 = \overline{\overline{x_1} \overline{x_0}} = \overline{x_1 / x_0};$$

$$\overline{x} = \overline{x \cdot x} = x / x.$$

Метод перехода 1. Чтобы от ДНФ ЛФ перейти к ее представлению в базисе «И-НЕ», необходимо все знаки дизъюнкции и конъюнкции заменить символами операции «штрих Шеффера» и группы букв, входящих в каждую элементарную конъюнкцию, заключить в скобки.

Для определения минимальной формы функции в базисе «И-НЕ» необходимо:

а) определить МДНФ функции;

б) заменить все знаки дизъюнкции и конъюнкции символами операции «штрих Шеффера» и заключить в скобки буквы, входящие в элементарные конъюнкции МДНФ функции;

в) заменить отрицание аргументов $\overline{x}$ выражением вида x/x ;

г) если в ДНФ функции некоторые из элементарных конъюнкций являются однобуквенными, то они при представлении функции в базис «И-НЕ» берутся отрицательными (инвертируются).

Метод перехода 2 основан на использовании свойств Булевой алгебры.

Для перехода в базис «ИЛИ-НЕ» необходимо булевы операции «И», «ИЛИ», «НЕ» выразить через стрелку Пирса:

$$\begin{aligned}x_1 x_0 &= \overline{\overline{x_1 + x_0}} = \overline{x_1 \downarrow x_0}; \\x_1 + x_0 &= \overline{\overline{x_1 + x_0}} = \overline{x_1 \downarrow x_0}; \\\overline{x} &= \overline{x + x} = x \downarrow x.\end{aligned}$$

Метод перехода 1. Чтобы от КНФ ЛФ перейти к ее представлению в базисе «ИЛИ-НЕ», необходимо все знаки дизъюнкции и конъюнкции заменить символами операции «стрелка Пирса» и группы букв, входящих в каждую элементарную дизъюнкцию, заключить в скобки.

Для определения минимальной формы функции в базисе «ИЛИ-НЕ» необходимо:

- а) определить МКНФ функции;
- б) заменить все знаки дизъюнкции и конъюнкции символами операции «стрелка Пирса» и заключить в скобки буквы, входящие в элементарные дизъюнкции МКНФ функции;
- в) заменить отрицание аргументов $\overline{x}$ выражением вида $x \downarrow x$;
- г) если в КНФ функции некоторые из элементарных дизъюнкций являются однобуквенными, то они при представлении функции в базис «ИЛИ-НЕ» берутся отрицательными (инвертируются).

Метод перехода 2 основан на использовании свойств Булевой алгебры.

Более подробно см. материалы лекции 3.3: «Синтез минимальных цифровых комбинационных схем».

Практическая работа выполняется с использованием ПК и следующего программного обеспечения: среда схемотехнического проектирования и моделирования – *NI Multisim* версии не ниже 10.

В ней представлены отечественные и зарубежные аналоги цифровых интегральных микросхем логических элементов. Выбрать необходимые элементы из базы можно из панели инструментов. Справа в окне можно увидеть условно-графическое обозначение компонента и его функциональное назначение.

3 Задания (задачи)

В ходе практической работы необходимо выполнить следующие пункты:

- минимизировать заданную ЛФ или систему ЛФ любым известным методом. Минимальная функция должна быть представлена либо в МДНФ, либо МКНФ (согласно варианту задания);

- выполнить перевод минимальной формы в соответствующий базис одним из известных методов (согласно варианту задания);

- для полученной ЛФ (системы ЛФ) необходимо синтезировать схему в соответствующем базисе логических элементов, используя для системы ЛФ синтез минимальных схем со многими выходами. Необходимо привести обоснование выбора того или иного элемента. Микросхемы должны быть промышленно выпускаемые. Для выбора ИМС можно пользоваться справочной литературой или библиотекой среды схемотехнического проектирования и моделирования – *NI Multisim*;

- синтезированную схему электрическую принципиальную необходимо моделировать в среде схемотехнического проектирования и моделирования – *NI Multisim*. Результаты моделирования в среде указанной программы должны совпадать с результатами практического перевода в заданный базис.

Варианты заданий приведены в таблице 1.1.

4 Указания по технике безопасности

Перед проведением практического занятия следует изучить инструкцию по технике безопасности при работе на компьютере. Также следует соблюдать правила и требования, установленные для данного компьютерного класса.

Таблица 1.1 – Варианты заданий

Номер варианта	ЛФ (система ЛФ)	Вид минимальной формы; метод перевода
1	2	3
1	$\begin{cases} y_0 = \sum(0, 1, 2, 5, 7, 10, 12, 13, 14); \\ y_1 = \prod(0, 1, 2, 5, 12, 13, 14). \end{cases}$	МДНФ; МП 1
2	$y = \sum(0, 1, 12, 13, 14, 15, 16, 29, 30, 31)$	МКНФ; МП 2
3	$\begin{cases} y_0 = \sum(3, 4, 8, 9, 10, 11, 12); \\ y_1 = \sum(2, 3, 5, 10, 11, 12, 14, 15). \end{cases}$	МДНФ; МП 1
4	$y = \prod(1, 12, 13, 14, 15, 16, 29, 31)$	МКНФ; МП 2
5	$\begin{cases} y_0 = \prod(3, 4, (10), 11, 12); \\ y_1 = \prod(5, (10), 11, 12, 14, 15). \end{cases}$	МДНФ; МП 1
6	$y = \sum(14, 15, 16, 20, 21, 22, 23, 30, 31)$	МКНФ; МП 2
7	$\begin{cases} y_0 = \prod(0, 1, 2, (13), (14)); \\ y_1 = \prod(0, 2, 5, 12, (13), (14)). \end{cases}$	МДНФ; МП 1
8	$y = \prod(6, 7, 8, 9, 10, 11, 12, 16, 29)$	МКНФ; МП 2
9	$\begin{cases} y_0 = \sum((0), (1), 3, 4, 6, 7, 11, 14, (15)); \\ y_1 = \sum((0), (1), 2, 3, 5, 10, 11, 12, 14, (15)). \end{cases}$	МДНФ; МП 1
10	$y = \sum((20), (21), (22), 23, 24, 25, 30, 31)$	МКНФ; МП 2
11	$\begin{cases} y_0 = \prod((0), (1), (2), 5, 7, 10, 12, 13, 14); \\ y_1 = \sum(0, 1, 2, 5, 12, 13, 14). \end{cases}$	МДНФ; МП 1
12	$y = \prod(6, 7, 8, 9, 29, 30, 31)$	МКНФ; МП 2

Продолжение таблицы 1.1

1	2	3
13	$\begin{cases} y_0 = \sum((3), 4, 6, (7), 11, 14, (15)); \\ y_1 = \sum((2), 3, 5, (10), 11, 12, 14, (15)). \end{cases}$	МДНФ; МП 1
14	$y = \sum(5, 6, 7, 8, 24, 25, 30, 31)$	МКНФ; МП 2
15	$\begin{cases} y_0 = \prod(0, 1, 2, 9, 10, 14); \\ y_1 = \prod(0, 1, 2, 4, 5, 12, (13), 15). \end{cases}$	МДНФ; МП 1
16	$y = \prod(3, 4, 5, 6, 10, 12, 16, 28, 29)$	МКНФ; МП 2
17	$\begin{cases} y_0 = \sum(0, 1, 2, (5), 7, (10), 12, (13), 14); \\ y_1 = \prod((0), 1, 2, 12, 13, (14)). \end{cases}$	МДНФ; МП 1
18	$y = \sum(0, 2, 4, 6, 8, 10, (30), (31))$	МКНФ; МП 2
19	$\begin{cases} y_0 = \prod(1, 10, 12, 13, 14); \\ y_1 = \sum(0, 1, 2, 3, (12), 13, 14). \end{cases}$	МДНФ; МП 1
20	$y = \prod((3), 5, 6, (10), (16), 28, (29))$	МКНФ; МП 2

5 Содержание отчета, форма и правила оформления отчета о выполненной работе

Отчет по практической работе выполняется на листах формат А4 согласно требований ГОСТ и ЕСКД и должен содержать следующие пункты:

- а) титульный лист с названием работы, дисциплины, кода группы, ФИО исполнителя и преподавателя;
- б) краткое теоретическое введение;
- в) непосредственно минимизацию выбранным методом;
- г) перевод в заданный базис заданным методом;
- д) схему электрическую принципиальную синтезированного

устройства;

е) скриншот из программы моделирования, включающий схему и таблицу истинности;

ж) выводы по результатам работы.

з) выводы по результатам работы.

6 Контрольные вопросы и защита работы

6.1. Какие существуют способы минимизации ЛФ? Привести примеры.

6.2. Чем отличается ДНФ от КНФ, МДНФ от МКНФ? Привести примеры.

6.3. Какие операции Булевой алгебры используются для перехода в базис «И-НЕ»? Привести примеры.

6.4. Какие операции Булевой алгебры используются для перехода в базис «ИЛИ-НЕ»? Привести примеры.

6.5. В какой базис лучше переводить ДНФ? В какой КНФ? Привести примеры.

7 Литература: [].

ПРАКТИЧЕСКАЯ РАБОТА 2

Реализация ЛФ (системы ЛФ) на мультиплексорах (мультиплексорах и логических элементах)

1 Введение

Современная цифровая техника представляет собой набор не только логических элементов (ЛЭ). Если использовать только их, то большинство устройств получались бы больших геометрических размеров, работали бы относительно медленно, стоили бы дорого и т. д. Поэтому, были разработаны схемы, состоящие из ЛЭ, для выполнения различных операций над двоичными числами. Они были упакованы в корпуса микросхем различной степени интеграции и получили специфические названия в зависимости от выполняемой функции.

Специализированных микросхем достаточно много, поэтому важно:

- знать основные их типы;
- уметь их использовать для решения задач синтеза различных цифровых устройств.

2 Теоретическая часть

Мультиплексор – это комбинационное цифровое устройство, которое обеспечивает передачу на единственный выход DO одного из нескольких входных сигналов DI_j в соответствии с поступающим адресным кодом A_i . Если выходов у мультиплексора два, то второй – инверсный.

Условно-графическое обозначение некоторых видов мультиплексоров приведено на рисунке 2.1.

Логика работы мультиплексора с двумя адресными входами приведена

в таблице 2.1.

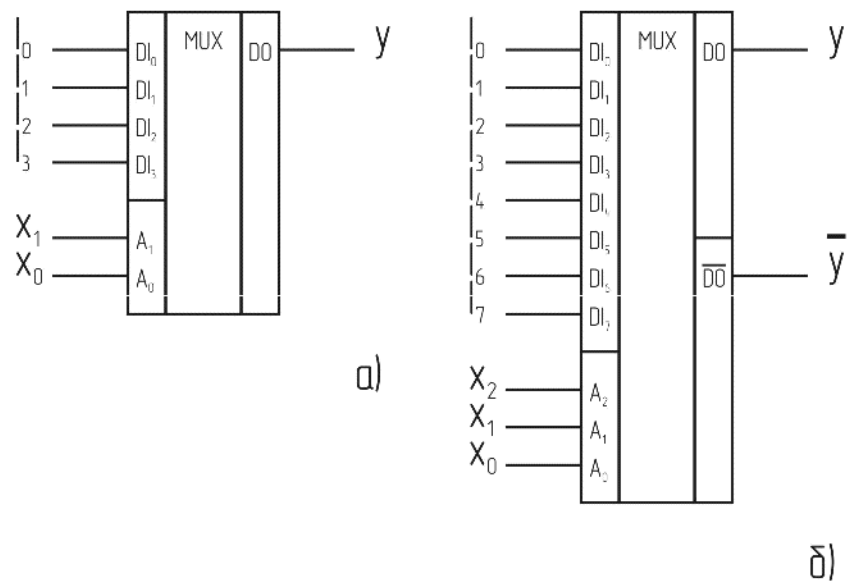


Рисунок 2.1 – Условно-графическое обозначение мультиплексоров:

- а) мультиплексор с двумя адресными входами;
- б) мультиплексор с тремя адресными входами

Таблица 2.1 – Таблица истинности (логика работы) мультиплексора с двумя адресными входами

x_1	x_0	y
0	0	I_0
0	1	I_1
1	0	I_2
1	1	I_3

Микросхемы мультиплексоров можно использовать:

- для передачи информации от нескольких источников к одному приемнику;
- для преобразования параллельного кода в последовательный;
- для реализации логических функций (ЛФ).

В данном практическом занятии будет решаться третья задача:

реализация логических функций на базе мультиплексора.

При реализации могут встречаться три случая:

а) $n = q$;

б) $n < q$;

в) $n > q$,

где n – количество переменных ЛФ, q – число адресных входов мультиплексора.

В первом случае реализация выполняется просто. Наборы переменных подаются на адресные входы мультиплексора с соблюдением веса разрядов.

Во втором случае наборы переменных подаются на адресные входы мультиплексора с соблюдением веса разряда, при этом остаются свободными один или несколько адресных входов с большим весом. Эти свободные адресные входы подключаются к лог. «0», как и незадействованные информационные входы.

Рассмотрим пример: необходимо реализовать ЛФ $y = x_1 x_0$ на мультиплексоре с двумя адресными входами.

Наиболее сложным является третий случай, когда $n > q$. В этом случае приходится использовать разложение ЛФ на более простые ЛФ меньшего числа переменных. Для разложения используют два метода:

а) декомпозиция по методу Шеннона;

б) машинно-ориентированный алгоритм.

В любом из методов возможна реализация устройства только на мультиплексорах или на мультиплексорах и логических элементах.

ЛЭ могут быть из элементарного логического базиса, либо из базиса «И-НЕ» («ИЛИ-НЕ») в зависимости от задачи синтеза.

Если хотя бы одна из более простых ЛФ в результате использования одного из указанных способов разложения получается нетривиальной, то разложение продолжается. На втором этапе производится разложение более

простых функций первого этапа. Если и после второго этапа есть хотя бы одна ЛФ нетривиального вида, то разложение необходимо продолжать, и до тех пор, пока все функции не будут иметь тривиальный вид.

Функция называется тривиальной, если имеет один из следующих видов:

а) $y = 0$;

б) $y = 1$;

в) $y = x$;

г) $y = \bar{x}$.

При реализации ЛФ на мультиплексорах и ЛЭ разложение исходной ЛФ завершается после первого этапа.

Машинно-ориентированный алгоритм не всегда обеспечивает получение оптимальной (минимальной) структуры цифрового устройства, поскольку не всегда разложение ЛФ по выбранным переменным соответствует оптимальному случаю. Процесс построения оптимальных схем является многошаговым с необходимостью комбинаторного перебора процедур разложения ЛФ по различному числу и набору переменных на каждом шаге.

Нахождение оптимальной реализации возможно на основе рассмотренного машинно-ориентированного алгоритма синтеза только при условии, что будут перебраны все возможные варианты перестановки в наборе переменных. Это существенно усложняет вычисления и в большинстве случаев может быть реализовано только на ЭВМ.

Разложение с помощью декомпозиции по методу Шеннона позволяет с первого раза получить минимальную схему устройства, поэтому этот метод и будет рассмотрен в данной практической работе.

Метод, использующий декомпозицию заданной ЛФ по методу Шеннона, включает следующие этапы:

а) находится МДНФ логической функции;

б) определяется количество вхождений в МДНФ каждой переменной, и выделяется q переменных, входящих в МДНФ максимальное количество раз. Эти переменные подаются на адресные входы выходного мультиплексора;

в) производится декомпозиция МДНФ заданной логической функции методом Шеннона по выделенным в качестве адресных переменных и определяются остаточные функции первого яруса. Метод Шеннона имеет вид:

$$f(x_1, x_2, \dots, x_n) = \bar{x}_{i_1} \bar{x}_{i_2} \dots \bar{x}_{i_k} f_0 + \bar{x}_{i_1} \bar{x}_{i_2} \dots \bar{x}_{i_{k-1}} x_{i_k} f_1 + \dots + x_{i_1} x_{i_2} \dots x_{i_k} f_{2^k-1}, \quad (2.1)$$

где $f_0, f_1, \dots, f_{2^k-1}$ – остаточные функции (ОФ) разложения, которые получаются из функции f ;

г) если полученные остаточные функции тривиальны, то устройство является одноярусным и дальнейшие действия заключаются в построении схемы на первом ярусе мультиплексоров;

д) в случае если ОФ первого яруса не тривиальны, то после подсчета количества вхождений во все ОФ первого яруса по максимуму выбираются переменные, подаваемые на адресные входы мультиплексоров второго яруса;

е) производится декомпозиция каждой ОФ первого яруса по выделенным q адресным переменным и определяются ОФ второго яруса. Их общее количество равно 2^{2q} , по 2^q на каждый из 2^q мультиплексоров второго яруса. Среди них могут быть тривиальные и не тривиальные ОФ. Тривиальные не требуют дальнейшего разложения и использования мультиплексоров третьего яруса для их формирования. Нетривиальные ОФ второго яруса реализуются на мультиплексорах третьего яруса.

Разложение и определение остаточных функций ярусов последующих порядков осуществляется до тех пор, пока все полученные остаточные функции не станут тривиальными.

Более подробно см. материалы лекции 3.6.2: «Синтез комбинационных

схем на мультиплексорах».

Практическая работа выполняется с использованием ПК и следующего программного обеспечения: среда схемотехнического проектирования и моделирования – *NI Multisim* версии не ниже 10.

В ней представлены отечественные и зарубежные аналоги цифровых интегральных микросхем мультиплексоров. Выбрать необходимые микросхемы из базы можно из панели инструментов. Справа в окне можно увидеть условно-графическое обозначение компонента и его функциональное назначение.

3 Задания (задачи)

В ходе практической работы необходимо синтезировать схему электрическую принципиальную:

- на основе микросхемы (микросхем) мультиплексора;
- на основе микросхемы мультиплексора и ЛЭ.

Для решения поставленной задачи необходимо выполнить следующие пункты:

- записать ТИ заданной ЛФ;
- произвести обоснованный выбор микросхемы мультиплексора;
- провести разложение с использованием декомпозиции по методу Шеннона;
- произвести обоснованный выбор дополнительных микросхем, если они необходимы;
- синтезировать схему, используя выбранные ИМС;
- выполнить моделирование схемы электрической принципиальной в среде схемотехнического проектирования и моделирования *NI Multisim* и получить ТИ с помощью программы. Таблицы, полученные самостоятельно и с помощью программы должны совпадать;

- сделать выводы о полученной схеме.

Варианты заданий приведены в таблице 2.2.

Таблица 2.2 – Исходные данные для синтеза схемы на основе мультиплексора (мультиплексоров), мультиплексора и ЛЭ

Номер варианта	Логическая функция	Число адрес- ных входов	Реали- зация
1	2	3	4
1	$f = \sum(0, 10, 11, 12, 20, 21, 22, 30, 31)$	2	МХ и ЛЭ
2	$f = \prod(0, 1, 2, 3, 8, 9, 10, 11, 12, 13, 14, 15, 22, 27, 28, 29)$	3	МХ
3	$f = \sum(0, 1, 5, 6, 10, 11, 15, 16, 29, 31)$	4	МХ и ЛЭ
4	$f = \prod(1, 2, 3, 10, 11, 12, 13, 14, 15, 16, 17, 18, 19, 20, 21)$	2	МХ
5	$f = \sum(0, 5, 9, 15, 21, 25, 29, 30, 31)$	3	МХ и ЛЭ
6	$f = \prod(1, 3, 5, 7, 8, 9, 10, 11, 12, 13, 15, 17, 19, 21, 23, 29, 30, 31)$	4	МХ
7	$f = \sum(4, 9, 14, 19, 24, 29, 30)$	2	МХ и ЛЭ
8	$f = \prod(1, 2, 8, 9, 10, 11, 12, 13, 14, 26, 27, 28, 29, 30, 31)$	3	МХ
9	$f = \sum(3, 8, 13, 18, 23, 28, 30)$	4	МХ и ЛЭ
10	$f = \prod(0, 2, 3, 4, 5, 6, 7, 8, 9, 10, 11, 17, 18, 25, 26, 29, 30)$	2	МХ
11	$f = \sum(2, 7, 12, 17, 22, 27, 30)$	3	МХ и ЛЭ
12	$f = \prod(0, 1, 7, 8, 9, 10, 11, 12, 13, 20, 21, 22, 23, 24, 25, 27)$	4	МХ
13	$f = \sum(1, 6, 11, 16, 21, 26, 31)$	2	МХ и ЛЭ
14	$f = \prod(0, 1, 2, 3, 4, 5, 6, 8, 9, 11, 12, 13, 14, 22, 23, 28, 29)$	3	МХ
15	$f = \sum(0, 5, 10, 15, 20, 25, 30)$	4	МХ и ЛЭ
16	$f = \prod(0, 1, 3, 4, 5, 6, 8, 9, 10, 12, 13, 17, 18, 19, 22, 23, 24)$	2	МХ
17	$f = \sum(5, 6, 11, 12, 13, 19, 24, 31)$	3	МХ и ЛЭ

Продолжение таблицы 2.2

1	2	3	4
18	$f = \prod(0, 1, 2, 3, 8, 9, 10, 11, 12, 15, 20, 21, 22, 23, 24, 26, 29)$	4	МХ
19	$f = \sum(3, 9, 11, 17, 19, 25, 27, 30)$	2	МХ и ЛЭ
20	$f = \prod(1, 2, 3, 5, 7, 8, 9, 11, 12, 13, 16, 17, 21, 22, 25, 28)$	3	МХ

4 Указания по технике безопасности

Перед проведением практического занятия следует изучить инструкцию по технике безопасности при работе на компьютере. Также следует соблюдать правила и требования, установленные для данного компьютерного класса.

5 Содержание отчета, форма и правила оформления отчета о выполненной работе

Отчет по практической работе выполняется на листах формат А4 согласно требований ГОСТ и ЕСКД и должен содержать следующие пункты:

- а) титульный лист с названием работы, дисциплины, кода группы, ФИО исполнителя и преподавателя;
- б) краткое теоретическое введение;
- в) условия, ход выполнения и решения задач пункта 3;
- г) ТИ, составленные вручную и полученные с помощью программы для каждой из схем;
- д) схему смоделированного устройства на основе мультиплексора (ов) (с ТИ, подтверждающей работу устройства);
- е) схему смоделированного устройства на основе мультиплексора и ЛЭ (с ТИ, подтверждающей работу устройства);
- ж) выводы по результатам работы.

6 Контрольные вопросы и защита работы

6.1. Что представляет собой мультиплексор? Каково его основное назначение?

6.2. Как выполняется реализация ЛФ с использованием микросхемы мультиплексора, если $n = q$?

6.3. Как выполняется реализация ЛФ с использованием микросхемы мультиплексора, если $n < q$?

6.4. Как выполняется реализация ЛФ с использованием микросхемы мультиплексора, если $n > q$? Какие методы известны?

6.5. Каковы основные этапы метода, использующего декомпозицию заданной ЛФ по методу Шеннона?

6.6. Каковы основные этапы метода, использующего машинно-ориентированный алгоритм?

6.7. Каковы достоинства и недостатки каждого метода?

7 Литература: [].

ПРАКТИЧЕСКАЯ РАБОТА 3

Синтез комбинационной схемы на ПЗУ

1 Введение

Для хранения небольших массивов кодовых слов (информации) обычно используются регистры. Для хранения больших массивов (информации) в таком случае потребуется большое количество микросхем регистров. Поэтому во втором случае используется особый класс устройств – запоминающие устройства (ЗУ). Запоминающие устройства могут хранить не только информацию, но и коды программ, результаты промежуточных вычислений и т. д. Таким образом, ЗУ имеет достаточно широкое применение, поэтому важно:

- знать основные их типы, параметры и характеристики;
- уметь их использовать для решения задач синтеза различных цифровых устройств.

2 Теоретическая часть

Оперативное ЗУ предназначено для хранения переменной информации, оно допускает изменение своего содержимого в ходе выполнения процессором вычислительных операций с данными. Это значит, что процессор может выбрать (режим считывания) из ОЗУ код команды и данные и после обработки поместить в ОЗУ (режим записи) полученный результат. Причем возможно размещение в ОЗУ новых данных на местах прежних, которые в этом случае перестают существовать. Таким образом, ОЗУ может работать в режимах записи, считывания и хранения информации.

Постоянное ЗУ содержит информацию, которая не должна изменяться

в ходе выполнения процессором программы. Такую информацию составляют стандартные подпрограммы, табличные данные, коды физических констант и постоянных коэффициентов и т. п. Эта информация заносится в ПЗУ предварительно, например, путем пережигания легкоплавких металлических перемычек в структуре ПЗУ, и в ходе работы процессора может только считываться. Таким образом, ПЗУ работает в режимах хранения и считывания.

Самым главным параметром ЗУ является информационная емкость – число единиц информации в битах или байтах, которое может одновременно храниться в данном ЗУ. Информационная емкость зависит как от числа ячеек памяти, так и размерности этих ячеек. Обращение к ячейкам памяти осуществляется по так называемым адресным линиям, причем оба этих параметра находятся в однозначной зависимости:

$$N = 2^n,$$

где N – количество ячеек памяти;

n – количество адресных линий.

Таким образом, информационная емкость ЗУ может быть описана формулой вида $N \times D$, где D – разрядность ячейки памяти. Необходимо помнить, что, например:

$$2^{10} = 1024,$$

это количество ячеек памяти при 10 адресных линиях. Эту величину принято обозначать как 1К. Соответственно, при 11 линиях связи количество ячеек памяти будет составлять 2048 или 2К.

Реализация устройств с применением ЗУ решается достаточно просто, если информационная емкость микросхемы (ИМС) соответствует логической функции (ЛФ) или системе ЛФ, т. е.:

- количество переменных меньше или равно количеству адресных входов ИМС ЗУ;

- количество логических функций меньше или равно количеству логических функций, если рассматривается система.

В указанном случае, задача синтеза сводится к подаче логических переменных на адресные входы ЗУ, а с выходов снимаются логические функции. В этом случае требуется составить лишь таблицу программирования ИМС ЗУ.

Более сложный случай, когда:

- либо количество переменных превышает количество адресных входов ИМС;
- либо количество логических функций превышает количество выходов ИМС;
- либо разрядность данных больше, чем разрядность ЯП ИМС ЗУ;
- либо все выше перечисленные случаи возникают вместе.

В такой ситуации необходимо, как и во всех решаемых в предыдущих практических занятиях задачах, выполнить минимизацию заданных логических функций или их систем.

Подробно методика синтеза рассмотрена в лекции 3.6.4: «Синтез комбинационных схем на ПЗУ и ПЛИС», а также в литературе, указанной в рабочей программе.

Именно эта задача и будет решаться в данной практической работе.

3 Задания (задачи)

В ходе практической работы необходимо синтезировать схему электрическую принципиальную на основе микросхем ПЗУ.

Для решения поставленной задачи необходимо выполнить следующие пункты:

- провести минимизацию количества входов используемых ПЗУ;
- провести минимизацию количества выходов ПЗУ;

- провести минимизацию количества ПЗУ;
- по проведенным минимизациям обосновать выбор ПЗУ, указав необходимое количество самих ПЗУ, а также их параметры: количество входов и выходов в каждом;
- нарисовать схему электрическую принципиальную, используя результаты предыдущих расчетов;
- составить таблицу программирования ПЗУ;
- выполнить моделирование схемы электрической принципиальной в среде схемотехнического проектирования и моделирования *NI Multisim* и получить ТИ с помощью программы. Таблицы, заданные по условию задачи, и полученные с помощью программы должны совпадать;
- сделать выводы о полученной схеме.

Варианты заданий приведены в таблице 3.1.

Таблица 3.1 – Исходные данные для синтеза схемы для системы ЛФ на основе микросхем ПЗУ

№ вари- анта	Логические функции $f_r(x_7, \dots, x_0)$
1	2
1	$f_1 = \sum(0, 1, 27, 28, 43, 66, 67, 100, 155, 178, 200, 212, 255)$ $f_2 = \sum(100, 108, 122, 153, 163, 173, 185, 199, 203, 211, 233, 244, 250)$ $f_3 = \sum(45, 123, 124, 207, 209, 212, 220, 221, 231, 235, 248, 249, 254)$

2	$f_1 = \sum(11, 15, 25, 29, 35, 45, 55, 67, 69, 58, 66, 102, 250)$ $f_2 = \sum(11, 25, 36, 47, 58, 69, 72, 83, 94, 125, 155, 175, 199)$ $f_3 = \sum(10, 33, 44, 59, 68, 77, 82, 121, 135, 148, 159, 168, 200)$
---	--

Продолжение таблицы 3.1

1	2
3	$f_1 = \sum(33, 56, 92, 125, 137, 156, 178, 192, 205, 231, 245, 247, 255)$ $f_2 = \sum(33, 35, 36, 47, 53, 54, 55, 56, 64, 65, 85, 86, 200)$ $f_3 = \sum(31, 37, 45, 57, 68, 78, 81, 95, 101, 125, 138, 155, 190)$
4	$f_1 = \sum(22, 23, 25, 28, 43, 44, 45, 67, 72, 74, 90, 101, 150)$ $f_2 = \sum(23, 24, 37, 38, 39, 44, 45, 55, 75, 83, 124, 159, 195)$ $f_3 = \sum(65, 78, 84, 96, 125, 137, 148, 169, 173, 185, 208, 215, 226)$
5	$f_1 = \sum(11, 12, 43, 49, 55, 59, 71, 79, 95, 115, 126, 145, 186)$ $f_2 = \sum(56, 58, 69, 73, 125, 135, 148, 196, 205, 213, 221, 238, 247)$ $f_3 = \sum(110, 111, 112, 125, 126, 127, 156, 157, 199, 200, 201, 225, 226)$
6	$f_1 = \sum(50, 51, 52, 65, 66, 67, 102, 103, 104, 221, 222, 223, 224)$ $f_2 = \sum(50, 51, 52, 167, 168, 169, 223, 224, 225, 246, 247, 248, 249)$ $f_3 = \sum(49, 50, 101, 108, 115, 135, 136, 155, 159, 202, 207, 224, 249)$

7	$f_1 = \sum(80, 81, 82, 225, 226, 227, 231, 232, 233, 245, 246, 247, 248)$ $f_2 = \sum(80, 81, 115, 116, 117, 129, 130, 156, 157, 209, 215, 224, 246)$ $f_3 = \sum(81, 82, 83, 226, 227, 232, 233, 234, 248, 249, 250, 251, 252)$
8	$f_1 = \sum(44, 45, 46, 47, 48, 57, 59, 73, 76, 77, 88, 99, 100)$ $f_2 = \sum(44, 45, 46, 51, 52, 68, 69, 73, 78, 86, 87, 88, 90)$ $f_3 = \sum(44, 45, 46, 52, 53, 61, 68, 69, 75, 79, 91, 92, 100)$

Продолжение таблицы 3.1

1	2
9	$f_1 = \sum(55, 56, 57, 63, 64, 102, 103, 202, 203, 245, 246, 247, 249)$ $f_2 = \sum(60, 61, 62, 63, 45, 46, 47, 78, 79, 80, 81, 246, 247)$ $f_3 = \sum(65, 78, 82, 83, 84, 246, 249, 250, 251, 252, 253, 254, 255)$
10	$f_1 = \sum(3, 5, 9, 12, 13, 15, 17, 19, 205, 231, 245, 247, 255)$ $f_2 = \sum(3, 6, 7, 8, 11, 12, 17, 19, 205, 207, 244, 245, 255)$ $f_3 = \sum(3, 7, 12, 15, 20, 204, 206, 209, 244, 245, 247, 248, 254)$
11	$f_1 = \sum(99, 100, 102, 105, 109, 166, 167, 200, 225, 226, 227, 232, 233)$ $f_2 = \sum(100, 108, 122, 153, 163, 173, 200, 225, 228, 232, 233, 244, 250)$ $f_3 = \sum(98, 123, 124, 165, 209, 213, 231, 232, 235, 238, 248, 249, 254)$
12	$f_1 = \sum(50, 51, 52, 65, 66, 67, 75, 76, 78, 95, 215, 217, 219)$ $f_2 = \sum(50, 51, 55, 66, 68, 69, 79, 97, 225, 226, 227, 228, 229)$ $f_3 = \sum(49, 50, 101, 220, 221, 222, 230, 235, 238, 244, 245, 252, 254)$

13	$f_1 = \sum(44, 45, 46, 47, 48, 57, 59, 73, 76, 77, 88, 99, 100)$ $f_2 = \sum(44, 45, 46, 51, 52, 68, 69, 73, 78, 86, 87, 88, 90)$ $f_3 = \sum(44, 45, 46, 52, 53, 61, 68, 69, 75, 79, 91, 92, 100)$
14	$f_1 = \sum(11, 17, 22, 28, 37, 45, 50, 60, 69, 70, 80, 102, 250)$ $f_2 = \sum(11, 25, 38, 46, 51, 61, 71, 81, 94, 125, 126, 127, 129)$ $f_3 = \sum(9, 33, 44, 55, 66, 77, 88, 120, 121, 122, 125, 128, 130)$

Продолжение таблицы 3.1

1	2
15	$f_1 = \sum(33, 37, 38, 125, 126, 156, 178, 180, 205, 207, 208, 245, 249)$ $f_2 = \sum(33, 35, 40, 47, 50, 51, 52, 66, 69, 75, 85, 199, 200)$ $f_3 = \sum(33, 37, 45, 57, 68, 78, 81, 95, 199, 200, 201, 207, 208)$
16	$f_1 = \sum(1, 2, 3, 4, 15, 17, 19, 25, 26, 28, 203, 204, 205)$ $f_2 = \sum(2, 3, 13, 15, 19, 200, 201, 202, 203, 207, 208, 209, 211)$ $f_3 = \sum(3, 7, 12, 15, 20, 204, 206, 209, 244, 245, 247, 248, 254)$
17	$f_1 = \sum(24, 25, 26, 27, 38, 47, 49, 63, 66, 67, 88, 99, 100)$ $f_2 = \sum(24, 25, 26, 31, 32, 48, 49, 73, 78, 96, 97, 98, 99)$ $f_3 = \sum(24, 25, 36, 42, 53, 61, 78, 79, 85, 89, 91, 92, 100)$
18	$f_1 = \sum(72, 73, 75, 78, 83, 84, 85, 87, 92, 94, 100, 101, 150)$ $f_2 = \sum(73, 74, 77, 78, 79, 84, 85, 95, 105, 103, 124, 159, 195)$ $f_3 = \sum(75, 78, 84, 96, 125, 157, 158, 159, 193, 195, 208, 215, 226)$

19	$f_1 = \sum (202, 203, 205, 208, 230, 231, 232, 233, 242, 244, 249, 250, 251)$ $f_2 = \sum (203, 204, 207, 208, 209, 234, 235, 250, 251, 252, 253, 254, 255)$ $f_3 = \sum (205, 206, 207, 208, 225, 237, 248, 249, 250, 251, 252, 253, 254)$
20	$f_1 = \sum (110, 112, 143, 149, 155, 159, 171, 179, 195, 205, 226, 245, 255)$ $f_2 = \sum (111, 112, 113, 143, 145, 146, 148, 196, 205, 213, 221, 238, 247)$ $f_3 = \sum (110, 111, 112, 125, 126, 127, 156, 157, 199, 200, 201, 225, 226)$

4 Указания по технике безопасности

Перед проведением практического занятия следует изучить инструкцию по технике безопасности при работе на компьютере. Также следует соблюдать правила и требования, установленные для данного компьютерного класса.

5 Содержание отчета, форма и правила оформления отчета о выполненной работе

Отчет по практической работе выполняется на листах формат А4 согласно требований ГОСТ и ЕСКД и должен содержать следующие пункты:

- а) титульный лист с названием работы, дисциплины, кода группы, ФИО исполнителя и преподавателя;
- б) краткое теоретическое введение;
- в) условия, ход выполнения и решения задач пункта 3;
- г) схему смоделированного устройства в программе;
- д) таблицу программирования микросхем ПЗУ;
- е) ТИ, полученную с помощью программы;
- ж) выводы по результатам работы.

6 Контрольные вопросы и защита работы

6.1. Что представляет собой микросхема ПЗУ? Каковы основные параметры и характеристики?

6.2. Каковы основные этапы синтеза ЛФ на основе ПЗУ?

6.3. Каковы требования к каждому этапу синтеза?

6.4. Каковы критерии выбора микросхемы ПЗУ для реализации устройства на её основе?

7 Литература: [].

ПРАКТИЧЕСКАЯ РАБОТА 4

Синтез комбинационной схемы на ПЛМ

1 Введение

Современная электронная промышленность выпускает широкий спектр специализированных БИС, предназначенных для использования в нестандартной цифровой аппаратуре. Для таких БИС используется классификация по критерию участия заказчика в реализации конкретной функции.

Заказные ИС разрабатываются на основе стандартных или специально созданных элементов и узлов по функциональной схеме заказчика. Топологические слои заказной ИС проектируется и изготавливается по индивидуальным фотошаблонам, что позволяет достичь предельных значений технических параметров в данной технологии. Заказные БИС могут также проектироваться на основе стандартных элементов, находящихся в составе библиотеки, которая может включать как простые логические элементы (И - НЕ, ИЛИ - НЕ, триггеры), так и более сложные (сумматоры, умножители, арифметико-логические устройства).

Полузаказные БИС состоят из заранее спроектированной изготовителем постоянной части. При использовании БК специализация БИС достигается на заключительном этапе производства за счет нанесения переменных слоев межсоединений. ПЛИС поставляется потребителю в конструктивно-законченном виде и программирование производится электрическим способом.

Таким образом, специализированные БИС имеют достаточно широкое применение в современных устройствах, т. к. на одной микросхеме может быть реализовано достаточно большое количество различных элементов и

узлов, на их основе. Поэтому важным является:

- знание методики синтеза устройств на основе ПЛМ;
- умение использовать методики для синтеза.

2 Теоретическая часть

Одним из видов программируемых потребителем полужаказных ИС являются программируемые логические матрицы (ПЛМ). Функциональная структура ПЛМ состоит из n - входов, k - элементов «И», выходы которых образуют k вертикальных шин, m - элементов «ИЛИ», выходы которых подключены к сумматорам по модулю 2.

Каждый элемент «И» (конъюнктор) имеет $2-n$ входов, которые соединяют его со всеми линиями входных сигналов и их инверсиями. В линии связи включены специальные перемычки, которые выполняются из нихрома, кристаллического кремния или в виде $p-n$ -переходов, которые могут быть разрушены с помощью подачи определенных импульсов тока или напряжения заданной амплитуды и длительности.

ПЛМ является эффективным средством для реализации систем логических функций.

Подробно методика синтеза рассмотрена в лекции 3.6.4: «Синтез комбинационных схем на ПЗУ и ПЛМ», а также в литературе, указанной в рабочей программе.

Именно эта задача и будет решаться в данной практической работе.

3 Задания (задачи)

В ходе практической работы необходимо синтезировать схему электрическую принципиальную на основе микросхем ПЛМ.

Для решения поставленной задачи необходимо выполнить следующие

пункты:

- рассчитать минимально необходимую площадь ПЛМ;
- минимизировать количество микросхем ПЛМ;
- по проведенным расчетам обосновать выбор ПЛМ, указав необходимое количество самих ПЛМ, а также их параметры: количество входов, выходов и строк в каждом;
- нарисовать схему электрическую принципиальную, используя результаты предыдущих расчетов;
- составить таблицу программирования ПЛМ (можно представить в виде рисунка);
- сделать выводы о полученной схеме.

Варианты заданий приведены в таблице 4.1.

Таблица 4.1 – Исходные данные для синтеза схемы для системы ЛФ на основе микросхем ПЛМ

№ вар.	Логические функции $f_r(x_7, \dots, x_0)$
1	2
1	$f_1 = \sum(0, 1, 27, 28, 43, 66, 67, 100, 155, 178, 200, 212, 255)$ $f_2 = \sum(100, 108, 122, 153, 163, 173, 185, 199, 203, 211, 233, 244, 250)$ $f_3 = \sum(45, 123, 124, 207, 209, 212, 220, 221, 231, 235, 248, 249, 254)$
2	$f_1 = \sum(11, 15, 25, 29, 35, 45, 55, 67, 69, 58, 66, 102, 250)$ $f_2 = \sum(11, 25, 36, 47, 58, 69, 72, 83, 94, 125, 155, 175, 199)$ $f_3 = \sum(10, 33, 44, 59, 68, 77, 82, 121, 135, 148, 159, 168, 200)$

Продолжение таблицы 4.1

1	2
3	$f_1 = \sum(33, 56, 92, 125, 137, 156, 178, 192, 205, 231, 245, 247, 255)$ $f_2 = \sum(33, 35, 36, 47, 53, 54, 55, 56, 64, 65, 85, 86, 200)$ $f_3 = \sum(31, 37, 45, 57, 68, 78, 81, 95, 101, 125, 138, 155, 190)$
4	$f_1 = \sum(22, 23, 25, 28, 43, 44, 45, 67, 72, 74, 90, 101, 150)$ $f_2 = \sum(23, 24, 37, 38, 39, 44, 45, 55, 75, 83, 124, 159, 195)$ $f_3 = \sum(65, 78, 84, 96, 125, 137, 148, 169, 173, 185, 208, 215, 226)$
5	$f_1 = \sum(11, 12, 43, 49, 55, 59, 71, 79, 95, 115, 126, 145, 186)$ $f_2 = \sum(56, 58, 69, 73, 125, 135, 148, 196, 205, 213, 221, 238, 247)$ $f_3 = \sum(110, 111, 112, 125, 126, 127, 156, 157, 199, 200, 201, 225, 226)$
6	$f_1 = \sum(50, 51, 52, 65, 66, 67, 102, 103, 104, 221, 222, 223, 224)$ $f_2 = \sum(50, 51, 52, 167, 168, 169, 223, 224, 225, 246, 247, 248, 249)$ $f_3 = \sum(49, 50, 101, 108, 115, 135, 136, 155, 159, 202, 207, 224, 249)$
7	$f_1 = \sum(80, 81, 82, 225, 226, 227, 231, 232, 233, 245, 246, 247, 248)$ $f_2 = \sum(80, 81, 115, 116, 117, 129, 130, 156, 157, 209, 215, 224, 246)$ $f_3 = \sum(81, 82, 83, 226, 227, 232, 233, 234, 248, 249, 250, 251, 252)$
8	$f_1 = \sum(44, 45, 46, 47, 48, 57, 59, 73, 76, 77, 88, 99, 100)$ $f_2 = \sum(44, 45, 46, 51, 52, 68, 69, 73, 78, 86, 87, 88, 90)$ $f_3 = \sum(44, 45, 46, 52, 53, 61, 68, 69, 75, 79, 91, 92, 100)$

Продолжение таблицы 4.1

1	2
9	$f_1 = \sum(55, 56, 57, 63, 64, 102, 103, 202, 203, 245, 246, 247, 249)$ $f_2 = \sum(60, 61, 62, 63, 45, 46, 47, 78, 79, 80, 81, 246, 247)$ $f_3 = \sum(65, 78, 82, 83, 84, 246, 249, 250, 251, 252, 253, 254, 255)$
10	$f_1 = \sum(3, 5, 9, 12, 13, 15, 17, 19, 205, 231, 245, 247, 255)$ $f_2 = \sum(3, 6, 7, 8, 11, 12, 17, 19, 205, 207, 244, 245, 255)$ $f_3 = \sum(3, 7, 12, 15, 20, 204, 206, 209, 244, 245, 247, 248, 254)$
11	$f_1 = \sum(99, 100, 102, 105, 109, 166, 167, 200, 225, 226, 227, 232, 233)$ $f_2 = \sum(100, 108, 122, 153, 163, 173, 200, 225, 228, 232, 233, 244, 250)$ $f_3 = \sum(98, 123, 124, 165, 209, 213, 231, 232, 235, 238, 248, 249, 254)$
12	$f_1 = \sum(50, 51, 52, 65, 66, 67, 75, 76, 78, 95, 215, 217, 219)$ $f_2 = \sum(50, 51, 55, 66, 68, 69, 79, 97, 225, 226, 227, 228, 229)$ $f_3 = \sum(49, 50, 101, 220, 221, 222, 230, 235, 238, 244, 245, 252, 254)$
13	$f_1 = \sum(44, 45, 46, 47, 48, 57, 59, 73, 76, 77, 88, 99, 100)$ $f_2 = \sum(44, 45, 46, 51, 52, 68, 69, 73, 78, 86, 87, 88, 90)$ $f_3 = \sum(44, 45, 46, 52, 53, 61, 68, 69, 75, 79, 91, 92, 100)$
14	$f_1 = \sum(11, 17, 22, 28, 37, 45, 50, 60, 69, 70, 80, 102, 250)$ $f_2 = \sum(11, 25, 38, 46, 51, 61, 71, 81, 94, 125, 126, 127, 129)$ $f_3 = \sum(9, 33, 44, 55, 66, 77, 88, 120, 121, 122, 125, 128, 130)$

Продолжение таблицы 4.1

1	2
15	$f_1 = \sum(33, 37, 38, 125, 126, 156, 178, 180, 205, 207, 208, 245, 249)$ $f_2 = \sum(33, 35, 40, 47, 50, 51, 52, 66, 69, 75, 85, 199, 200)$ $f_3 = \sum(33, 37, 45, 57, 68, 78, 81, 95, 199, 200, 201, 207, 208)$
16	$f_1 = \sum(1, 2, 3, 4, 15, 17, 19, 25, 26, 28, 203, 204, 205)$ $f_2 = \sum(2, 3, 13, 15, 19, 200, 201, 202, 203, 207, 208, 209, 211)$ $f_3 = \sum(3, 7, 12, 15, 20, 204, 206, 209, 244, 245, 247, 248, 254)$
17	$f_1 = \sum(24, 25, 26, 27, 38, 47, 49, 63, 66, 67, 88, 99, 100)$ $f_2 = \sum(24, 25, 26, 31, 32, 48, 49, 73, 78, 96, 97, 98, 99)$ $f_3 = \sum(24, 25, 36, 42, 53, 61, 78, 79, 85, 89, 91, 92, 100)$
18	$f_1 = \sum(72, 73, 75, 78, 83, 84, 85, 87, 92, 94, 100, 101, 150)$ $f_2 = \sum(73, 74, 77, 78, 79, 84, 85, 95, 105, 103, 124, 159, 195)$ $f_3 = \sum(75, 78, 84, 96, 125, 157, 158, 159, 193, 195, 208, 215, 226)$
19	$f_1 = \sum(202, 203, 205, 208, 230, 231, 232, 233, 242, 244, 249, 250, 251)$ $f_2 = \sum(203, 204, 207, 208, 209, 234, 235, 250, 251, 252, 253, 254, 255)$ $f_3 = \sum(205, 206, 207, 208, 225, 237, 248, 249, 250, 251, 252, 253, 254)$
20	$f_1 = \sum(110, 112, 143, 149, 155, 159, 171, 179, 195, 205, 226, 245, 255)$ $f_2 = \sum(111, 112, 113, 143, 145, 146, 148, 196, 205, 213, 221, 238, 247)$ $f_3 = \sum(110, 111, 112, 125, 126, 127, 156, 157, 199, 200, 201, 225, 226)$

4 Указания по технике безопасности

Перед проведением практического занятия следует изучить

инструкцию по технике безопасности при работе на компьютере. Также следует соблюдать правила и требования, установленные для данного компьютерного класса.

5 Содержание отчета, форма и правила оформления отчета о выполненной работе

Отчет по практической работе выполняется на листах формат А4 согласно требований ГОСТ и ЕСКД и должен содержать следующие пункты:

- а) титульный лист с названием работы, дисциплины, кода группы, ФИО исполнителя и преподавателя;
- б) краткое теоретическое введение;
- в) условия, ход выполнения и решения задач пункта 3;
- г) схему синтезированного устройства;
- д) таблицу программирования микросхем ПЛМ;
- е) выводы по результатам работы.

6 Контрольные вопросы и защита работы

6.1. Что представляет собой микросхема ПЛМ? Каковы основные параметры и характеристики?

6.2. Каковы основные этапы синтеза ЛФ на основе ПЛМ?

6.3. Каковы требования к каждому этапу синтеза?

6.4. Каковы критерии выбора микросхемы ПЛМ для реализации устройства на её основе?

7 Литература: [].

ПРАКТИЧЕСКАЯ РАБОТА 5, 6

Синтез цифрового автомата с памятью: синтез цифрового автомата Мура; синтез цифрового автомата Мили

1 Введение

Последовательностные устройства – это цифровые устройства с памятью. В них выходной сигнал определяется не только текущим состоянием входа, но и рядом предыдущих значений. Обычно в состав последовательностных устройств входят комбинационные устройства и запоминающие ячейки.

Последовательностные устройства позволяют изменять свое состояние в определенные, строго фиксированные моменты времени. Это позволяет учитывать времена задержки прохождения цифровых сигналов через комбинационные цифровые устройства. При этом обычно определяется наибольшее время распространения и изменение состояния цифрового устройства производится с периодом, большим или равным этому времени.

Последовательностные устройства используются в различных цепях и устройствах даже чаще, чем комбинационные, поэтому важным является умение синтезировать подобные устройства.

2 Теоретическая часть

Устройство, оперирующее с логическими сигналами и имеющее некоторое множество внутренних состояний a_k , множество входных x_i и выходных сигналов y_j , называется цифровым автоматом.

Любой автомат описывается кортежем шести переменных:

$$S = \{A, X, Y, \delta, \lambda, a_0\}.$$

Различают автоматы Мура и Мили. Автоматы Мура описываются функциями переходов и выходов:

$$\begin{aligned} a_{t+1} &= \delta(a_t, x_t), \\ y_t &= \lambda(a_t), \end{aligned} \quad (5.1)$$

т.е. каждое новое состояние обусловлено предшествующим состоянием и входным сигналом, а выход в каждый момент времени однозначно определяется состоянием автомата.

Автоматы Мили отличаются тем, что выход зависит не только от состояния, но и от входного сигнала:

$$\begin{aligned} a_{t+1} &= \delta(a_t, x_t), \\ y_t &= \lambda(a_t, x_t). \end{aligned} \quad (5.2)$$

Понятие состояния автомата предполагает наличие у него внутренней памяти. Число различных состояний зависит от глубины этой памяти.

В качестве элементов памяти могут использоваться стандартные модули ПЗУ или логические схемы с обратными связями, в частности – триггеры.

Синтез включает в себя выполнение нескольких этапов:

- а) по заданным графам работы ЦА Мура (Мили) необходимо составить таблицы функций переходов и выходов для синтезируемых автоматов;
- б) выбрать вариант кодирования входов, выходов и состояний автомата;
- в) выбрать тип элементов памяти;
- г) определить логические функции возбуждения элементов памяти и функций выходов, описывающих работу вспомогательных комбинационных схем;
- д) минимизировать полученные логические функции возбуждения и функции выходов с применением одного из известных методов, например, методом карт Карно;

е) синтезировать схему электрическую принципиальную по полученным минимальным формам логических функций.

Подробно методика синтеза рассмотрена в лекциях 4.1: «Модели цифровых автоматов (ЦА) с памятью» и 4.2 «Структурный синтез ЦА с памятью», а также в литературе, указанной в рабочей программе.

Именно эта задача и будет решаться в данной практической работе.

3 Задания (задачи)

В ходе практической работы необходимо синтезировать схему электрическую принципиальную цифрового автомата.

Для решения поставленной задачи необходимо выполнить следующие пункты:

- по заданному графу работы составить таблицы функций переходов и выходов синтезируемого автомата;
- выбрать варианты кодирования входов, выходов и состояний автомата;
- выбрать в качестве элементов памяти заданный тип триггера и заполнить таблицы работы автомата с учетом логики работы триггера;
- нарисовать структурную схему синтезируемого автомата;
- определить логические функции возбуждения элементов памяти и функций выходов;
- минимизировать полученные логические функции;
- синтезировать схему электрическую принципиальную цифрового автомата по полученным минимальным формам логических функций. Начертить разработанную схему;
- выполнить моделирование схемы электрической принципиальной в среде схемотехнического проектирования и моделирования *NI Multisim*;
- получить экспериментальные диаграммы и логику работы

синтезированного цифрового автомата с памятью. Результаты полученные с помощью программы должны совпадать с заданными по условию задачи;

- преобразовать заданный тип графа автомата в другой (если был задан по варианту автомат Мура, то преобразовать в автомат Мили, и наоборот). Представить полученные результаты преподавателю. После этого выполнить все пункты, указанные выше.

Варианты заданий приведены в таблице 5.1.

Таблица 5.1 – Исходные данные для синтеза схемы цифрового автомата с памятью

Номер варианта	Направленный граф работы цифрового автомата	Тип элемента памяти
1	2	3
1		<i>JK</i> -триггеры (синхр.)
2		<i>D</i> -триггеры (синхр.)

Продолжение таблицы 5.1

1	2	3
3		<i>RS</i> -триггеры (асинхр.)
4		<i>D</i> -триггеры (синхр.)
5		<i>RS</i> -триггеры (асинхр.)
6		<i>JK</i> -триггеры (синхр.)

Продолжение таблицы 5.1

1	2	3
7		JK-триггеры (синхр.)
8		D-триггеры (синхр.)
9		RS-триггеры (асинхр.)

Продолжение таблицы 5.1

1	2	3
10		<i>JK-триггеры (синхр.)</i>
11		<i>D-триггеры (синхр.)</i>
12		<i>RS-триггеры (асинхр.)</i>

Продолжение таблицы 5.1

1	2	3
13		<i>JK-триггеры (синхр.)</i>
14		<i>D-триггеры (синхр.)</i>
16		<i>JK-триггеры (синхр.)</i>

17		<i>JK-триггеры (синхр.)</i>
----	--	-----------------------------

4 Указания по технике безопасности

Перед проведением практического занятия следует изучить инструкцию по технике безопасности при работе на компьютере. Также следует соблюдать правила и требования, установленные для данного компьютерного класса.

5 Содержание отчета, форма и правила оформления отчета о выполненной работе

Отчет по практической работе выполняется на листах формат А4 согласно требований ГОСТ и ЕСКД и должен содержать следующие пункты:

- а) титульный лист с названием работы, дисциплины, кода группы, ФИО исполнителя и преподавателя;
- б) краткое теоретическое введение;
- в) условия, ход выполнения и решения задач пункта 3;
- г) схему синтезированных цифровых автоматов Мура и Мили;
- д) экспериментальные диаграммы и логику работы синтезированных цифровых автоматов с памятью;
- е) выводы по результатам работы.

6 Контрольные вопросы и защита работы

6.1. Что представляет собой автомат Мура? Нарисовать структурную схему и граф работы.

6.2. Что представляет собой автомат Мили? Нарисовать структурную схему и граф работы.

6.3. Каковы способы описания автоматов?

6.4. Как заполняются таблицы функций переходов и выходов? Привести примеры.

6.5. Как выполняется кодирование входов, выходов и состояний автомата? Привести примеры.

6.6. Как определить логические функции возбуждения элементов памяти и функций выходов, описывающих работу вспомогательных комбинационных схем? Привести примеры.

7 Литература: [].

ПРАКТИЧЕСКАЯ РАБОТА 7

Синтез цифровых устройств различной сложности

1 Введение

Последовательностные устройства – это цифровые устройства с памятью. В них выходной сигнал определяется не только текущим состоянием входа, но и рядом предыдущих значений.

В электронных устройствах часто приходится решать следующие задачи:

- подсчет количества импульсов;
- подсчет количества событий;
- формирование временных интервалов;
- деление частоты и т. д.

Указанные задачи решаются с помощью специализированных устройств – счетчиков, поэтому важным является умение синтезировать подобные устройства.

2 Теоретическая часть

Счетчики делятся на следующие разновидности:

а) по способу записи информации:

- 1) с последовательной загрузкой;
- 2) с параллельной загрузкой:

- синхронная;
- асинхронная;

б) по типу выходных сигналов:

- 1) двоичные;

- 2) двовично-десятичные;
- 3) десятичные;
- 4) специализированные;

в) по способу счета:

- 1) в прямом направлении;
- 2) реверсивные.

Особая группа – счетчики с переменным (программируемым коэффициентом деления).

Можно отметить два основных способа построения счетчиков: на основе триггеров и на основе регистров. При этом основными характеристиками будут модуль счета m , т. е. число, характеризующее количество устойчивых состояний счетчика, и быстродействие, которое характеризуется максимальной частотой поступления счетных импульсов.

Работу счетчиков удобнее всего представлять в графическом виде.

На каждом выходе счетчика реализуется собственный коэффициент деления входной частоты импульсов, значение которого зависит от вида счетчика.

Для реализации разных коэффициентов необходимо вводить дополнительные обратные связи. Существуют два способа построения делителей:

– первый основан на использовании режима параллельной синхронной загрузки счетчика, когда первоначальное состояние (с которого начинается подсчет импульсов) записывается в счетчик специальной командой. Обычно это сигнал формируется при переполнении счетчика. Происходит переключение режима счета на режим параллельной синхронной загрузки;

– второй способ программирования модуля пересчет основан на использовании входа сброса счетчика в нулевое состояние (как синхронного сброса, так и асинхронного). Сброс производится из необходимого состояния счетчика. Указанное выше состояние определяется специально

разработанным устройством, подключаемым к счетчику.

Подробно методика синтеза рассмотрена в лекции 4.4: «Синтез цифровых устройств на счетчиках в интегральном исполнении», а также в литературе, указанной в рабочей программе.

Именно эта задача и будет решаться в данной практической работе.

3 Задания (задачи)

В ходе практической работы необходимо синтезировать схему электрическую принципиальную цифрового устройства на счетчиках в интегральном исполнении – делителя частоты.

Для решения поставленной задачи необходимо выполнить следующие пункты:

- провести обоснованный выбор микросхемы счетчика;
- начертить направленный граф работы микросхемы счетчика;
- начертить направленный граф работы делителя частоты с заданным коэффициентом деления;
- синтезировать схему электрическую принципиальную делителя частоты. Начертить разработанную схему;
- выполнить моделирование схемы электрической принципиальной в среде схемотехнического проектирования и моделирования *NI Multisim*;
- получить экспериментальные диаграммы и логику работы синтезированного делителя частоты. Результаты полученные с помощью программы должны совпадать с заданными по условию задачи;
- синтезировать схему электрическую принципиальную делителя частоты, используя микросхему счетчика с программируемым коэффициентом деления. Выполнить все пункты, указанные выше, для этой схемы;
- выполнить анализ и сравнение схем на различных микросхемах

счетчиков. Сделать выводы;

- разработать схемы управления делителями частоты, синтезированными выше. Выполнить моделирование полных схем в среде схемотехнического проектирования и моделирования *NI Multisim*.

Варианты заданий приведены в таблице 7.1.

Таблица 7.1 – Исходные данные для синтеза цифровых устройств на счетчиках в интегральном исполнении

№ варианта	Коэф. деления	Способ работы	Тип ИМС счетчика
1	2	3	4
1	25	Суммирующий	СТ2
	37	Вычитающий	СТ2/СТ10
2	57	Суммирующий	СТ2/СТ10
	36	Вычитающий	СТ2
3	22	Суммирующий	СТ2/СТ10
	46	Вычитающий	СТ2
4	71	Суммирующий	СТ2
	55	Вычитающий	СТ2/СТ10
5	100	Суммирующий	СТ2
	20	Вычитающий	СТ2/СТ10
6	82	Суммирующий	СТ2
	45	Вычитающий	СТ2/СТ10
7	33	Суммирующий	СТ2
	44	Вычитающий	СТ2/СТ10
8	64	Суммирующий	СТ2/СТ10
	24	Вычитающий	СТ2

Продолжение таблицы 7.1

1	2	3	4
9	67	Суммирующий	СТ2/СТ10
	39	Вычитающий	СТ2
10	36	Суммирующий	СТ2/СТ10
	58	Вычитающий	СТ2
11	27	Суммирующий	СТ2
	88	Вычитающий	СТ2/СТ10
12	93	Суммирующий	СТ2/СТ10
	52	Вычитающий	СТ2
13	67	Суммирующий	СТ2
	46	Вычитающий	СТ2/СТ10
14	100	Суммирующий	СТ2/СТ10
	50	Вычитающий	СТ2
15	77	Суммирующий	СТ2
	44	Вычитающий	СТ2/СТ10
16	34	Суммирующий	СТ2/СТ10
	57	Вычитающий	СТ2
17	25	Суммирующий	СТ2
	97	Вычитающий	СТ2/СТ10
18	28	Суммирующий	СТ2
	56	Вычитающий	СТ2/СТ10
19	42	Суммирующий	СТ2
	56	Вычитающий	СТ2/СТ10
20	57	Суммирующий	СТ2
	63	Вычитающий	СТ2/СТ10

4 Указания по технике безопасности

Перед проведением практического занятия следует изучить инструкцию по технике безопасности при работе на компьютере. Также следует соблюдать правила и требования, установленные для данного компьютерного класса.

5 Содержание отчета, форма и правила оформления отчета о выполненной работе

Отчет по практической работе выполняется на листах формат А4 согласно требований ГОСТ и ЕСКД и должен содержать следующие пункты:

- а) титульный лист с названием работы, дисциплины, кода группы, ФИО исполнителя и преподавателя;
- б) краткое теоретическое введение;
- в) условия, ход выполнения и решения задач пункта 3;
- г) схему синтезированных делителей частоты на заданных микросхемах счетчиков и на счетчике с программируемым коэффициентом деления;
- д) экспериментальные диаграммы и логику работы синтезированных делителей частоты на использованных микросхемах счетчиков;
- е) выводы по результатам работы.

6 Контрольные вопросы и защита работы

6.1. Что представляет собой микросхема счетчика? Каково его назначение?

6.2. Какие разновидности счетчиков известны? Привести примеры.

6.3. Как описывается работы ИМС счетчиков различного типа?

Привести примеры.

6.4. Какие известны способы построения делителей? Привести примеры.

6.5. Чем отличаются способы работы делителей суммирующий и вычитающий? Привести примеры графов.

7 Литература: [].

СПИСОК РЕКОМЕНДУЕМОЙ ЛИТЕРАТУРЫ

Основная учебная литература

1. Грабовски, Б. Справочник по электронике / Богдан Грабовски ; [пер. с фр. Хаванов А. В.]. – [2-е изд., испр.]. – Москва : ДМК Пресс, 2009. – 409 с. : ил. – Библиогр.: с. 398. – Прил.: с. 399-409. – ISBN 978-5-94074-472-6.

2. Прянишников, В. А. Электроника : Полный курс лекций / В. А. Прянишников. – СПб. : КОРОНА-Век, 2010. – 416 с. : ил. – Библиогр.: с. 415. – ISBN 978-5-7931-0522-4.

3. Яковлев, С. В. (СевКавГТУ). Электроника : учеб. пособие / С. В. Яковлев ; ФГБОУ Сев.-Кав. гос. техн. ун-т. – Ставрополь : Издательство СевКавГТУ, 2012. – 270 с. : ил. – Библиогр.: с. 268-269.

Дополнительная литература

1. Максина, Е. Л. Электроника : конспект лекций / Е. Л. Максина . - Москва : Эксмо, 2008. - 159 с. : ил. - (Экзамен в кармане). - ISBN 978-5-699-23185-0.

2. Лысенко, В. Г. Электроника : учеб. пособие / В. Г. Лысенко ; Моск. гос. ин-т радиотехники, электроники и автоматики (технический ун-т). – Москва : МИРЭА, 2008. – 147 с. : ил. – Библиогр.: с. 143-144. – ISBN 978-5-7339-0687-4.

3. Хмелев, В. Н. Электроника и микропроцессорная техника : курс лекций / В. Н. Хмелев, А. В. Шалунов, Е. В. Сыпин ; АлтГТУ им. И. И. Ползунова. – Бийск : АлтГТУ, 2008. – 308 с. : ил. – Библиогр.: с. 301. – ISBN 978-5-9257-0126-3.

4. Бойт, К. Цифровая электроника / К. Бойт ; пер. с нем. М. М.

Ташлицкого . - М. : Техносфера, 2007. - 472 с. : ил., табл. - (Мир электроники). - ISBN 978-5-94836-124-6.

5. Щука, А. А. Электроника : учеб. пособие для вузов / А. А. Щука ; под ред. А. С. Сигова . - СПб. : БХВ-Петербург, 2006. - 799 с. : ил. - Предм. указ.: с. 792-799. - ISBN 5-94157-461-4.

6. Лачин, В. И. Электроника : учеб. пособие / В. И. Лачин, Н. С. Савелов . - 5-е изд., перераб. и доп. - Ростов н/Д : Феникс, 2005. - 704 с. - (Высшее образование). - Библиогр.: с. 697. - ISBN 5-222-07025-5.

7. Алексеенко, А. Г. Основы микросхемотехники / А. Г. Алексеенко . - 3-е изд. перераб. и доп. - М. : ЮНИМЕДИАСТАЙЛ, 2002. - 448с. : ил., табл. - (Технический университет). - Библиогр.: с. 438-442. - Предм. указ.: с. 444-448. - ISBN 5-94774-002-8.

8. Цифровые интегральные микросхемы : справочник / [М. И. Богданович, И. Н. Грель, С. А. Дубина и др.] . - Изд. 2-е, перераб и доп. - Мн. : Беларусь, Полымя, 1996. - 605 с. - Прил.: с. 555-576. - Библиогр.: с. 603. - ISBN 985-01-0037-0.

9. Цифровые интегральные микросхемы : справочник / [П. П. Мальцев, Н. С. Долидзе, М. И. Критенко и др.] . - М. : Радио и связь, 1994. - 240 с. : ил. - Прил.: с. 215-238. - Библиогр.: с. 239-240. - ISBN 5-256-00845-5.

10. Пухальский, Г. И. Проектирование дискретных устройств на интегральных микросхемах : справочник / Г. И. Пухальский, Т. Я. Новосельцева . - М. : Радио и связь, 1990. - 304 с. - Библиогр.: с. 302-304. - Прил.: с. 294-301. - ISBN 5-256-00701-7.

11. Электронные промышленные устройства : учебник для вузов / [В. И. Васильев, Ю. М. Гусев, В. Н. Миронов и др.] . - М. : Высшая школа, 1988. - 303 с. - Библиогр.: с. 296-299. - Список усл. сокр.: с. 297-299. - Предм. указ.: с. 300-301. - ISBN 5-06-001.

12. Цифровые и аналоговые интегральные микросхемы : справочник / [С. В. Якубовский, Л. И. Ниссельсон, В. Н. Кулешова] . - М. : Радио и связь,

1989. – 496 с. : ил. , табл. – Прил.: с. 485-483. – Библиогр.: с. 484. – ISBN 5-256-00259-7.

13. Аналоговые и цифровые интегральные микросхемы : справ. пособие / [С. В. Якубовский, Н. А. Барканов, Л. И. Ниссельсон и др.] ; под ред. С. В. Якубовского. – Изд. 2-е, перераб. и доп. – М. : Радио и связь, 1984. – 432 с. – (Проектирование РЭА на интегральных микросхемах). – Библиогр.: с. 427-429.

ЭЛЕКТРОННЫЕ ПРОМЫШЛЕННЫЕ УСТРОЙСТВА

Методические указания по выполнению практических работ

по направлению подготовки

11.03.04 Электроника и нанoeлектроника

Квалификация выпускника

Бакалавр

Составитель: Лапин А.А.

Редактор:

Подписано в печать _____			
Формат _____	Усл. п. л. – _____	Уч.-изд. л. – _____.	
Бумага _____.	Печать _____.	Заказ _____	Тираж _____ экз.
ФГАОУ ВО «Северо-Кавказский федеральный университет»			
355029, г. Ставрополь, пр. Кулакова, 2			

Издательство Северо-Кавказского федерального университета
Отпечатано в типографии СКФУ

МИНИСТЕРСТВО НАУКИ И ВЫСШЕГО ОБРАЗОВАНИЯ РОССИЙСКОЙ ФЕДЕРАЦИИ
Федеральное государственное автономное образовательное учреждение высшего
образования
«СЕВЕРО-КАВКАЗСКИЙ ФЕДЕРАЛЬНЫЙ УНИВЕРСИТЕТ»

МЕТОДИЧЕСКИЕ УКАЗАНИЯ
к расчетно-графической работе

по дисциплине «**Электронные промышленные устройства**»
для студентов направления подготовки

11.03.04 Электроника и нанoeлектроника

Направленность (профиль)

Интеллектуальные программируемые системы и устройства

Ставрополь 2026г.

Печатается по решению
Учебно-методического совета
Северо-Кавказского
федерального университета

УДК
ББК

Рецензент: Валюхов Д.П.

Лапин А.А. **Электронные промышленные устройства**: методические указания по выполнению расчетно-графической работы. – Ставрополь: Изд-во СКФУ, 20___. – 43 с.

Настоящие методические указания являются руководством по выполнению расчетно-графической работы на предложенные темы (по вариантам) по дисциплине «Электронные промышленные устройства» для студентов направления подготовки 11.03.04 Электроника и наноэлектроника. В методических указаниях приведены: варианты задания, содержание и структура расчетно-графической работы, рекомендации по выбору темы, организации выполнения и порядку защиты, список рекомендуемой литературы.

Методические указания составлены в соответствии с требованиями ФГОС ВО по направлению подготовки 11.03.04 Электроника и наноэлектроника, рабочим учебным планом и программой дисциплины «Электронные промышленные устройства».

УДК
ББК

© ФГАОУ ВО «Северо-Кавказский
федеральный университет», 20__

Введение

Цель освоения дисциплины: формирование набора профессиональных компетенций будущего бакалавра по направлению подготовки 11.03.04 Электроника и нанoeлектроника.

Задачи освоения дисциплины: сформировать знания, умения и навыки разработки, моделирования и проектирования узлов, блоков и устройств аналоговой и цифровой техники.

В результате выполнения расчетно-графической работы (далее РГР) студенты должны на примере разработки различных электронных узлов (блоков или устройств) научиться решать задачи: синтеза электронных устройств, расчета основных параметров и характеристик, моделирования устройств на ПК.

Содержание

1 Общие требования к выполнению РГР	5
2 Рекомендации по подготовке и оформлению РГР	14
2.1 Структурные элементы РГР	14
2.2 Правила оформления РГР	24
3 Рекомендации по организации работ над РГР	27
4 Порядок представления РГР к защите	28
5 Процедура защиты РГР	29
6 Список рекомендуемой литературы	30
Приложение А. Правила оформления титульного листа пояснительной записки к РГР, листа задания на РГР	35
Приложение Б. Примеры выполнения основной надписи по формам 1, 2, 2а и перечня элементов	38

1 ОБЩИЕ ТРЕБОВАНИЯ К ВЫПОЛНЕНИЮ РГР

Расчетно-графическая работа (далее – РГР) призвана путем решения практических задач обучить студентов:

а) классифицировать и разрабатывать устройства, различные по структурному и функциональному признаку;

б) преобразовывать и использовать формы и свойства логических функций, включая их минимизацию различными способами, наиболее приемлемыми в заданных условиях;

в) синтезировать комбинационные схемы в базисе стандартных цифровых микросхем;

г) синтезировать последовательностные схемы с обратными связями в базисе стандартных цифровых микросхем;

д) синтезировать комбинационные или последовательностные схемы в базисе цифровых микросхем класса запоминающих устройств;

е) проводить анализ синтезированных схем на предмет устойчивости и поиска неопределенных (неустойчивых) состояний с целью дальнейшего устранения их влияния на работу устройства с помощью известных методов;

ж) проводить расчет основных статических и динамических параметров разработанного устройства.

В ходе выполнения РГР необходимо выполнить разработку цифрового устройства по одной из следующих тем:

а) «Разработка делителя частоты (исполнение – счетчик в интегральном исполнении)»;

б) «Разработка синтезатора частоты (исполнение – нормированный умножитель)»;

в) «Разработка синтезатора частоты (исполнение – накапливающий сумматор)»;

г) «Разработка синтезатора частоты (исполнение – ФАПЧ)»;

д) «Разработка логического устройства управления на мультиплексорах»;

е) «Разработка логического устройства управления на мультиплексорах и логических элементах «И-НЕ» и «ИЛИ-НЕ»»;

ж) «Разработка логического устройства управления на ППЗУ»;

з) «Разработка логического устройства управления на ПЛМ».

Тема РГР выбирается по согласованию с преподавателем – руководителем РГР. Для всех тем также выбирается номер варианта задания.

Данные для РГР выбираются из ниже следующих пяти таблиц, следующим образом:

- тема а) – таблица 1;
- тема б), в), г) – таблица 2;
- тема д) – таблица 3;
- тема е) – таблица 4;
- тема ж), з) – таблица 5.

Для темы а) характерными являются данные о:

- коэффициенте деления K ;
- шаге сетки;
- исполнении (счетчик в интегральном исполнении), то есть, элементной

базе для синтеза делителя частоты.

Для тем б), в) и г) характерными являются данные о:

- диапазоне частот;
- шаге сетки;
- исполнении (нормированный умножитель, накапливающий сумматор

или ФАПЧ), то есть, элементной базе для синтеза синтезатора частоты.

Для темы д) характерными являются данные о:

- логической функции пяти переменных;
- исполнении (мультиплексор с заданным количеством адресных входов – q), то есть, элементной базе для синтеза логического устройства управления. Необходимо учитывать, что заданный мультиплексор необходимо использовать для реализации всех узлов схемы.

Для темы е) характерными являются данные о:

- системе трех логических функций шести переменных каждая;
- исполнении (мультиплексор с заданным количеством адресных входов – q , логические элементы И-НЕ и ИЛИ-НЕ), то есть, элементной базе для синтеза логического устройства управления. Необходимо учитывать, что заданный мультиплексор необходимо использовать для реализации одного яруса схемы, для остальных ярусов – использовать либо только логические элементы базиса И-НЕ, либо ИЛИ-НЕ. Совместное использование обоих базисов не допустимо. О критерии выбора базиса будет сказано далее.

Для тем ж) и з) характерными являются данные о:

- системе четырех логических функций десяти переменных каждая;
- исполнении (интегральные микросхемы ППЗУ или ПЛМ), то есть, элементной базе для синтеза логического устройства управления.

Тема и данные для РГР оформляются на листе задания, который является стандартным бланком СКФУ.

Таблица 1 – Варианты заданий по теме: «Разработка делителя частоты»

Коэффициент деления, K	Шаг сетки	Исполнение	
		Счетчик в	интегральном исполнении
1	2	3	
10, ..., 500	1	1	
5, ..., 1200	1	2	
25, ..., 1700	1	3	
40, ..., 750	1	4	
75, ..., 2700	1	5	
85, ..., 2025	1	6	
26, ..., 1026	1	7	
33, ..., 2013	1	8	
48, ..., 1705	1	9	

Продолжение таблицы 1

1	2	3
65,..., 1575	1	10
20,...,1000	1	11
50,...,2000	1	12
100,...,3000	1	13
200,...,1500	1	14
10,...,1500	1	15
30,...,3000	1	16
50,...,500	1	17
100,5;...;1000,5	0,5	18
200,1;...;2000,1	0,1	19
500,2;...;3000,2	0,2	20

Таблица 2 – Варианты заданий по теме: «Разработка синтезатора частоты»

Диапазон частот, кГц	Шаг сетки, кГц	Исполнение		
		Нормированный умножитель	Накапливающий сумматор	ФАПЧ
1	2	3	4	5
1,...,50	1	1	2	25
10,...,600	10	3	4	26
10,...,1000	50	5	6	27
100,...,1000	100	7	8	28
1000,...,10000	100	9	10	29
1000,...,5000	50	11	12	30
100,...,5000	25	13	14	31
100,...,2500	50	15	16	32
500,...,3000	100	17	18	33
500,...,5000	100	19	20	34

Продолжение таблицы 2

1	2	3	4	5
100,...,5000	100	21	22	35
50,...,1000	50	23	24	36

Таблица 3 – Варианты заданий по теме: «Разработка логического устройства управления на мультиплексорах»

Логическая функция $f(x_4, x_3, x_2, x_1, x_0)$	Число адресных входов МХ, q		
	2, 3	3, 4	2, 4
1	2	3	4
$f = \sum(0, 1, 7, 12, 17, 22, 27, 29, 31)$	1	26	51
$f = \prod(0, 1, 7, 9, 12, 13, 15, 16, 18, 21, 24, 25, 26, 30)$	2	27	52
$f = \sum(1, 2, 3, 8, 11, 19, 25, 26, 29)$	3	28	53
$f = \prod(0, 1, 2, 3, 5, 6, 7, 8, 10, 11, 17, 18, 20, 27, 31)$	4	29	54
$f = \sum(0, 9, 13, 14, 15, 16, 25, 29, 30)$	5	30	55
$f = \prod(1, 2, 3, 5, 7, 8, 9, 11, 12, 13, 16, 17, 21, 22, 25, 28)$	6	31	56
$f = \sum(3, 9, 11, 17, 19, 25, 27, 30)$	7	32	57
$f = \prod(0, 1, 2, 3, 8, 9, 10, 11, 12, 15, 20, 21, 22, 23, 24, 26, 29)$	8	33	58
$f = \sum(5, 6, 11, 12, 13, 19, 24, 31)$	9	34	59
$f = \prod(0, 1, 3, 4, 5, 6, 8, 9, 10, 12, 13, 17, 18, 19, 22, 23, 24)$	10	35	60
$f = \sum(0, 5, 10, 15, 20, 25, 30)$	11	36	61
$f = \prod(0, 1, 2, 3, 4, 5, 6, 8, 9, 11, 12, 13, 14, 22, 23, 28, 29)$	12	37	62
$f = \sum(1, 6, 11, 16, 21, 26, 31)$	13	38	63
$f = \prod(0, 1, 7, 8, 9, 10, 11, 12, 13, 20, 21, 22, 23, 24, 25, 27)$	14	39	64
$f = \sum(2, 7, 12, 17, 22, 27, 30)$	15	40	65
$f = \prod(0, 2, 3, 4, 5, 6, 7, 8, 9, 10, 11, 17, 18, 25, 26, 29, 30)$	16	41	66

Продолжение таблицы 3

1	2	3	4
$f = \sum(3, 8, 13, 18, 23, 28, 30)$	17	42	67
$f = \prod(1, 2, 8, 9, 10, 11, 12, 13, 14, 26, 27, 28, 29, 30, 31)$	18	43	68
$f = \sum(4, 9, 14, 19, 24, 29, 30)$	19	44	69
$f = \prod(1, 3, 5, 7, 8, 9, 10, 11, 12, 13, 15, 17, 19, 21, 23, 29, 30, 31)$	20	45	70
$f = \sum(0, 5, 9, 15, 21, 25, 29, 30, 31)$	21	46	71
$f = \prod(1, 2, 3, 10, 11, 12, 13, 14, 15, 16, 17, 18, 19, 20, 21)$	22	47	72
$f = \sum(0, 1, 5, 6, 10, 11, 15, 16, 29, 31)$	23	48	73
$f = \prod(0, 1, 2, 3, 8, 9, 10, 11, 12, 13, 14, 15, 22, 27, 28, 29)$	24	49	74
$f = \sum(0, 10, 11, 12, 20, 21, 22, 30, 31)$	25	50	75

Таблица 4 – Варианты заданий по теме: «Разработка логического устройства управления на мультиплексорах и логических элементах И-НЕ и ИЛИ-НЕ»

Логические функции $f_r(x_5, x_4, x_3, x_2, x_1, x_0)$	Число адресных входов МХ, q		
	2, 3	2, 4	3, 4
1	2	3	4
$f_1 = \sum(0, 1, 5, 10, 11, 20, 24, 25, 31, 43, 44, 55, 56, 57, 60, 63)$	1	2	3
$f_2 = \sum(0, 1, 2, 3, 9, 18, 19, 32, 36, 37, 38, 42, 43, 48, 59, 60)$			
$f_3 = \sum(1, 2, 4, 5, 6, 7, 8, 13, 18, 19, 21, 22, 23, 38, 43, 48, 49, 58, 61)$			
$f_1 = \sum(1, 2, 3, 5, 7, 12, 13, 14, 18, 26, 27, 37, 38, 48, 58, 61)$	4	5	6
$f_2 = \sum(1, 2, 9, 11, 12, 13, 20, 29, 31, 32, 33, 38, 45, 46, 51, 53, 60, 63)$			
$f_3 = \sum(0, 1, 2, 8, 11, 12, 29, 30, 31, 39, 40, 44, 53, 54, 58, 61, 62)$			

Продолжение таблицы 4

1	2	3	4
$f_1 = \sum(5, 6, 9, 10, 11, 18, 19, 23, 27, 28, 32, 33, 34, 47, 55, 56, 58, 61)$ $f_2 = \sum(5, 6, 7, 10, 11, 17, 18, 22, 23, 28, 29, 34, 35, 46, 56, 57, 62)$ $f_3 = \sum(5, 6, 8, 9, 16, 17, 28, 29, 35, 36, 37, 45, 46, 47, 57, 63)$	7	8	9
$f_1 = \sum(10, 11, 13, 14, 15, 23, 24, 27, 31, 34, 35, 44, 45, 60, 61)$ $f_2 = \sum(9, 10, 11, 14, 18, 21, 22, 26, 27, 38, 39, 40, 49, 50, 58, 60)$ $f_3 = \sum(7, 8, 10, 11, 18, 19, 21, 27, 28, 37, 38, 41, 42, 53, 54, 55)$	10	11	12
$f_1 = \sum(7, 8, 13, 14, 15, 25, 26, 27, 33, 34, 39, 40, 47, 59, 60)$ $f_2 = \sum(6, 7, 8, 14, 15, 24, 25, 32, 33, 45, 46, 47, 51, 58, 61)$ $f_3 = \sum(8, 9, 14, 15, 25, 26, 33, 34, 35, 46, 47, 52, 53, 59, 63)$	13	14	15
$f_1 = \sum(12, 13, 14, 19, 27, 28, 33, 34, 35, 44, 45, 51, 57, 60)$ $f_2 = \sum(12, 13, 15, 17, 19, 28, 30, 35, 36, 43, 44, 56, 57, 61)$ $f_3 = \sum(12, 13, 19, 20, 21, 27, 38, 39, 43, 44, 55, 56, 59)$	16	17	18
$f_1 = \sum(18, 19, 27, 28, 29, 36, 37, 48, 49, 50, 51, 57, 58)$ $f_2 = \sum(17, 18, 19, 28, 29, 37, 38, 49, 50, 51, 52, 58, 59, 60)$ $f_3 = \sum(16, 17, 18, 27, 28, 29, 35, 36, 42, 43, 44, 57, 58, 61)$	19	20	21
$f_1 = \sum(27, 28, 29, 31, 33, 34, 35, 43, 44, 52, 53, 54, 60, 61, 62)$ $f_2 = \sum(26, 27, 28, 33, 34, 43, 44, 45, 46, 51, 52, 53, 59, 60, 61)$ $f_3 = \sum(28, 29, 30, 34, 35, 44, 45, 46, 50, 51, 52, 59, 60, 63)$	22	23	24
$f_1 = \sum(19, 20, 21, 29, 30, 43, 44, 45, 52, 53, 54, 59, 60, 63)$ $f_2 = \sum(19, 20, 28, 29, 42, 43, 44, 51, 52, 53, 57, 58, 60, 61)$ $f_3 = \sum(18, 19, 20, 28, 29, 30, 43, 44, 45, 51, 52, 53, 57, 59, 60)$	25	26	27
$f_1 = \sum(0, 1, 20, 21, 23, 34, 35, 36, 44, 45, 54, 55, 56, 60, 61)$ $f_2 = \sum(0, 2, 3, 21, 22, 23, 33, 34, 43, 44, 45, 53, 54, 58, 59)$ $f_3 = \sum(1, 2, 3, 23, 24, 25, 31, 32, 33, 42, 43, 51, 52, 53, 58, 63)$	28	29	30

Продолжение таблицы 4

1	2	3	4
$f_1 = \sum(2, 9, 10, 11, 27, 28, 29, 36, 37, 41, 42, 57, 58, 60)$			
$f_2 = \sum(2, 3, 10, 11, 26, 27, 35, 36, 42, 43, 44, 56, 60, 61)$	31	32	33
$f_3 = \sum(3, 4, 11, 12, 13, 27, 28, 33, 34, 35, 47, 48, 53, 60)$			

Таблица 5 – Варианты заданий по теме: «Разработка логического устройства управления на ППЗУ или ПЛИМ»

Логические функции $f_r(x_9, \dots, x_0)$	База реализации	
	ППЗУ	ПЛИМ
1	2	3
$f_1 = \sum(0, 1, 27, 28, 43, 66, 67, 120, 238, 485, 733, 734, 920)$ $f_2 = \sum(100, 377, 378, 420, 421, 422, 754, 785, 890, 891, 977, 990)$ $f_3 = \sum(45, 123, 124, 207, 330, 331, 577, 623, 733, 840, 841, 995)$ $f_4 = \sum(88, 136, 278, 279, 330, 485, 576, 577, 680, 742, 743, 900)$	1	2
$f_1 = \sum(11, 121, 122, 343, 451, 452, 500, 781, 782, 830, 921)$ $f_2 = \sum(11, 192, 193, 388, 501, 620, 731, 732, 790, 830, 971, 980)$ $f_3 = \sum(10, 388, 389, 400, 401, 589, 590, 780, 781, 782, 930, 940)$ $f_4 = \sum(10, 277, 278, 279, 405, 590, 591, 592, 618, 619, 930, 931)$	3	4
$f_1 = \sum(333, 334, 335, 471, 472, 633, 634, 635, 700, 901, 902, 1000)$ $f_2 = \sum(334, 335, 336, 471, 533, 534, 535, 536, 644, 645, 805, 806)$ $f_3 = \sum(371, 372, 373, 534, 535, 643, 644, 701, 702, 703, 991, 992)$ $f_4 = \sum(372, 373, 471, 472, 535, 538, 642, 643, 804, 805, 999, 1000)$	5	6

Продолжение таблицы 5

1	2	3
$f_1 = \sum(222, 223, 285, 286, 403, 404, 405, 687, 723, 724, 900, 901)$ $f_2 = \sum(223, 224, 307, 308, 309, 444, 445, 554, 555, 725, 833)$ $f_3 = \sum(224, 301, 309, 310, 345, 346, 553, 554, 666, 667, 930)$ $f_4 = \sum(221, 222, 223, 310, 311, 312, 441, 442, 628, 630, 818, 933)$	7	8
$f_1 = \sum(111, 112, 438, 439, 440, 558, 559, 718, 719, 720, 800, 950)$ $f_2 = \sum(111, 112, 113, 439, 440, 557, 558, 719, 720, 801, 802, 930)$ $f_3 = \sum(110, 111, 112, 336, 337, 439, 440, 621, 622, 623, 844, 918)$ $f_4 = \sum(110, 112, 339, 340, 620, 621, 720, 721, 722, 911, 912, 913)$	9	10
$f_1 = \sum(50, 51, 52, 380, 381, 533, 534, 535, 600, 601, 833, 834, 990)$ $f_2 = \sum(50, 51, 52, 288, 289, 433, 434, 600, 601, 602, 733, 735, 801)$ $f_3 = \sum(49, 50, 101, 433, 434, 538, 539, 601, 602, 741, 742, 905)$ $f_4 = \sum(49, 50, 51, 333, 334, 387, 538, 539, 540, 651, 652, 832, 900)$	11	12
$f_1 = \sum(80, 81, 82, 225, 226, 227, 512, 513, 644, 645, 700, 701, 999)$ $f_2 = \sum(80, 81, 224, 225, 226, 471, 472, 473, 643, 644, 699, 700, 836)$ $f_3 = \sum(81, 82, 83, 226, 227, 472, 473, 510, 511, 611, 612, 613, 935)$ $f_4 = \sum(81, 82, 227, 228, 473, 474, 509, 510, 610, 611, 701, 911, 912)$	13	14
$f_1 = \sum(444, 445, 446, 447, 448, 570, 571, 735, 736, 737, 888, 999)$ $f_2 = \sum(444, 445, 446, 571, 572, 618, 619, 737, 738, 886, 887, 888)$ $f_3 = \sum(444, 445, 446, 572, 573, 617, 618, 619, 738, 739, 901, 902)$ $f_4 = \sum(443, 444, 445, 571, 572, 573, 619, 620, 621, 739, 740, 900)$	15	16

Для возможности презентации результатов схема разработанного устройства должна быть собрана (смоделирована) в соответствующем программном обеспечении.

2 РЕКОМЕНДАЦИИ ПО ПОДГОТОВКЕ И ОФОРМЛЕНИЮ РГР

2.1 Структурные элементы РГР

РГР должна быть представлена к защите в виде пояснительной записки объемом от 30 до 40 листов формата А4.

Обязательным является выполнение графической части, включающей:

- схему электрическую принципиальную разработанного устройства;
- топологию печатных проводников печатной платы (ПП) и схему установки компонентов, с указанием требований к изготовлению ПП и таблицей условно-графических обозначений применяемых на ПП отверстий.

РГР должна иметь следующую структуру:

- титульный лист;
- лист задания на РГР;
- содержание;
- введение;
- основная часть;
- заключение;
- перечень принятых сокращений и перечень терминов (при необходимости);
- список использованной литературы;
- приложения (при необходимости).

Титульный лист содержит реквизиты: Министерство образования и науки Российской Федерации, Федеральное государственное автономное образовательное учреждение высшего профессионального образования «Северо-Кавказский федеральный университет», название института, кафедры, наименование дисциплины и темы РГР, фамилию, имя, отчество автора работы с указанием курса, группы, формы обучения; ученую степень, звание, должность, фамилию и инициалы руководителя, графу «Дата защиты», «Оценка», место и год защиты (Приложение А).

В задании перечисляются все исходные данные к разработке устройства согласно варианту (Приложение А).

В **содержании** необходимо отразить все структурные единицы РГР с указанием номера страницы начала каждой.

Во **введении** необходимо обосновать важность тематики РГР согласно теме.

Основная часть должна отражать ход выполнения РГР по разработке электронного узла (блока или устройства). В ней необходимо обосновать применение того или иного решения, начиная с организации структурной схемы устройства и выбора его элементной базы и заканчивая схемотехническим решением.

Выполнение задания любой темы РГР должно содержать в обязательном порядке решение следующих вопросов:

- а) обзор вариантов решения технической задачи и выбор метода расчета;
- б) обзор и обоснование выбора элементной базы;
- в) разработка схемы электрической принципиальной и перечня элементов;
- г) анализ гонок сигналов в схеме устройства и выбор мер борьбы с ними;
- д) расчет потребляемой мощности;
- е) разработка печатной платы устройства.

«Обзор вариантов решения технической задачи и выбор метода расчета» необходимо начинать с приведения описания существующих методов для поставленной задачи в общем [4, ..., 8]. Кроме перечисления методов, дается характеристика каждого, в словесном описании и математическом, если таковое имеется. В завершении рассмотрения каждого метода необходимо выявить достоинства и недостатки, которые и использовать для общего анализа, при выборе самого оптимального метода расчета. Результатом выполнения данного пункта является обоснованный выбор метода расчета для заданной темы и данных РГР.

«Обзор и обоснование выбора элементной базы» необходимо начинать

с перечисления серий интегральных микросхем, наиболее часто используемых в серийном производстве оборудования. Желательно использование цифровых микросхем отечественного производства [7, 9, ..., 11], так как они имеют полный модельный ряд по выполняемым функциям, достаточный для выполнения любой темы данной РГР. Рассмотрение серий на первом этапе лучше проводить, объединяя их в группы с единым конструктивно-технологическим исполнением. Основными моментами анализа являются параметры групп:

- быстродействие;
- потребляемая мощность;
- помехоустойчивость;
- удобство сопряжения с внешними цифровыми устройствами.

В зависимости от темы КР один из указанных факторов будет основополагающим, на который и необходимо будет ориентироваться.

После выбора группы конструктивно-технологического исполнения необходимо провести выбор серии. Желательно использовать единую серию для всех узлов разрабатываемого устройства. Конкретный тип микросхемы по функциональному назначению будет выбираться непосредственно при разработке схемы электрической принципиальной.

«Разработка схемы электрической принципиальной и перечня элементов» начинается с теоретического расчета задания РГР, согласно теме и данным. Результатом выполнения являются логические функции к реализации, таблицы истинности, программирования и т. д.

Исходя из полученных данных, необходимо провести выбор цифровых интегральных микросхем по функциональному назначению из выбранной в предыдущем пункте группы единого конструктивно-технологического исполнения [7, 9, ..., 11]. При необходимости выбираются дополнительные элементы:

- разъемы;
- резисторы;

– конденсаторы и т. д.,

что определяется как необходимыми схемными решениями, так и технологическими (электрическими) требованиями используемых микросхем. Электрические и временные параметры, таблицы истинности и габаритные размеры выбранных компонентов должны быть приведены в тексте пояснительной записки или в приложении.

Возможны случаи, когда не все логические элементы или функциональные идентичные узлы данной цифровой микросхемы использованы для реализации схемы электрической принципиальной. Входы указанных элементов или узлов в большинстве случаев нельзя оставлять не подключенными, так как это может привести к сбоям в работе микросхемы и всего устройства в целом, следовательно, необходимо принимать соответствующие меры для исключения их возникновения [7, 9, ..., 11].

Поскольку разрабатываемое цифровое устройство должно быть функционально законченным, то, являясь промежуточным звеном для устройств внешнего уровня, оно должно иметь стандартные способы соединения (коммутации) с иными устройствами, не входящими в данный РГР. Для коммутации необходимо использовать любой из известных способов, например, при помощи электрических соединителей. В любом случае, выбор устройств коммутации должен быть обоснованным, как с точки зрения функциональности, так и электрических параметров.

В разработанном цифровом устройстве необходимо принять меры по борьбе с помехами, возникающими в цепях проводников от источника питания. Выбор мер должен быть обоснован и для каждого типа конструктивно-технологического исполнения цифровых интегральных микросхем может отличаться [7, 9, ..., 11].

Для некоторых тем РГР, в частности:

- «разработка логического устройства управления на мультиплексорах»;
- «разработка логического устройства управления на мультиплексорах и логических элементах И-НЕ и ИЛИ-НЕ»,

в результате проведенного синтеза выбранным методом расчета будут получены две схемы электрические принципиальные. Необходимо выбрать только одну, которая будет минимальна с точки зрения аппаратных затрат, то есть содержать меньшее количество корпусов цифровых интегральных схем. Возможен случай, когда количество корпусов будет одинаковым для обоих вариантов схем, тогда следует пользоваться вторым критерием минимальности схем – меньшее количество входных линий устройства. Все дальнейшие расчеты, разработка печатной платы, перечня элементов и чертежа схемы электрической принципиальной проводятся только для минимальной выбранной схемы, однако, чертежи в виде рисунков должны быть приведены для обоих вариантов, согласно требованиям соответствующих государственных стандартов, которые буду приведены далее.

Для некоторых тем РГР, в частности:

- «разработка делителя частоты»;
- «разработка синтезатора частоты»,

необходимо будет разрабатывать дополнительные узлы управления, для осуществления функционирования цифрового устройства. Например, для делителя частоты понадобятся блоки управления, с помощью которых оператор будет устанавливать необходимый коэффициент деления. Элементная база для данных блоков и способ разработки – не ограничены, за исключением необходимости применять цифровые микросхемы того же конструктивно-технологического типа, что и для базового устройства задания РГР.

Завершающим этапом данного пункта является разработка перечня элементов, о правилах выполнения которого сказано в соответствующем пункте далее.

«Анализ гонок сигналов в схеме устройства и выбор мер борьбы с ними» необходимо проводить с целью учета переходных процессов, возникающих как в узлах устройства, так и в самих интегральных микросхемах.

Все использованные ранее методики расчета проводились в предположении, что логические элементы и цифровые микросхемы идеальны и

их переключение происходит мгновенно. Реально, переключение происходит некоторое время и только после того, как входные сигналы достигают определенного порогового значения. И, если два сигнала распространяются по разным цепям, задержки в которых различны, то это приводит к временному рассогласованию сигналов, которое называется состязаниями (гонками) сигналов. Последствия гонок могут быть разными, но, в любом случае, с ними необходимо бороться. Существует несколько методов борьбы с гонками сигналов [5, 8], причем они различны для устройств синхронного и асинхронного типов. Для разработанного устройства необходимо выбирать оптимальный. В любом случае, предпочтение следует отдавать минимальным аппаратным затратам для реализации мер борьбы с гонками сигналов.

Результатом выполнения данного пункта являются следующие действия:

- анализ гонок сигналов в схеме, для поиска ветви, в которой производится максимальная задержка одного или группы сигналов;
- с использованием справочных данных, необходимо рассчитать выявленную максимальную задержку сигнала (сигналов);
- начертить временную диаграмму прохождения сигнала (сигналов) по выявленной ветви. Временная диаграмма должна иметь две оси: времени и величины напряжения с указанием единиц измерения и масштаба по осям. На диаграмме необходимо показать область гонок сигналов относительно входов исследуемой микросхемы или узла (в зависимости от темы и варианта КР). Выбор наборов входных сигналов должен быть не случайным. Необходимо использовать для построения диаграммы такие наборы, при которых происходит переключение именно в заданной ветви с максимальной задержкой. Здесь необходимо учитывать, что переключение многих цифровых микросхем из состояния логического «0» в состояние логической «1» может происходить с разным временем задержки, что отражается в справочных данных. Рисунок временной диаграммы с гонками сигналов и областью гонок следует оформить в виде рисунка в тексте пояснительной записки;
- в зависимости от типа разработанного цифрового устройства и его

элементной базы необходимо выбрать способ борьбы с выявленными гонками.

Возможен случай, когда в результате анализа выявляется отсутствие гонок сигналов в схеме, влияющих на логику работы устройства в целом, что также необходимо подчеркнуть в этом пункте, и мер по борьбе с гонками сигналов, разумеется, не принимать.

«Расчет потребляемой мощности» необходимо проводить с целью выяснения электрических параметров разработанного цифрового устройства с точки зрения энергопотребления. Поскольку разработка источника питания для синтезированного цифрового устройства не входит в задачи данной РГР, то на этапе, после синтеза схемы электрической принципиальной, достаточно предъявить требования по электрическим параметрам:

- потребляемый ток (или мощность) от источника питания;
- необходимое напряжение источника питания.

Напряжения питания определяется однозначно используемым типом конструктивно-технологического исполнения и серий интегральных микросхем. А потребляемая устройством мощность (ток) складываются из двух составляющих:

- потребление каждой интегральной микросхемы в статическом режиме, когда не производится переключений. Необходимо ориентироваться на большее значение мощности (тока) из справочных данных;

- потребление каждой интегральной микросхемы в динамическом режиме, когда производятся переключения. Причем, чем выше частота переключения, тем больше потребляемая мощность (ток). Динамическая составляющая рассчитывается по известной формуле [4, 8], с использованием справочных данных микросхем.

Результаты расчета статической и динамической составляющих потребляемой мощности (тока) суммируются по всем интегральным микросхемам устройства, а затем между собой. Если используются иные цепи, также потребляющие мощность (ток), то в расчетах их необходимо учитывать.

В результате выполнения данного пункта рассчитывается полная

потребляемая устройством мощность (ток) и требуемое напряжение от источника питания.

«Разработка печатной платы устройства» проводится на завершающем этапе РГР. Печатный монтаж, используемый в радиоаппаратуре, повышает ее надежность и обеспечивает повторяемость параметров плат, способствует механизации и автоматизации производственных процессов. Для более полной реализации преимуществ печатного монтажа при разработке печатных плат придерживаются следующих рекомендаций:

- предусматривают в конструкции изделия малогабаритные печатные платы;
- уменьшают с увеличением габаритов плат плотность проводящего рисунка.

Существует определенный перечень вопросов, которые необходимо рассмотреть для разработки топологии печатного монтажа и схемы размещения компонентов. Методика полностью приведена в [12], а необходимые формулы для расчета и справочные данные приведены в [13].

Входными данными для расчетов являются:

- напряжение питания синтезированного устройства;
- потребляемый устройством ток (полный);
- габаритные размеры используемых компонентов.

Результатом выполнения данного пункта является:

- разработка топологии печатных проводников (вид со стороны пайки для односторонних печатных плат; вид со стороны пайки и монтажа – для двусторонних);
- разработка схемы размещения компонентов устройства (вид со стороны установки компонентов);
- указание требований к изготовлению ПП и таблицы условно-графических обозначений применяемых на ПП отверстий.

Указанные виды топологий необходимо представить в виде чертежей, расположение которых в пояснительной записке было указано ранее. При

выполнении чертежей необходимо использовать соответствующие государственные стандарты, которые будут приведены далее в соответствующем пункте.

В заключении следует подвести итог проделанной работы: кратко охарактеризовать разработанное устройство, привести его основные параметры и показать насколько они соответствуют пунктам технического задания, показать особенности разработанной схемы микроконтроллера, если таковые имеются.

Перечень принятых сокращений и список терминов должны содержать используемые в тексте пояснительной записки сокращения и обозначения и их расшифровку, а также научно-технические термины, обозначения и определения, не указанные в соответствующие государственных стандартах.

Список использованной литературы должен содержать сведения обо всех источниках, использованных студентом в процессе выполнения и оформления РГР. Не следует включать в него источники, которые в ходе работы реально не использовались.

Список использованных источников должен быть оформлен по ГОСТ 7.1 – 2003. Система стандартов по информации, библиотечному и издательскому делу. Библиографическая запись. Библиографическое описание. Общие требования и правила составления (последнее изменение 22.05.2013 г.).

Приложения не являются обязательной частью РГР (вспомогательный материал); они оформляются как продолжение пояснительной записки.

К вспомогательному материалу относятся промежуточные расчеты, таблицы вспомогательных цифровых данных, статические и динамические параметры используемых интегральных микросхем, чертежи их условно-графических обозначений и габаритных размеров, иллюстрации вспомогательного характера и т. д.

Страницы приложения входят в сквозную нумерацию страниц пояснительной записки.

К схеме электрической принципиальной необходимо разработать **перечень**

элементов.

Перечень элементов необходимо выполнять с целью:

- указания позиционного обозначения элементов, устройств и функциональных групп;
- наименования в соответствии с документом, на основании которого этот элемент (устройство) применен, и обозначение этого документа (основной конструкторский документ, государственный стандарт, отраслевой стандарт, технические условия);
- указания наименования для функциональной группы;
- указания технических данных элемента (устройства), не содержащиеся в его наименовании.

При выполнении перечня элементов на листе схемы электрической принципиальной его располагают, как правило, над основной надписью. Расстояние между перечнем элементов и основной надписью должно быть не менее 12 мм. Продолжение перечня элементов помещают слева от основной надписи, повторяя головку таблицы.

Допускается перечень элементов помещать в текст пояснительной записки, включая его в содержание. Необходимо заметить, что в этом случае перечень элементов является не приложением или его частью, а самостоятельным документом. Нумерация листов перечня включается в общую нумерацию листов пояснительной записки. На первом листе перечня выполняют основную надпись по форме 2, на последующих листах – по форме 2а согласно государственного стандарта [2]. Номер первого листа перечня элементов является текущим для данной пояснительной записки и проставляется в соответствующей позиции основной надписи. Нумерация второй и последующей страниц данного перечня элементов осуществляется внутри этого перечня, начиная с цифры «2» и проставляется в соответствующей позиции основной надписи. Оформление перечня элементов выполняется согласно государственного стандарта [19] (ГОСТ 2.701 – 84 – (2000). ЕСКД. Правила выполнения схем).

Графический материал является обязательной частью РГР. Он должен содержать:

- схему электрическую принципиальную разработанного устройства;
- топологию печатных проводников (ПП) и схему установки компонентов, с указанием требований к изготовлению ПП и таблицей условно-графических обозначений применяемых на ПП отверстий.

Графический материал должен быть выполнен на листах стандартного формата А4, А3, А2 или А1 [20] (согласно требований ГОСТ 2.301 – 68. ЕСКД. Форматы), в зависимости от количества компонентов разработанного устройства или размеров ПП. Желательный масштаб изображения – в натуральную величину, или с увеличением в два раза, согласно государственного стандарта [21] (ГОСТ 2.302 – 68. ЕСКД. Масштабы (изменение №1 – 1980 г.; изменение №2 – 2000 г.). Основная надпись на каждом листе выполняется по форме 1 [2].

Допускается размещать топологию печатных проводников и схему установки компонентов на разных листах меньшего формата, выполняя на каждом основную надпись по форме 1 [2].

Все листы графического материала выполняются только чертежным шрифтом необходимого размера [22] (ГОСТ 2.304 – 81. ЕСКД. Шрифты чертежные).

2.2 Правила оформления РГР

Общие требования к оформлению текстовой части РГР приведены в ГОСТ 2.105 – 95. ЕСКД. Общие требования к текстовым документам (с поправкой от 05.12.2011 г.).

Текст РГР выполняют с использованием компьютера на одной стороне листа белой бумаги формата А4, шрифт – Times New Roman, размер – 14 пт, межстрочный интервал – 1,5. Номер страницы проставляют в центре нижней части листа. Страницы текстового материала следует нумеровать арабскими

цифрами, соблюдая сквозную нумерацию по всему документу. Титульный лист текстового документа и листы задания включают в общую нумерацию страниц. Номер страницы на указанных листах не проставляют. Расстояние от края бумаги до границ текста следует оставлять: в начале строк – 30 мм; в конце строк – 10 мм; от верхней или нижней строки текста до верхнего или нижнего края бумаги – 20 мм. Размер абзацного отступа должен быть одинаковым по всему тексту работы и равным 12,5 мм.

Каждый раздел необходимо начинать с нового листа. Записывается номер раздела, вид раздела и его название.

В пределах каждого раздела допускается разбиение на подразделы, которые можно разбивать на пункты и подпункты. Оформление вышеназванных элементов пояснительной записки (способ нумерации, оформление названий, перечислений, примеров, расстояния между заголовками, подзаголовками и текстом и т. д.) необходимо выполнять по ГОСТ 2.105 – 95. ЕСКД. Общие требования к текстовым документам (с поправкой от 05.12.2011 г.).

Требованиями ГОСТ 2.105 – 95. ЕСКД. Общие требования к текстовым документам (с поправкой от 05.12.2011 г.) также руководствуются при:

- выборе стиля изложения текста, терминологии, сокращений, оформлении поясняющих надписей, условных буквенных обозначений, изображений, знаков, численных значений и их диапазонов физических и других величин;
- оформлении формул, математических выражений, математических и логических уравнений, функций и их систем, а также ссылок на них;
- оформлении примечаний для текстового документа, рисунков, таблиц;
- оформлении ссылок на данный документ, стандарты, технические условия и другие документы при условии, что они полностью и однозначно определяют соответствующие требования и не вызывают затруднений в использовании документом;
- оформлении иллюстраций и приложений;
- построении таблиц, их заполнении, оформлении ссылок в них, примечаний;

- оформлении сносков и пояснений, примеров.

Разработка и оформление структурной схемы производится по ГОСТ 2.701 – 2008. ЕСКД. Схемы. Виды и типы. Общие требования к выполнению (последнее изменение 05.12.2011 г.).

Разработка схемы электрической принципиальной устройства выполняется согласно ГОСТ 2.701 – 2008. ЕСКД. Схемы. Виды и типы. Общие требования к выполнению (последнее изменение 05.12.2011 г.).

Перечень элементов выполняют:

- на листе схемы электрической принципиальной его располагают, как правило, над основной надписью. Расстояние между перечнем элементов и основной надписью должно быть не менее 12 мм. Продолжение перечня элементов помещают слева от основной надписи, повторяя головку таблицы;

- допускается перечень элементов помещать в текст пояснительной записки, включая его в содержание. В этом случае перечень элементов является не приложением или его частью, а самостоятельным документом. Нумерация листов перечня включается в общую нумерацию листов пояснительной записки. На первом листе перечня выполняют основную надпись по форме 2, на последующих листах – по форме 2а согласно государственному стандарту (ГОСТ 2.104 – 2006. ЕСКД. Основные надписи (последнее изменение 17.01.2013 г.)). Номер первого листа перечня элементов является текущим для данной пояснительной записки и проставляется в соответствующей позиции основной надписи. Нумерация второй и последующей страниц данного перечня элементов осуществляется внутри этого перечня, начиная с цифры «2» и проставляется в соответствующей позиции основной надписи.

Графический материал должен быть выполнен на листах ватмана стандартного формата А4, А3, А2 или А1 (согласно требованиям ГОСТ 2.301 – 68. ЕСКД. Форматы (последнее изменение 15.01.2008 г.)). Основная надпись на каждом листе выполняется по форме 1 (ГОСТ 2.104 – 2006. ЕСКД. Основные надписи (последнее изменение 17.01.2013 г.)), в зависимости от размеров спроектированной схемы электрической принципиальной. Желательный масштаб

выполнения схемы – «1 : 1».

Все листы графического материала выполняются только чертежным шрифтом необходимого размера (ГОСТ 2.304 – 81. ЕСКД. Шрифты чертежные (последнее изменение 15.01.2008 г.)).

3 РЕКОМЕНДАЦИИ ПО ОРГАНИЗАЦИИ РАБОТ НАД РГР

Руководство РГР начинается с выдачи задания студентам. В этот период необходимым условием, обеспечивающим эффективность дальнейшего руководства, является индивидуальная беседа руководителя со студентом по заданию. В ходе беседы руководитель должен выяснить степень подготовленности студента к выполнению данного задания, рекомендовать необходимую литературу и информировать о порядке выполнения задания. В результате индивидуальной беседы может быть уточнена или выбрана студентом другая тема РГР.

Задание выдается за подписью руководителя РГР, датируется днем выдачи, утверждается заведующим кафедрой и регистрируется в кафедральном журнале.

Темы РГР выдаются в первые две недели учебного семестра. Защита РГР проводится минимум за две недели до зачетно-экзаменационной сессии. Примерный календарный план работы над РГР представлен в таблице 6.

Таблица 6 – Примерный календарный план работы над РГР

Раздел РГР	Неделя семестра
1	2
Обзор вариантов решения технической задачи и выбор метода расчета	3
Обзор и обоснование выбора элементной базы	3
Разработка схемы электрической принципиальной и перечня элементов	4-5

Продолжение таблицы 6

1	2
Анализ гонок сигналов в схеме устройства и выбор мер борьбы с ними	5
Расчет потребляемой мощности	5
Разработка печатной платы устройства	6
Оформление РГР	6
Защита РГР	7-8

До защиты РГР графические материалы хранятся в рулоне. После защиты они складываются до формата А4 по ГОСТ 2.501-88. ЕСКД. Правила учета и хранения (последнее изменение 25.12.2008 г.), подшиваются в одну папку с текстовыми пояснениями.

4 ПОРЯДОК ПРЕДСТАВЛЕНИЯ РГР К ЗАЩИТЕ

В рамках отведенного для руководства РГР времени должны регулярно проводиться индивидуальные консультации.

Одной из важных форм руководства является предварительный просмотр выполненной РГР. Если работа содержит эмпирическую (практическую, расчетно-графическую) часть, то руководитель, прежде всего, должен провести экспертизу этой части, а затем указать все ошибки, неточности по работе в целом. После проверки руководителем выполнения одного этапа работы студенту (в случае положительного заключения) разрешается перейти к следующему этапу.

Выполненная РГР, включающая пояснительную записку и графическую часть, сдается преподавателю на проверку. Факт сдачи на проверку фиксируется в специальном бланке и заверяется подписью студента с указанием даты.

В случае предоставления РГР с решением варианта задания, не

совпадающего с зафиксированным у преподавателя, работа студенту не зачитывается.

При представлении к проверке в одной группе более одного идентичного по варианту РГР всем студентам, представившим такие РГР, работы не зачитываются.

5 ПРОЦЕДУРА ЗАЩИТЫ РГР

Защита РГР является обязательной формой проверки выполнения работы. Защита производится на заседании кафедры, научно-методического семинара кафедры, научной проблемной группы специальной комиссией, утверждаемой директором института, состоящей обычно из 3 преподавателей кафедры, при непосредственном участии руководителя, в присутствии студентов. Результаты наиболее интересных РГР могут быть доложены на научных конференциях. Публичная защита стимулирует научный интерес, творчество, ответственность студентов.

Защита состоит:

- в коротком докладе студента по выполненной работе;
- в презентации работы схемы разработанного устройства в соответствующем программном обеспечении;
- в ответах на вопросы присутствующих на защите.

Научный руководитель зачитывает отзыв на РГР студента.

Результаты защиты РГР, согласно действующему Положению о текущем контроле и промежуточной аттестации в СКФУ, оцениваются дифференцированной отметкой по пятибалльной системе. Оценка РГР является рейтинговым баллом для формирования контрольной точки.

Защита РГР, предусмотренных учебным планом, проводится не позднее, чем за две недели до начала зачетно-экзаменационной сессии.

Студент, не представивший в установленный срок РГР или не защитивший ее по неуважительной причине, не получает соответствующий

рейтинговый балл.

Выполненные РГР после их защиты должны храниться на, не считая года написания; затем РГР, не представляющие для кафедры интерес, уничтожаются по акту.

6 СПИСОК РЕКОМЕНДУЕМОЙ ЛИТЕРАТУРЫ

6.1 Основная

6.2 Дополнительная

1. ГОСТ 7.9 – 95. СИБИД. Реферат и аннотация. Общие требования. – М.: ИПК Изд-во стандартов, 1995. – 7 с.

2. ГОСТ 2.104 – 68. ЕСКД. Основные надписи (переиздание – март 2001 г.). – М.: ИПК Изд-во стандартов, 1968. – 9 с.

3. ГОСТ 2.105 – 95. ЕСКД. Общие требования к текстовым документам. – М.: ИПК Изд-во стандартов, 1995. – 28 с.

4. Алексеенко А. Г. Основы микросхемотехники. – 3-е издание, переработанное и дополненное. – М.: Юнимедиастайл, 2002.

5. Электронные промышленные устройства: Учебник для студентов вузов специальности «Промышленная электроника»/ В. И. Васильев, Ю. М. Гусев, В. Н. Миронов и др. – М.: Высшая школа, 1998. – 303 с.

6. Пухальский Г. И., Новосельцева Т. Я. Проектирование дискретных устройств на интегральных микросхемах: Справочник – М.: Радио и связь, 1990.

7. Применение интегральных микросхем памяти: Справочник. А. А. Дерюгин и др. Под ред. А. Ю. Гордона, А. А. Дерюгина. – М.: Радио и связь, 1994.

8. Денисюк И. А. Синтез цифровых устройств: Учебное пособие. Часть 1. – Ставрополь: СевКавГТУ, – 2001 – 125 с.

9. Цифровые интегральные микросхемы: Справочник /П. П. Мальцев и др. – М.: Радио и связь, 1994.
10. Цифровые интегральные микросхемы: Справочник /М. И. Богданович, И. Н. Грель, С. А. Дубина и др. – 2-е издание, переработанное и дополненное – Мн.: Беларусь, Полымя, 1996. – 605с.
11. Лебедев О. Н. Микросхемы памяти и их применение. – М.: Радио и связь, 1990.
12. Воробьев Н. И. Проектирование электронных устройств: Учебное пособие для вузов по специальности “Автоматика и управление в технических системах”. – М.: Высшая школа, 1989. – 223 с.
13. Справочник технолога-приборостроителя /Под ред. Е. А. Скороходова //Общая редакция доктора технических наук профессора П. В. Сыроватченко. – М.: Машиностроение, 1980. – 465с.
14. ГОСТ 2.316 – 68. ЕСКД. Правила нанесения на чертежах надписей, технических требований и таблиц (переиздание – март 1991 г.). – М.: Изд-во стандартов, 1991. – 8 с.
15. ГОСТ 2.419 – 68. ЕСКД. Правила выполнения документации при плазовом производстве (изменения – март 1991 г.). – М.: Изд-во стандартов, 1991. – 18 с.
16. ГОСТ 7.11 – 78. СИБИБД. Сокращение слов и словосочетаний на иностранных европейских языках в библиографическом описании (пересмотр – 2002 г.). – М.: ИПК Изд-во стандартов, 2002. – 100 с.
17. ГОСТ 7.12 – 93. СИБИБД. Библиографическая запись. Сокращение слов на русском языке. Общие требования и правила. – М.: Изд-во стандартов, 1993. – 21 с.
18. ГОСТ 7.1 – 2003. СИБИБД. Библиографическая запись. Библиографическое описание. Общие требования и правила составления. – М.: ИПК Изд-во стандартов, 2003. – 50 с.
19. ГОСТ 2.701 – 84 – (2000). ЕСКД. Правила выполнения схем. – М.: ИПК Изд-во стандартов, 2000. – 12 с.

20. ГОСТ 2.301 – 68. ЕСКД. Форматы (изменение №1 – 1980 г.; изменение №2 – 1989 г.). – М.: Изд-во стандартов, 1989. – 3 с.
21. ГОСТ 2.302 – 68. ЕСКД. Масштабы (изменение №1 – 1980 г.; изменение №2 – 2000 г.). – М.: ИПК Изд-во стандартов, 2000. – 4 с.
22. ГОСТ 2.304 – 81. ЕСКД. Шрифты чертежные (изменение №1 – 1989 г.). – М.: Изд-во стандартов, 1989. – 29 с.
23. ГОСТ 13.1.002 – 2003. Рептография. Микрография. Документы для микрофильмирования. Общие требования и нормы. – М.: ИПК Изд-во стандартов, 2003. – 12 с.
24. ГОСТ 2.004 – 88. ЕСКД. Общие требования к выполнению конструкторских и технологических документов на печатающих и графических устройствах вывода ЭВМ (переиздание – март 2001 г.). – М.: ИПК Изд-во стандартов, 2001. – 22 с.
25. ГОСТ 2.503 – 90. ЕСКД. Правила внесения изменений. – М.: Изд-во стандартов, 1990. – 24 с.
26. ГОСТ 7.80 – 2000. Библиографическая запись. Заголовок. Общие требования и правила составления. – М.: ИПК Изд-во стандартов, 2000. – 11 с.
27. ГОСТ 2.303 – 68. ЕСКД. Линии (изменение №1 – 1980 г.; изменение №2 – 1989 г.). – М.: Изд-во стандартов, 1989. – 7 с.
28. ГОСТ 2.307 – 68. ЕСКД. Нанесение размеров и предельных отклонений. – М.: Изд-во стандартов, 1968. – 23 с.
29. ГОСТ 2.702 – 75 – (2000). ЕСКД. Правила выполнения электрических схем (изменение №1 – 1980 г.; изменение №2 – 1985 г.; изменение №3 – 1991 г.). – М.: Изд-во стандартов, 1991. – 22 с.
30. ГОСТ 2.708 – 81. ЕСКД. Правила выполнения электрических схем цифровой вычислительной техники. .). – М.: Изд-во стандартов, 1981. – 15 с.
31. ГОСТ 2.710 – 81. ЕСКД. Обозначения буквенно-цифровые в электрических схемах (изменение №1 – 1980 г.). .). – М.: Изд-во стандартов, 1980. – 11 с.
32. ГОСТ 2.721 – 74. ЕСКД. Обозначения условно-графические в схемах.

Обозначения общего применения (изменение №1 – 1981 г.; изменение №2 – 1987 г.; изменение №3 – 1991 г.; изменение №4 – 1994 г.). – М.: Изд-во стандартов, 1994. – 35 с.

33. ГОСТ 2.725 – 68. ЕСКД. Обозначения условные графические в схемах. Устройства коммутирующие. – М.: Изд-во стандартов, 1968. – 5 с.

34. ГОСТ 2.726 – 88. ЕСКД. Обозначения условные графические в схемах. Токоъемники. – М.: Изд-во стандартов, 1988. – 1 с.

35. ГОСТ 2.728 – 74. ЕСКД. Обозначения условные графические в схемах. Резисторы, конденсаторы (изменение №1 – 1980 г.; изменение №2 – 1991 г.). – М.: Изд-во стандартов, 1991. – 24 с.

36. ГОСТ 2.730 – 73. ЕСКД. Обозначения условные графические в схемах. Приборы полупроводниковые (изменение №1 – 1980 г.; изменение №2 – 1987 г.; изменение №3 – 1989 г.; изменение №4 – 1991 г.). – М.: Изд-во стандартов, 1991. – 40 с.

37. ГОСТ 2.736 – 68. ЕСКД. Обозначения условные графические в схемах. Элементы пьезоэлектрические и магнитострикционные, линии задержки (изменение №1 – 1984 г.; изменение №2 – 1987 г.). – М.: Изд-во стандартов, 1987. – 6 с.

38. ГОСТ 2.743 – 91. Единая система конструкторской документации. Обозначения условные графические в схемах. Элементы цифровой техники. – М.: Изд-во стандартов, 1991. – 45 с.

39. ГОСТ 2.747 – 68. ЕСКД. Обозначения условные графические в схемах. Размеры условных графических обозначений (изменение №1 – 1991 г.). – М.: Изд-во стандартов, 1991. – 6 с.

40. ГОСТ 2.755 – 87. ЕСКД. Обозначения условные графические в электрических схемах. Устройства коммутационные и контактные соединения. – М.: Изд-во стандартов, 1987. – 11 с.

41. ГОСТ 2.759 – 82. ЕСКД. Обозначения условные графические в схемах. Элементы аналоговой техники (изменение №1 – 1987 г.). – М.: Изд-во стандартов, 1987. – 7 с.

42. ГОСТ 2.764 – 86. ЕСКД. Обозначения условные графические в электрических схемах. Интегральные оптоэлектронные элементы индикации. – М.: Изд-во стандартов, 1986. – 5 с.

43. ГОСТ 2.765 – 87. ЕСКД. Обозначения условные графические в электрических схемах. Запоминающие устройства. – М.: Изд-во стандартов, 1987. – 11 с.

МИНИСТЕРСТВО НАУКИ И ВЫСШЕГО ОБРАЗОВАНИЯ РОССИЙСКОЙ ФЕДЕРАЦИИ
Федеральное государственное автономное образовательное учреждение
высшего образования

«СЕВЕРО-КАВКАЗСКИЙ ФЕДЕРАЛЬНЫЙ УНИВЕРСИТЕТ»

Институт цифрового развития

Кафедра инфокоммуникаций

РАСЧЕТНО-ГРАФИЧЕСКАЯ РАБОТА

по дисциплине

«»

на тему:

«»

Выполнил:

Фамилия Имя Отчество

студент __ курса группы _____

направления подготовки

11.03.04 Электроника и наноэлектроника

направленность (профиль)

«Промышленная электроника»

очной формы обучения

(подпись)

Руководитель работы:

ученое звание, ученая степень, должность

Фамилия Имя Отчество

РГР допущена к защите _____

(подпись руководителя)

(дата)

РГР выполнена и

защищена с оценкой _____

Дата защиты _____

Члены комиссии:

(должность)

(подпись)

(И.О. Фамилия)

Ставрополь, 20__ г.

УТВЕРЖДАЮ
Заведующий кафедрой
инфокоммуникаций

Подпись, _____ инициалы, фамилия
« ____ » _____ 20 ____ г.

Институт цифрового развития

Кафедра инфокоммуникаций

Направление 11.03.04 Электроника и наноэлектроника

Направленность (профиль) «Промышленная электроника»

ЗАДАНИЕ

на расчетно-графическую работу

студента фамилия, имя, отчество в родительном падеже

по дисциплине _____

1. Тема РГР « _____ ».
2. Цель: _____
3. Задачи: _____
4. Перечень подлежащих разработке вопросов:
 - а) по теоретической части: _____
 - б) по аналитической части: _____
5. Исходные данные:
 - а) по литературным источникам: _____;
 - б) по вариантам, разработанным преподавателем: _____;
 - в) иное: _____.
6. Список рекомендуемой литературы: _____
7. Контрольные сроки представления отдельных разделов расчетно-графической работы:

25 % - вопросы теоретической части	“ ____ ” _____	20 ____ г.
50 % - разраб. принцип. схемы и перечня эл-тов	“ ____ ” _____	20 ____ г.
75 % - расчет временных и электр. парам.	“ ____ ” _____	20 ____ г.
100 % - разработка топологии печатн. монтажа	“ ____ ” _____	20 ____ г.
8. Срок защиты студентом расчетно-графической работы
“ ____ ” _____ 20 ____ г.
Дата выдачи задания “ ____ ” _____ 20 ____ г.
Руководитель расчетно-графической работы

(ученая степень, звание)

(личная подпись)

(инициалы, фамилия)

Задание принял(а) к исполнению студент(ка) очной формы обучения
____ курса _____ группы _____

(личная подпись) (инициалы, фамилия)

Примеры выполнения основной надписи по формам 1, 2, 2а и перечня элементов

Заглавные листы аннотации и перечня элементов (в случае, если он входит в состав пояснительной записки), необходимо выполнять с применением основной надписи по форме 2 (ГОСТ 2.104 – 68. ЕСКД. Основные надписи (переиздание – март 2001 г.)). На рисунке Б.1 приведен пример заполнения граф основной надписи указанной формы. Все размеры приведены в государственном стандарте.

Для расчетно-графической работы здесь и далее вместо «КП» необходимо указывать «РГР».

Аннотация										
В данном курсовом проекте...										
КП – курсовой проект Аббревиатура кафедры Три последние цифры номера зачетной книжки Две последние цифры года окончания выполнения проекта КП-СебКаВГТУ-ЭМ-403-06										
Изм/Лист	№ докум.	Подп.	Дата	Полное наименование темы курсового проекта. Пояснительная записка				Лист	Лист	Листов
Разраб.	Фамилия И.О.							КП	3	40
Проб.	Фамилия И.О.							СебКаВГТУ гр. ПЗ-021		
Н. контр.	Фамилия И.О.									
Утв.	Фамилия И.О.									
Личные подписи Дата подписи Номер по порядку сквозной нумерации пояснительной записки Количество листов пояснительной записки										

Рисунок Б.1 – Пример основной надписи по форме 2 для аннотации

Последующие листы текстовой или конструкторской документации необходимо выполнять с применением основной надписи по форме 2а (ГОСТ 2.104 – 68. ЕСКД. Основные надписи (переиздание – март 2001 г.)). На рисунке Б.2 приведен пример заполнения граф основной надписи указанной формы. Все размеры приведены в государственном стандарте.

					КП-СебКаВГТУ-ЭМ-403-06	Лист
Изм	Лист	№ докум.	Подп.	Дата		15

Рисунок Б.2 – Пример основной надписи по форме 2а для последующих листов текстовой или конструкторской документации

Перечень элементов оформляют согласно государственному стандарту (ГОСТ 2.701 – 84 – (2000). ЕСКД. Правила выполнения схем), используя основную надпись по форме 2 (для первого листа) и 2а (для последующих листов), как показано на рисунках Б.3 и Б.4 соответственно. Все необходимые размеры приведены в государственном стандарте.

Поз. обозна- чение	Наименование	Кол	Примечание
	Разъемы		
XS1	IDC-2MR	1	
XS2	IDC-4MR	1	
Изм	Лист	№ докум.	Подп.
			Дата
			КП-СебКабГТУ-ЭМ-403-06
			Лист
			2

Рисунок Б.4 – Пример выполнения перечня элементов с основной надписью по форме 2а

Основная надпись для чертежей и схем выполняется по форме 1 (ГОСТ 2.104 – 68. ЕСКД. Основные надписи (переиздание – март 2001 г.). На рисунке Б.5 приведен пример заполнения граф основной надписи указанной формы. Все необходимые размеры приведены в государственном стандарте.

КП – курсовой проект Аббревиатура кафедры Три последние цифры номера зачетной книжки Две последние цифры года окончания выполнения проекта

КП-СебКаВГТУ-ЭМ-403-06

Изм./Лист	№ докум.	Подп.	Дата	Логическое устройство управления на мультимплексорах. Схема электрическая принципиальная	Лит.	Масса	Масштаб
Разраб.	Фамилия И.О.				КП		1 : 1
Пров.	Фамилия И.О.						
Н. контр.	Фамилия И.О.				Лист 36	Листов 1	
Утв.	Фамилия И.О.				СебКаВГТУ гр. ПЭ-021		

Личные подписи Дата подписи Номер по порядку сквозной нумерации пояснительной записки Количество листов графической части

Обозначение материала детали, печатной платы или корпуса
(графу заполняют только на чертежах деталей, печатных плат или корпуса.
Например, Стеклотекстолит (СФ – 2 – 50)

Рисунок Б.5 – Пример основной надписи по форме 1 для чертежей и схем

ЭЛЕКТРОННЫЕ ПРОМЫШЛЕННЫЕ УСТРОЙСТВА

Методические указания по выполнению расчетно-графической работы

по выполнению расчетно-графической работы
по дисциплине «ЭЛЕКТРОННЫЕ ПРОМЫШЛЕННЫЕ УСТРОЙСТВА»
для студентов направления подготовки
11.03.04 Электроника и наноэлектроника

Составитель: Лапин А.А.

Редактор:

Формат _____	Подписано в печать _____	Уч.-изд. л. – _____.
Бумага _____.	Усл. п. л. – _____	Заказ _____
Печать _____.	Тираж _____ экз.	

ФГАОУ ВО «Северо-Кавказский федеральный университет»
355029, г. Ставрополь, пр. Кулакова, 2

Издательство Северо-Кавказского федерального университета
Отпечатано в типографии СКФУ