

МИНИСТЕРСТВО НАУКИ И ВЫСШЕГО ОБРАЗОВАНИЯ РОССИЙСКОЙ ФЕДЕРАЦИИ
ФЕДЕРАЛЬНОЕ ГОСУДАРСТВЕННОЕ АВТОНОМНОЕ ОБРАЗОВАТЕЛЬНОЕ
УЧРЕЖДЕНИЕ ВЫСШЕГО ОБРАЗОВАНИЯ
«СЕВЕРО-КАВКАЗСКИЙ ФЕДЕРАЛЬНЫЙ УНИВЕРСИТЕТ»

Методические указания

по выполнению практических работ
по дисциплине «ИНЖЕНЕРНОЕ ПРОЕКТИРОВАНИЕ»
для студентов направления подготовки
11.03.04 «Электроника и наноэлектроника»
Направленность (профиль)
«Интеллектуальные программируемые системы и устройства»

Ставрополь
2026

УДК
ББК

Дюдюн Д.Е. Инженерное проектирование: Методические указания к практическим занятиям. — Ставрополь, 202_. – 120 с.

Настоящие методические указания к практическим занятиям по дисциплине «Инженерное проектирование» предназначены для студентов направления подготовки 11.03.04 Электроника и наноэлектроника, профиль подготовки Интеллектуальные программируемые системы и устройства. В методических указаниях приведены разделы теоретического материала, необходимые для изучения дисциплины, а также контрольные вопросы для формирования и контроля владения компетенциями. Приведён список литературы, позволяющий студентам более глубоко познакомиться с изучаемым предметом.

Методические указания составлены в соответствии с требованиями ФГОС ВО по направлению подготовки 11.03.04 Электроника и наноэлектроника, рабочими учебными планами и программами дисциплины «Инженерное проектирование».

УДК
ББК

© ФГАОУ ВО «Северо-Кавказский
федеральный университет», 202_

Оглавление

ВВЕДЕНИЕ	4
Практическая работа 1. Общие сведения о САПР OrCAD, Protel.	6
Практическое занятие 1. Применение САПР OrCAD, Protel на этапе функционального проектирования систем управления	6
Практическая работа 2. Разработка математических моделей элементов системы электропитания (СЭП)	11
Практические занятия 2,3. Разработка математических моделей элементов системы электропитания	11
Практическая работа 3. Проведение анализа частотных характеристик СЭП в режиме заряд	45
Практическое занятие 4. Проведение анализа частотных характеристик СЭП в режиме заряд	45
Практическая работа 4. Проведение анализа частотных характеристик СЭП в режиме разряда	51
Практическое занятие 5. Проведение анализа частотных характеристик СЭП в режиме разряда	51
Практическая работа 5. Проведение анализа частотных характеристик СЭП в режиме экстремального отбора мощности солнечной батареи	55
Практическое занятие 6,7. Проведение анализа частотных характеристик СЭП в режиме экстремального отбора мощности солнечной батареи	55
Практическая работа 6 Проведение параметрической оптимизации СЭП с использованием модуля PSpice Optimizer	76
Практическое занятие 8. Проведение параметрической оптимизации СЭП с использованием модуля PSpice Optimizer	76
Практическая работа 7 Применение САПР OrCAD на этапе конструкторского проектирования средств и систем управления	80
Практическое занятие 9. Применение САПР OrCAD на этапе конструкторского проектирования средств и систем управления	80
Практическая работа 8 Формирование возмущающих и управляющих воздействий на СЭП с помощью модуля Stimulus Editor	85
Практическое занятие 10. Формирование возмущающих и управляющих воздействий на СЭП с помощью модуля Stimulus Editor	85
Практическая работа 9 Разработка структурной схемы интерфейсной части микропроцессорной системы сбора данных	88
Практическое занятие 11. Разработка структурной схемы микропроцессорной системы сбора данных	88
Практическая работа 10 Построение аппаратной части микропроцессорной системы сбора данных	112
Практическое занятие 12. Разработка подсистем обмена с датчиками, работающими по последовательному каналу, датчиками, работающими по параллельному каналу и подсистемы ПДП	115
Практическое занятие 13. Разработка подсистемы тактирования	137
Практическое занятие 14. Разработка подсистемы прерываний	150
Практическое занятие 15. Разработка общей принципиальной схемы аппаратной части микропроцессорной системы сбора данных и построение циклограммы системы.	157
СПИСОК ЛИТЕРАТУРЫ	162

ВВЕДЕНИЕ

В настоящее время инженер в процессе своей деятельности нередко использует ЭВМ для проведения различных вычислений, а в ряде случаев проектировщик современной аппаратуры просто не может обойтись без ЭВМ как без основного рабочего инструмента. При этом разработчик использует современные системы автоматизированного проектирования, либо решает нестандартные задачи проектирования, опираясь на системы для инженерных и научных расчетов.

Автоматизированное проектирование позволяет существенно сократить финансовые затраты и время на разработку систем управления, повышая точность расчетов и сокращая объем экспериментальных исследований. Продуктивное использование ЭВМ немыслимо без развитого прикладного программного обеспечения, позволяющего быстро и надежно моделировать и оптимизировать предлагаемые решения.

Уровень технического развития средств и систем управления немыслим без применения систем автоматизированного проектирования (САПР) на различных этапах разработки и производства аппаратуры. Одними из таких САПР являются OrCAD фирмы Cadence Design Systems и Protel фирмы Altium. На сегодняшний день, пройдя значительный путь по совершенствованию своих продуктов, OrCAD и Protel представляют собой системы, позволяющие разработчикам в достаточно короткие сроки создавать, моделировать электронные схемы, разрабатывать печатные платы и подготавливать их к производству. OrCAD и Protel по праву считаются одними из лучших производителей пакетов проектирования.

Изучение дисциплины «Инженерное проектирование» позволяет ознакомиться с основными важными разделами процесса проектирования с использованием САПР. Предлагаемый комплекс практических работ состоит из двух частей. Первая часть представляет собой сборник работ по проектированию систем электропитания автономных объектов и необходимых для их выполнения теоретических сведений, Целью второй части является разработка интерфейсной части микропроцессорной системы сбора данных и управления.

В задачи дисциплины, помимо всего, входят: изучение основ методов формирования математических моделей объектов автоматизации и управления, методов автоматизированного проектирования автоматических и автоматизированных средств и систем управления объектами различной природы с применением современных компьютерных технологий; использование программно-аппаратных средств автоматизации проектирования последних поколений в целях разработки технических средств и систем управления на современной элементной базе.

Цель данных методических указаний – раскрыть содержание, принципы и методологию современных подходов к автоматизации проектирования средств и систем управления техническими объектами.

Предлагаемые в первой части практические работы посвящены освоению систем сквозного проектирования OrCAD и Protel, дающих мощные возможности по автоматизации функционального и конструкторского этапов проектирования электронных устройств систем управления. Работы снабжены детальным описанием данных систем проектирования. Теоретические сведения, описание

большинства практических работ и процедура их выполнения в первой части данных методических указаний даны на основе использования САПР OrCAD. Однако практические работы могут выполняться как в системе OrCAD, так и в Protel, поскольку процедура выполнения работ и методика проектирования с использованием этих систем мало отличаются друг от друга. Поэтому выбор САПР для выполнения практических работ оставлен на усмотрение преподавателя.

Предлагаемые во второй части практические работы посвящены разработке интерфейсной части микропроцессорной системы сбора данных и управления на основе специализированных БИС. Работы также снабжены детальным описанием данных специализированных БИС. Приведены теоретические сведения и описание основных подсистем ССДУ. Выполнение практических работ второй части предусматривает использование САПР схемотехнического проектирования PCAD либо Altium Designer.

Практическая работа 1.
Общие сведения о САПР OrCAD, Protel.
Практическое занятие 1. Применение САПР OrCAD, Protel на этапе
функционального проектирования систем управления

Цель практической работы:

Целью практической работы является закрепление теоретических знаний в области математического моделирования технических объектов, а также знакомство с системами проектирования OrCAD и Protel.

Задачи практической работы:

- изучение структуры САПР OrCAD, Protel;
- освоение методик исследования различных режимов работы проектируемых устройств: RC-фильтров, аналоговых функциональных блоков;
- изучение входного языка моделирования программы PSpice, формирование задания на моделирование;
- получение практических навыков по организации работы с иерархическими блоками при многоуровневом описании проектируемой системы.

Теоретические сведения

Общая характеристика САПР OrCAD, Protel, организация работы с пакетами приведены в [10, гл. 2; 2; 3, ч. 1–3].

Описание входного языка PSpice, правила составления задания на моделирование, структура текстового задания на моделирование приведены в [10, гл. 4; 3, ч. 5].

Принципы работы с модулем Capture, работа с графической библиотекой элементов приведены в [1, гл. 2; 3, ч. 3].

Описание структуры проекта, создание иерархических блоков приведены в [4, ч. 8].

Подготовка к моделированию на основе модуля PSpice рассмотрена в [10, гл. 4, 3, ч. 4, 5].

Моделирование на функциональном уровне в OrCAD рассмотрено в [10, гл. 4].

Организация работы с модулем Probe приведена в [10, раздел 5.1].

Задание для выполнения практической работы

Задание для выполнения работы состоит из двух частей. В первой части выполняется моделирование электрических RC-фильтров. Преподаватель распределяет номера вариантов между студентами, затем из табл. 1.1 студенты в соответствии с номером варианта выбирают параметры схем интегрирующей, дифференцирующей и совмещенных (соединенных последовательно интегрирующей и дифференцирующей) цепей. После выполнения первой части

работы, студент приступает к выполнению второй части. В соответствии с номером варианта из табл. 1.2 выбирается функция времени и реализуется с помощью элементов библиотеки АВМ. Параметры независимых источников сигналов выбирают произвольно.

Порядок выполнения практической работы

Часть 1. Моделирование схем электрических принципиальных

В соответствии с рис. 1.1 нужно собрать схемы интегрирующей, дифференцирующей и совмещенных цепей с использованием иерархических блоков в модуле Capture. Данные R и C по своему варианту взять из табл. 1.1.

Подать на вход каждого блока, содержащего отдельную цепь, синусоидальный сигнал. В качестве источника сигнала использовать независимый источник синусоидального напряжения VSIN. На каждый из выходов системы подключить резистивную нагрузку номиналом 1 кОм.

В профилях моделирования указать директиву расчета переходных процессов, задать время расчета. Провести моделирование собранных схем с использованием модуля PSpice A/D. Результаты моделирования для каждой из схем представить в модуле Probe на пяти планах: сигнал с входного источника, сигнал с выхода интегрирующей цепи, сигнал с дифференцирующей цепи и сигналы с совмещенных цепей.

Подобрать точность расчета настройкой директивы .Option таким образом, чтобы сгладить сигналы и провести моделирование с новыми параметрами точности.

Сравнить полученные результаты вычислительных экспериментов, объяснить, сделать выводы.

Заменить источник VSIN на источник VAC. Провести расчет частотных характеристик модуля выходного сопротивления каждой из схем, применив директиву .AC Sweep/Noise. Построить АЧХ и ФЧХ модуля выходного сопротивления каждой из схем в постпроцессоре Probe.

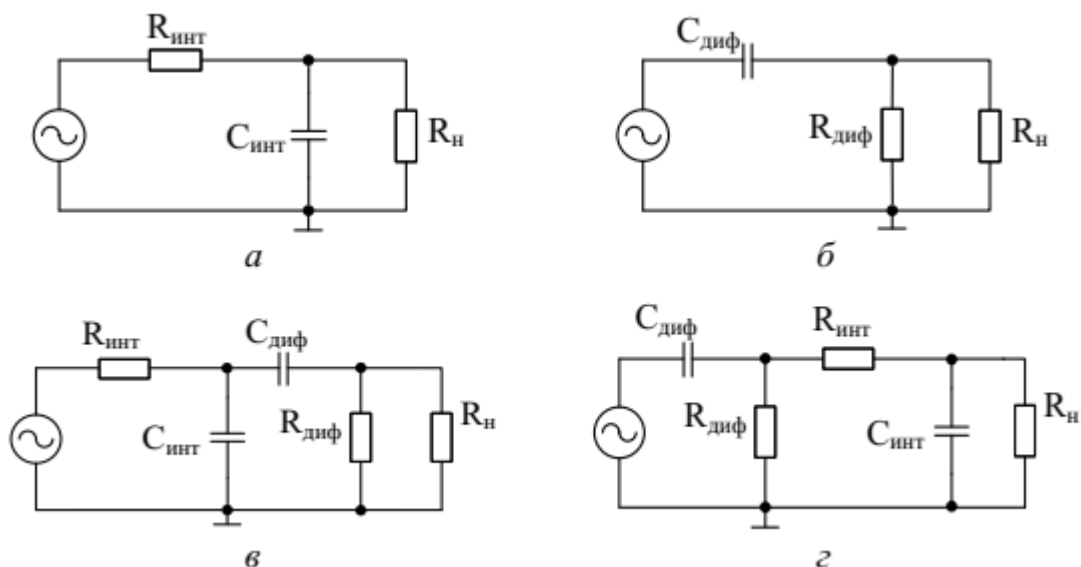


Рис. 1.1. Схемотехническая реализация интегрирующей (а), дифференцирующей (б) и совмещенных (в, г) цепей

В соответствии с рис. 1.2 собрать в редакторе Capture схемы

последовательных цепей, содержащих идеальный операционный усилитель с резистором номиналом 100 МОм в цепи обратной связи.

Провести расчет частотных характеристик модуля выходного сопротивления каждой из схем, применив директиву AC Sweep/Noise. Получить АЧХ и ФЧХ модуля выходного сопротивления каждой из схем в программе Probe. Сравнить полученные результаты между собой и с результатами, полученными в п. 6. Сделать выводы о взаимовлиянии цепей и роли буферного

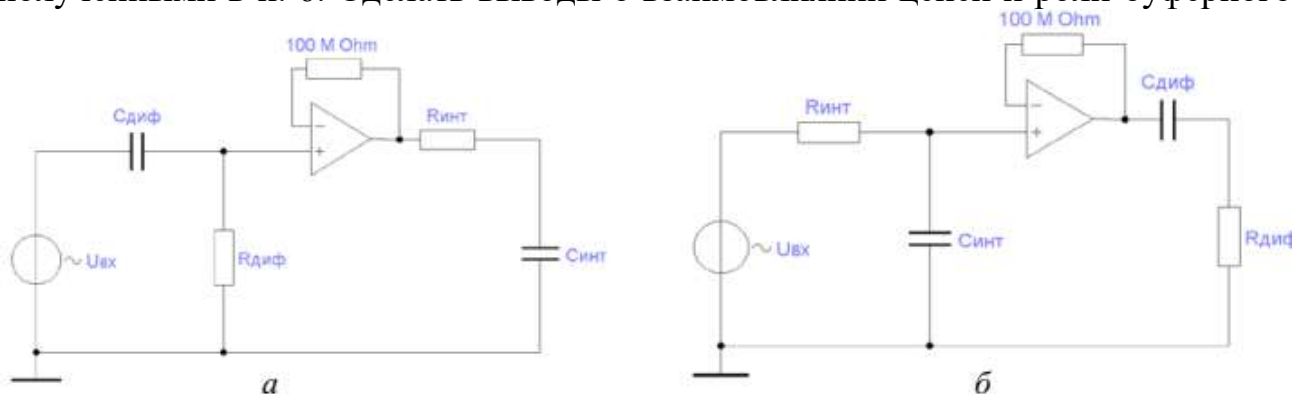


Рис. 1.1. Схемотехническая реализация интегрирующей (а), дифференцирующей (б) и совмещенных (в, г) цепей

усилителя, установленного между цепями.

Составить отчет, в котором подробно изложить все перечисленные этапы выполнения задания.

Таблица 1.1

Номер вариант	$R_{\text{инт}}$	$C_{\text{инт}}$	$R_{\text{диф}}$	$C_{\text{диф}}$
1	1 кОм	1 мкФ	50 Ом	750 нФ
2	10 кОм	0,2 мкФ	200 Ом	500 нФ
3	3 кОм	0,3 мкФ	500 Ом	0,5 мкФ
4	500 Ом	0,1 мкФ	20 кОм	150 нФ
5	300 Ом	20 мкФ	10 кОм	0,5 мкФ
6	2 кОм	0,5 мкФ	50 кОм	20 нФ
7	10 кОм	0,1 мкФ	0,3 кОм	300 нФ
8	1.5 кОм	0,3 мкФ	750 кОм	2 пФ
9	2 кОм	500 нФ	0,2 МОм	1 пФ
10	7.5 кОм	0,3 мкФ	500 Ом	500 нФ
11	200 Ом	1500 нФ	50 кОм	20 нФ
12	0.2 МОм	30 пФ	75 кОм	100 пФ

Часть 2. Моделирование на функциональном уровне

Создать источник импульсов посредством перемножения гармонического и импульсного сигналов. Частота гармонического сигнала равна номеру варианта, умноженному на 20 МГц, период повторения импульса равен номеру варианта, разделенному на 10 мкс. Расчет осуществлять по директиве .TRAN (расчет переходных процессов).

Создать схему формирования сигнала ошибки посредством интегратора, охваченного отрицательной обратной связью, содержащей усилитель с коэффициентом усиления, равным номеру варианта, умноженному на 2. В качестве входного устройства использовать генератор ступенчатой функции, либо источник напряжения, формирующий кусочно-линейную функцию. Расчет осуществлять по директивам .TRAN, AC.

Сформировать вычислитель функции времени. Данные по вариантам содержатся в табл. 1.2. В качестве входного устройства использовать источник напряжения, формирующий кусочно-линейную функцию. Расчет осуществлять по директиве .TRAN.

Проанализировать полученные результаты, сделать соответствующие выводы.

Составить отчет, в котором подробно изложить все перечисленные этапы выполнения задания.

Таблица 1.2

Номер варианта	Вид формируемой функции
1	$y(t) = e^{-(t+4)} - \ln 2t + \sin(20t^2 - 1) + \sqrt{t-1}$
2	$y(t) = \int 2t^3 - 11t - 6dt + \sin t^2 - 4 + 8t$
3	$y(t) = 20 \log t - 4 + 20 \cos 2e^{t-4}$
4	$y(t) = 7t - t' + 11t^2 - 20 \int t dt$
5	$y(t) = 2t' - 4t'' + (8t^2 - 4e^t)' + \int e^{5t-2} dt$
6	$y(t) = t - 1 + e^{2t - \ln e^{5t+8}}$
7	$y(t) = 24t + \sqrt{5t-1} + 45t + t-6+t^3 $
8	$y(t) = tg(t - \cos 2t) + 20 \log t + 1 - e^{2t}$
9	$y(t) = \sin(\ln t' - 1) + t^2 - 5 + 2 \log t$
10	$y(t) = \cos 2t - \int \sin 2t dt + 2 \int tg 4t dt - 5 \ln t + e^{2t-5}$
11	$y(t) = 2 \ln t - 6 \cos 5t + 1 - 4e^{5t}$
12	$y(t) = 6t - 3 + t^{2t-4} + e^{t-1} + 3 \sin 4t$

Требования к оформлению отчета по практической работе

Отчет должен быть подготовлен в печатном виде с помощью редактора MS Word и содержать следующие обязательные разделы: цель и задачи практической работы, задание для выполнения практической работы, информацию о порядке выполнения практической работы, описание результатов исследований. Отчет оформляется в соответствии с ГОСТ.

В отчете должно быть отображено следующее:

Процедура создания нового проекта с указанием выбора графического редактора (Capture или Schematics, указать применяемость редакторов), типа

проекта (Analog or Mixed A/D, PC Board Wizard, ...), описания представленных в диалоговом окне типов проекта.

Процедура поиска необходимых элементов в библиотеках (указать команду вызова диалогового окна поиска элемента, название элемента, его принадлежность к конкретной библиотеке, основные характеристики и свойства элемента), указать название применяемой библиотеки, ее содержание (пример: «abm.olb» – библиотека функциональных блоков (сумматор, перемножитель, интегратор и др.)), отличие библиотек символов *.olb и математических компонентов *.lib.

Методика создания иерархических блоков (указать команду, создающую блок, описание панелей диалогового окна создания блока, тип иерархического блока; назвать команду, создающую порты ввода/вывода блока, и описание типов портов ввода/вывода).

Описание процедуры подготовки задания на моделирование – выбор директивы моделирования с описанием ее использования, выбор параметров моделирования – время счета, максимальный шаг интегрирования, режим предварительного расчета по постоянному току, точность расчета, максимальное количество шагов интегрирования, задание на расчет частотных характеристик и т. д.

Описание используемых команд для обработки результатов моделирования – встроенные команды расчета частотных характеристик, команды разделения экрана на несколько видов и т. д.

Также необходимо указать параметры элементов цепей, независимых источников, других используемых устройств, давать пояснения по выбору конкретных параметров.

Контрольные вопросы

1. Какие основные типы проектов используются при применении пакетов OrCAD или Protel?
2. Дайте определение понятию «задание на моделирование».
3. Дайте определение понятию «директива моделирования».
4. Какие существуют директивы моделирования и в каких случаях они применяются?
5. Какие основные параметры задаются при исследовании эквивалентных схем во временной области?
6. Каким образом организуется расчет частотных характеристик устройства при исследовании с использованием модуля Capture?
7. Каким образом в параметрах элементов проектируемой схемы в системах OrCAD, Protel учитываются температурные параметры?
8. В чем заключается назначение иерархического блока?

Практическая работа 2.

Разработка математических моделей элементов системы электропитания (СЭП)

Практические занятия 2,3. Разработка математических моделей элементов системы электропитания

Цель практической работы:

Целью практической работы является закрепление теоретических знаний в области разработки модели системы электропитания автономного объекта.

Задачи практической работы:

- знакомство со структурой и основными топологическими решениями систем электропитания автономных объектов;
- моделирование СЭП автономного объекта с использованием графического редактора Capture и программы обработки результатов моделирования Probe;
- разработка и моделирование емкостного фильтра СЭП;
- приобретение навыков выполнения проектных задач в области анализа систем управления СЭП при помощи средств автоматизированного проектирования.

Теоретические сведения

Сведения о принципах функционирования, структуре, порядке расчета функциональных узлов системы электропитания на основе импульсного преобразователя напряжения (конвертора) изложены в [9; 13].

Организация работы с модулем Capture приведена в [10, гл. 2; 3, ч. 3]. Организация работы с модулем Probe приведена в [10, раздел 5.1].

Подготовка к моделированию на основе модуля PSpice рассмотрена в [10, гл. 4; 3, ч. 4, 5].

Структурные схемы СЭП автономных объектов и описание логики их функционирования

Система электропитания автономного объекта (спутника связи) предназначена для обеспечения потребителей электроэнергией требуемого качества в течение заданного срока активного существования (САС) при жёстких ограничениях, накладываемых на массу СЭП. На рис. 2.1 приведена структурная схема СЭП с основной батареей – солнечной (ОБС), разделенной на две (ОБС1 и ОБС2), и двумя зарядными солнечными батареями (ЗБС1 и ЗБС2). Энергия от ОБС1 и ОБС2 передается на высоковольтный выход СЭП (на нагрузку Н100) через шунтовые регуляторы тока (ШРТ1 и ШРТ2). При этом в случае достаточной суммарной мощности ОБС1 и ОБС2, за счет действия цепи отрицательной обратной связи (ООС) по току поддерживается выходной суммарный ток

разрядных устройств на уровне 3(2)А минимально необходимым для обеспечения требуемого качества выходного напряжения на высоковольтном выходе СЭП. Информационный сигнал о величине суммарного тока разрядного устройства (РУ) вычисляется посредством сумматора СЗ путем вычитания из тока нагрузки Н100 суммарного выходного тока ШРТ1 и ШРТ2. Это позволяет не вводить в состав СЭП новых датчиков тока, а использовать датчики тока, принципиально необходимые в системе для других целей. Так, датчик тока нагрузки (ДТ100) необходим для получения информации о токе нагрузки для аппаратуры, а датчики выходных токов ШРТ1 и ШРТ2 необходимы для работы регуляторов экстремальной мощности (РЭМ1 и РЭМ2). Суммарный ток $I_{ШРЭ}$ вычисляется посредством сумматора С1, а сигнал рассогласования по току – посредством сумматора С2. Сигнал уставки $U_{уст1}(I_{ру})$ задается из соображения поддержания выходного суммарного тока РУ на минимально необходимом уровне. РЭМ1 и РЭМ2 в случае недостатка мощности обеспечивают экстремальное регулирование ОБС1 и ОБС2. Причем из-за разброса параметров ОБС, силовых цепей и устройств управления ШРТ возможен не одновременный переход ШРТ1 и ШРТ2 в режим регулирования экстремальной мощности.

На рис. 2.2 приведена структурная схема СЭП с основной батареей солнечной (ОБС) без ее разделения. Это позволяет упростить СЭП за счет исключения РЭМ2 и сумматора С1. Но в этом случае возможно некоторое недоиспользование мощности ОБС, так как сумма экстремумов мощности двух ОБС больше экстремума мощности одной ОБС, равной по площади фотопреобразователей двум ОБС.

Зарядные регуляторы тока (ЗРТ1 и ЗРТ2), подключенные к ЗБС1 и ЗБС2, обеспечивают заряд аккумуляторных батарей (АБ1 и АБ2) и передачу энергии на входы соответствующих разрядных устройств, стабилизаторов напряжения (СН1 и СН2). Желаемый ток заряда АБ1 и АБ2 обеспечивается за счет ООС по току, для чего осуществляется измерение тока АБ посредством датчиков тока (ДТ АБ1 и ДТ АБ2) и выделение сигналов рассогласования по току посредством сумматоров С4 и С5. Желаемый ток заряда АБ1 и АБ2 задается уставками $U_{уст2}(I_{зарАБ1})$ и $U_{уст3}(I_{зарАБ2})$. Регуляторы экстремальной мощности (РЭМ3 и РЭМ4) обеспечивают поиск максимальной мощности ЗБС1 и ЗБС2, для чего достаточно обеспечить максимум выходного тока ЗРТ1 или ЗРТ2. Ограничение напряжений АБ по верхнему уровню обеспечивается за счет ООС по напряжению АБ (на рис. 2.1 и рис. 2.2 показаны пунктиром).

Разрядные устройства РУ1 и РУ2 обеспечивают передачу энергии на высоковольтный выход СЭП от соответствующих ЗБС (через ЗТР) на «свету» или от соответствующих АБ в «тени», а также стабилизацию напряжения на этом выходе. Стабилизирующие устройства СУ1 и СУ2 решают ту же задачу применительно к низковольтному выходу СЭП. Статическая точность поддержания напряжений на высоковольтном и низковольтном выходах СЭП обеспечивается интегрирующими ООС по напряжению, включающими блоки «интегратор ОС100» и «интегратор ОС27». Динамические характеристики РУ и СН обеспечиваются индивидуальными (для каждого модуля РУ или СН) контурами ООС. Выравнивание токов АБ в режиме их разряда обеспечивается за счет выравнивания входных токов РУ1 и РУ2, а также входных токов С1 и С2.

Для выравнивания входных токов СН используются информационные сигналы с внутренних (входящих в состав модулей СН) датчиков тока. Информация о входных токах модулей поступает в узел токовыравнивания (УТВ) СН, где формируются сигналы отклонения входных токов СН1 и СН2 от среднего входного тока. Сигналы отклонения входных токов СУ1 и СУ2 возвращаются в соответствующие СН и обеспечивают выравнивание входных токов СН.

Поскольку входные токи СН выровнены с использованием «внутренних» токовых информационных сигналов, то для выравнивания токов АБ достаточно выровнять входные токи РУ, для чего используются информационные сигналы с датчиков тока АБ.

Закон управления и структура устройства управления стабилизирующим модулем зарядного устройства

Силовая цепь конвертора, входящего в состав ЗУ, может быть выполнена по одной из классических схем преобразователей – понижающей или повышающей. Причем если напряжение на АБ – $U_{AB} > U_{ВЫХ}$, то в ЗУ используют конверторы с силовыми цепями повышающего типа (рис. 2.4, а), а в РУ – конверторы с силовыми цепями понижающего типа (рис. 2.3, а). Если напряжение на АБ – $U_{AB} < U_{ВЫХ}$, то в ЗУ используют конверторы с силовыми цепями понижающего типа (рис. 2.3, а), а в РУ – конверторы с силовыми цепями повышающего типа (рис. 2.4, а). Особенность работы конвертора ЗУ состоит в том, что он стабилизирует своё входное напряжение, которое одновременно является выходным напряжением СЭП. Такой режим может возникать в СЭП, энергопреобразующая аппаратура которых содержит шунтовые стабилизаторы.

Рассмотрим случай, когда $U_{AB} > U_{ВЫХ}$ и в РУ использован конвертор с силовой цепью понижающего типа, а в ЗУ – конвертор с силовой цепью повышающего типа. Временные диаграммы изменения токов и напряжений на элементах схем приведены на рис. 2.3, б и рис. 2.4, б соответственно. На временных диаграммах приняты следующие обозначения:

$U_{У.К}$ – сигнал управления ключом;

$U_{L.P}$ – регулируемая составляющая напряжения на дросселе;

U_{VD} – напряжение на диоде VD;

$I_L, I_{L.СТ}, I_{L.P}$ – ток дросселя, его стационарная и регулируемая составляющие;

$I_{C.P}$ – регулируемая составляющая тока конденсатора С.

В схемах рис. 2.3, а и рис. 2.4, а приняты одинаковые направления токов дросселя L и конденсатора С.

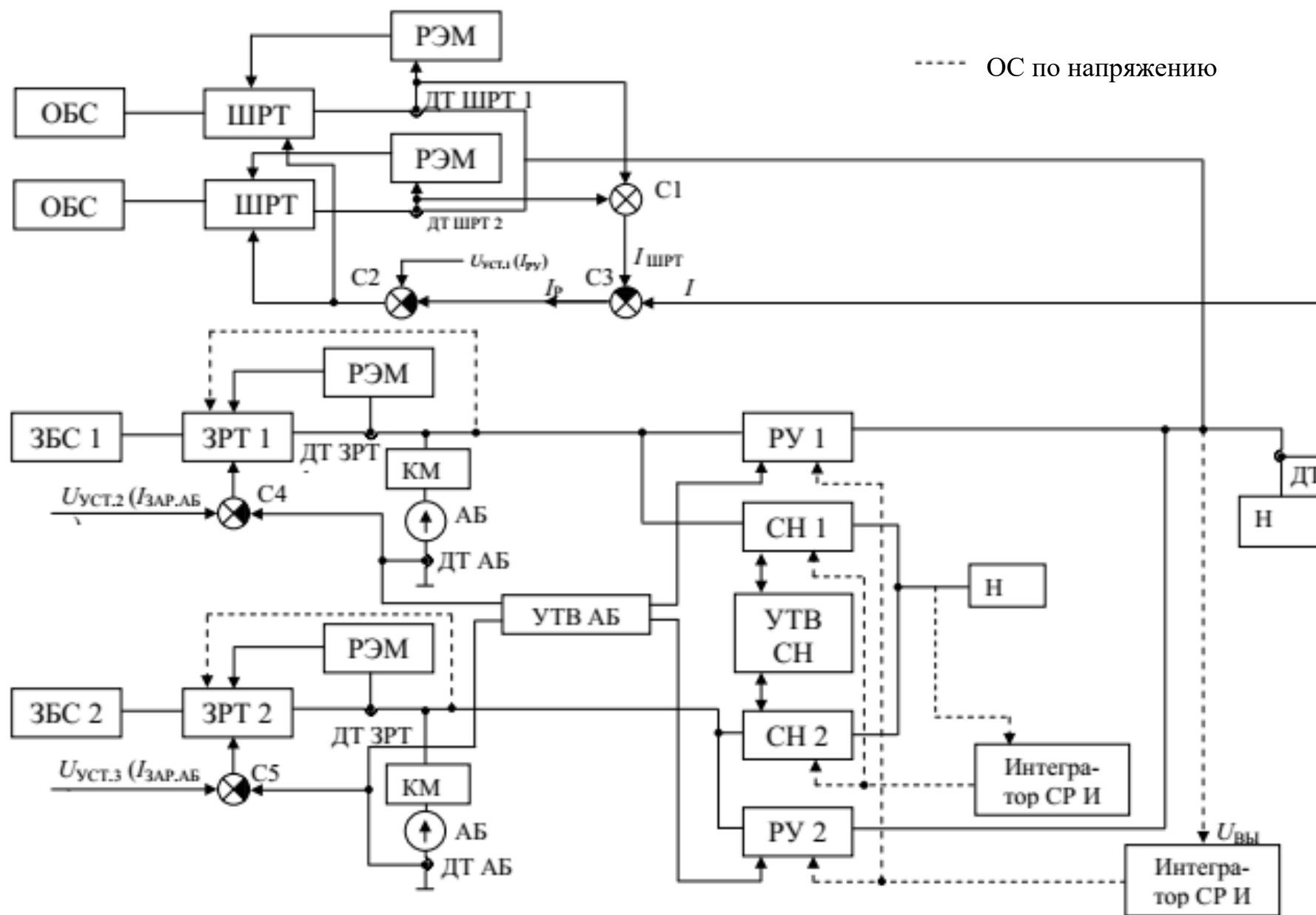


Рис. 2.1. Структурная схема СЭП с разделенными ОБС (ОБС 1, ОБС 2)

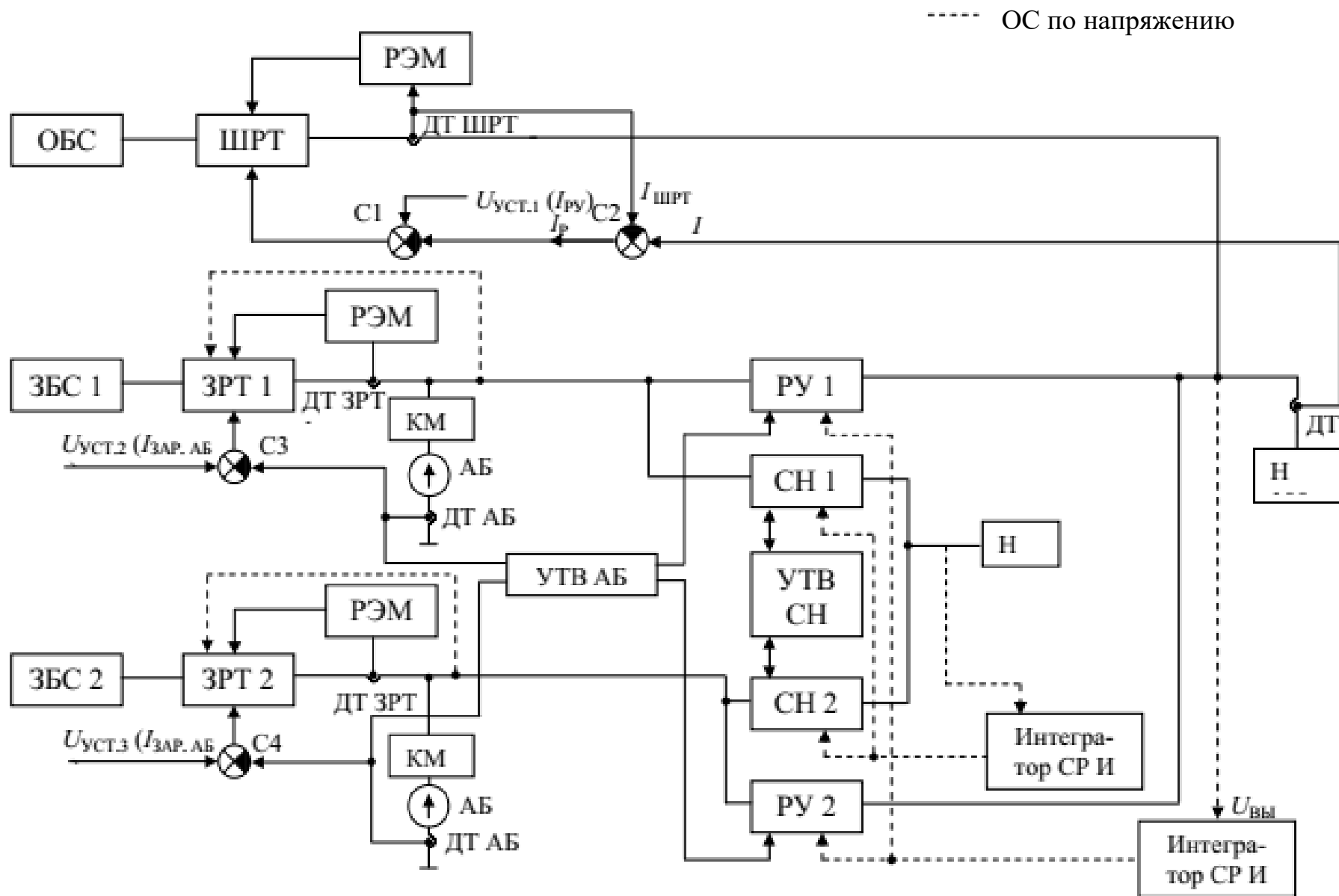


Рис. 2.2. Структурная схема СЭП с объединенными ОБС

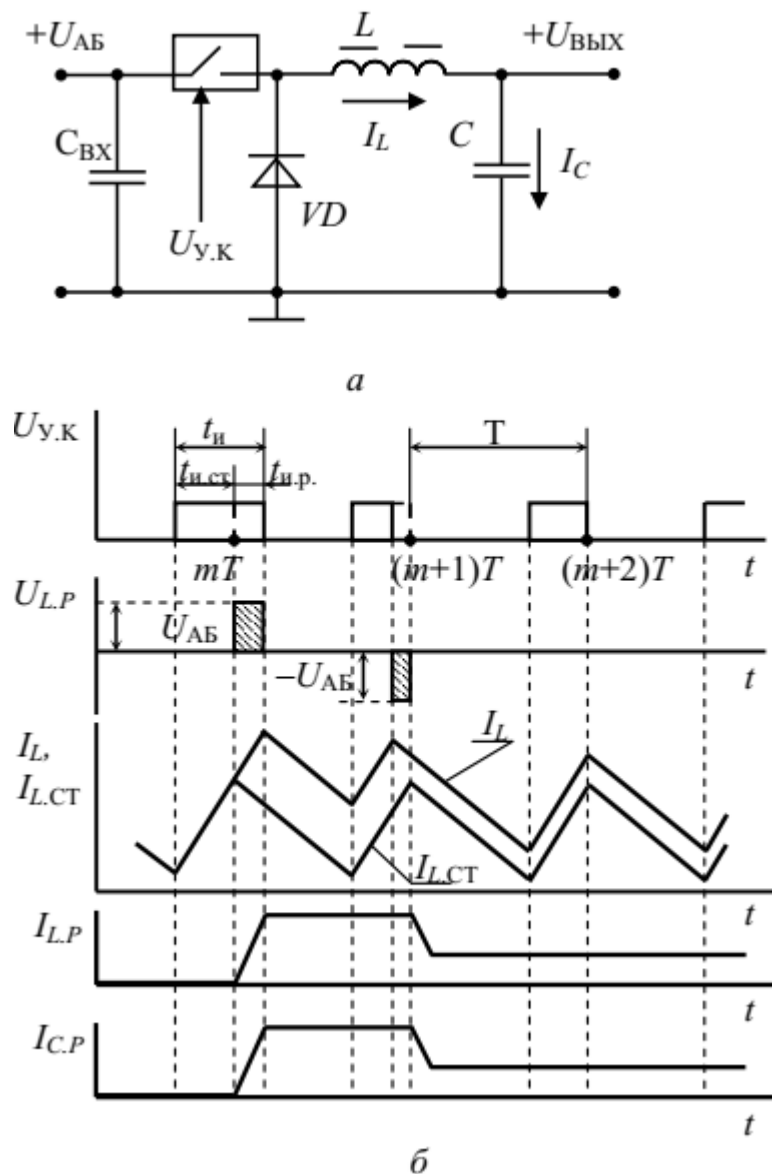
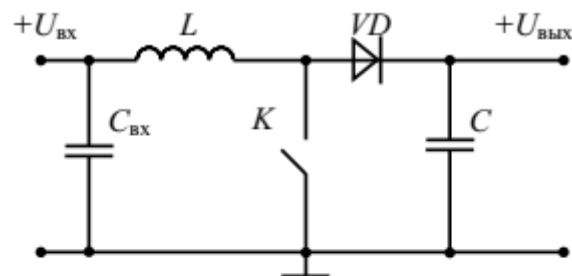


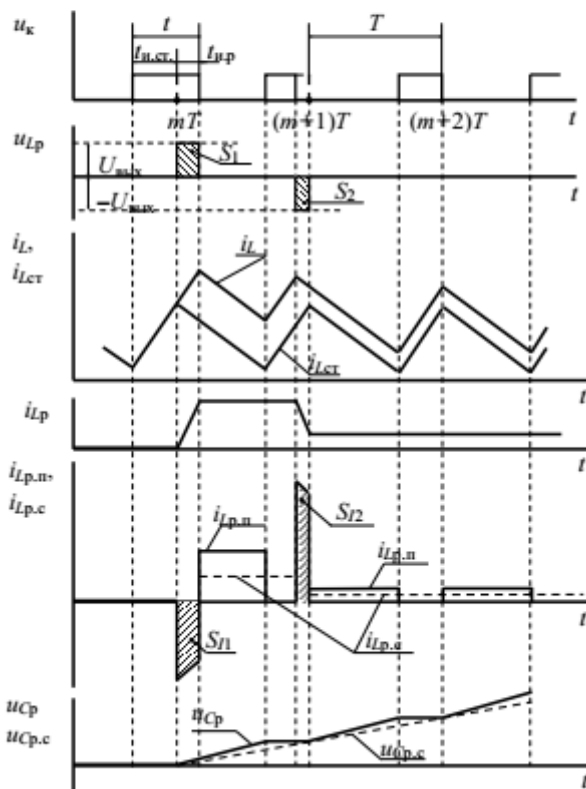
Рис. 2.3. Схема и временные диаграммы понижающего типа

При сравнении временных диаграмм рис. 2.3, б и рис. 2.4, б видно совпадение регулируемых составляющих $I_{C.P}$ токов конденсаторов C в обеих схемах при совпадении интервалов проводящего состояния ключа K в схеме рис. 2.3, а и диода VD в схеме рис. 2.4, а. Следовательно для стабилизации выходного напряжения СЭП посредством схемы рис. 2.4, а необходимо управлять проводящим состоянием диода VD так же, как и проводящим состоянием ключа K в схеме рис. 2.3, а. При этом конвертор ЗУ (рис. 2.4, а) будет обладать такими же динамическими и статическими характеристиками, что и конвертор РУ (рис. 2.3, а). В режиме непрерывного тока диод VD переключается инверсно ключу K , т. е. для перевода диода в открытое состояние необходимо закрыть ключ. Значит, для управления ключом конвертора ЗУ необходимо и достаточно схему устройства управления дополнить инвертором, подключенным к выходу широтно-импульсного модулятора.

Исходя из полной идентичности процессов в схемах рис. 2.3, а и рис. 2.4, а, можно утверждать, что все результаты, полученные для конверторов, стабилизирующих свое выходное напряжение (конверторы РУ), справедливы и для конверторов ЗУ, которые стабилизируют свое входное напряжение.



a



б

Рис. 2.4. Схема и временные диаграммы повышающего типа

Аналогичное совпадение процессов существует и в случае, когда $U_{AB} < U_{ВЫХ}$, и в ЗУ используют конверторы с силовыми цепями понижающего типа, а в РУ – конверторы с силовыми цепями повышающего типа. Следовательно, в этом случае в конверторе ЗУ также может быть использовано УУ со схемой управления конвертором повышающего типа и все результаты, полученные для конверторов повышающего типа, можно распространить на конвертор ЗУ.

Структурные схемы СН и РУ. Описание логики их функционирования

На рис. 2.5 приведены структурные схемы стабилизаторов напряжения СН1 и СН2, обеспечивающих стабилизацию напряжения на низковольтном выходе СЭП. На рис. 2.5 также показаны устройство токовыравнивания (УТВ), обеспечивающее выравнивание входных токов СН1 и СН2, многофазный задающий генератор (МФЗГ), интегратор сигнала рассогласования (ИСР₂₇) и выходной емкостной фильтр (ВФ₂₇). Каждый из СН содержит шесть стабилизирующих модулей (СМ_{СМ6}), шестивходовый сумматор $\sum 1$ ($\sum 2$) и сумматор С1 (С3). На входы сумматора $\sum 1$ ($\sum 2$) поступают информационные

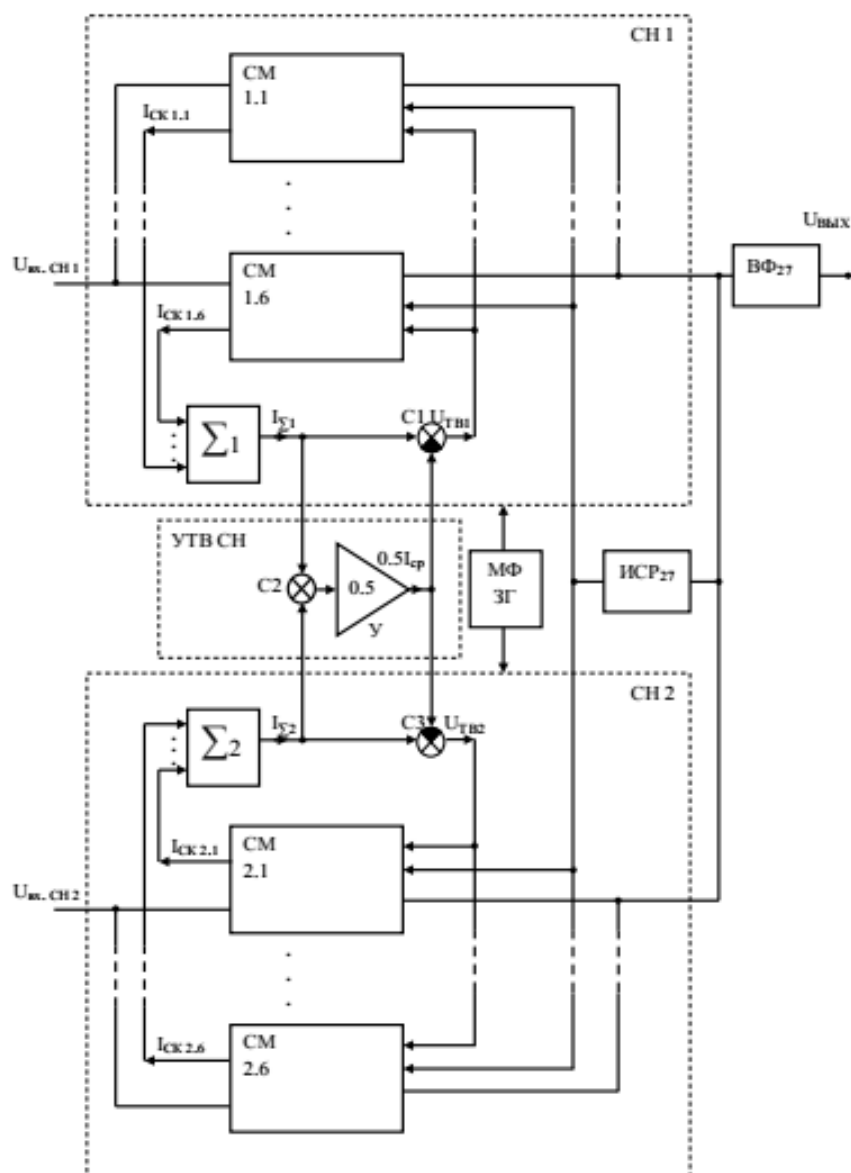


Рис. 2.5. Структурная схема СН 1и СН 2

сигналы с датчиков тока (ТДТ) силовых ключей СМ (см. рис. 2.10). Эти токи имеют форму треугольных импульсов, но по средней составляющей равны входным токам СМ. После их суммирования на выходе сумматора получается сигнал I_{Σ} , соответствующий по средней составляющей входному току СН1 ($I_{\Sigma 1}$) или СН2 ($I_{\Sigma 2}$). В УТВА СН путем суммирования $I_{\Sigma 1}$ и $I_{\Sigma 2}$ и последующего их усиления в 0,5 раза посредством усилителя U получают «средний» входной ток I_{CP} СН, т. е. сигнал, равный среднему арифметическому входных токов. Этот сигнал поступает на сумматоры $C1$ и $C3$, где после сравнения с сигналами $I_{\Sigma 1}$ и $I_{\Sigma 2}$ формируются сигналы $U_{ТВ1}$ и $U_{ТВ2}$ отклонения входных токов СН от «среднего» тока I_{CP} .

На рис. 2.6 приведена структурная схема стабилизирующего модуля (СМ). В состав силовой цепи СМ входят силовой ключ СК, датчик тока трансформаторного типа (ТДТ), диод VD , дроссель L и входной конденсатор $C_{вх}$. В состав устройства управления СМ входят сумматоры ($C1$ и $C2$), апериодические звенья ($A31$ и $A32$), дифференцирующая цепь (ДЦ), усилитель-ограничитель (УО), компаратор (К), триггер (Т) и логические элементы «2И», «НЕ».

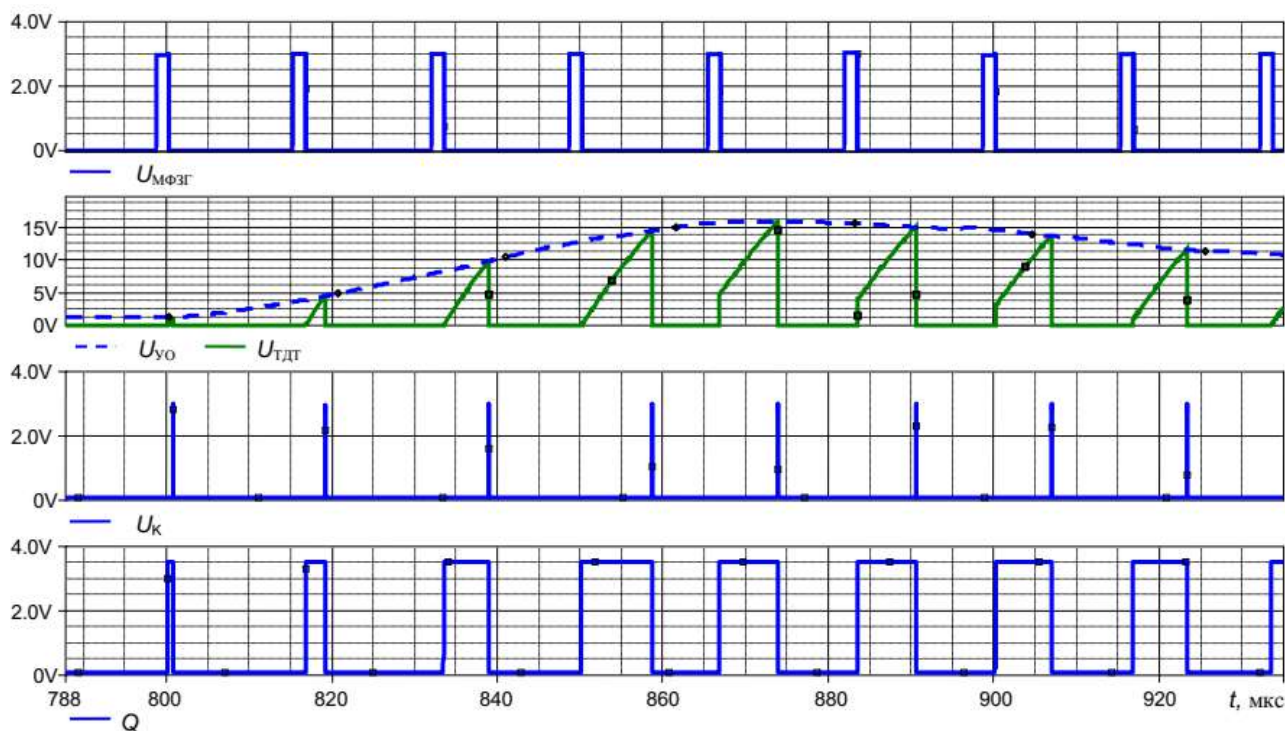


Рис. 2.7. Временные диаграммы, поясняющие работу модуля СН

периоде, что исключает насыщение магнитопровода ТДТ и выход СМ из строя по причине потери информации о токе СК. На рис. 2.7 приведены временные диаграммы, поясняющие работу СН.

На рис. 2.8 приведены структурные схемы разрядных устройств РУ1 и РУ2, обеспечивающих стабилизацию напряжения на высоковольтном выходе СЭП, а также показаны устройство токовыравнивания (УТВ), обеспечивающее выравнивание входных токов РУ1 и РУ2, многофазный задающий генератор (МФЗГ), интегратор сигнала рассогласования (ИСП₁₀₀) и выходной емкостной фильтр (ВФ₁₀₀). Совместная работа РУ1 и РУ2 осуществляется аналогично работе СН1 и СН2. Отличие состоит в том, что для токовыравнивания используются сигналы с датчиков тока аккумуляторных батарей (ДТ АБ). На рис. 2.9 приведена структурная схема разрядного модуля (РМ). В состав силовой цепи РМ входят силовые ключи СК1 и СК2, датчик тока трансформаторного типа (ТДТ) силового ключа СК1, диоды VD1 и VD2, дроссель L, входной конденсатор C_{ВХ} и демпфирующая RC цепь. В состав устройства управления РМ входят сумматоры (С1, С2 и С3), апериодические звенья (А31 и А32) дифференцирующая цепь (ДЦ), драйвер управления силовым ключом СК2 драйвер управления верхним ключом (ДрВК), делитель напряжения (ДН), усилитель-ограничитель (УО), компараторы (К1 и К2), триггер (Т1), логические элементы «2И-НЕ», «2ИЛИ», 2 элемента «НЕ».

Принцип формирования управляющего сигнала силовым ключом СК1 аналогичен принципу формирования управляющего сигнала силовым ключом СК силового модуля СМ (рис. 2.7). Элементы устройства управления РМ и их соединения между собой аналогичны элементам устройства управления модуля СМ (см. рис. 2.6).

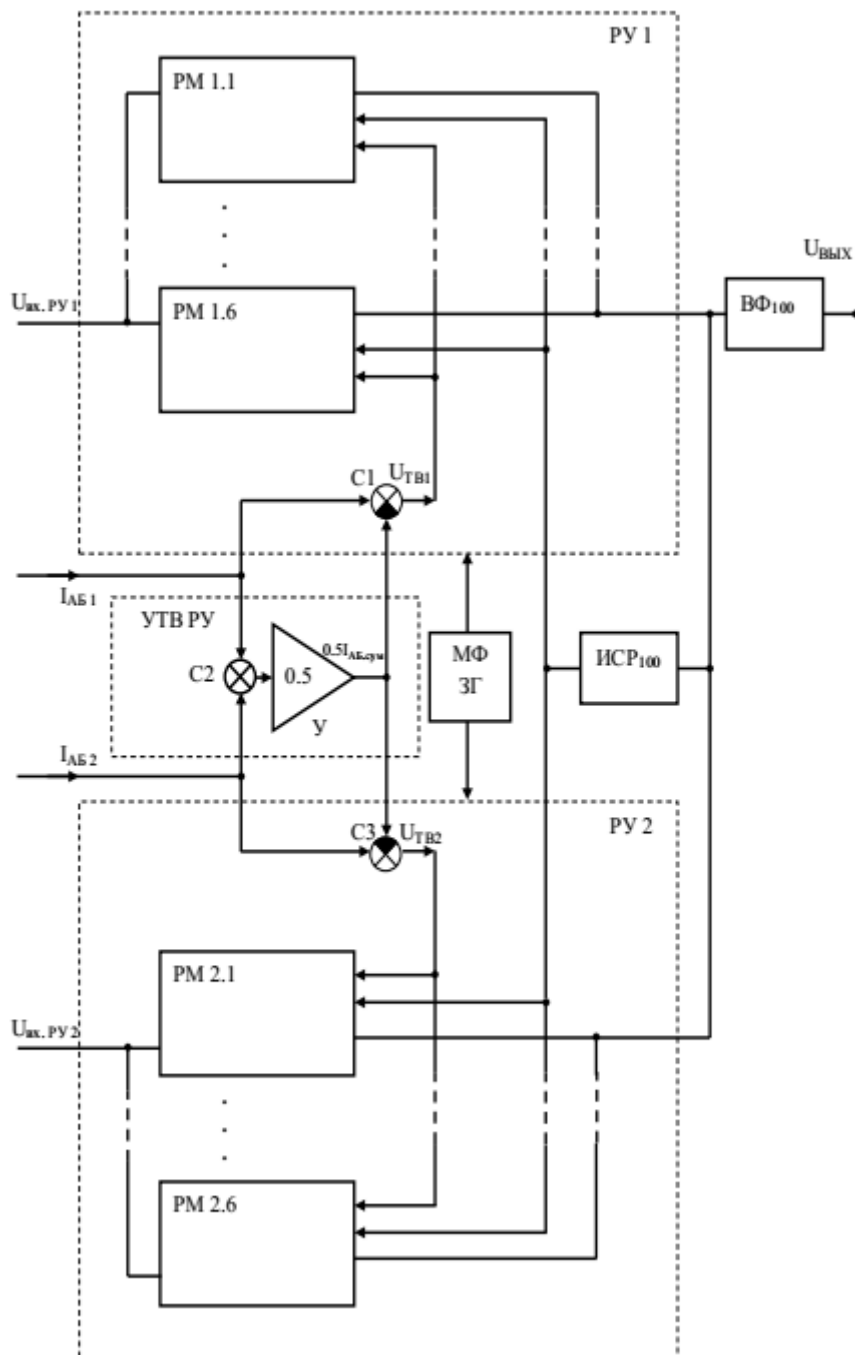


Рис. 2.8. Структурная схема РУ1 и РУ2

Отличие состоит в том, что на интервале первоначального пуска сигнал компаратора К2 дополнительно смещает посредством сумматора С3 сигнал с ТДТ, что ограничивает токи через силовые ключи СК1, СК2 на интервале пуска РМ (и РУ в целом), обеспечивая «мягкий» запуск.

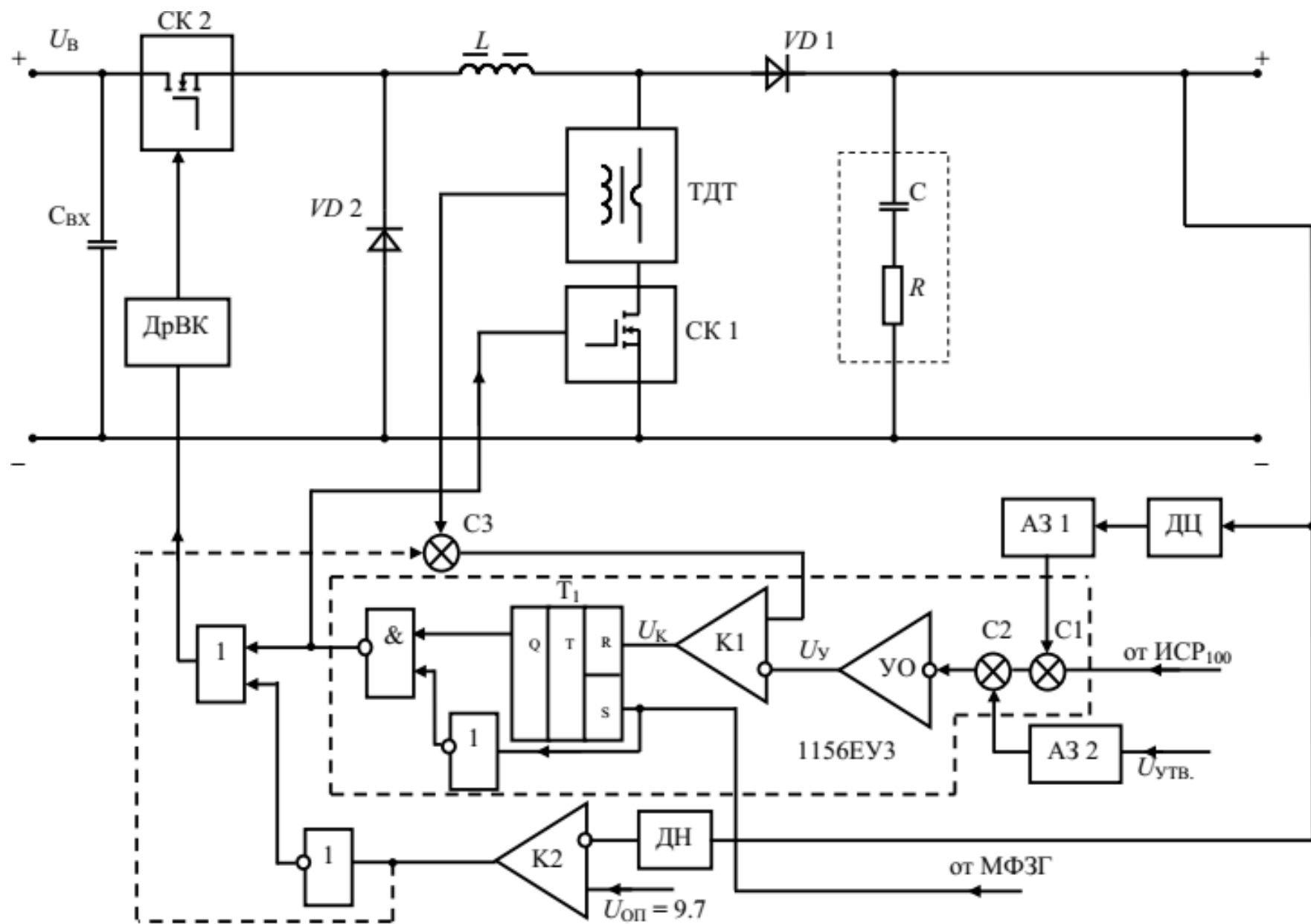


Рис. 2.9. Функциональная схема модуля РУ

Общесистемный емкостной фильтр

Общесистемный емкостной фильтр является важным элементом энергопреобразующей аппаратуры СЭП. Он состоит из конденсаторов, объединенных в батарею. Каждый из конденсаторов подключается через плавкую вставку, исключающую короткую выходных шин СЭП при выходе конденсатора из строя (короткое замыкание самого конденсатора). От того, каким образом конденсаторы фильтра объединены в батарею, существенно зависят его электрические, надежностные и массогабаритные характеристики. Наличие индуктивности и активного сопротивления у электрических шин, объединяющих конденсаторы в батарею, приводит к неравномерной «загрузке» конденсаторов фильтра по току. При этом часть конденсаторов может быть существенно недогруженной, а часть перегруженной по переменной составляющей тока. Это приводит к нарушению теплового режима и сокращает срок безотказной работы перегруженных конденсаторов. В то же время конденсаторы с малой «загрузкой» почти не участвуют в подавлении пульсаций выходного напряжения. Нерациональная компоновка также может привести к необходимости увеличения сечения электрических шин, объединяющих конденсаторы в батарею, что приводит к нежелательному росту массы фильтра.

Схематично фрагмент фильтра представлен на рис. 2.10. Варианты исполнения фильтров приведены на рис. 2.14–2.17. На рис. 2.14–2.17 приняты обозначения: L_1 – индуктивность участков шины $a1b1$ или $a2b2$ для фильтра «1» (рис. 2.14) или суммарная индуктивность участков шины $a1b1+a2b2$ для фильтров «2»–«4» (рис. 2.15–2.17); R_1 – сопротивление участков шины $a1b1$ или $a2b2$ для фильтра «1» (рис. 2.14) или суммарное сопротивление участков шины $a1b1+a2b2$ для фильтров «2»–«4» (рис. 2.15–2.17); C – емкость конденсатора; R_2 – внутренне активное сопротивление конденсатора и плавкой вставки; L_2 – суммарная индуктивность конденсатора и плавкой вставки.

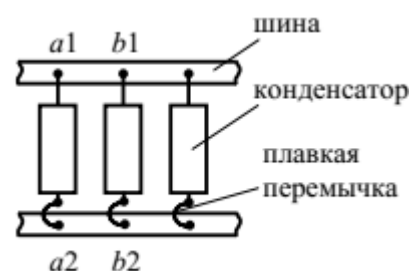


Рис. 2.10. Фрагмент фильтра

Размещение конденсатора на шине схематично приведено на рис. 2.11. Входными данными для проведения исследований служат геометрические размеры шин. Приняты следующие геометрические размеры шин: $b = 6$ мм, $c = 0,5$ мм, зазор между шинами $d_0 = 40$ мм (рис. 2.12). Шины изготовлены из меди (удельное сопротивление меди $\rho_m = 0.01776$ Ом · мм²/м). Расстояние между конденсаторами (рис. 2.10) принято 25 мм.

Для проведения исследований необходимо определить номинальные значения электрических компонентов модулей – индуктивностей L_1 , L_2 и сопротивлений R_1 , R_2 . Из рис. 2.10 определено, что:

$$L_1 = L_{a1b1} + L_{a2b2};$$

L_2 – индуктивность выводов конденсатора и плавкой вставки;

$$R_1 = R_{a1b1} + R_{a2b2};$$

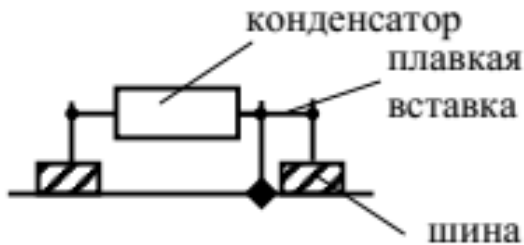


Рис. 2.11. Размещение конденсатора

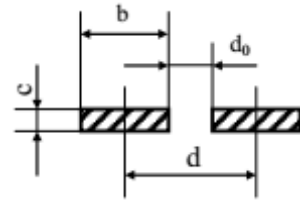


Рис. 2.12. Обозначения геометрических размеров шин

R_2 – внутреннее активное сопротивление конденсатора и плавкой вставки

Также при подсчете параметров учитывается взаимная индуктивность шин, которая включена в L_1 .

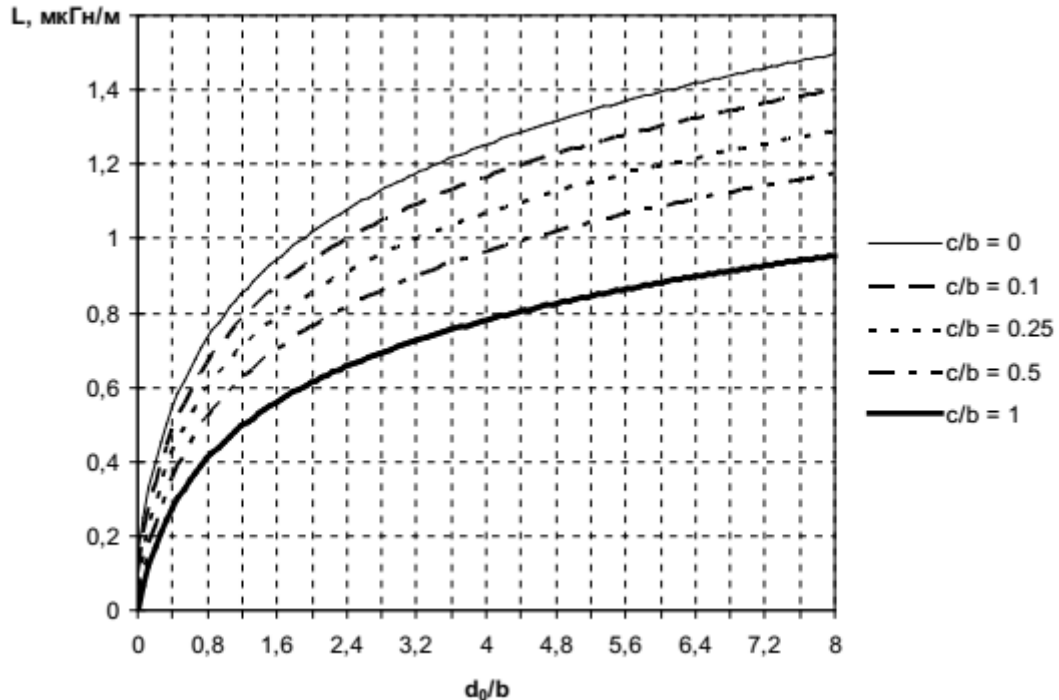


Рис. 2.13. Зависимость индуктивности однофазных шин прямоугольного сечения от их геометрических размеров

Пользуясь исходными данными о геометрических размерах шин, определим величину L_1 . При $d_0/b > 2$ для индуктивности шин, расположенных согласно рис. 2.12, справедлива приближенная формула:

$$L = \frac{\mu_0}{\pi} \left(\operatorname{arch} \frac{d}{f} - \operatorname{arch} \frac{1}{\sqrt{1-\eta^2}} \right)$$

где $f = \frac{b}{2E}(1+\eta)\sqrt{1-\eta^2}$, $\eta = \frac{c}{b}$, E – полный эллиптический интеграл второго рода с модулем $k = \sqrt{1-\eta^2}$. При высокой частоте значения индуктивностей шин могут быть определены по кривым, приведенным на рис. 2.13.

Введем понятия «модуль» и «блок». Под модулем фильтра в дальнейшем понимается структурный элемент фильтра любой топологии, состоящий из набора электрических элементов – дросселя, резистора, конденсатора. Под блоком понимается совокупность модулей фильтра любой топологии. Например, на рис. 2.17 элементы фильтра, обозначенные $B1_1, B1_2, B1_3, \dots, B1_N, B2_1, B2_2, \dots, B4_N$ являются модулями, а совокупность модулей $B1_1, B1_2, B1_3, \dots, B1_N$ является

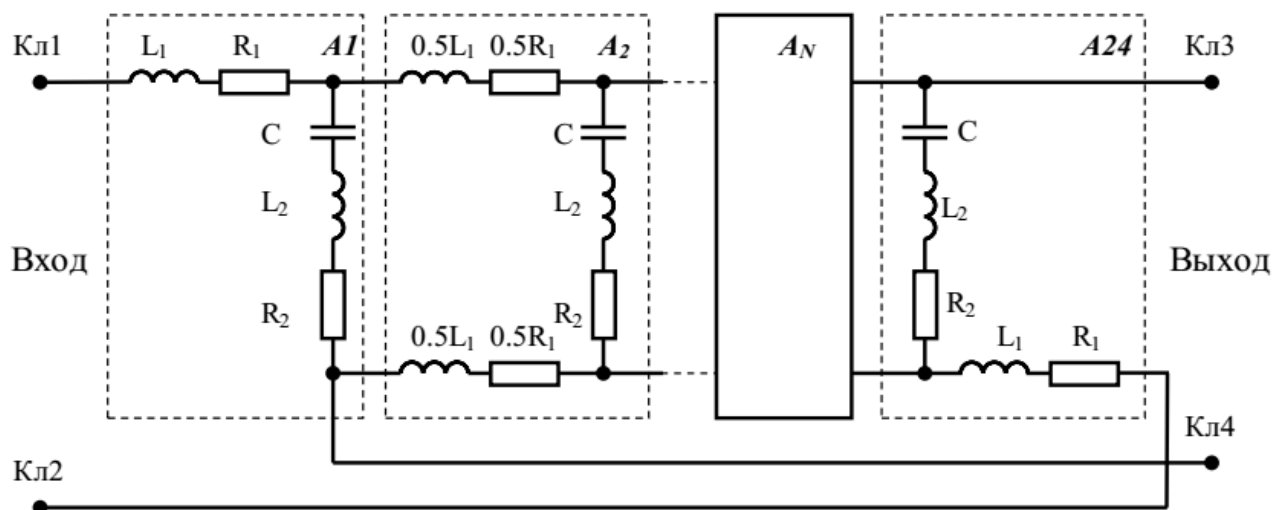


Рис. 2.14. Фильтр «диагонального» типа – фильтр «1»

блоком В1. Аналогично определяются блоки В2, В3, В4 для фильтра данного варианта исполнения.

Каждый вариант исполнения представляет собой набор модулей, объединенных между собой различным образом. Модули обозначены латинскими буквами, выделенными курсивом. Цифры после букв обозначают номер блока (если модули объединены в блоки), а также определяют различие между индивидуальными модулями. Каждому из одинаковых модулей присваивается индекс N . Число модулей при моделировании для разных фильтров не изменяется и составляет: для фильтра «1» (рис. 2.14) $N = 23$ ($A_1 + A_2 + \dots + A_{23} + A_{24} = 24$), для фильтра «2» (рис. 2.15) $N = 24$ ($B_1 + B_2 + \dots + B_{24} = 24$). Для фильтра «диагонального» типа индивидуальны первый и последний модули, для фильтра «последовательного» типа индивидуален первый модуль.

Фильтры «3» (рис. 2.16) и «4» (рис. 2.17) представляют собой параллельно соединенные в блоки модули фильтра «2» (рис. 2.15). Буквенное обозначение модулей фильтров этих типов оставлено от последовательного фильтра.

На рисунках со структурными схемами фильтров обозначены выходы Кл1, Кл2, Кл3, Кл4. Кл1 и Кл2 являются входными клеммами и через них к фильтру подсоединяется конвертор (в случае проведения исследований – источники

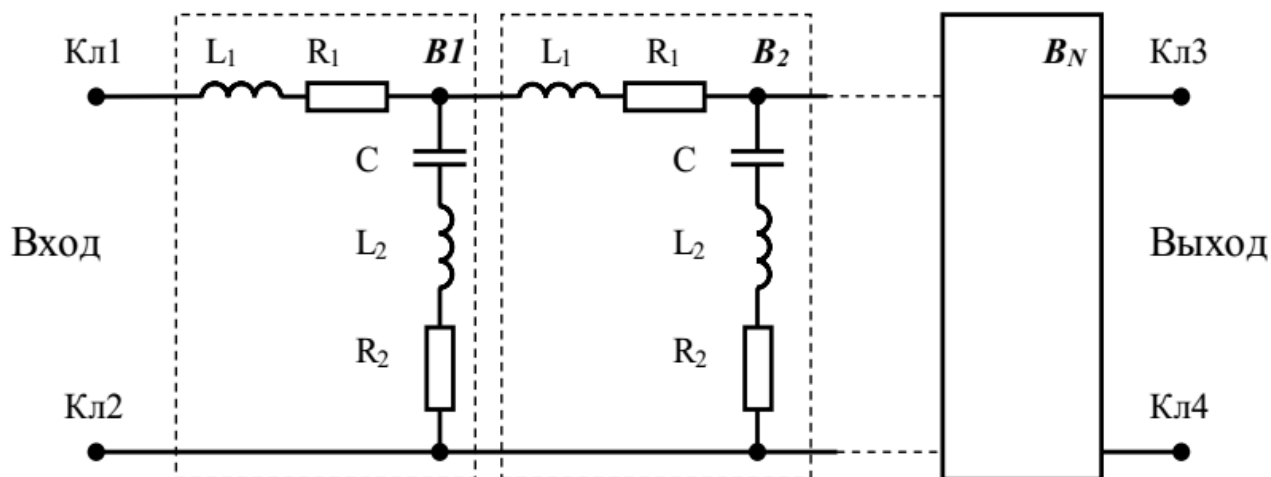


Рис. 2.15. «Последовательный» фильтр – фильтр «2»

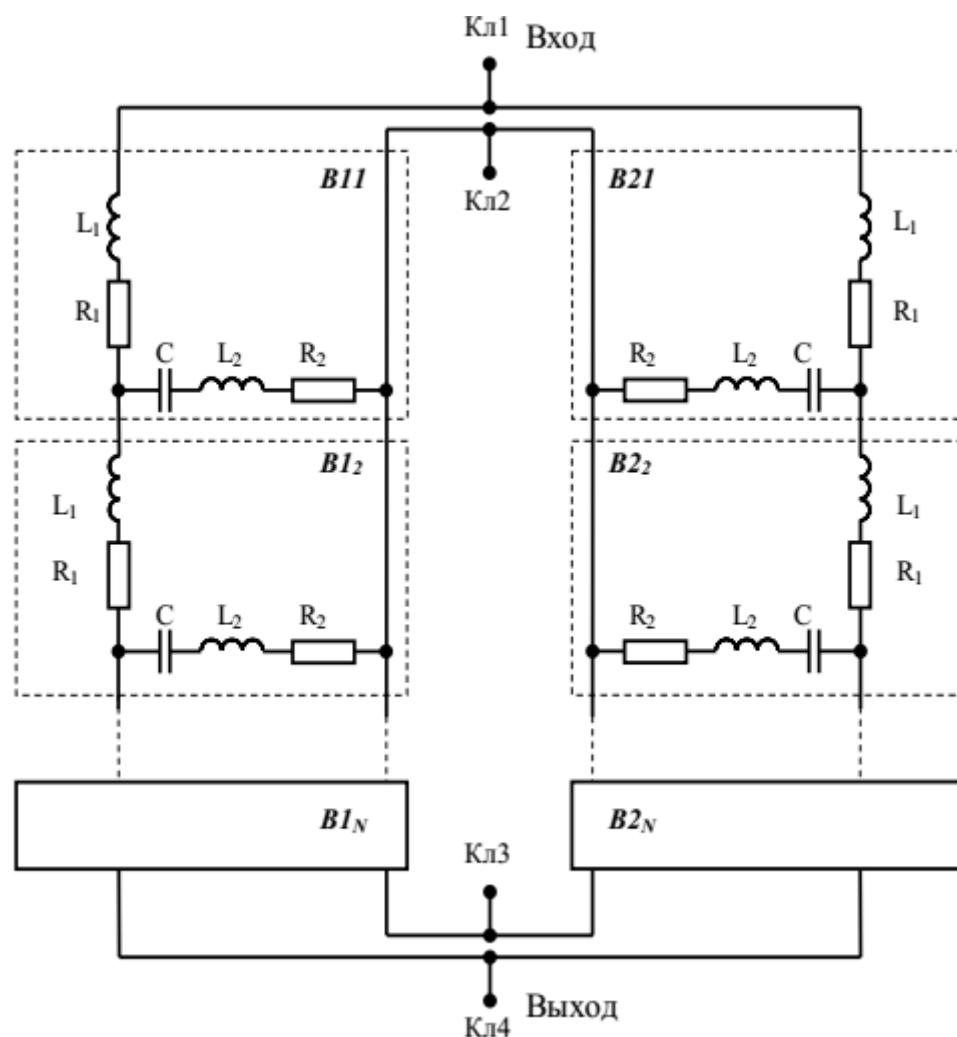


Рис. 2.16. «Последовательный» фильтр из двух блоков – фильтр «3»

возмущающих воздействий). КЛ3, КЛ4 являются выходами фильтров и к ним подключается нагрузка.

Теоретически работа каждого блока модулей этих типов фильтра аналогична и представляет собой «урезанную» работу модулей фильтра «2».

Поэтому при подсчете общего числа модулей можно умножить количество модулей в блоке на число блоков. Для фильтра «3» (рис. 2.16) $N = 12 ((B11 + B1_2 + \dots + B1_{12}) \times 2 = 24)$, для фильтра «4» (рис. 2.17) $N = 6 ((B11 + B1_2 + \dots + B1_6) \times 4 = 24)$.

Задание для выполнения практической работы

В качестве задания преподаватель выдает описание проектируемых элементов СЭП: функциональные и структурные схемы разрядного устройства, требования технического задания к солнечной батарее, аккумуляторной батарее, выходному фильтру. Преподаватель распределяет номера вариантов между студентами для дальнейшего выбора индивидуального задания.

Практическая работа состоит из двух частей. Первая часть – это разработка математических моделей разрядного устройства, стабилизатора напряжения, входящего в зарядное устройство, солнечной и аккумуляторной батарей.

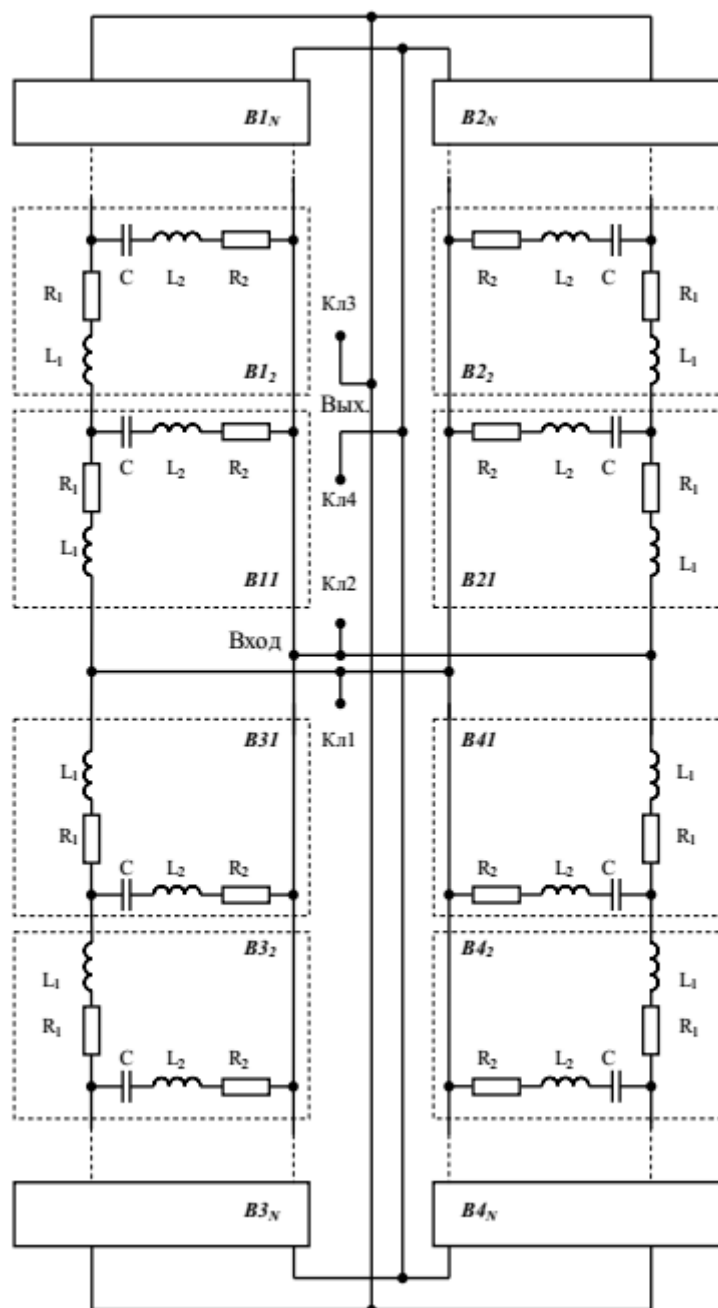


Рис. 2.17. «Последовательный» фильтр из четырех блоков – фильтр «4»

Модель солнечной батареи выполняется в виде иерархического блока OBS и может быть включена в любую модель регулирующего элемента. Иерархический блок OBS (рис. 2.18) включает в себя:

- выходные порты 1 и 2;
- источник постоянного тока I_{kz} ;
- резисторы R_i , R_p , R_u ;
- диоды D_p , D_u ;
- источники постоянного напряжения V_{i_p} , V_{p_u} ;
- емкость C_{obs} ;
- диоды $D1$, $D2$, $D3$, $D4$;
- низкоомный резистор R_{dt} , на котором устанавливается маркер для получения временной диаграммы тока ОБС;
- общий провод 0.

Схема блока OBS представляет собой имитатор солнечной батареи,

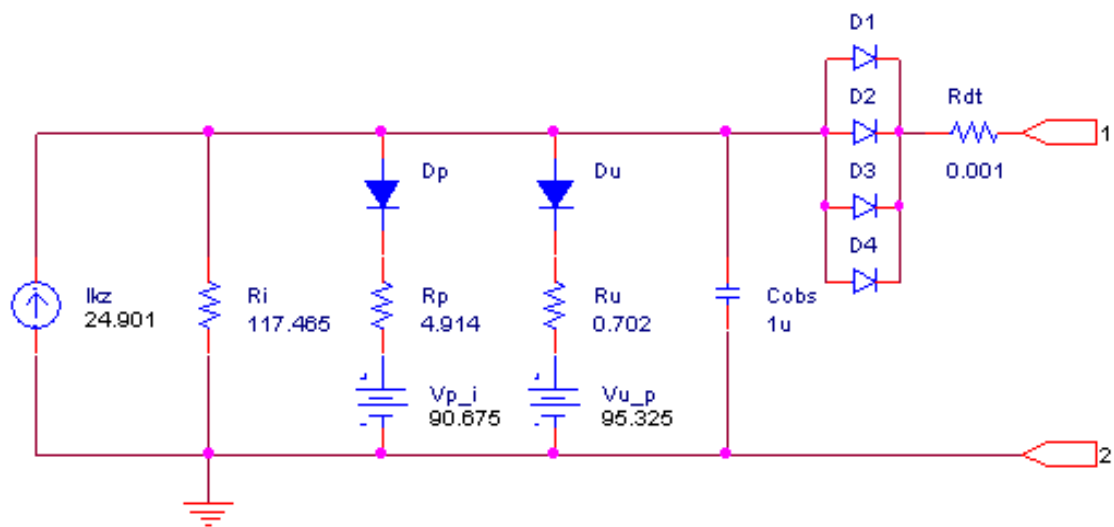


Рис. 2.18. Схема иерархического блока OBS

линейно аппроксимирующий ее ВАХ. Источник постоянного тока I_{kz} задает ток короткого замыкания солнечной батареи. Величины резисторов R_i , R_u и R_p задают наклон ВАХ соответственно на линейном участке тока, линейном участке напряжения и линейном переходе между участками тока и напряжения. Величины источников V_{i_p} и V_{p_u} определяют координаты перехода между участками тока и напряжения. Конденсатор C_{obs} имитирует реальную емкость солнечной батареи. Диоды $D1-D4$ ограничивают протекание обратных токов через солнечную батарею. ВАХ основной солнечной батареи с параметрами, соответствующими схеме на рис. 2.18, представлена на рис. 2.19.

В соответствии с требуемыми вольт- и ваттамперной характеристиками солнечной батареи, вычисляются параметры элементов I_{kz} , R_u , R_i , R_p , V_{p_u} , V_{i_p} . Алгоритм расчета значений элементов солнечной батареи, реализованный в среде MathCAD, представлен ниже. Выделены величины, которые необходимо указать в качестве параметров элементов в схеме блока OBS.

Алгоритм расчета значений элементов солнечной батареи

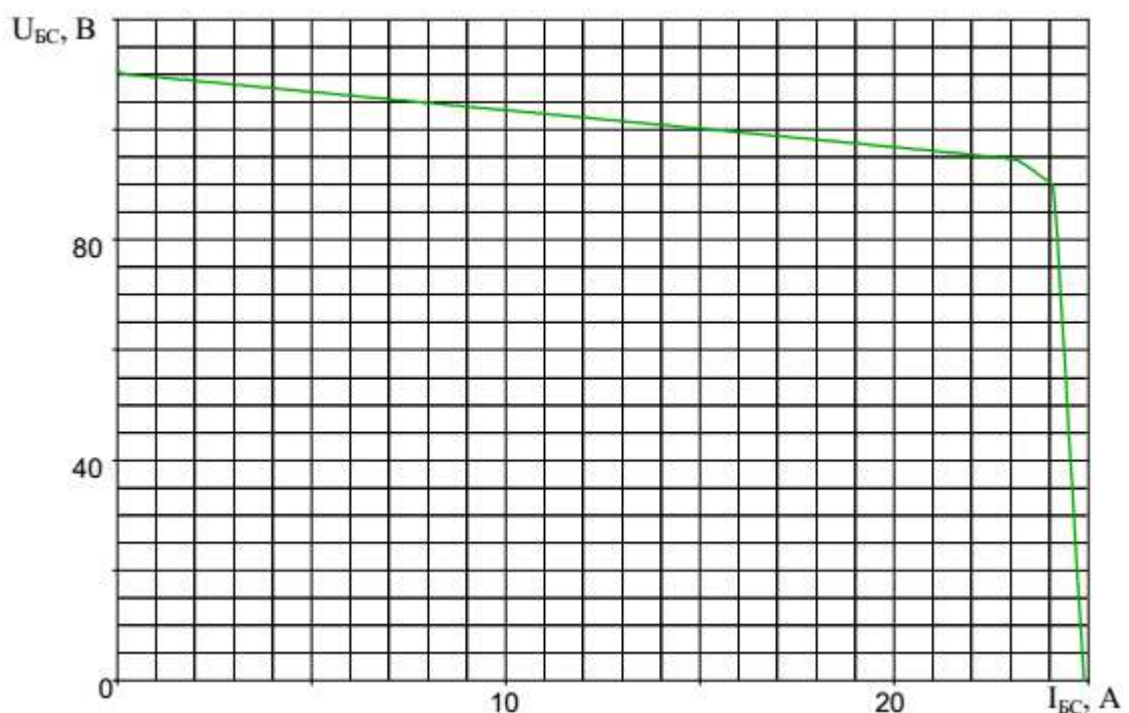


Рис. 2.19. ВАХ основной солнечной батареи

Задание максимальной мощности солнечной батареи $P_{\max}$ [Вт]
и соответствующего ему напряжения $U_{\text{опт}}$ [В]:

$$P_{\max} := 2200 \quad U_{\text{опт}} := 93$$

Вычисление тока солнечной батареи при максимуме мощности $I_{\text{опт}}$ [В]:

$$I_{\text{опт}} := \frac{2200}{U_{\text{опт}}} \quad I_{\text{опт}} = 23.656$$

Вычисление напряжения холостого хода $U_{\text{хх}}$ [В]
и тока короткого замыкания $I_{\text{кз}}$ [А] солнечной батареи:

$$U_{\text{хх}} := 1.2 \cdot U_{\text{опт}} \quad U_{\text{хх}} = 111.6$$

$$I_{\text{кз}} := \frac{I_{\text{опт}}}{0.95} \quad I_{\text{кз}} = 24.901 \quad +$$

Вычисление координат перехода от линейного участка напряжения к "переходному" участку:

$$U_{u_p} := U_{\text{опт}} + 0.025 \cdot U_{\text{опт}} \quad U_{u_p} = 95.325$$

$$I_{u_p} := I_{\text{опт}} - 0.02 \cdot I_{\text{опт}} \quad I_{u_p} = 23.183$$

Вычисление координат перехода от линейного участка тока к "переходному" участку:

$$U_{p_i} := U_{\text{опт}} - 0.025 \cdot U_{\text{опт}} \quad U_{p_i} = 90.675$$

$$I_{p_i} := I_{\text{опт}} + 0.02 \cdot I_{\text{опт}} \quad I_{p_i} = 24.129$$

Вычисление величины сопротивления R_u [Ом], задающего наклон ВАХ на линейном участке напряжения:

$$R_u := \frac{|U_{\text{хх}} - U_{u_p}|}{I_{u_p}} \quad R_u = 0.702$$

Вычисление величины сопротивления R_i [Ом], задающего наклон ВАХ на линейном участке тока:

$$R_i := \frac{U_{p_i}}{|I_{p_i} - I_{\text{кз}}|} \quad R_i = 117.463$$

Вычисление величины сопротивления R_p [Ом], задающего наклон ВАХ на "переходном" участке между линейными участками напряжения и тока:

$$R_p := \frac{|U_{u_p} - U_{p_i}|}{|I_{u_p} - I_{p_i}|} \quad R_p = 4.914$$

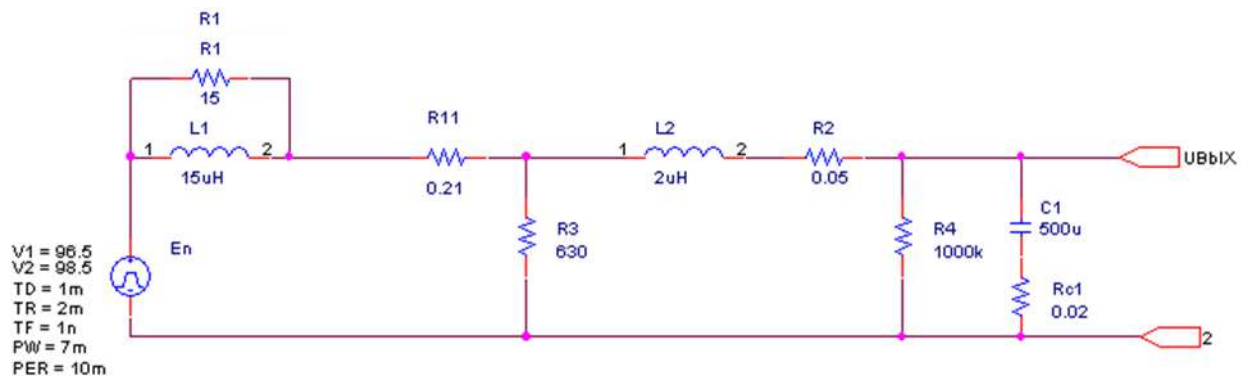


Рис. 2.20. Схема иерархического блока АВ
Рис. 2.20. Схема иерархического блока АВ

Схема блока АВ (рис. 2.20) представляет собой упрощенную схему замещения реальной аккумуляторной батареи, которая включает в себя: источник, задающий напряжение холостого хода АВ (E_n); сопротивление, которое учитывает саморазряд аккумуляторной батареи (резистор R_3); реальное сопротивление конструкции аккумулятора (резисторы R_1 , R_{11} , R_2); индуктивность аккумуляторной батареи (дрессели L_1 , L_2), выходную емкость АВ (конденсатор C_1 , резистор R_{c1}). Кроме перечисленных элементов схема блока АВ содержит шунтирующий резистор R_4 , выходные порты UB_{bIX} и 2.

Общая схема модели 6-фазного разрядного устройства (РУ) приведена на рис. 2.21. Схема модели строится в соответствии со структурной схемой РУ, приведенной на рис. 2.8. В состав модели входят:

1) источники постоянного напряжения E_{in_1} , E_{in_2} , подключенные к иерархическим блокам «АВ_1», «АВ_2», содержащим в себе модели, формирующие импеданс аккумуляторных батарей (АБ);

2) иерархические блоки «part_1»–«part_6», содержащие в себе модели силовых цепей и схем управления РУ. Блоки «part_1», «part_3», «part_5» подключены к блоку «АВ_1», блоки «part_2», «part_4», «part_6» подключены к блоку «АВ_2». По внутреннему содержанию блоки аналогичны друг другу, за исключением нумерации портов и фазовых сдвигов задающих генераторов;

3) иерархический блок «integrator», содержащий в себе модель общесистемного блока интегрирования сигнала рассогласования по напряжению;

4) иерархический блок «current_correct», содержащий в себе модель устройства выравнивания токов разряда аккумуляторных батарей;

5) упрощенная модель выходного фильтра, состоящая из конденсатора C_{out} и резистора R_C , имитирующего внутреннее сопротивление конденсатора;

6) датчик тока нагрузки R_1 ;

7) источники тока I_{H_1} и I_{H_2} , имитирующие коммутируемую нагрузку РУ.

Состав блоков «АВ_1», «АВ_2» аналогичен и соответствует рассмотренному выше блоку АВ (см. рис. 2.20) за исключением входного источника питания – в модели РУ он вынесен на общую схему модели (рис. 2.21).

Схема силовой цепи модуля РУ с устройством управлением рассмотрена на примере блока «part_1» (рис. 2.21). Схема модели блока «part_1», строится в соответствии со структурной схемой рис. 2.9 и приведена на рис. 2.22.

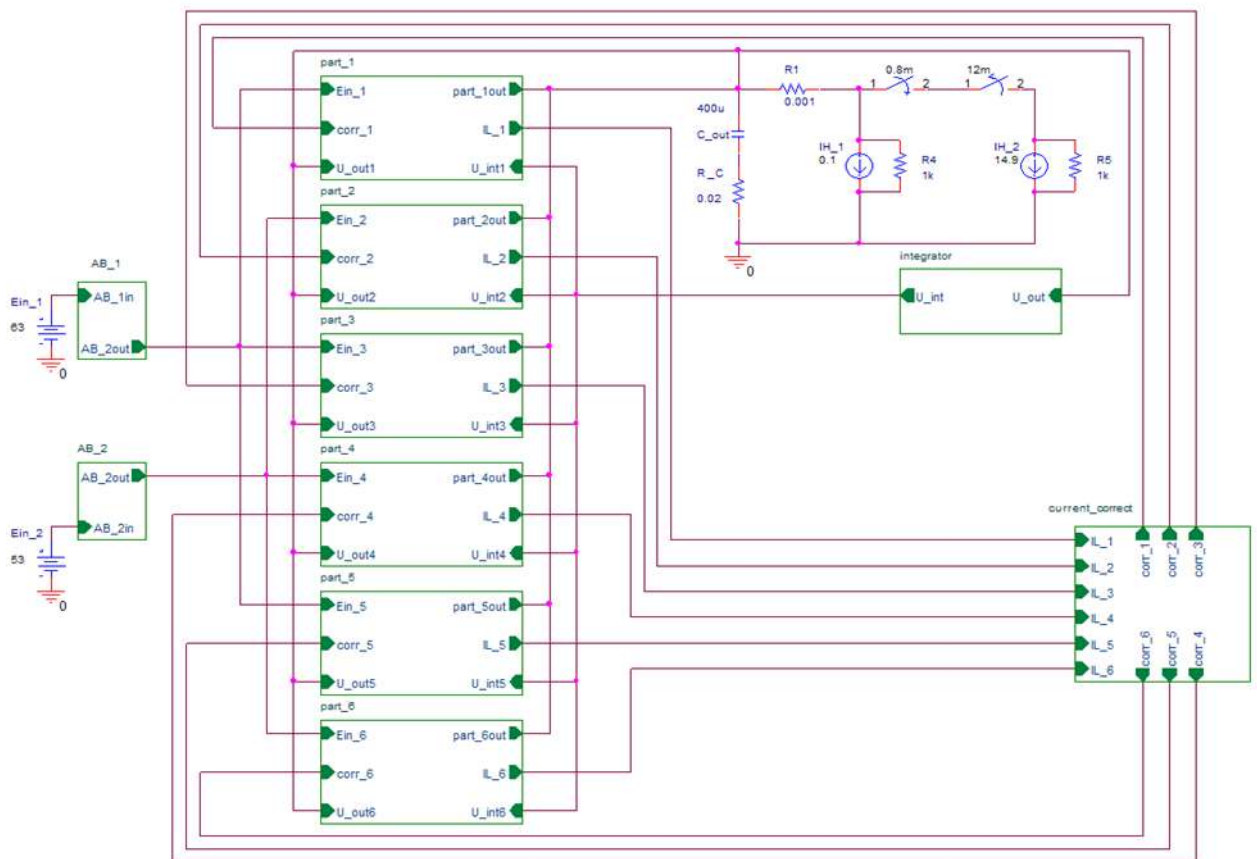


Рис. 2.21. Схема модели разрядного устройства

Иерархический блок «part_1» состоит из:

- 1) портов ввода E_{in_1} , $corr_1$, U_int1 , U_out1 и портов вывода IL_1 , $part_1out$;
- 2) датчика тока дросселя, образованного резистором $R4$, устройством вычитания, усилителем Gn_1 , и датчика тока силового ключа, образованного резистором $R1$, устройством вычитания, усилителем Gn_2 ;
- 3) силового дросселя L , силового ключа VT и силового диода VD ;
- 4) дросселя $L1$, имитирующего индуктивность провода между модулем РУ и выходным фильтром;
- 5) RC цепи, состоящей из конденсатора $C1$ и резистора $R2$, снижающей динамические потери на силовом ключе;
- 6) дифференцирующей цепи (ДЦ), состоящей из конденсатора $C3$ и резистора $R5$;
- 7) корректирующего усилителя Gn_3 и интегрирующей цепи, состоящей из резистора $R3$ и конденсатора $C2$;
- 8) усилителя с ограничением Gno ;
- 9) компаратора CMP_1 ;
- 10) логического инвертора INV ;
- 11) задающего генератора OSC ;
- 12) логического элемента «И» $AND2$;
- 13) RS триггера T .

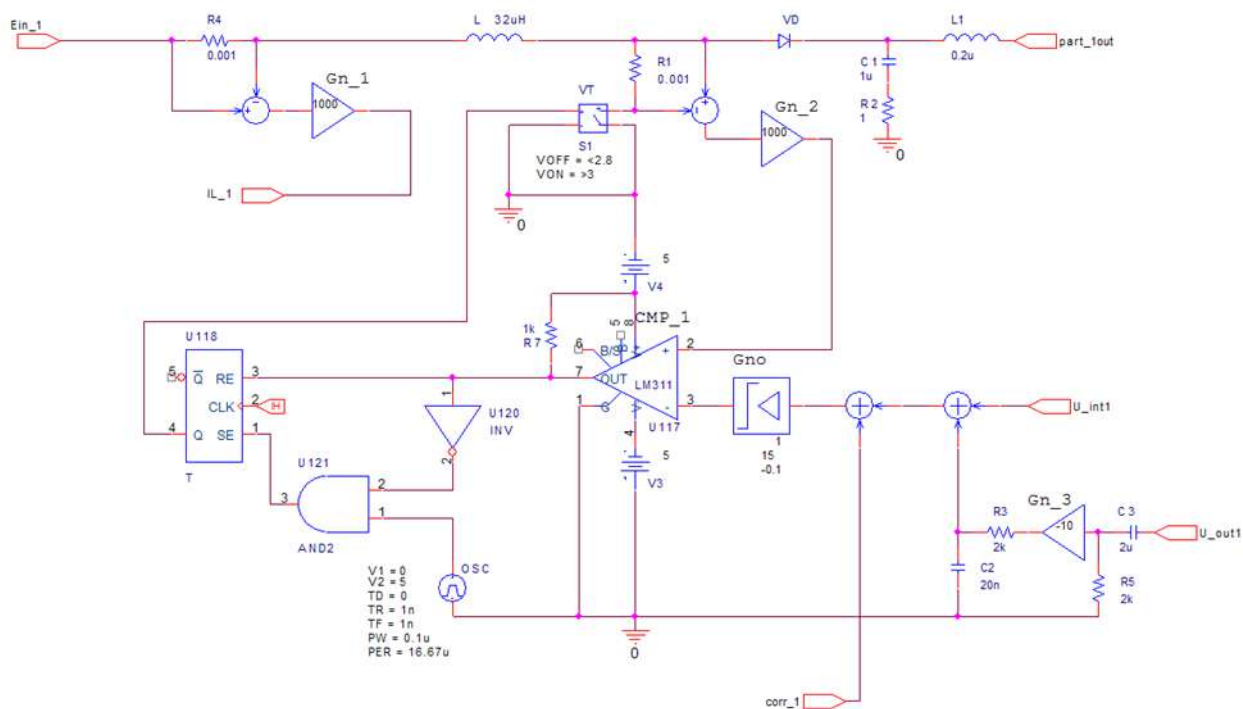


Рис. 2.22. Схема силовой цепи модуля РУ «part_1» с устройством управления

Сигнал с блока «integrator» поступает через порт U_int1 и суммируется с сигналом выходного напряжения РУ (поступающим через порт U_out1), пропущенным через дифференцирующую и интегрирующую цепи. Дифференцирующая цепь позволяет убрать постоянную составляющую из сигнала выходного напряжения РУ, а интегрирующая цепь сглаживает полученный сигнал. Постоянные времени цепей выбраны из условия сохранения устойчивости. Сигнал с общесистемного блока и обработанный сигнал с выхода РУ суммируются с корректирующим сигналом, поступающим с блока выравнивания токов разряда АБ через порт corr_1. Сумма трех сигналов образует общий управляющий сигнал, который поступает на отрицательный вход компаратора CMP_1. На положительный вход компаратора поступает сигнал с датчика тока силового ключа. По достижении током ключа уровня управляющего сигнала компаратор переключает RS триггер Т в положение логического нуля, тем самым размыкая силовой ключ. В цепи подачи сигнала с задающего генератора OSC на триггер Т введена цепь, состоящая из логического инвертора INV и элемента «И» AND2, исключающая одновременную подачу на входы триггера сигналов высокого уровня. Сигнал с триггера Т образует управляющий сигнал для силового ключа VT.

Схема модели блока «integrator» приведена на рис. 2.23. В состав модели входят:

- 1) порт ввода U_out и порт вывода U_int;
- 2) усилители Gn_4, Gn_5, образующие коэффициент передачи блока
- 3) «integrator»;
- 4) интегратор IN;
- 5) компараторы CMP_2, CMP_3;
- 6) источники задания уровней ограничения диапазона изменения интеграла сигнала рассогласования Vhigh, Vlow;

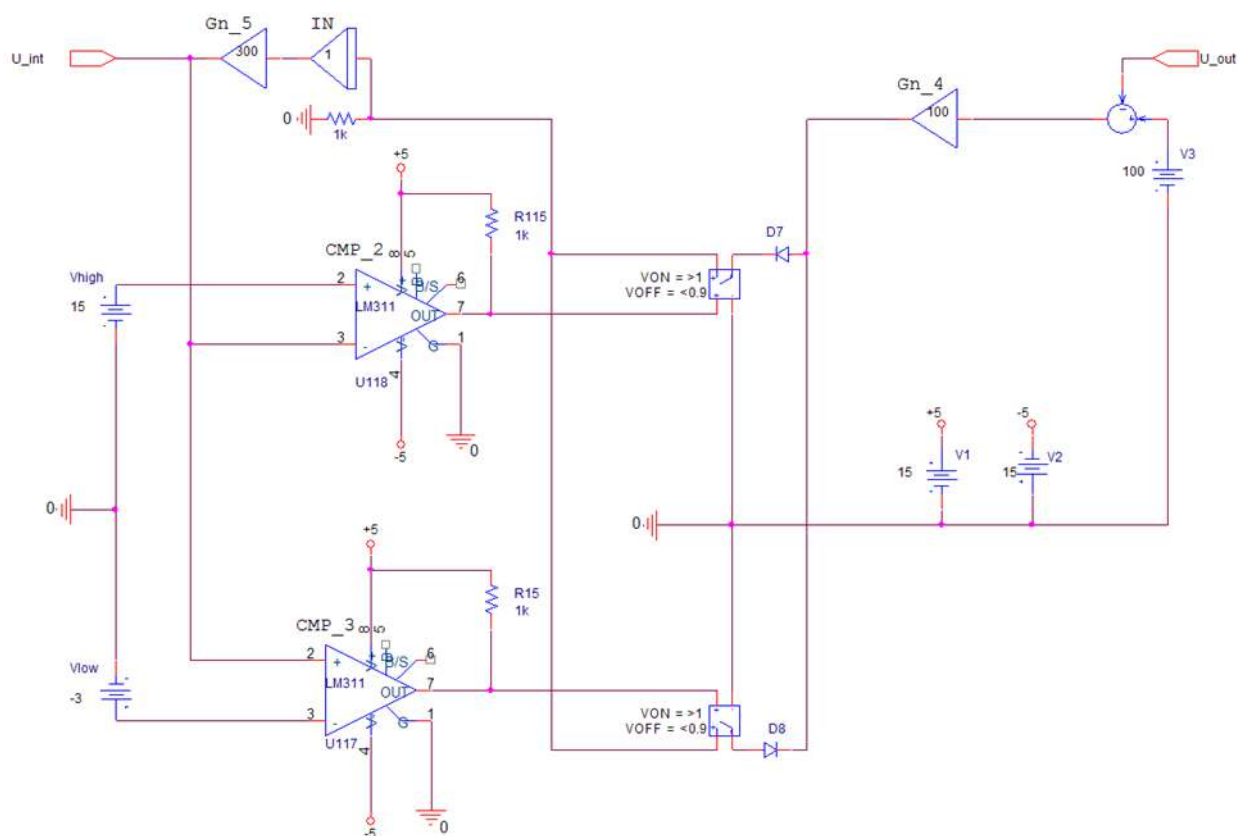


Рис. 2.23. Схема блока интегратора «integrator»

7) источник опорного напряжения V3;

8) источники питания V1, V2.

Сигнал выходного напряжения РУ поступает через порт ввода U_out и вычитается из опорного напряжения. Полученный сигнал через усилитель Gn_4 поступает на интегратор IN, усилитель Gn_5 и, через порт вывода U_int, выводится на блоки силовых цепей с устройствами управления. На компараторы CMP_2, CMP_3 поступает выходной сигнал блока «integrator» и сравнивается с уровнями ограничения, заданными источниками питания Vhigh, Vlow. При выходе интеграла сигнала рассогласования за установленные уровни ограничения происходит переключение соответствующего компаратора в ноль, тем самым размыкается ключ, на который подается сигнал с компаратора. Происходит прерывание изменения уровня выходного сигнала блока «integrator» и организуется интегратор сигнала рассогласования с ограничением диапазона интегрирования.

Схема блока выравнивания токов разряда АБ представлена на рис. 2.24.

В состав модели входят:

- 1) порты ввода IL_1–IL_6, порты вывода corr_1–corr_6;
- 2) усилитель Gn_6;
- 3) две интегрирующие цепи (образованные резистором R1, конденсатором C3 и резистором R2, конденсатором C4);
- 4) корректирующие усилители Gn_7, Gn_8.

Через порты ввода IL_1–IL_6 поступают сигналы токов с дросселей соответствующих блоков «part_1»–«part_6». Происходит разделение в группы токов с блоков, запитанных от «AB_1» и токов с блоков, запитанных от «AB_2».

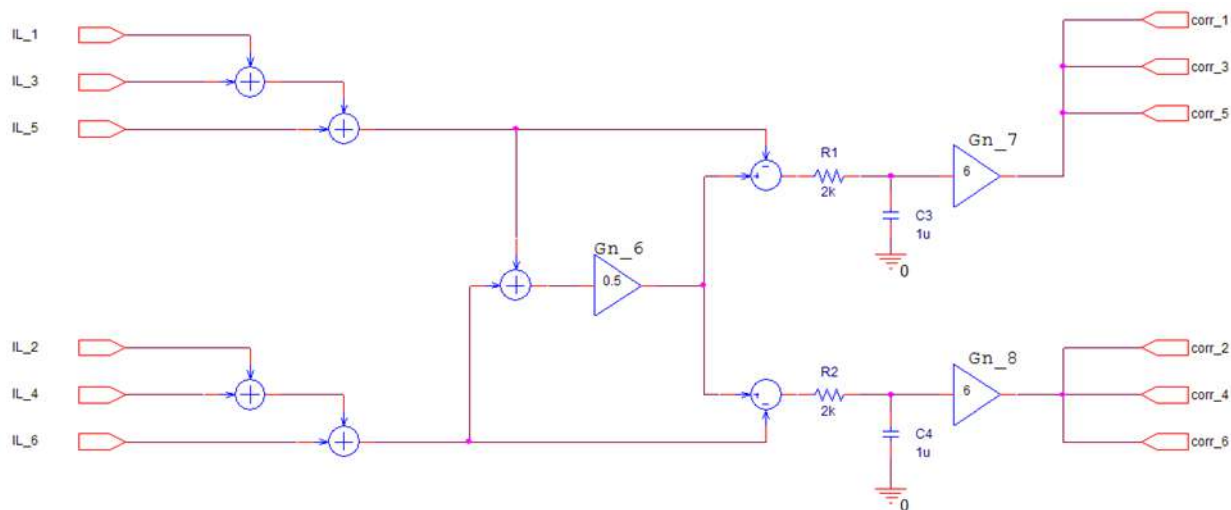


Рис. 2.24. Схема устройства выравнивания токов разряда аккумуляторных батарей «current_correct»

В каждой группе токи суммируются, образуются общие токи групп. Общие токи групп суммируются между собой и подаются на усилитель Gn_6, где происходит деление суммы общих токов на 2. Полученный сигнал поступает на положительный вход устройства вычитания, на отрицательный вход которого подаются общие токи групп. Сформированные сигналы проходят через интегрирующие цепи и корректирующие усилители. Окончательные корректирующие сигналы поступают через порты вывода corr_1–corr_6 на соответствующие модули «part_1»–«part_6».

Ниже на рис. 2.25 приведены временные диаграммы работы РУ при коммутации нагрузки. Принятые на временных диаграммах обозначения:

- I_H – ток нагрузки РУ;
- $U_{ВЫХ}$ – напряжение на выходе РУ;
- $I_{АБ1}$ – ток разряда аккумуляторной батареи АВ_1 согласно рис. 2.21;
- $I_{АБ2}$ – ток разряда аккумуляторной батареи АВ_2 согласно рис. 2.21.

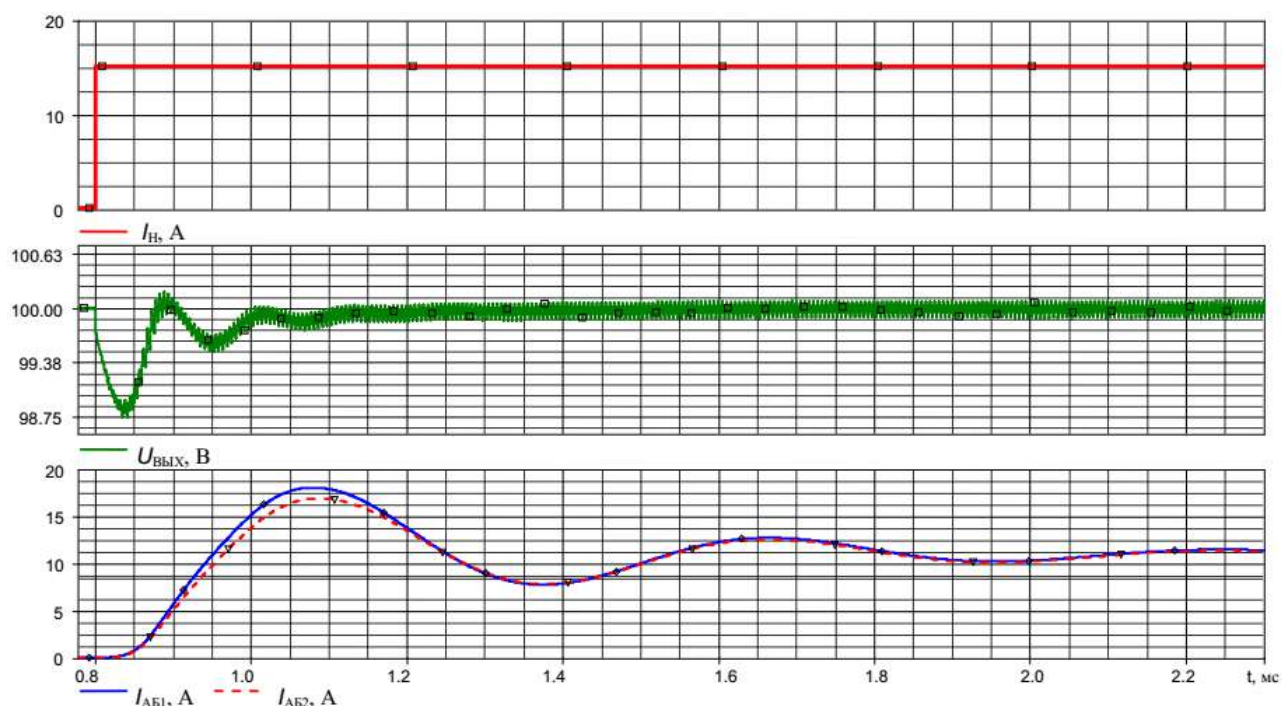


Рис. 2.25. Временные диаграммы токов и напряжения при $U_{АБ1} = 77$ В, $U_{АБ2} = 67$ В

Общая схема модели 6-фазного стабилизатора напряжения (СН), входящего в состав зарядного устройства, приведена на рис. 2.26. Схема модели строится в соответствии со структурной схемой СН, приведенной на рис. 2.5. Состав модели СН аналогичен составу РУ за исключением иерархических блоков «part_1»–«part_6», содержащих силовые модули СН со схемами управления. Блоки «AB_1», «AB_2», «integrator», «current_correct» по составу аналогичны рассмотренным выше блокам РУ.

Схема силовой цепи модуля СН с устройством управлением рассмотрена на примере блока «part_1» (см. рис. 2.26), построенного в соответствии со структурной схемой рис. 2.6. Схема модели блока «part_1» приведена на рис. 2.27. Модуль СН имеет силовую цепь понижающего типа и ток силового ключа совпадает с током дросселя. Схема управления модулем СН составлена

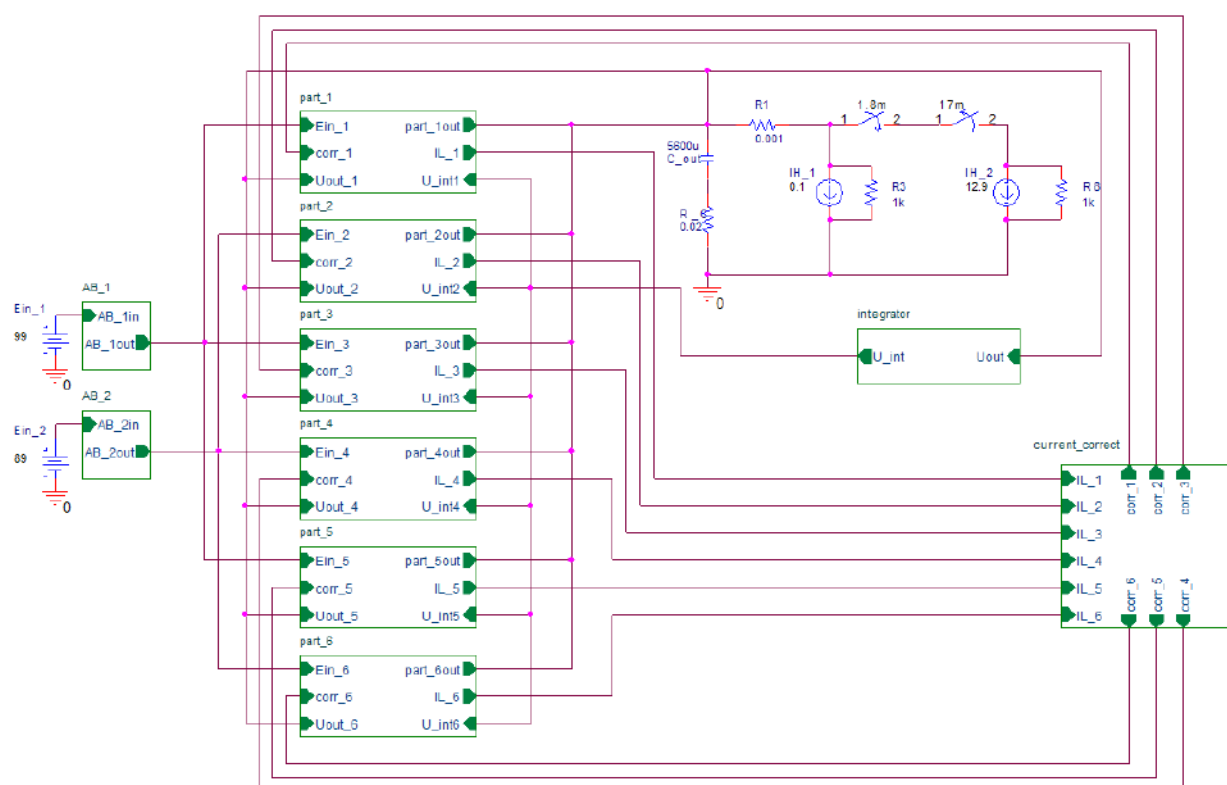


Рис. 2.26. Схема модели стабилизатора напряжения аналогично рассмотренной выше схеме управления модулем РУ.

На рис. 2.28 приведены временные диаграммы работы СН при различных входных напряжениях и отказах фазы. Принятые на временных диаграммах обозначения:

- I_H – ток нагрузки СН;
- $U_{ВЫХ}$ – напряжение на выходе СН;
- I_{AB1} – ток разряда аккумуляторной батареи AB_1 согласно рис. 2.26;
- I_{AB2} – ток разряда аккумуляторной батареи AB_2 согласно рис. 2.26.

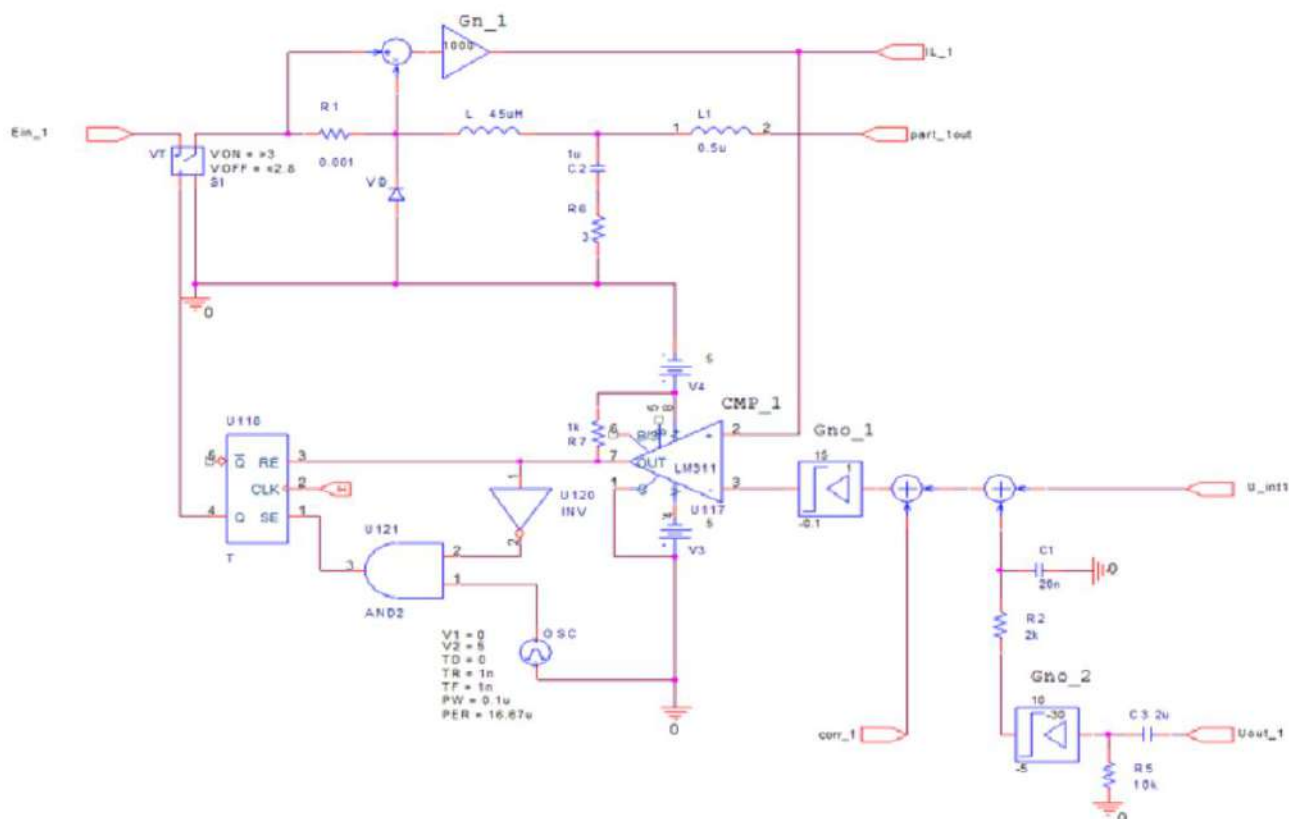


Рис. 2.27. Схема силовой цепи модуля СН «part_1» с устройством управления

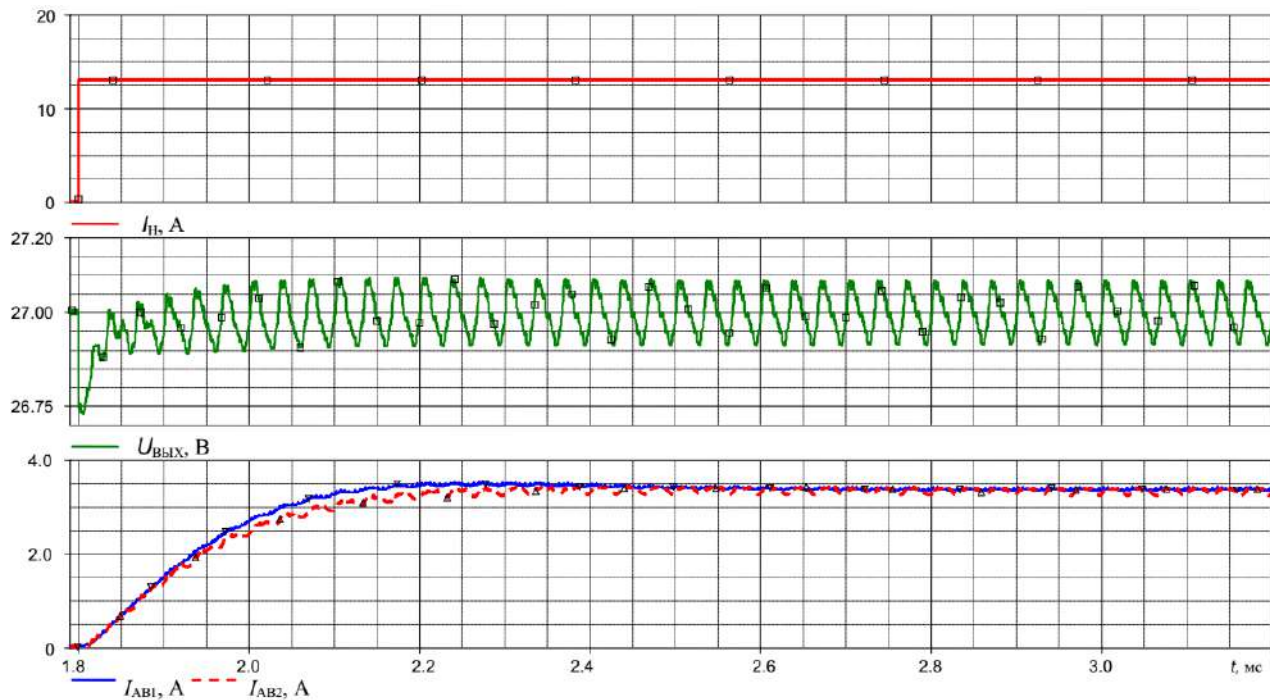


Рис. 2.28. Временные диаграммы токов и напряжения при $U_{AB1} = 63 \text{ В}$, $U_{AB2} = 53 \text{ В}$

Вторая часть работы посвящена разработке и исследованию общесистемного выходного фильтра. При выполнении работы необходимо рассмотреть различные варианты топологических решений по объединению конденсаторов в батарею и определить основные электрические характеристики полученных фильтров.

В ходе исследований необходимо провести измерение амплитудных значений тока через конденсаторы для всех модулей в фильтрах различных топологий при различных частотах синусоидального сигнала. Также нужно провести исследования по измерению величины входного сопротивления фильтров. На основании полученных результатов выработать рекомендации по топологическим решениям фильтров.

Для проведения исследований в формате PSpice разрабатываются модели общесистемного емкостного фильтра с различными топологиями объединения конденсаторов в батарею. С использованием ранее разработанных моделей импульсных преобразователей (П) – РУ и СН и источников энергии (ИЭ) – АБ определяются частоты основных гармоник тока, проходящего через общесистемный емкостной фильтр.

Далее для диапазона частот, охватывающего частоты основных гармоник тока, проводятся исследования по «загрузке» конденсаторов фильтра и по входному сопротивлению фильтра.

Структурная схема включения моделей элементов ЭПА для определения частот основных гармоник тока представлена на рис. 2.29. Принятые обозначения:

- ИЭ – источник энергии;
- П – преобразователь;
- Ф – емкостной фильтр;

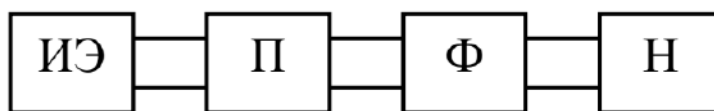


Рис. 2.29. Структурная схема включения моделей элементов ЭПА для определения частей основных гармоник тока

- Н – нагрузка.

В качестве источника энергии выбирается источник ЭДС с напряжением 120 В (в случае использования СН) или 80 В (при использовании РУ), а в качестве импульсного преобразователя выбрать рассмотренные выше шести фазные конверторы понижающего или повышающего типов. При этом необходимо рассмотреть работу конверторов как в номинальном режиме, так и при отказе одной из фаз. Емкостной фильтр представить в виде RC цепи. В качестве нагрузки использовать источник постоянного тока.

При проведении экспериментов по определению «загрузки» фильтров различных вариантов исполнения, в качестве задающего возмущающего элемента применяется источник синусоидального тока. В начальные параметры источника синусоидального тока входят частота гармонического сигнала и его амплитуда. Для определения этих параметров проводится моделирование электромагнитных процессов в системе электропитания со структурной схемой,

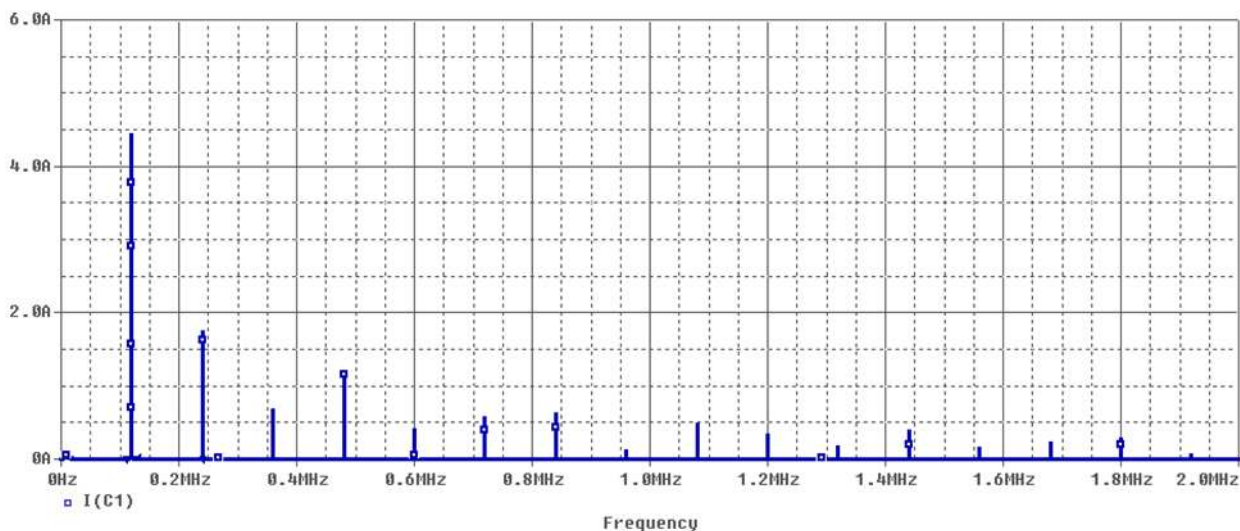


Рис. 2.30. Результаты спектрального анализа трехфазного конвертора, работающего в номинальном режиме

представленной на рис. 2.29. На основе полученных в ходе моделирования временных диаграмм проводится гармонический анализ, цель которого – определение спектра гармоник тока через емкостной фильтр. На рис. 2.30 приведены примерные результаты спектрального анализа гармоник тока через выходной фильтр импульсного преобразователя на основе трехфазного повышающего конвертора.

Из анализа результатов спектрального анализа выбираются частоты работы генератора синусоидального сигнала, при которых наблюдаются высокие значения амплитуд гармоник тока через конденсатор выходного фильтра конвертора.

Для проведения исследований по определению «загрузки» фильтров различных топологий разрабатывают модель экспериментальной установки в формате PSpice со структурной схемой (рис. 2.31). Исследования проводят при частотах работы генератора, определенных из результатов спектрального анализа, амплитудное значение тока – 5 А, сопротивление $R_{\Gamma} = 1$ кОм. При подаче на фильтр возмущения измеряется ток в цепи конденсатора соответствующего модуля. Измерения проводят для каждого модуля фильтра (для фильтров «1» (см. рис. 2.14) и «2» (см. рис. 2.15)) и для модулей одного блока фильтра (фильтры «3» (см. рис. 2.16) и «4» (см. рис. 2.17)).

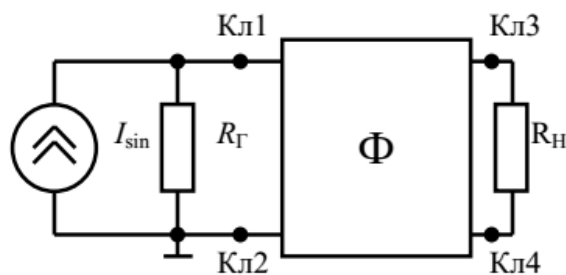


Рис. 2.31. Структурная схема экспериментальной установки

Результатами исследований являются временные диаграммы работы фильтров рассмотренных вариантов исполнения. Примерные временные диаграммы результатов исследований приведены на рис. 2.32. По временным диаграммам определяют «загрузочные» характеристики конденсаторов фильтров. Результаты в абсолютных значениях сводятся в таблицу. «Загрузочные» характеристики также представляют в графическом виде в отношении I_{Ci}/I_{C1} , где I_{Ci} – измеряемый ток конденсатора «текущего» модуля, I_{C1} – ток конденсатора первого блока исследуемого фильтра. Примерный вид

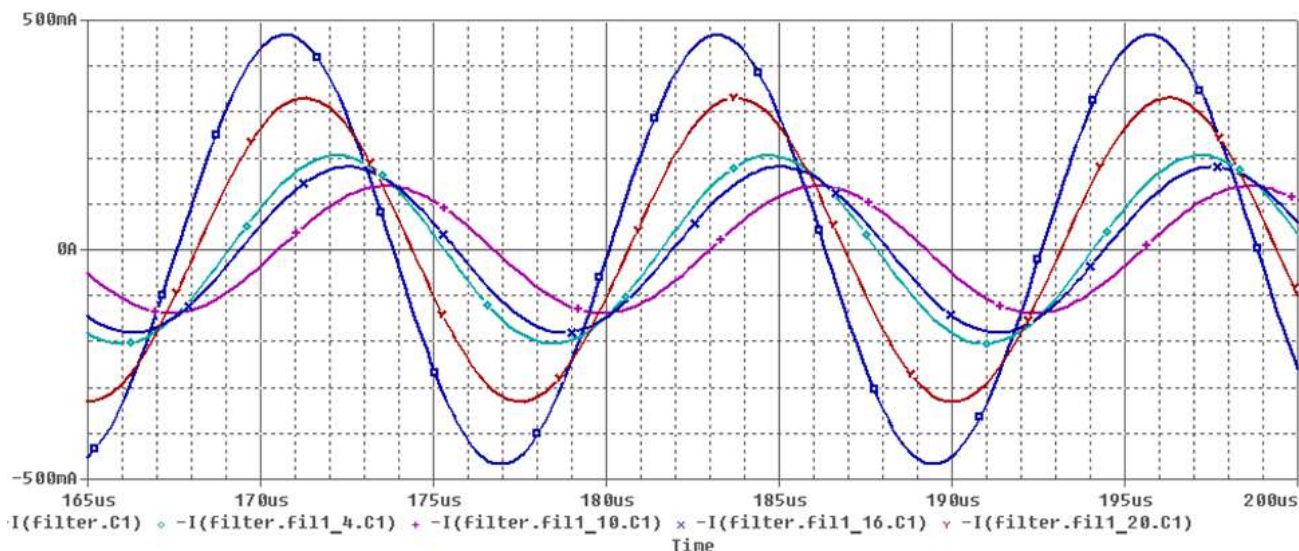


Рис. 2.32. Токи конденсаторов фильтра «1». Частота работы генератора 80 кГц
 $I(\text{filter.C1})$ – ток конденсатора модуля «1»;
 $I(\text{filter.fil1_4.C1})$ – ток конденсатора модуля «6»;
 $I(\text{filter.fil1_10.C1})$ – ток конденсатора модуля «12»;
 $I(\text{filter.fil1_16.C1})$ – ток конденсатора модуля «18»;
 $I(\text{filter.fil1_20.C1})$ – ток конденсатора модуля «22».

«загрузочных» характеристик приведен на рис. 2.33.

Полученные диаграммы «загрузки» конденсаторов фильтров по току необходимы для обоснованного выбора конструктива фильтра и его параметров.

Исследования по определению величины входного сопротивления фильтров проводятся с использованием модели экспериментальной установки, аналогичной использовавшейся для определения «загрузочных» характеристик. При подаче на вход фильтра синусоидального токового возмущения с амплитудой 1 А и соответствующей частотой нужно получить показания вольтметра, установленного на выход фильтра.

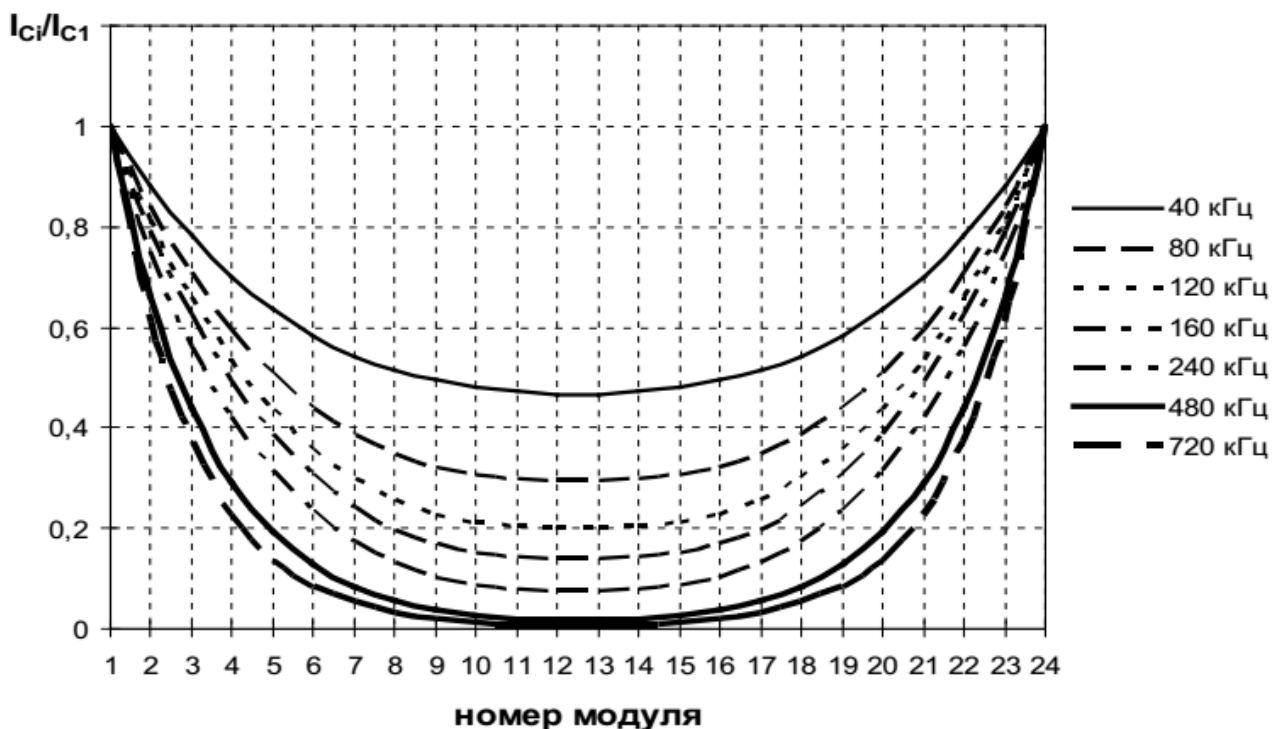


Рис. 2.33. Загрузочные характеристики модулей фильтра

Результаты исследований по определению величины входного сопротивления фильтров сводятся в таблицу и представляются в графическом виде.

Типичным воздействием на общесистемный емкостной фильтр при его работе совместно с конверторами понижающего или повышающего типов является воздействие в виде фронта (спада) тока значительной амплитуды. Под действием фронта тока из-за наличия конструктивных индуктивностей на входных клеммах фильтра возникает выброс напряжения, передающийся на выходные клеммы фильтра.

Исследования проводятся для определения влияния топологии общесистемного емкостного фильтра на величину выброса напряжения на входных клеммах и на передачу этого выброса на выходные клеммы. Для проведения исследований используется схема подключения генератора тока (ГТ) к фильтру, приведенная на рис. 2.34. С выхода ГТ на вход фильтра подается ступенчатое воздействие (рис. 2.35). При исследованиях использованы модели фильтров, приведенные выше на рис. 2.14–2.17.

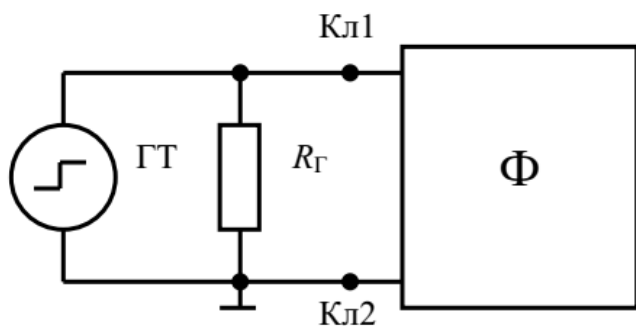


Рис. 2.34. Схема подключения генератора тока

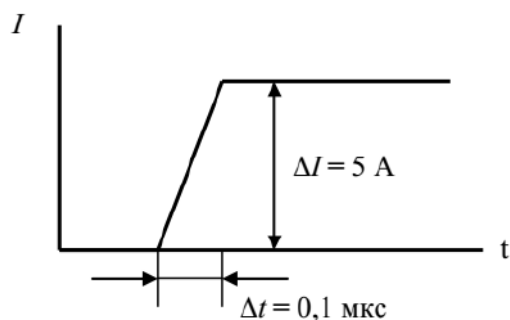


Рис. 2.35. Ступенчатое воздействие, подаваемое на вход фильтра

Для проведения исследований по определению реакции фильтров различных топологий необходимо разработать модель экспериментальной установки в формате PSpice со структурной схемой согласно рис. 2.34. При подаче на фильтр возмущения измеряются показания вольтметра, подключенного ко входу модуля фильтра. Измерения проводятся последовательно для каждого модуля фильтра (для фильтров «1» (см. рис. 2.14) и «2» (см. рис. 2.15)) или для модулей одного блока фильтра (фильтры «3» (см. рис. 2.16), «4» (см. рис. 2.17)). Варианты параметров и типы фильтров остаются те же, что и при исследовании «загрузочных» характеристик.

Порядок выполнения практической работы

1. Собрать имитационные модели исследуемых устройств (разрядное устройство, стабилизатор напряжения, аккумуляторную и солнечную бата реи), в качестве нагрузки использовать источник постоянного тока 0.1 А. Параллельно этому источнику поставить коммутируемый источник постоянного тока, величину тока источника выбрать из табл. 2.1.

2. Выбрать параметры силовой цепи, выходного фильтра и нагрузки из табл. 2.1.

Ток нагрузки – I_H ; ток дросселя – I_L ; выходное напряжение – $U_{\text{вых}}$

3. Провести исследование работоспособности устройства при $U_{\text{BX}} = 80 \text{ В}$ для РУ и $U_{\text{BX}} = 60 \text{ В}$ для СН, для этого получить временные диаграммы токов нагрузки, дросселя и выходного напряжения. На временных диаграммах должны быть четко видны моменты коммутации (подключение и отключение) нагрузки, процесс стабилизации выходного напряжения (опорное напряжение для РУ – 100 В , для СН – 27 В). Каждый график вывести на отдельный план. Примерный вид временных диаграмм приведен на рис. 2.36.

4. Исходя из принятых размеров конструктивных шин выходного фильтра и воспользовавшись графиками, приведенными на рис. 2.13, необходимо получить значение индуктивности L . При длине участка шин 25 мм его индуктивность $L_1 = 0,00325 \text{ мкГн}$, а активное сопротивление $R_1 = 0.0025 \text{ Ом}$.

5. Для схемы замещения конденсатора фильтра и плавкой вставки принять: индуктивность $L_2 = 0,005 \text{ мкГн}$ и активное сопротивление $R_2 = 0.3 \text{ Ом}$. Емкость конденсатора C и активное сопротивление R_2 выбрать из табл. 2.2 согласно номеру варианта.

6. Провести гармонический анализ с целью определения спектра гармоник тока через емкостной фильтр. Из анализа результатов спектрального анализа выбрать частоты работы генератора синусоидального сигнала (не менее пяти), при которых наблюдались высокие значения амплитуд гармоник тока через конденсатор выходного фильтра конвертора.

7. Для проведения исследований по определению «загрузки» фильтров собрать модель экспериментальной установки согласно рис. 2.31. Исследования проводить при частотах работы генератора, определенных из результатов спектрального анализа, амплитудное значение тока – 5 А , сопротивление $R_{\Gamma} = 1 \text{ кОм}$. При подаче на фильтр возмущения измерить ток в цепи конденсатора

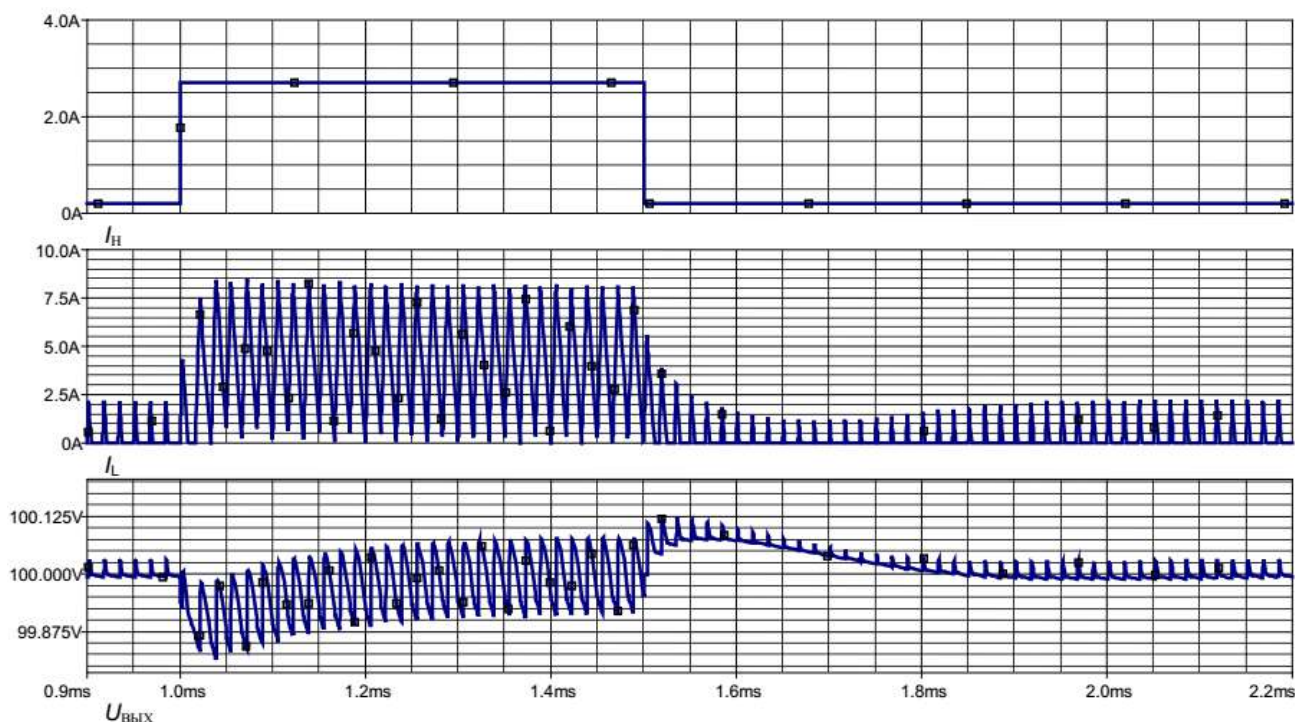


Рис. 2.36. Временные диаграммы работы РУ при коммутации нагрузки.

8. Таблица 2.1

Номер варианта	Параметры разрядного устройства				Параметры стабилизатора			
	ток коммутируемого источника, А	индуктивность дросселя L, мкГн	емкость конденсатора выходного фильтра C, мкФ	сопротивление выходного конденсатора RC, Ом	ток коммутируемого источника, А	индуктивность дросселя L, мкГн	емкость конденсатора выходного фильтра C, мкФ	сопротивление выходного конденсатора RC, Ом
1	1,5	30	350	0,003	3,5	31	4500	0,023
2	1,6	32	400	0,005	3,6	33	4600	0,015
3	1,7	34	410	0,008	3,7	35	4700	0,009
4	1,8	36	370	0,010	3,8	37	4800	0,012
5	1,9	38	360	0,020	3,9	39	4900	0,031
6	2,0	40	420	0,025	4,0	41	5000	0,022
7	2,1	42	440	0,031	4,1	43	5100	0,018
8	2,2	44	470	0,035	4,2	45	5200	0,039
9	2,3	46	390	0,040	4,3	47	5300	0,051
10	2,4	48	500	0,045	4,4	49	5400	0,050
11	2,5	50	510	0,050	4,5	51	5500	0,040
12	2,6	52	550	0,052	4,6	53	5600	0,057
13	2,7	54	430	0,060	4,7	55	5700	0,058
14	2,8	56	560	0,070	4,8	57	5800	0,011
15	2,9	58	600	0,080	4,9	59	5900	0,010

соответствующего модуля. Измерения проводить для каждого модуля фильтра (для фильтров «1» (см. рис. 2.14) и «2» (см. рис. 2.15)) и для модулей одного блока фильтра (фильтры «3» (см. рис. 2.16) и «4» (см. рис. 2.17)).

9. По временным диаграммам определить «загрузочные» характеристики конденсаторов фильтров. Результаты в абсолютных значениях привести в таблицу. Представить «загрузочные» характеристики графически в виде отношений I_{Ci}/I_{C1} , где I_{Ci} – измеряемый ток конденсатора «текущего» модуля, I_{C1} – ток конденсатора первого блока исследуемого фильтра.

10. Определить величину входного сопротивления фильтров с использованием модели экспериментальной установки, аналогичной использовавшейся для определения «загрузочных» характеристик. При подаче на вход фильтра синусоидального токового возмущения с амплитудой 1 А и соответствующей частотой получить показания вольтметра, установленного на выход фильтра.

11. Результаты исследований по определению величины входного сопротивления фильтров привести в таблицу и представить в графическом виде.

12. Собрать схему подключения генератора тока, приведенную на рис.2.34. С выхода ГТ на вход фильтра подать ступенчатое воздействие, характер которого приведен на рис. 2.35. Измерения проводить последовательно для каждого модуля фильтра (для фильтров «1» (см. рис. 2.14) и «2» (см. рис. 2.15)) или для модулей одного блока фильтра (фильтры «3» (см. рис. 2.16), «4» (2.17)). Варианты параметров и типы фильтров остаются те же, что и при исследовании «загрузочных» характеристик.

13. Получить временные диаграммы напряжений на элементах фильтров. Исследования режимов работы фильтров проводить при различных значениях L_1 : при «базовом» значении $L_1 L_{баз}$, при котором проводились исследования по «загрузке» модулей, при $0,5L_{баз}$, при $0,1L_{баз}$. Амплитудные значения входных напряжений при подаче ступенчатого сигнала на вход фильтра привести в таблицу и представить графически в отношении U_{Ai}/U_{A21} , где U_{Ai} – напряжение на входе «текущего» модуля, U_{A21} – напряжение на входе первого модуля фильтра «2» (см. рис. 2.15).

14. Составить отчет, в который внести по пунктам ход выполнения работы, выполняемые процедуры и полученные результаты. По результатам работы сделать выводы о работоспособности РУ и СН с исходными параметрами, предложить рекомендации по улучшению работы данных устройств. По результатам исследований «загрузки» фильтров и полученным значениям входного сопротивления указать, в фильтрах каких топологий конденсаторы получают наибольшую нагрузку. Предложить варианты по установлению равномерной нагрузки конденсаторов. Указать необходимое количество модулей. Сделать выводы о входном сопротивлении фильтров различных топологий. Проанализировать результаты исследований реакции фильтров на ступенчатое воздействие. Рассмотреть, как наличие параллельных ветвей в фильтре влияет на токовую нагрузку шин фильтра.

Таблица 2.2

	Емкость конденсатора С, мкФ	Активное сопротивление R2, Ом
Вариант 1	33	0.30
Вариант 2	35	0.28
Вариант 3	40	0.24
Вариант 4	25	0.40
Вариант 5	28	0.35
Вариант 6	20	0.50
Вариант 7	45	0.22
Вариант 8	50	0.20
Вариант 9	26	0.38
Вариант 10	23	0.43
Вариант 11	37	0.26
Вариант 12	42	0.23
Вариант 13	52	0.18
Вариант 14	31	0.31
Вариант 15	34	0.30

Требования к оформлению отчета по практической работе

Отчет должен быть подготовлен в печатном виде с помощью редактора MS Word и содержать следующие обязательные разделы: цель и задачи практической работы, задание для выполнения практической работы, информацию о порядке выполнения практической работы, описание результатов исследований. Отчет оформляется в соответствии с ГОСТ; он должен содержать описание работы проектируемых устройств, их структурные и принципиальные схемы.

Контрольные вопросы

1. Чем различаются системы электропитания с разделенными и объединенными солнечными батареями?
2. Перечислить и пояснить, каково назначение основных элементов системы электропитания автономного объекта?
3. Какую роль в системе электропитания выполняют стабилизатор напряжения, разрядное и зарядное устройства?
4. Привести вольт-амперную и мощностную характеристики солнечной батареи. На каком участке происходит основная работа батареи?
5. Привести структурную схему управления стабилизатором напряжения, пояснить назначение основных элементов схемы. Исходя из каких требований выбираются параметры элементов?
6. Чем различные варианты исполнения фильтров отличаются друг от друга?
7. Для чего используется гармонический анализ применительно к проектированию выходного фильтра системы электропитания?
8. Каким образом проводятся исследования по определению «загрузочных» характеристик?

Практическая работа 3.

Проведение анализа частотных характеристик СЭП в режиме заряд

Практическое занятие 4. Проведение анализа частотных характеристик СЭП в режиме заряд

Цель практической работы:

Целью практической работы является закрепление теоретических знаний в области разработки и применения методов анализа частотных характеристик элементов системы электропитания автономного объекта, работающих в режиме заряда.

Задачи практической работы:

- знакомство с методами автоматизированного анализа частотных характеристик при проектировании системы электропитания;
- моделирование системы электропитания спутника связи на основе импульсных конверторов понижающего типа;
- исследование частотных характеристик СЭП.

Теоретические сведения

Сведения о принципах функционирования, структуре, порядке расчета функциональных узлов системы электропитания на основе импульсного преобразователя напряжения (конвертора) понижающего типа изложены в [9; 13].

Организация работы с модулем Capture приведена в [10, гл. 2; 3, ч. 3].

Подготовка к моделированию на основе модуля PSpice рассмотрена в [10, гл. 4; 3, ч. 4, 5].

Работа с редактором Probe рассмотрена в [10, раздел 5.1].

Для определения частотных характеристик выходного сопротивления СЭП в режиме заряда используется имитационная модель СН. На рис. 3.1 приведена модель одноконверторного СН. В качестве нагрузки СН используется генератор тока I_{sin} с задаваемыми амплитудой, частотой переменной синусоидальной составляющей потребляемого тока и величиной постоянной составляющей тока. Величина амплитуды переменной составляющей задается таким образом, чтобы для всех частот переменной составляющей потребляемого тока не возникал режим прерывания ШИМ, т. е. сохранялась линейность исследуемой системы. Применение генераторов тока в качестве нагрузки СН позволяет исключить влияние проводимости нагрузки на свойства стабилизатора, так как проводимость генератора тока равна нулю. Полученные при этом частотные характеристики будут отражать только свойства самого стабилизатора и могут быть использованы для определения запасов устойчивости устройства по амплитуде и фазе.

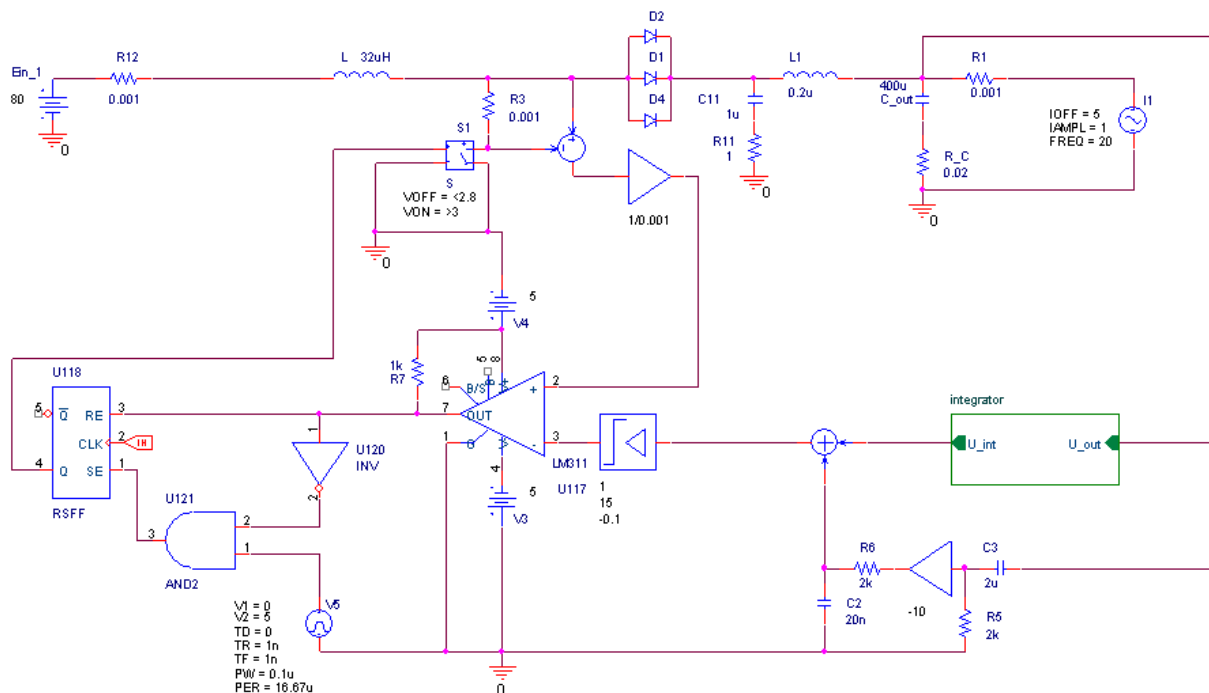


Рис. 3.1. Имитационная модель СН

Выходным сигналом в данном случае является выходное напряжение СН, амплитуду которого необходимо определить. Для этого целесообразно применить быстрое преобразование Фурье, воспользовавшись встроенной директивой программы PSpice. FOUR для расчета спектра процесса по последнему периоду его реализации, т. е. участку переходного процесса с длительностью, равной периоду возмущающего воздействия (периоду тока нагрузки), расположенного в конце интервала анализа. Задание на проведение спектрального анализа формируется в разделе Analysis на панели Output File Options (рис. 3.2), где необходимо выбрать анализируемые величины <Output Variables> на заданном ряде частот, который определяется частотой первой гармоники <Center Frequency> и количеством гармоник <Number of Harmonics>.

Результаты спектрального анализа выводятся в выходной файл *.OUT в виде таблиц, где указываются постоянная составляющая DC COMPONENTS, частота гармоники FREQUENCY (Гц), амплитуда FOURIER COMPONENT, фаза PHASE (градусы) и т. д. (рис. 3.3).

Значение в графе под названием FOURIER COMPONENT соответствует значению амплитуды, а значение в графе PHASE – фазовому сдвигу ϕ (в градусах) напряжения V(N295358) и тока I(I_1) на заданной частоте (в герцах) – графа FREQUENCY. На графиках рис. 3.4 приведены измеряемые величины, которые определяются в результате проведения быстрого преобразования Фурье. Для наглядности изображения на рис. 3.4 кроме выходного напряжения приведена его усреднённая форма. Усреднение сигнала на некотором определённом периоде (на периоде преобразования) сдвигает усреднённое значение на величину, равную периоду усреднения, что необходимо учитывать, если фазовый сдвиг ϕ будет определяться относительно усреднённого значения.

Для повышения точности расчета спектров рекомендуется с помощью параметра <Maximum step size> (максимальный шаг) раздела Analysis задать максимальное значение шага интегрирования, равное требуемой величине шага дискретизации по времени.

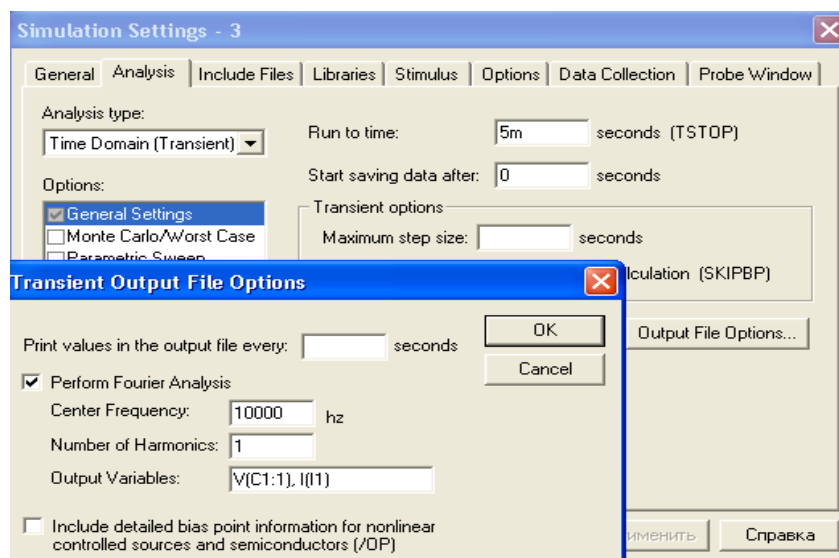


Рис 3.2. Формирование задания на проведение спектрального анализа

```

****      FOURIER ANALYSIS      TEMPERATURE = 27.000 DEG C
*****
FOURIER COMPONENTS OF TRANSIENT RESPONSE V(N295358)
DC COMPONENT = 1.000014E+02

```

HARMONIC NO	FREQUENCY (HZ)	FOURIER COMPONENT	NORMALIZED COMPONENT	PHASE (DEG)	NORMALIZED PHASE (DEG)
1	1.000E+04	2.355E-02	1.000E+00	-1.647E+02	0.000E+00

```

□
****      FOURIER ANALYSIS      TEMPERATURE = 27.000 DEG C
*****
FOURIER COMPONENTS OF TRANSIENT RESPONSE I(I_1)
DC COMPONENT = 4.999959E+00

```

HARMONIC NO	FREQUENCY (HZ)	FOURIER COMPONENT	NORMALIZED COMPONENT	PHASE (DEG)	NORMALIZED PHASE (DEG)
1	1.000E+04	9.998E-01	1.000E+00	-2.621E-02	0.000E+00

Рис. 3.3. Таблица результатов спектрального анализа файла *.OUT

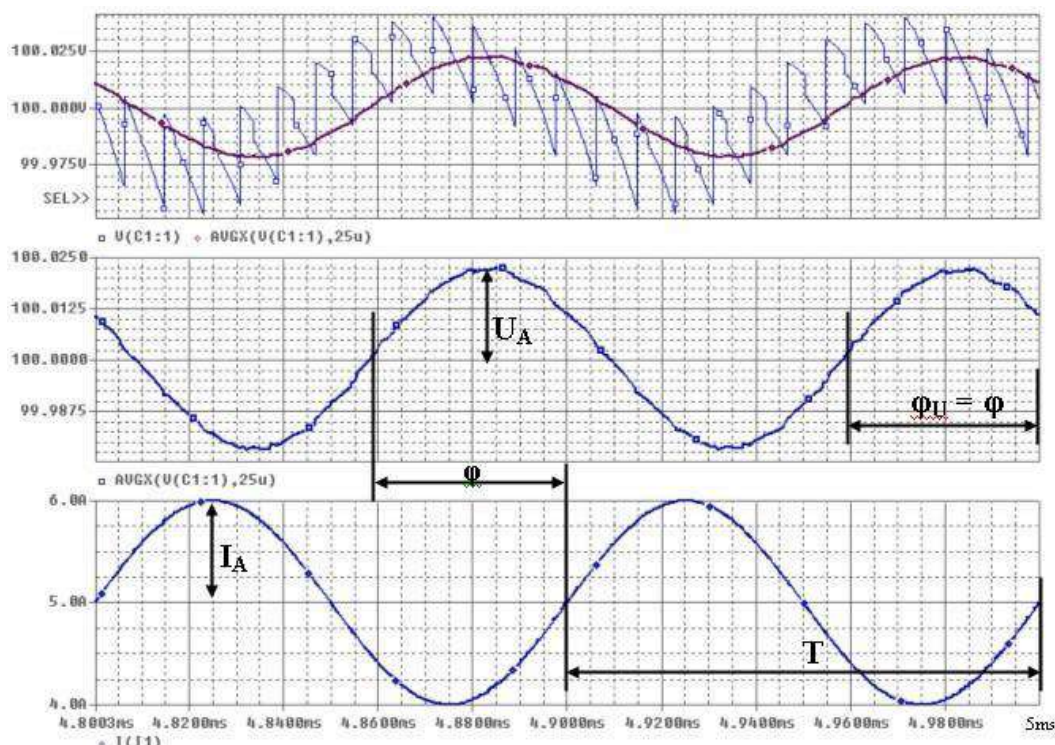


Рис 3.4. Изменение величины для проведения быстрого преобразования Фурье

При экспериментальном получении частотных характеристик необходимо согласовывать направление напряжения на выходе ИСН с направлением воздействующего тока. Они должны быть противоположны. Поскольку интерес представляет угол сдвига фазы первой гармоники выходного напряжения относительно потребляемого тока $\varphi = \varphi_U - \varphi_I$, разумно выбирать время расчета кратным периоду гармонического воздействия, т. е. таким образом, чтобы в конце интервала анализа фаза переменной составляющей потребляемого тока была нулевой, тогда сдвиг фаз $\varphi = \varphi_U - \varphi_I = \varphi_U - 0 = \varphi_U$.

При использовании данного способа для определения фазы необходимо учитывать возникающий режим биения частот, при частотах возмущающего воздействия близких и выше частоты преобразования. В этом случае необходимо произвести несколько расчётов, каждый раз увеличивая время расчёта на величину периода частоты возмущающего воздействия. Количество расчётов должно быть таким, что бы заполнить период повторения выходного сигнала (период биений). После этого фазу нужно определить путём усреднения.

Задание для выполнения практической работы

В качестве задания преподаватель выдает студенту структурную схему проектируемого стабилизатора напряжения в целом и описание его принципа работы, а также требования к условиям работоспособности устройства в частотной области.

Порядок выполнения практической работы

1. Собрать имитационную модель исследуемого устройства (шестимодульный СН), в качестве нагрузки поставить источник постоянного тока 0,1 А. Параллельно этому источнику поставить коммутируемый источник постоянного тока, величину тока источника выбрать из табл. 3.1. Параллельно каждому источнику тока подключить резистор 1 кОм.

2. Выбрать параметры силовой цепи, выходного фильтра и нагрузки из табл. 3.1.

3. Провести исследование работоспособности устройства при $U_{BX} = 60$ В, для этого получить временные диаграммы токов нагрузки, дросселя и выходного напряжения. На временных диаграммах должны быть четко видны моменты коммутации (подключение и отключение) нагрузки, процесс стабилизации выходного напряжения (опорное напряжение для СН – 27 В).

4. Заменить источники постоянного тока на источник ISIN переменного тока с постоянной составляющей 3 А и переменной составляющей 1 А.

5. Получить временные диаграммы работы устройства при периодической нагрузке. Привести графики работы устройства при частоте тока нагрузки 50 Гц, 500 Гц, 5 кГц, 50 кГц и 500 кГц.

6. Определить амплитудную и фазовую частотные характеристики исследуемого устройства.

Таблица 3.1

Номер варианта	Параметры стабилизатора напряжения			
	ток коммутируемого источника, А	индуктивность дросселя L , мкГн	емкость конденсатора выходного фильтра C , мкФ	сопротивление выходного конденсатора R_C , Ом
1	3,5	31	4500	0,023
2	3,6	33	4600	0,015
3	3,7	35	4700	0,009
4	3,8	37	4800	0,012
5	3,9	39	4900	0,031
6	4,0	41	5000	0,022
7	4,1	43	5100	0,018
8	4,2	45	5200	0,039
9	4,3	47	5300	0,051
10	4,4	49	5400	0,050
11	4,5	51	5500	0,040
12	4,6	53	5600	0,057
13	4,7	55	5700	0,058
14	4,8	57	5800	0,011
15	4,9	59	5900	0,010

7. Сравнить полученные результаты расчета АЧХ с требованиями к частотным характеристикам, приведенным на рис. 3.5. Если полученная АЧХ не удовлетворяет требованиям, то необходимо предложить методы по снижению амплитуды выходного импеданса СН и провести новый расчет частотных характеристик.

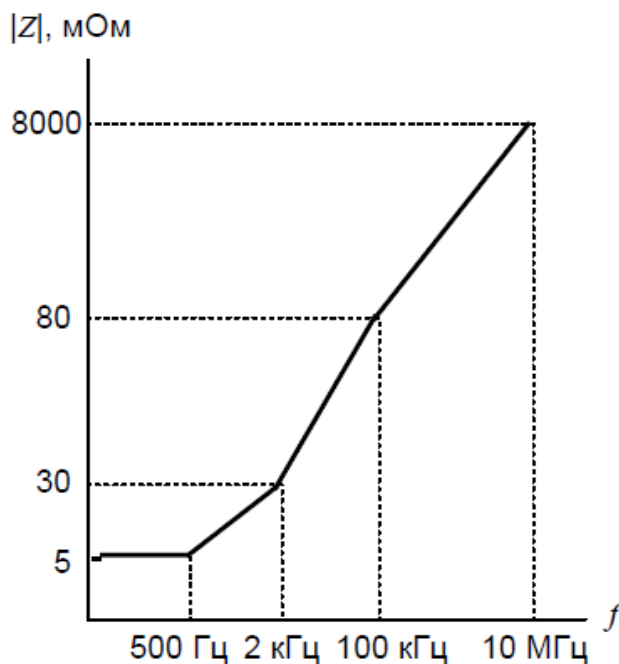


Рис. 3.5. Требования к частотным характеристикам модуля выходного импеданса СЭП

8. Построить таблицу с результатами проведенных исследований и графики частотных характеристик (АЧХ и ФЧХ) выходного сопротивления исследуемого устройства.

9. Составить отчет, включающий все этапы расчета, создания моделей узлов СН и результаты моделирования.

Требования к оформлению отчета по практической работе

Отчет должен быть подготовлен в печатном виде с помощью редактора MS Word и содержать следующие

обязательные разделы: цель и задачи практической работы, задание для выполнения практической работы, информацию о порядке выполнения практической работы, описание результатов исследований. Отчет оформляют в соответствии с ГОСТ; он должен содержать описание работы проектируемых устройств, их структурные и принципиальные схемы, задание на моделирование на входном языке PSpice, результаты моделирования в текстовом файле *.out, полученные в ходе исследований временные диаграммы, таблицы, графики.

Контрольные вопросы

1. Какие вы знаете этапы проведения расчета частотных характеристик устройства с импульсными элементами?
2. Что при анализе частотных характеристик СЭП называется биениями частот, при каких режимах они возникают и каким образом преодолеваются?
3. Какие виды сообщений редактора Probe относятся к критическим?
4. С какой целью при анализе частотных характеристик в качестве нагрузки используются независимые источники тока?
5. Исходя из каких требований выбирается амплитуда переменной составляющей независимого источника тока, устанавливаемого в качестве нагрузки на выход исследуемого устройства?

Практическая работа 4.

Проведение анализа частотных характеристик СЭП в режиме разряда

Практическое занятие 5. Проведение анализа частотных характеристик СЭП в режиме разряда

Цель практической работы:

Целью практической работы является закрепление теоретических сведений в области разработки и применения методов анализа частотных характеристик элементов системы электропитания автономного объекта, работающих в режиме разряда.

Задачи практической работы:

- моделирование системы электропитания спутника связи на основе импульсных конверторов повышающего типа;
- исследование частотных характеристик элементов СЭП, работающих в режиме разряда.

Теоретические сведения

Сведения о принципах функционирования, структуре, порядке расчета функциональных узлов системы электропитания на основе импульсного преобразователя напряжения (конвертора) повышающего типа изложены в [9; 13].

Организация работы с модулем Capture приведена в [10, гл. 2; 3, ч. 3].

Подготовка к моделированию на основе модуля PSpice рассмотрена в [10, гл. 4; 3, ч. 4, 5].

Работа с редактором Probe рассмотрена в [10, раздел 5.1].

Для определения частотных характеристик выходного сопротивления СЭП в режиме разряда используется имитационная модель разрядного устройства. На рис 4.1 приведена модель одноконверторного РУ. В качестве нагрузки используется независимый источник тока Isin с задаваемыми амплитудой, частотой переменной синусоидальной составляющей потребляемого тока и величиной постоянной составляющей тока. Величина амплитуды переменной составляющей задается таким образом, чтобы для всех частот переменной составляющей потребляемого тока не возникал режим прерывания ШИМ, т. е. сохранялась линейность исследуемой системы. Применение источников тока в качестве нагрузки РУ позволяет исключить влияние проводимости нагрузки на свойства стабилизатора, так как проводимость источника тока равна нулю. Полученные при этом частотные характеристики будут отражать только свойства самого стабилизатора и могут быть использованы для определения запасов устойчивости конвертора по амплитуде и фазе.

Общая процедура расчета частотных характеристик РУ аналогична рассмотренной выше процедуре для СН.

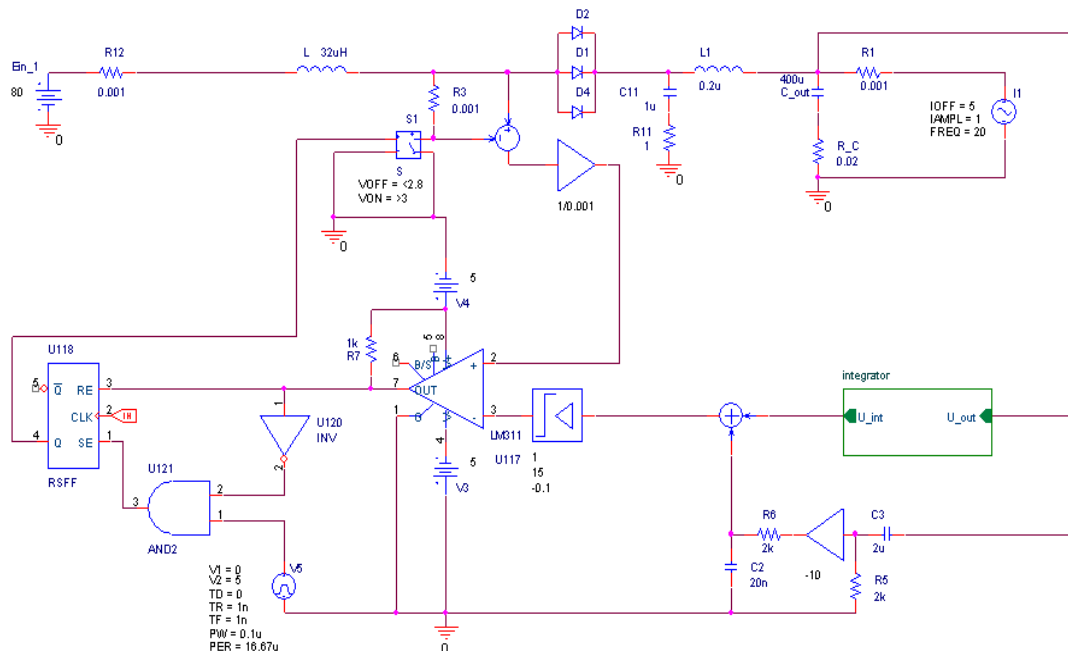


Рис. 4.1. Имитационная модель РУ

Задание для практической работы

В качестве задания преподаватель выдает студенту структурную и принципиальную схемы проектируемого устройства в целом и описание его принципа работ, а также требования к работоспособности устройства в частотной области.

Порядок выполнения практической работы

1. Собрать имитационную модель исследуемого устройства (шестимодульный РУ), в качестве нагрузки поставить источник постоянного тока 0,1 А. Параллельно этому источнику поставить коммутируемый источник постоянного тока, величину тока источника выбрать из табл. 4.1. Параллельно каждому источнику тока подключить резистор 1 кОм.

2. Выбрать параметры силовой цепи, выходного фильтра и нагрузки из табл. 4.1.

3. Провести исследование работоспособности устройства при $U_{ВХ} = 80$ В, для этого получить временные диаграммы токов нагрузки, дросселя и выходного напряжения. На временных диаграммах должны быть четко видны моменты коммутации (подключение и отключение) нагрузки, процесс стабилизации выходного напряжения (опорное напряжение – 100 В). Заменить источники постоянного тока на источник ISIN переменного тока с постоянной составляющей 3 А и переменной составляющей 1 А.

4. Получить временные диаграммы работы устройства при периодической нагрузке. Привести графики работы устройства при частоте тока нагрузки 50 Гц, 500 Гц, 5 кГц, 50 кГц и 500 кГц.

Таблица 4.1

Номер варианта	Параметры разрядного устройства			
	ток коммутируемого источника, А	индуктивность дросселя L , мкГн	емкость конденсатора выходного фильтра C , мкФ	сопротивление выходного конденсатора R_C , Ом
1	3,7	51	750	0,013
2	2,6	53	660	0,011
3	2,7	55	670	0,019
4	2,9	47	580	0,011
5	2,9	49	790	0,011
6	2,4	51	700	0,012
7	3,1	55	610	0,013
8	3,2	45	720	0,019
9	3,3	57	630	0,011
10	3,4	45	740	0,020
11	3,5	41	650	0,010
12	3,6	43	760	0,027
13	3,7	45	670	0,018
14	2,8	47	780	0,021
15	2,9	49	700	0,010

5. Определить амплитудную и фазовую частотные характеристики исследуемого устройства.

6. Сравнить полученные результаты расчета АЧХ с требованиями к частотным характеристикам, приведенным на рис. 3.5. Если полученная АЧХ не удовлетворяет требованиям, то необходимо предложить методы по снижению амплитуды выходного импеданса РУ и провести новый расчет частотных характеристик.

7. Привести таблицу с результатами проведенных исследований и графики частотных характеристик (АЧХ и ФЧХ) выходного сопротивления исследуемого устройства.

8. Составить отчет, включающий все этапы расчета, создания моделей узлов РУ и результаты моделирования.

Требования к оформлению отчета по практической работе

Отчет должен быть подготовлен печатном виде с помощью редактора MS Word и содержать следующие обязательные разделы: цель и задачи практической работы, задание для выполнения практической работы, информацию о порядке выполнения практической работы, описание результатов практических исследований. Отчет должен быть оформлен в соответствии с ГОСТ; он должен содержать описание работы проектируемых устройств, их структурные и принципиальные схемы, задание на моделирование на входном языке PSpice,

результаты моделирования в текстовом файле *.out, полученные в ходе исследований временные диаграммы, таблицы, графики.

Контрольные вопросы

1. Какие существуют принципиальные отличия в работе разрядного устройства от устройства, работающего в режиме заряда?
2. Каким образом проводится расчет частотных характеристик разрядного устройства?
3. В чем основные отличия процедур расчета частотных характеристик, устройств, работающих в режиме заряда/разряда?
4. Каким образом величина амплитудного значения модуля выходного импеданса влияет на время регулирования в СЭП?

Практическая работа 5.

Проведение анализа частотных характеристик СЭП в режиме экстремального отбора мощности солнечной батареи

Практическое занятие 6, 7. Проведение анализа частотных характеристик СЭП в режиме экстремального отбора мощности солнечной батареи

Цель практической работы:

Целью практической работы является закрепление теоретических знаний в области разработки и применения методов анализа систем и средств управления, используемых при разработке устройств управления СЭП в режимах экстремального отбора мощности солнечной батареи.

Задачи практической работы:

- разработка моделей устройств, организующих работу СЭП в режиме экстремального отбора мощности солнечной батареи;
- приобретение навыков выполнения проектных задач при анализе систем управления на базе формата Spice;
- моделирование устройств системы электропитания спутника связи на основе шунтовых регуляторов тока;
- исследование частотных характеристик элементов СЭП, работающих в режиме экстремального отбора мощности.

Теоретические сведения

Сведения о принципах функционирования, структуре, порядке расчета функциональных узлов системы электропитания на основе шунтовых стабилизаторов изложены в [9; 13].

Организация работы с модулем Capture приведена в [10, гл. 2; 3, ч. 3].

Подготовка к моделированию на основе модуля PSpice рассмотрена в [10, гл. 4; 3, ч. 4, 5].

Работа с редактором Probe рассмотрена в [10, раздел 5.1].

В соответствии со структурными схемами, приведенными на рис. 5.1 и 5.2, устройствами, реализующими экстремальный отбор мощности солнечной батареи, являются шунтовой (ШРТ) и зарядный (ЗРТ) регуляторы тока.

Структурные схемы ШРТ1 и силового модуля ШРТ1 приведены на рис. 5.1 и рис. 5.2 соответственно. Структурные схемы ЗРТ и силового модуля ЗРТ аналогичны. ШРТ1 состоит из 6 силовых модулей, включенных параллельно. Каждый из 6 силовых модулей содержит дроссель L, силовой диод VD и силовой ключ СК, включенные по схеме повышающего конвертора. В цепь СК включен трансформаторный датчик тока (ТДТ), выполненный в виде трансформатора тока, работающего в режиме одностороннего намагничивания. Между выходом и общим проводом силового модуля включена резистивно-емкостная цепь, снижающая динамические потери при выключении ключа.

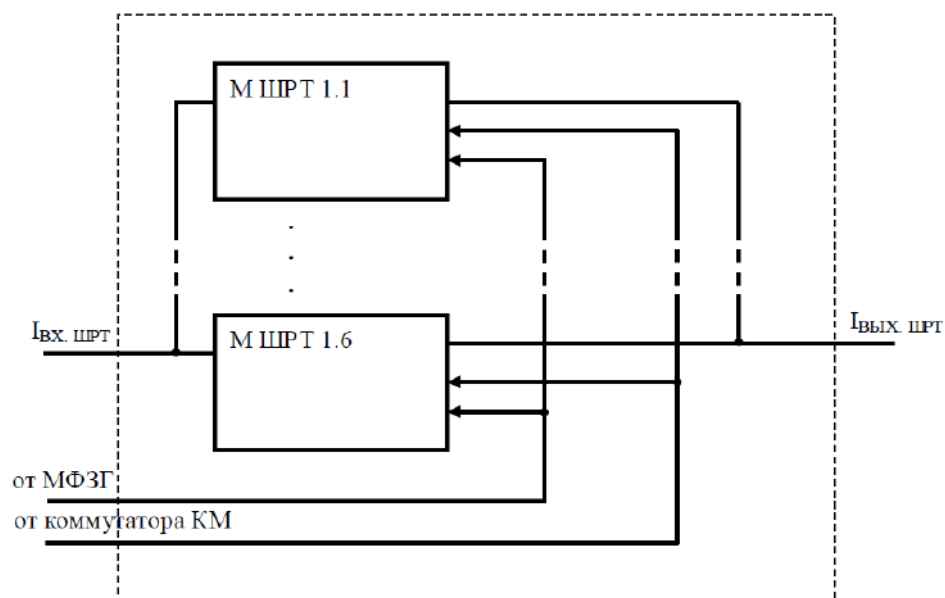


Рис. 5.1. Структурная схема ШРТ 1

Схема управления силовым модулем содержит корректирующее устройство (КУ), сумматор (С), компаратор (К), блокирующий RS триггер (Т) и генератор линейно изменяющегося напряжения (ГЛИН).

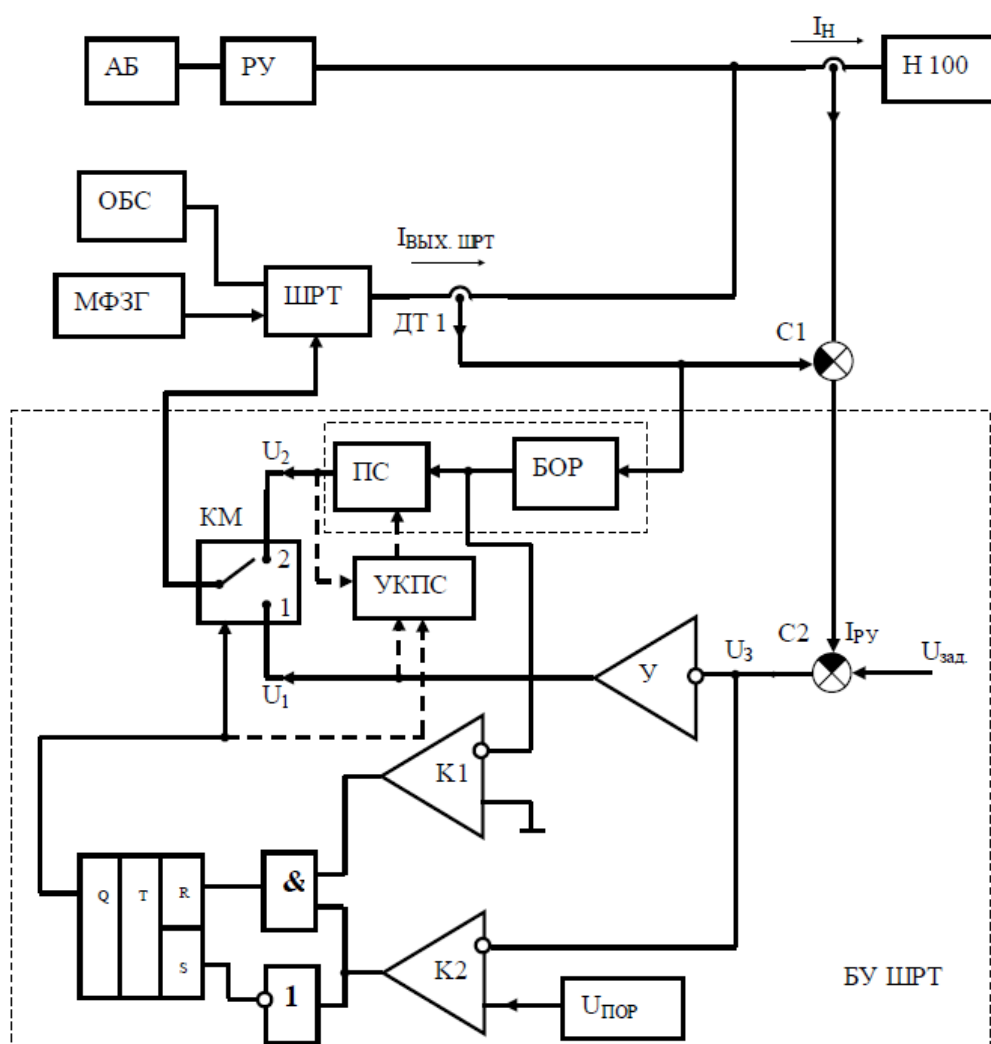


Рис. 5.2. Функциональная схема, поясняющая логику функционирования ШРТ

Компаратор, ГЛИН и блокирующий RS триггер образуют широтно-импульсный модулятор (ШИМ). На вход ШИМ (инвертирующий вход К) поступает управляющий сигнал с выхода сумматора С. Управляющий сигнал формируется путем суммирования тока СК и подвергнутого частотной коррекции выходного сигнала коммутатора (КМ). Коммутатор КМ обеспечивает переключение режима работы ШРТ1, осуществляя его работу либо в режиме регулирования тока, либо в режиме экстремального регулирования мощности БС. Введение в управляющий сигнал тока СК обеспечивает выравнивание токов через СК всех модулей.

При использовании одной БС (см. рис. 2.2) вместо ШРТ1 или ШРТ2 используется ШРТ большей мощности, состоящий из 12 параллельно включенных модулей. Логика работы ШРТ рассмотрена ниже на примере фрагмента схемы СЭП, приведенного на рис. 5.2.

В состав схемы рис. 5.2 входят: аккумуляторная батарея (АБ), основная солнечная батарея (ОБС), разрядное устройство (РУ) со схемой управления, шунтовой регулятор тока (ШРТ), датчик тока (ДТ1), сумматор С1 и блок управления (БУ ШРТ). В состав БУ ШРТ входят: блок определения разности (БОР) приращения выходного тока ШРТ, пересчетная схема (ПС), формирующая уровень сигнала на входе КМ модуля в режиме поиска экстремума, сумматор С2, формирующий сигнал U_3 отклонения выходного тока РУ от желаемого тока ($2 \div 3$ А), задаваемого уставкой $U_{зад}$, усилитель сигнала отклонения У, коммутатор (КМ). Кроме того, в состав БУ входят компараторы К1 и К2, а также элементы логики. МФЗГ является общесистемным функциональным узлом.

При работе ШРТ в режиме поддержания выходного тока РУ на желаемом уровне (ориентировочно ($2 \div 3$) А), КМ находится в положении 1. При этом сигнал U_3 отклонения выходного тока РУ от желаемого тока после его усиления и коррекции поступает на вход ШИМ, обеспечивая поддержание тока РУ на желаемом уровне с приемлемой статической ошибкой.

При работе ШРТ в режиме поиска экстремума мощности системы ШРТ–ОБС коммутатор КМ находится в положении 2. Искать экстремум мощности системы выгоднее, чем только экстремум мощности ОБС, так как нет необходимости вычислять мощность ОБС и добиваться ее максимума – достаточно получить максимум выходного тока ШРТ, что и даст максимум мощности, передаваемой от ОБС в нагрузку с учетом КПД ШРТ. В режиме поиска экстремума БОР вычисляет знак приращения тока ШРТ, сравнивая текущее значения тока и значение выходного тока ШРТ на предыдущем шаге. Пересчетная схема (реверсивный счетчик и дешифратор) в зависимости от знака приращения тока обеспечивает изменение (увеличение или уменьшение) уровня сигнала U_2 , поступающего через КУ на вход ШИМ, что обеспечивает поиск экстремума выходного тока ШРТ, а значит, и выходной мощности системы ОБС–ШРТ.

Переход ШРТ из режима поддержания выходного тока РУ на желаемом уровне в режим поиска экстремума мощности системы ШРТ–ОБС происходит следующим образом. Пусть ШРТ работает в режиме поддержания выходного тока РУ (КМ в положении 1) и рабочая точка на внешней характеристике ОБС (рис. 5.3) находится в окрестности положения С. При этом сигнал U_3 отклонения

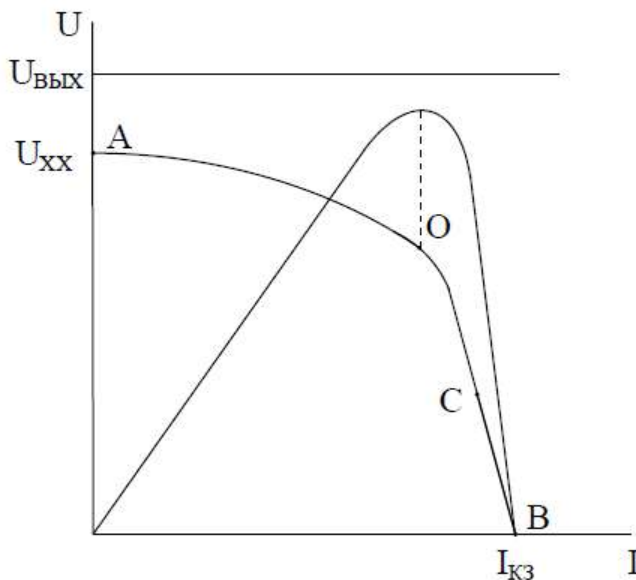


Рис. 5.3. Внешняя и мощностная характеристики БС

тока РУ имеет значение, не превышающее $U_{\text{пор}}$, что поддерживает логический «0» на выходе К2 и, соответственно, «1» на входе «S» триггера. Логическая «1» с выхода триггера поддерживает КМ в положении 1. При увеличении тока нагрузки происходит увеличение тока РУ, поскольку РУ обеспечивает стабилизацию выходного напряжения СЭП. Рост тока РУ приводит к увеличению сигнала U_3 отклонения выходного тока РУ от желаемого тока и возможному срабатыванию компаратора К2 (переключению в «1»). Однако триггер не переключается (так как он переключается в $Q = \text{«0»}$ по входу R), что поддерживает коммутатор КМ в положении 1. Рост U_3 приводит к росту U_1 , росту сигнала на входе ШИМ и уменьшению длительности проводящего состояния ключей ШРТ. При этом рабочая точка на внешней характеристике ОБС (рис. 5.3) начинает перемещаться от точки С к точке О, соответствующей экстремуму мощности ОБС. БОР постоянно работает, а поскольку при движении рабочей точки от положения С к положению О происходит увеличение мощности ОБС, то на выходе БОР поддерживается положительный сигнал. Поэтому на выходе компаратора К1 поддерживается логический «0», что блокирует подачу «1» с выхода К2 на R вход триггера.

Как только рабочая точка, перемещаясь по внешней характеристике ОБС, перейдет через точку О и попадет на участок ОА, БОР определит уменьшение мощности ОБС и на выходе БОР появится отрицательный сигнал. На выходе компаратора К1 появится логическая «1», что разрешит подачу «1» с выхода К2 на R вход триггера. При этом триггер переключится ($Q = \text{«0»}$) и переведет КМ в положение 2, что приведет к работе ШРТ в режиме поиска экстремума мощности системы ОБС–ШРТ. Обратный переход ШРТ в режим регулирования выходного тока РУ происходит при уменьшении тока нагрузки. При этом сигнал U_3 отклонения выходного тока РУ от желаемого тока уменьшается, компаратор К2 переключается в «0» и переключает триггер в «1», а ШРТ – в режим регулирования тока РУ.

Регулятор экстремальной мощности (РЭМ) является «медленно» действующим устройством. Длительность переходного процесса в ШРТ при изменении уровня выходного сигнала ПС около 0,5 мс, что определяет период следования шагов поиска экстремума $0, \div 81,2$ мс, а общее число шагов для выхода на экстремум может составить несколько десятков. Поэтому из-за ухода рабочей точки от точки оптимальной мощности ОБС возможны длительные (на десятки мс) и значительные провалы мощности, передаваемой от ОБС на выход СЭП. Для исключения этих провалов необходимо введение в БУ ШРТ узла коррекции выходного напряжения ПС (УКПС). Функция УКПС состоит в следующем. При

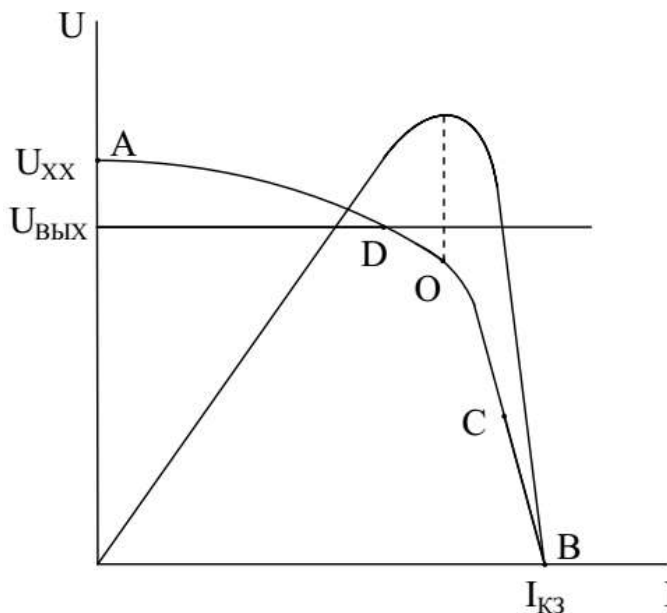


Рис. 5.4. Внешняя и мощностная характеристики БС

работе ШРТ в режиме регулирования тока РУ вне зависимости от сигнала БОР УКПС поддерживает сигнал U_3 на выходе ПС равным сигналу U_1 . Следовательно, при смене режима работы ШРТ и переключении коммутатора КМ в положение 2 не произойдет длительного процесса вывода рабочей точки к точке максимума мощности ОБС. Тем не менее введение УКПС полностью не решает рассмотренную проблему.

При большом набросе тока нагрузки и, значит, большом сигнале U_3 отклонения тока РУ, уровень сигнала U_1 также будет значительно

отличаться от уровня сигнала, соответствующего оптимальной точке ОБС, что приведет к «проскакиванию» точки оптимальной мощности ОБС при передаче управления контуру ОС поиска максимума мощности. Возможно, это «проскакивание» можно устранить, корректируя ПС не по сигналу U_1 , а по сигналу на выходе КУ. Однако в любом случае введение УКПС усложняет БУ ШРТ и снижает его надежность.

Поэтому целесообразно применять ОБС с незначительно сниженным на конец ресурса напряжением в оптимальной точке относительно напряжения на выходе СЭП. Внешняя и мощностная характеристики такой ОБС приведена на рис. 5.4.

При использовании такой ОБС (рис. 5.4) в случае «проскакивания» рабочей точки она не переместится на внешней характеристике дальше точки D.

В этом случае недоиспользование мощности ОБС – ΔP будет небольшим.

Чтобы исключить «провал» рабочей точки по внешней характеристике к точке B, необходимо при работе ШРТ в режиме регулирования тока РУ «сбрасывать» счетчик ПС в «0», обеспечивая нулевой коэффициент заполнения импульсов управления ключами ШРТ сразу после перехода ШРТ в режим поиска экстремума. Это гарантирует начальное (на момент начала поиска экстремума) положение рабочей точки в точке D и малое снижение мощности ОБС относительно максимальной. На интервале перехода ШРТ к режиму максимальной мощности незначительный дефицит мощности покрывается РУ.

Логика функционирования ЗРТ аналогична рассмотренной логике функционирования ШРТ и поясняется структурной схемой, приведенной на рис. 5.5.

Для обеспечения максимума мощности, передаваемой от ЗБС в АБ, РУ и СН, достаточно добиваться только максимума выходного тока ЗРТ, так как при максимуме выходного тока ЗРТ будет и максимум напряжения на АБ, а следовательно, и максимум мощности, отдаваемой системой ЗБС и ЗРТ.

Для ограничения напряжения на АБ или входах РУ и СН при отключенной АБ в структурную схему (рис. 5.5) введен сумматор С1 и блок выделения

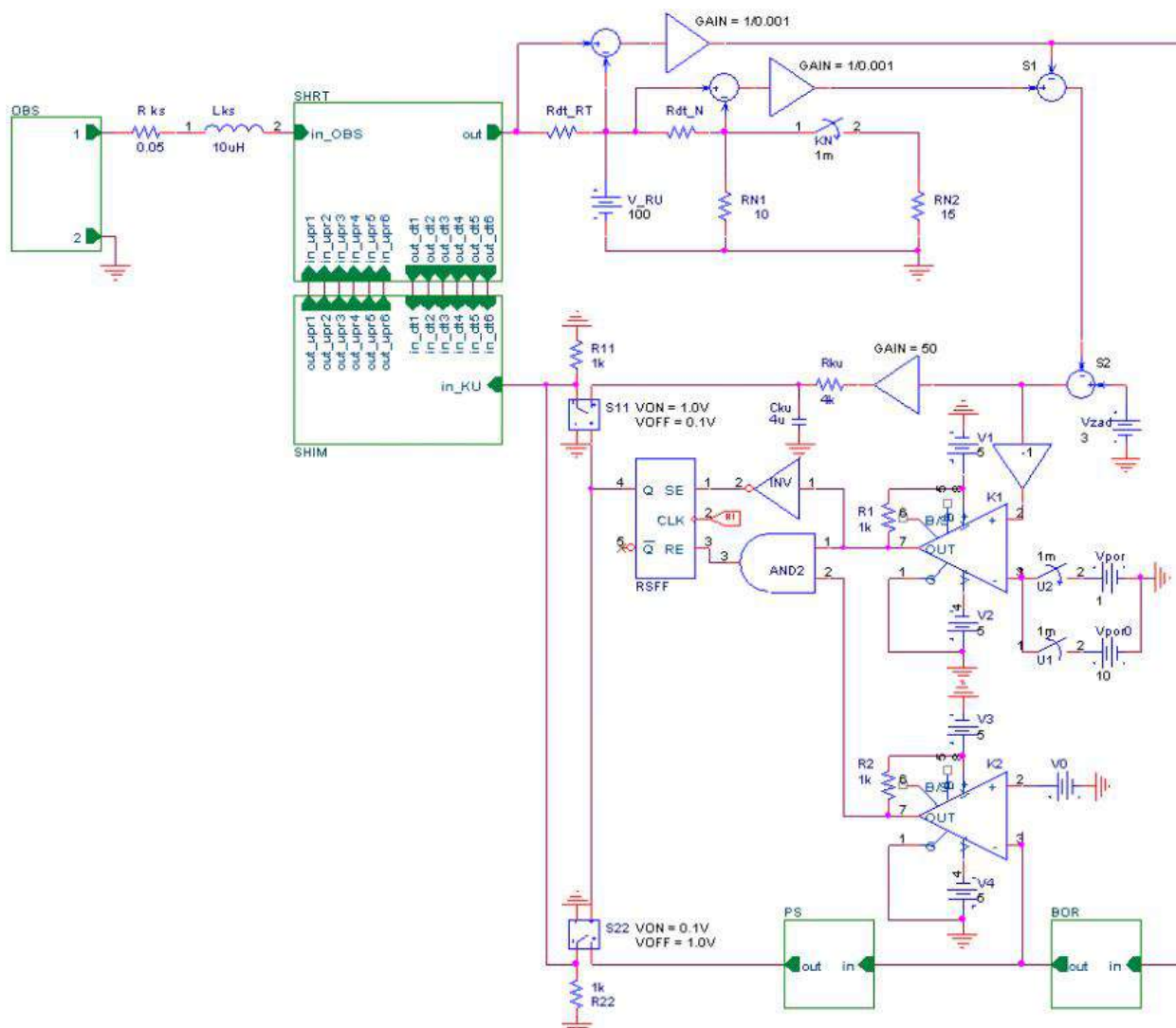


Рис. 5.6. Схема модели шунтового регулятора тока

- иерархический блок BOR, содержащий схему блока определения разности приращения выходного тока SHRT (соответствует блоку BOR на рис. 5.2);
- иерархический блок PS, содержащий пересчетную схему, формирующую уровень сигнала на входе SHRT в режиме поиска экстремума (соответствует блоку PS на рис. 5.2);
- источник постоянного напряжения $V_RU = 100V$ (соответствует блоку PY на рис. 5.2);
- кабельная сеть, представленная дросселем Lks и резистором Rks ;
- коммутируемая нагрузка, подключаемая на шину 100 В, представленная резисторами $RN1$, $RN2$ и ключом, управляемым по времени KN ;
- датчик выходного тока SHRT, образованный резистором Rdt_RT , устройством вычитания и усилителем $GAIN = 1/0,001$ (соответствует ДТ1 на рис. 5.2);
- датчик выходного тока нагрузки, образованный резистором Rdt_N , устройством вычитания и усилителем $GAIN = 1/0,001$ (соответствует ДТ2 на рис. 5.2);
- сумматор $S1$, вычисляющий выходной ток разрядного устройства (соответствует С1 на рис. 5.2);
- источник постоянного напряжения $Vzad$, задающий желаемый выходной ток разрядного устройства (соответствует Узад на рис. 5.2);

- сумматор S2, формирующий сигнал отклонения выходного тока разрядного устройства от желаемого (соответствует C2 на рис. 5.2);

- корректирующее устройство, реализованное усилителем напряжения $GAIN = 50$ и RC цепью, состоящей из резистора Rku конденсатора Cku (соответствует блоку КУ на рис. 5.2);

- управляемые напряжением ключи S11 и S22, определяющие режим работы ШРТ, с шунтирующими резисторами R11, R22. Включенное состояние ключа S1 при отключенном S2 соответствует положению 1 ключа КМ на рис. 5.2. Включенное состояние ключа S2 при отключенном S1 соответствует положению 2 ключа КМ на рис. 5.2;

- компараторы K1, K2 (соответствуют компараторам K1, K2 на рис. 5.2) с источниками питания V1, V2, V3, V4 и шунтирующими резисторами R1, R2;

- элементы логики: инвертор INV, элемент И AND2, RS-триггер RSFF;

- цифровой источник постоянного напряжения высокого уровня HI, подаваемого на тактовый вход RS-триггера;

- источник постоянного напряжения V0 (соответствует нулевому проводу, подключаемому к неинвертирующему входу компаратора K1 на рис. 5.2);

- источник постоянного напряжения Vprog (соответствуют Uпор на рис. 5.2). Источник напряжения $V_{prog0} \gg V_{prog}$ и ключи, управляемые по времени U1, U2 предназначены для блокировки возможного переключения компаратора K2 на этапе перехода схемы в стационарный режим работы после запуска моделирования.

- общий провод 0.

Иерархический блок OBS, включающий в себя имитационную модель основной солнечной батареи, соответствует описанному выше блоку с одноименным названием.

Иерархический блок SHRT (рис. 5.7) шестифазного шунтового регулятора тока включает в себя:

- входные порты *in_OBS*, *in_upr1*–*in_upr6*;

- выходные порты *out*, *out_dt1*–*out_dt6*;

- иерархические блоки шести силовых модулей регулятора LDK1- LDK6;

- выходной LC-фильтр SHRT, образованный конденсатором CF, резистором RF и дросселем LF;

- общий провод 0.

Блоки LDK1–LDK6, содержащие силовую цепь регулятора, полностью идентичны по структуре и параметрам и включают в себя:

- входные порты *in_OBS* и *in_upr*;

- выходные порты *out* и *out_dt*;

- регулирующий элемент, состоящий из управляемого электронного ключа S1 и диодов D1, D2;

- индуктивность L1, сопротивление R1, имитирующие индуктивность и активное сопротивление дросселя L;

- датчик тока управляемого ключа, состоящий из резистора Rdt, устройства вычитания и усилителя $GAIN = 1/0,001$ (соответствуют трансформаторному датчику тока ТДТ);

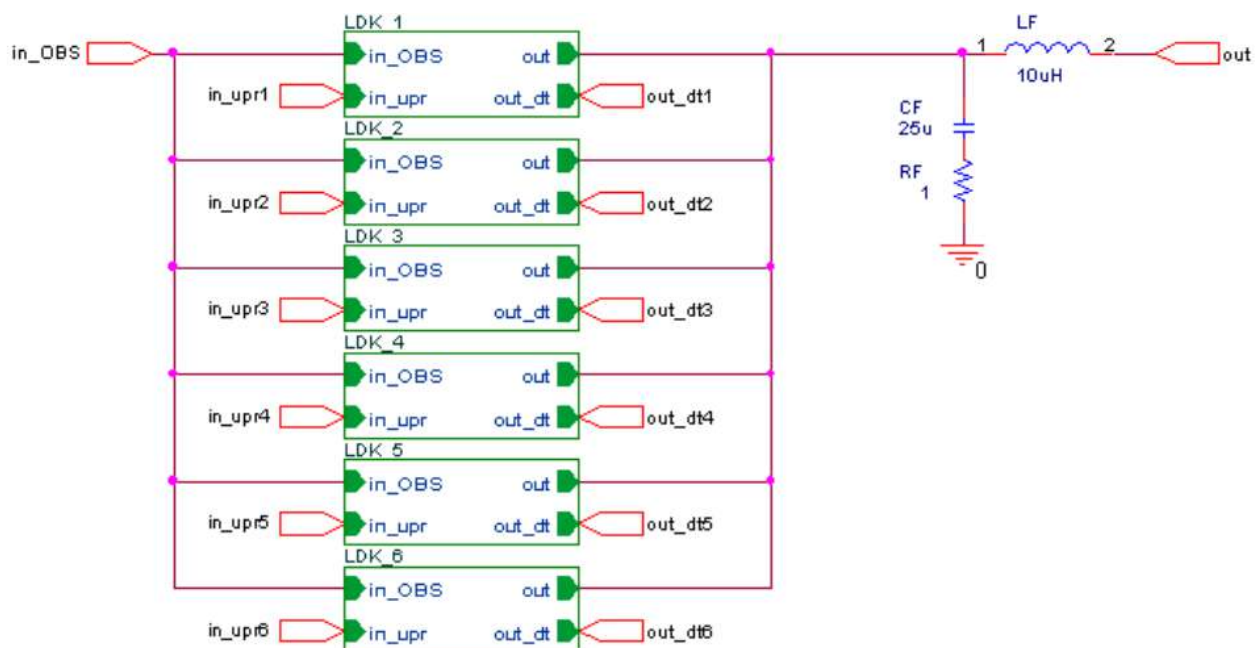


Рис. 5.7. Схема иерархического блока SHRT

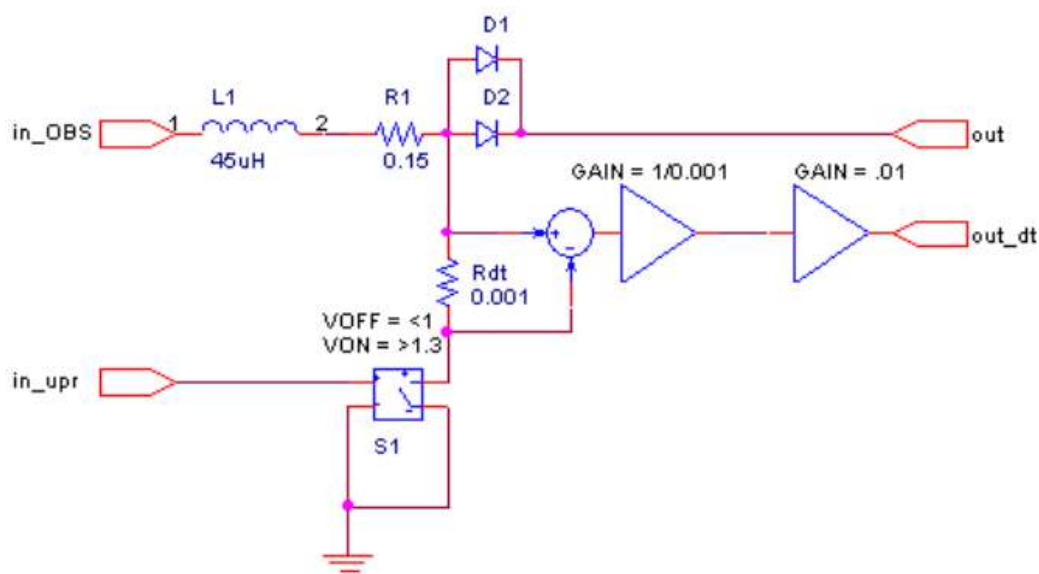


Рис. 5.8. Схема иерархических блоков LDK1–LDK6

- усилитель сигнала датчика тока управляемого ключа $GAIN = 0,01$;
- общий провод 0.

Иерархический блок SHIM (рис. 5.9) шестифазного широтно-импульсного модулятора включает в себя:

- входные порты in_KU , in_dt1 – in_dt6 ;
- выходные порты out_upr1 – out_upr6 ;
- иерархические блоки шести широтно-импульсных модуляторов SHIM1–SHIM6;
- генераторы линейно изменяющегося напряжения $Vzg1_1$ – $Vzg1_6$;
- задающие генераторы, представленные цифровыми источниками импульсного напряжения $Vzg2_1$ – $Vzg2_6$ (соответствуют МФЗГ);
- общий провод 0.

Блоки SHIM1–SHIM6 широтно-импульсных модуляторов (рис. 5.10), полностью идентичны по структуре и параметрам и включают в себя:

- входные порты Uzg1, Uzg2, in_dt, in_KU;
- выходной порт out;
- устройство вычитания DIFF, формирующее разность сигнала на выходе корректирующего устройства (сигнала на входе in_KU) и сигнала с датчика тока управляемого ключа соответствующего блока LDK (сигнала на входе in_dt), который обеспечивает коррекцию коэффициента заполнения импульсов на выходе SHIM, необходимую для равномерного распределения токов через дроссели L1 модулей LDK1–LDK6 ШПТ;
- компаратор U3 (соответствует компаратору К) с источниками питания V1, V2 и шунтирующим резистором R1;
- RS-триггер U4;

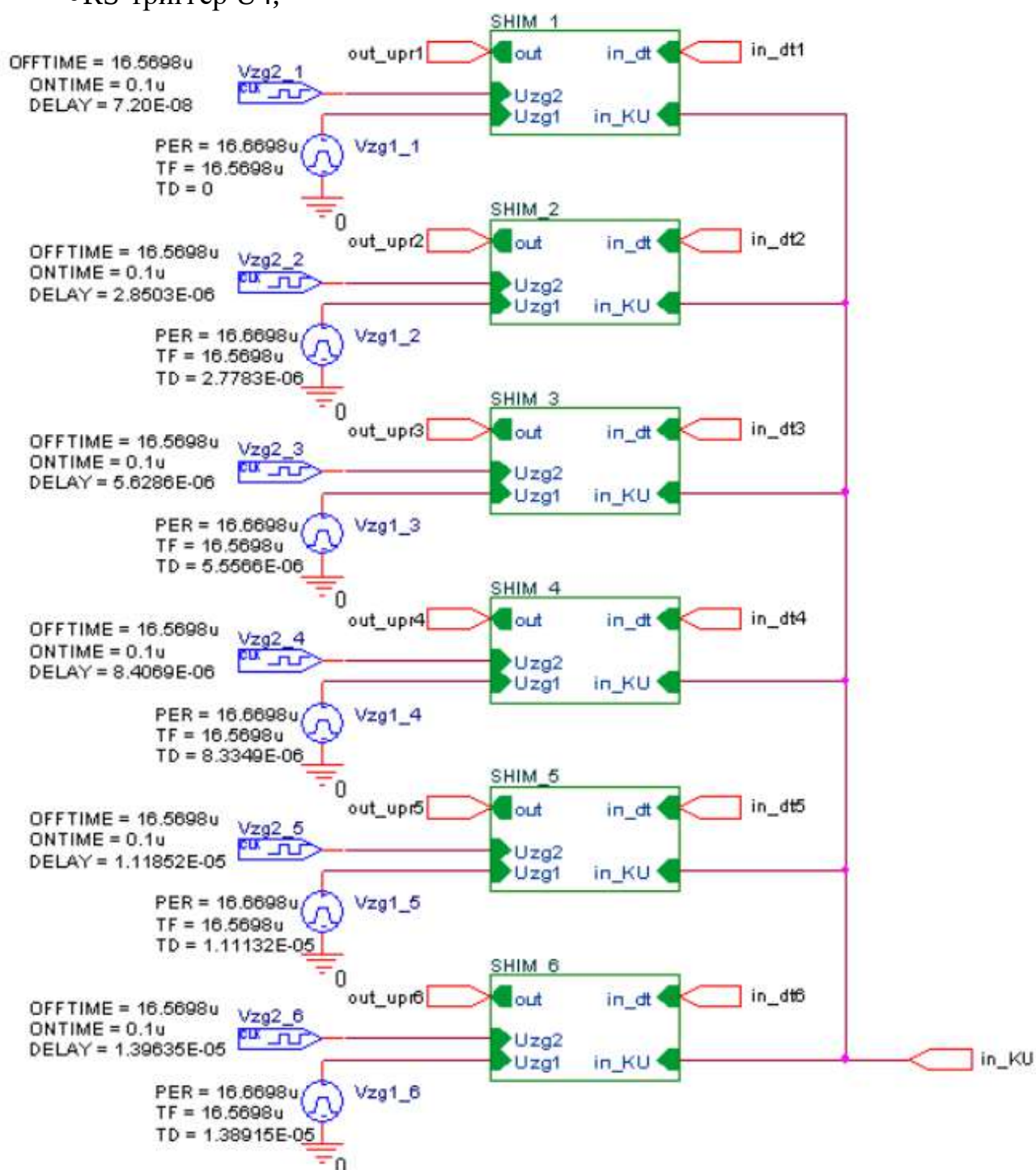


Рис. 5.9. Схема иерархического блока SHIM

- входной порт in;
- выходной порт out;
- апериодическое звено, образованное резистором R1 и конденсатором C1, предназначенное для сглаживания амплитуды пульсаций сигнала, поступающего на вход in блока, который равен выходному току SHRT;
- иерархический блок UVH (рис. 5.12), содержащий схему устройства выборки и хранения. Блок UVH предназначен для выбора в некоторый момент времени значения $I_{\text{вых.ШРТ}}$, поступающего на его вход in, и хранения выбранного значения на некотором интервале времени. Момент выборки и

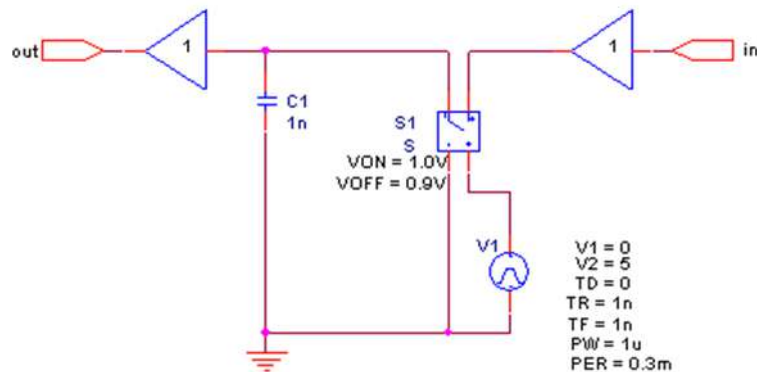


Рис. 5.12. Схема иерархического блока UVH

интервал хранения определяются периодом источника импульсов V1 (параметр PER);

- компаратор U1 с источниками питания V1, V2 и шунтирующим резистором R1, предназначенный для сравнения текущего значения выходного тока SHRT со значением $I_{\text{вых.ШРТ}}$ на предыдущем шаге, т. е. с сигналом, сформированным UVH;

- общий провод 0.

Иерархический блок PS (рис. 5.13), содержащий пересчетную схему, формирующую уровень сигнала на входе SHRT в режиме поиска экстремума, включает в себя:

- входной порт in;
- выходной порт out;
- формирователь направления поиска максимума (Ф) выходного тока ШРТ, включающий: логические инверторы U1, U2, U3, логический элемент И AND2 U7, D-триггер U11;
- реверсивный счетчик U12;
- генератор тактовых импульсов, представленный цифровым генератором импульсов DSTM1;
- формирователь выходного сигнала PS (сигнала, находящегося в зоне широтно-импульсной модуляции), включающий: дешифратор DC, каждый выход которого нагружен на резистивно-диодную цепь, резистор R2, источник постоянного напряжения V2, устройство вычитания, усилитель напряжения GAIN = 10;
- ограничитель кольцевого счета реверсивного счетчика U12, включающий в себя усилители GAIN = 6, логические инверторы U5 и U6, элементы И AND2

шестнадцати выходов, номер которого соответствует двоичному коду, содержащемуся в счетчике. Резисторы, подключенные к выходам дешифратора, позволяют задавать 16 уровней напряжения на выходе PS в зависимости от номера активного выхода. Проводимости резисторов определяются по формуле

$$G_N = G_1 - (N - 1)\Delta_G$$

где N – номер выхода дешифратора (от 1 до 15), G_N – проводимость резистора, подключенного к выходу N , G_1 – проводимость резистора, подключенного к выходу 1, $\Delta_G = G_N - G_{N+1}$ – шаг изменения величины проводимости.

Величины источника напряжения V_2 и усилителя $GAIN = 10$ подобраны таким образом, чтобы выходное напряжение PS в диапазоне от $U_{минпс}$ до $U_{макспс}$ находилось в той зоне пилообразного напряжения, которая обеспечивает коэффициент заполнения импульсов управления ключами SHRT, соответствующий окрестности оптимальной точки на ВАХ с учетом снижения мощности БС на конец срока эксплуатации. Это позволяет, во-первых, сократить число шагов для выхода на экстремум при переходе схемы в режим РЭМ, во-вторых, снизить амплитуду пульсаций выходного тока ШРТ при колебаниях вокруг оптимальной точки.

Рассмотрим работу ШРТ при переходе из режима регулирования тока (РТ) в режим отбора экстремальной мощности (РЭМ). На временных диаграммах рис. 5.14 приведены ток нагрузки РУ I_n , выходной ток SHRT $I_{вых.шрт}$, выходной ток OBS $I_{обс}$, выходное напряжение OBS $U_{обс}$, мощность OBS $P_{обс}$, напряжение на выходе блока BOR $U_{бор}$, напряжение на выходе триггера RSFF, определяющего режим работы (ШРТ–РЭМ) U_{rs} , напряжение на выходе блока PS $U_{пс}$ при смене режима работы ШРТ (переход из режима РТ в режим РЭМ). Переход осуществляется в результате коммутации нагрузки RN2 в момент времени 1 мс. После коммутации RN2 суммарная мощность нагрузок превышает максимальную мощность ОБС. В соответствии с логикой работы ШРТ в момент времени 1,5 мс происходит переключение триггера RSFF, определяющего режим работы ШРТ, и ШРТ переходит в режим РЭМ. Начинаются поисковые шаги, в результате которых к моменту времени 3,0 мс достигается экстремум мощности ОБС.

На рис. 5.15 приведена принципиальная схема модели зарядного регулятора тока. В состав схемы входят следующие элементы:

- иерархический блок ZBS, содержащий схему зарядной солнечной батареи (соответствует блоку ЗБС на рис. 5.5);
- иерархический блок ZRT зарядного регулятора тока (соответствует блоку ЗРТ на рис. 5.5);
- иерархический блок SHIM широтно-импульсного модулятора (соответствует блоку ШИМ на рис. 5.5);
- иерархический блок АВ, содержащий схему имитатора солнечной батареи (соответствует АВ на рис. 5.5);
- иерархический блок SN, содержащий схему блока стабилизатора напряжения по шине 27 В (соответствует блоку СН на рис. 5.5);
- иерархический блок BVMS, содержащий схему блока выделения минимального сигнала (соответствует блоку БВМС на рис. 5.5);

- иерархический блок BOR, содержащий схему блока определения разности приращения выходного тока SHRT (соответствует блоку БОР на рис. 5.5);
- иерархический блок PS, содержащий пересчетную схему, формирующую уровень сигнала на входе SHRT в режиме поиска экстремума (соответствует блоку ПС на рис. 5.5);
- кабельная сеть, представленная дросселем L_{ks} и резистором R_{ks} ;

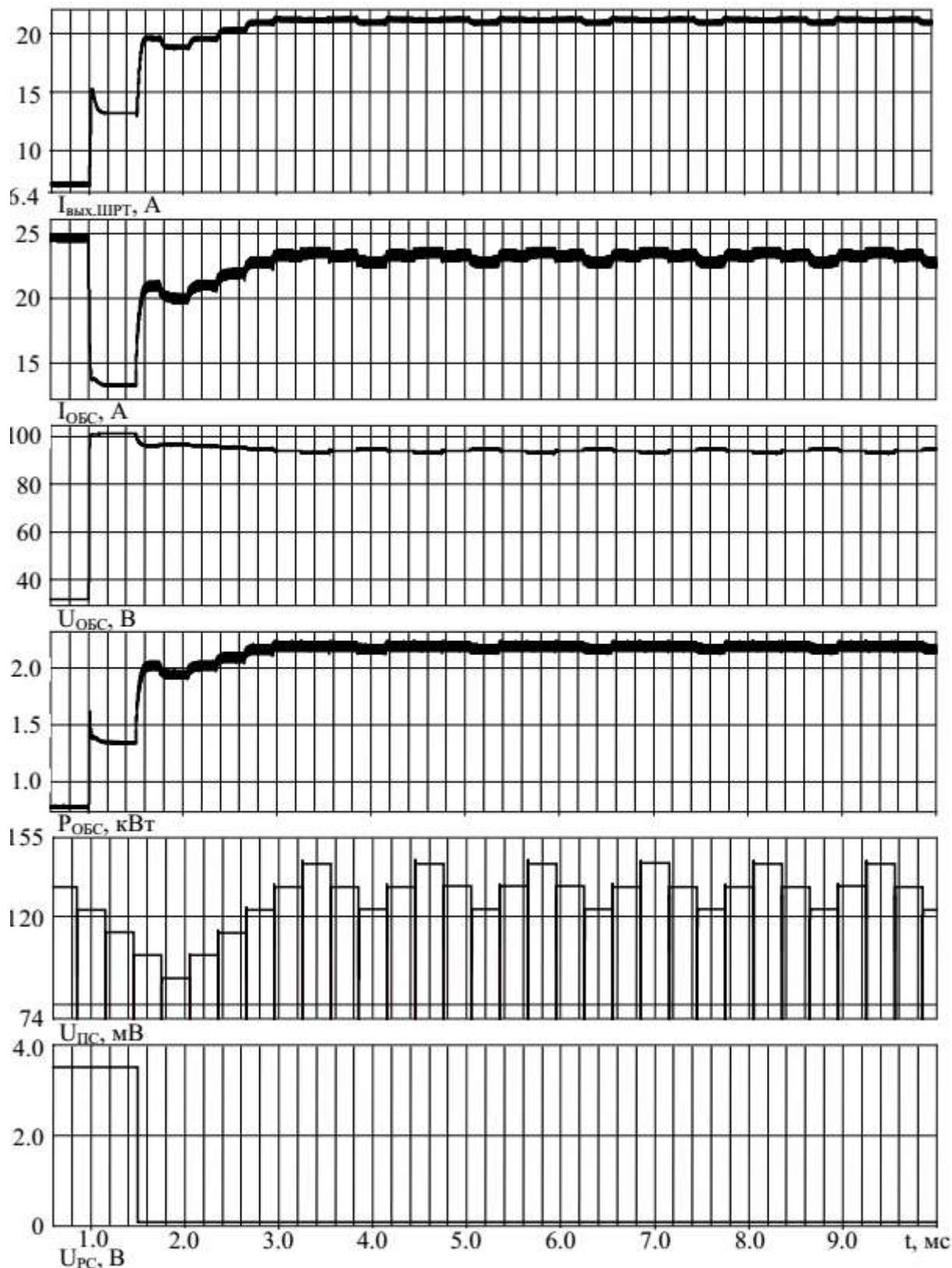


Рис. 5.14. Временные диаграммы при переходе модели ШРТ из режима регулирования тока (РТ) в режим РЭМ

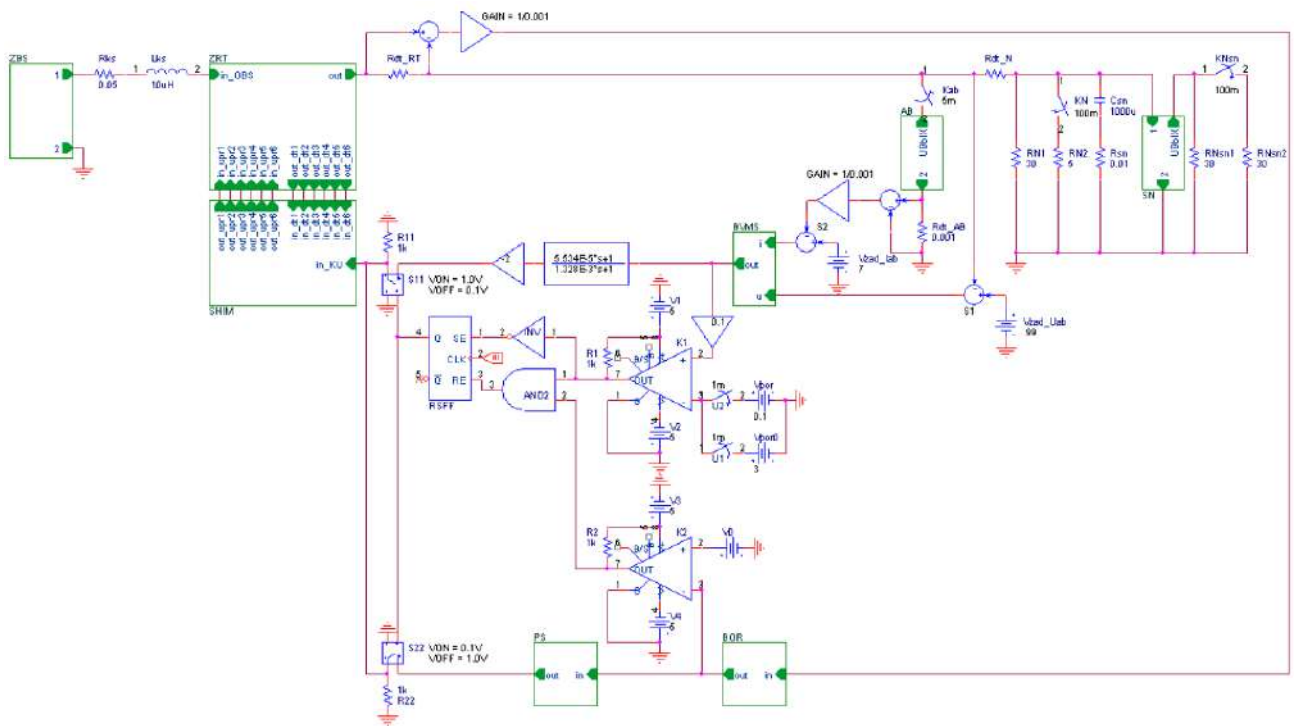


Рис. 5.15. Схема модели зарядного регулятора тока

- конденсатор C_{sn} и резистор R_{sn} , имитирующие входную емкость СН;
- коммутируемая нагрузка, подключаемая на шину 27 В, представленная резисторами R_{Nsn1} , R_{Nsn2} и ключом, управляемым по времени K_{Nsn} ;
- коммутируемая нагрузка, подключаемая к АБ, представленная резисторами R_{N1} , R_{N2} и ключом, управляемым по времени K_N ;
- управляемый по времени ключ K_{ab} , предназначенный для моделирования режима при отключении АБ.
- низкоомный резистор R_{dt_N} , на котором устанавливается маркер для получения временной диаграммы тока нагрузки;
- датчик выходного тока ZRT, образованный резистором R_{dt_RT} , устройством вычитания и усилителем $GAIN = 1/0,001$ (соответствует ДТ1 на рис. 5.5);
- датчик выходного тока аккумуляторной батареи, образованный резистором R_{dt_AB} , устройством вычитания и усилителем $GAIN = 1/0,001$ (соответствует ДТ2 на рис. 5.5);
- источник постоянного напряжения V_{zad_Uab} , задающий желаемое напряжение АБ в режиме стабилизации напряжения аккумуляторной батареи (соответствует $U_{zad}(UAB)$ на рис. 5.5);
- сумматор S1, формирующий сигнал отклонения напряжения АБ от желаемого (соответствует C1 на рис. 5.5);
- источник постоянного напряжения V_{zad_Iab} , задающий желаемый ток АБ в режиме стабилизации тока аккумуляторной батареи (соответствует $U_{zad}(IAB)$ на рис. 5.5);
- сумматор S2, формирующий сигнал отклонения тока АБ от желаемого (соответствует C2 на рис. 5.5);
- корректирующее устройство, реализованное инерционно-форсирующим

звеном и усилителем напряжения $GAIN = -2$ (соответствует блоку КУ на рис. 5.5);

- управляемые напряжением ключи S11 и S22, определяющие режим работы ШРТ, с шунтирующими резисторами R11, R22. Включенное состояние ключа S1 при отключенном S2 соответствует положению 1 ключа КМ на рис. 5.5. Включенное состояние ключа S2 при отключенном S1 соответствует положению 2 ключа КМ на рис. 5.5;

- компараторы K1, K2 (соответствуют компараторам K1, K2 на рис. 5.5) с источниками питания V1, V2, V3, V4 и шунтирующими резисторами R1, R2;

- элементы логики: инвертор INV, элемент И AND2, RS-триггер RSFF;

- цифровой источник постоянного напряжения высокого уровня HI, подаваемого на тактовый вход RS-триггера;

- источник постоянного напряжения V0 (соответствует нулевому проводу, подключаемому к неинвертирующему входу компаратора K1 на рис. 5.5);

- источник постоянного напряжения Vpor (соответствуют Uпор на рис. 5.5). Источник напряжения $V_{por0} \gg V_{por}$ и ключи U1, U2, управляемые по времени, предназначены для блокировки возможного переключения компаратора K2 на этапе перехода схемы в стационарный режим работы после запуска моделирования;

- общий провод 0.

Иерархический блок ZRT шестифазного зарядного регулятора тока идентичен по структуре и параметрам блоку SHRT, описанному выше. Блоки SHIM, BOR, PS также полностью совпадают с соответствующими блоками схемы модели шунтового регулятора тока.

Иерархический блок ZBS идентичен по структуре блоку OBS, описанному в задании для практической работы 2 и имеет параметры, вычисленные по алгоритму, представленному там.

Схема блока АВ – это упрощенная схема замещения реальной аккумуляторной батареи, которая дана в задании для практической работы 2.

Иерархический блок BVMS (рис. 5.16) предназначен для выделения минимального сигнала из поступающих на его входы (сигналы с выходов

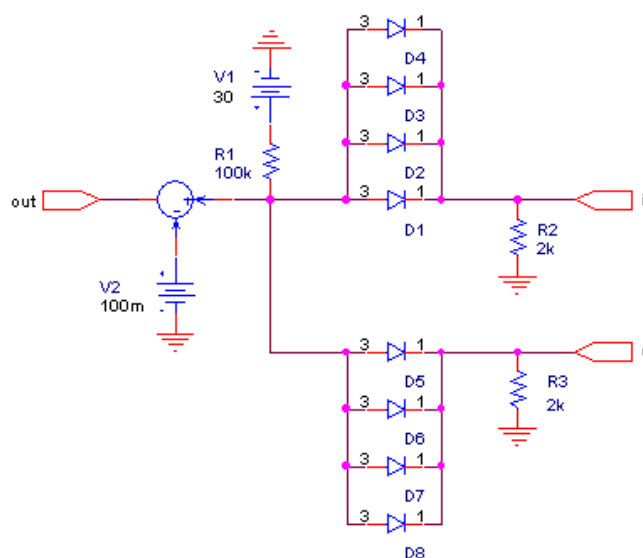


Рис. 5.16. Схема иерархического блока BVMS

сумматоров S1 и S2) и включает в себя:

- входные порты i , u ;
- выходной порт out ;
- источники постоянного напряжения $V1$, $V2$;
- резисторы $R1$, $R2$, $R3$;
- группы диодов $D1$ – $D4$ и $D5$ – $D8$;
- устройство вычитания;
- общий провод 0.

На входы u , i блока BVMS подаются сигналы с выходов, соответственно, сумматора S1, вычисляющего отклонение напряжения на АБ от заданного $U_{\text{зад_AB}}$, и сумматора S2, вычисляющего отклонение тока АБ от заданного $I_{\text{зад_AB}}$.

Если сигнал на входе i меньше сигнала на входе u , т. е. напряжение на резисторе $R2$ меньше напряжения на $R3$, то ток в схеме будет протекать по цепи: источник $V1$ – резистор $R1$ – диоды $D1$ – $D4$ – резистор $R2$ – общий провод. Напряжение $V2 = 100$ мВ, вычитаемое из сигнала, получаемого на выходе схемы, компенсирует падение напряжения на диодах. Таким образом, на выходе out блока BVMS формируется сигнал, равный напряжению на выходе сумматора S2, обеспечивая работу ЗРТ в режиме регулирования тока АБ.

При сигнале входа u меньше, чем сигнал входа i , ток в схеме будет протекать по цепи: источник $V1$ – резистор $R1$ – диоды $D5$ – $D8$ – резистор $R3$ – общий провод. При этом на выход блока BVMS подается сигнал рассогласования по напряжению, и ЗРТ работает в режиме стабилизации напряжения АБ.

Иерархический блок SN содержит схему шестифазного стабилизатора напряжения по шине 27 В. Структура и работа модели SN описаны выше.

Работа ЗРТ в режиме отбора экстремальной мощности в целом идентична работе ШРТ в аналогичном режиме.

Порядок выполнения практической работы

1. Собрать имитационную модель исследуемого устройства (ШРТ или ЗРТ). Получить у преподавателя дополнительные индивидуальные данные по параметрам схемы управления устройством. Выбрать параметры математического описания солнечной батареи.

2. В соответствии с техническим заданием на проектирование и дополнительными данными, полученными у преподавателя, пользуясь алгоритмом, приведенным во второй практической работе, построить ВАХ солнечной батареи, исходя из данных в табл. 5.1 (для ШРТ) или табл. 5.2 (для ЗРТ). Собрать модель солнечной батареи, пользуясь рекомендациями из второй практической работы.

3. Собрать модель проектируемого устройства в соответствии с рекомендациями, приведенными в задании на практическую работу. Необходимые данные для своего варианта взять из табл. 5.1 (для ШРТ) или табл. 5.2 (для ЗРТ).

4. Организовать в блоках ШИМ фазовый сдвиг.

5. В пересчетной схеме блока PS задать проводимости резисторов дешифратора в соответствии с данными табл. 5.1 (для ШРТ) или табл. 5.2 (для ЗРТ).

6. Провести исследование работоспособности устройства, для этого получить временные диаграммы токов и напряжений, иллюстрирующих характерные режимы работы. Пример временных диаграмм приведен на рис. 5.14.

7. По временным диаграммам определить время достижения системой экстремума мощности солнечной батареи.

8. Изменить параметры схемы управления таким образом, чтобы экстремум мощности достигался не менее, чем за 2 мс для ШРТ или 3,3 мс для ЗРТ.

9. Получить временные диаграммы работы устройства с измененными параметрами. Сравнить с диаграммами, полученными ранее при заданных параметрах, сделать выводы о влиянии измененных параметров на динамические характеристики ШРТ или ЗРТ.

10. Составить отчет, в котором подробно описать процедуру создания модели исследуемого объекта и полученные в ходе исследований временные диаграммы.

Таблица 5.1 Варианты заданий для шунтового регулятора тока (ШРТ)

Номер варианта	Постоянная нагрузка, Ом	Коммутируемая нагрузка, Ом	Максимальная мощность БС, Вт	Напряжение на БС в оптимальной точке, В	Желаемый выходной ток разрядного устройства, А	Проводимость первого резистора дешифратора, мСм	Шаг изменения проводимости резисторов, мСм
1	10	15	2200	93	3,0	0,20	0,005
2	11	14	2250	95	3,1	0,21	0,004
3	12	13	2300	96	3,2	0,22	0,003
4	13	12	2350	98	3,3	0,23	0,002
5	14	17	2400	99	3,4	0,24	0,003
6	15	18	2370	98	3,5	0,25	0,004
7	16	19	2330	96	3,4	0,24	0,005
8	17	20	2270	95	3,3	0,23	0,006
9	16	19	2210	92	3,2	0,22	0,007
10	15	18	2180	91	3,1	0,21	0,008
11	14	17	2140	91	3,0	0,20	0,009
12	13	14	2100	90	2,9	0,19	0,007
13	12	10	2050	89	2,8	0,18	0,006
14	11	11	2010	89	2,7	0,17	0,005
15	10	12	2000	88	2,6	0,16	0,004

Таблица 5.2 Варианты заданий для зарядного регулятора тока (ЗРТ)

Номер варианта	Постоянная нагрузка, Ом	Коммутируемая нагрузка, Ом	Максимальная мощность БС, Вт	Напряжение на БС в оптимальной точке, В	Желаемое напряжение АБ, В	Проводимость первого резистора дешифратора, мСм	Шаг изменения проводимости резисторов, мСм
1	30	5	1700	65	99,0	0,20	0,005
2	31	6	1650	63	99,2	0,21	0,004
3	32	5	1600	64	99,3	0,22	0,003
4	33	4	1750	67	99,2	0,23	0,002
5	34	3	1800	70	99,7	0,24	0,003
6	35	6	1500	61	99,3	0,25	0,004
7	36	7	1850	74	99,7	0,24	0,005
8	29	4	1900	83	99,4	0,23	0,006
9	28	8	1730	68	99,5	0,22	0,007
10	27	9	1680	63	99,3	0,21	0,008
11	26	7	1710	66	99,8	0,20	0,009
12	37	2	2000	90	99,5	0,19	0,007
13	25	4	1950	87	99,4	0,18	0,006
14	24	7	1900	85	99,1	0,17	0,005
15	31	6	1600	63	99,2	0,16	0,004

Требования к оформлению отчета по практической работе

Отчет должен быть подготовлен в печатном виде с помощью редактора MS Word, содержать следующие обязательные разделы: цель и задачи практической работы, задание для выполнения практической работы, информацию о порядке выполнения практической работы, описание результатов практических исследований. Отчет оформляют в соответствии с ГОСТ, он должен содержать описание работы проектируемых устройств, их структурные схемы. В отчете приводят схемы разработанных моделей, временные диаграммы, иллюстрирующие работу устройств в различных режимах. На основании полученных диаграмм должны быть сформулированы выводы о работоспособности устройства при различных параметрах схемы управления, улучшении или ухудшении динамических характеристик.

Контрольные вопросы

1. Для чего в СЭП организуется экстремальный отбор мощности?
2. Каким образом организуется переход СЭП в режим экстремального отбора мощности?

3. Какие принципиальные отличия в работе шунтового регулятора тока от зарядного?
4. Нужно привести пример вольт-амперной и вольт-ваттной характеристик солнечной батареи на одном графике. Где может находиться рабочая точка в различных режимах работы?
5. При каких условиях происходит переключение регулятора тока в режим экстремального отбора мощности?

Практическая работа 6

Проведение параметрической оптимизации СЭП с использованием модуля PSpice Optimizer

Практическое занятие 8. Проведение параметрической оптимизации СЭП с использованием модуля PSpice Optimizer

Цель практической работы:

Целью практической работы является закрепление теоретических знаний в области оптимизации параметров силовой части импульсного конвертора из условия достижения максимума КПД и снижения массы.

Задачи практической работы:

- знакомство с методами автоматизированного синтеза, используемыми при оптимизации систем управления по заданным критериям;
- приобретение практических навыков решения задач в области синтеза систем управления с помощью модуля PSpice Optimizer.

Теоретические сведения

Сведения о принципах функционирования, структуре, порядке расчета функциональных узлов системы электропитания на основе импульсного преобразователя напряжения (конвертора) изложены в [9; 13].

Организация работы с модулем Capture приведена в [10, гл. 2; 3, ч. 3].

Подготовка к моделированию на основе модуля PSpice рассмотрена в [10, гл. 4; 3, ч. 4, 5].

Организация работы с модулем программой PSpice Optimizer приведена в [10, раздел 5.4].

При проектировании СЭП и импульсных стабилизаторов напряжения (конверторов) очень важно добиться уменьшения их массы и габаритов при высоком КПД. Этого можно достичь уменьшением трансформаторов и фильтров при повышении рабочей частоты. Эффективность такого способа ограничивается увеличением динамических потерь в ключевых и магнитных элементах схемы, а также в конденсаторах. Существует диапазон частот, до которого целесообразно повышать частоту преобразователя. Для конкретных схем, их входных и выходных параметров, элементной базы, режимов эксплуатации частота, при которой достигаются наилучшие показатели преобразователя и СЭП в целом, будет различна.

Таким образом, задача оптимизации состоит в определении параметров силовой части конвертора (индуктивности дросселя и емкости конденсатора выходного фильтра) и частоты преобразования исходя из требований, предъявляемых к массогабаритным и энергетическим показателям СЭП.

Задание для практической работы

В качестве задания преподаватель выдает студенту электрически принципиальную схему проектируемого конвертора (понижающего или повышающего – выбор преподавателя), а также требования технического задания в части обеспечения требований по снижению массы стабилизатора и его выделяемой тепловой энергии.

Порядок выполнения практической работы

Для получения интерпретируемых результатов оптимизации модуль Optimizer требует описание проблемы, которое состоит из проекта схемы конвертора, списка оптимизируемых параметров, числа ограничений, полученных из спецификации проекта, и набора целей выполнения оптимизации.

Для оптимизации схемы необходимо предпринять следующие шаги.

1. Создать или отредактировать схему повышающего или понижающего конвертора, используя редактор схем Capture. В качестве силового ключа использовать модель транзистора, взятую из табл. 6.1 в соответствии с номером варианта. Управляющее воздействие сформировать с помощью генератора импульсов. Период импульсов выбрать из табл. 6.1. Вариация коэффициента заполнения схемы осуществляется посредством задания длительности импульса. Остальные параметры также взять из табл. 6.1. Пример схемы повышающего конвертора приведен на рис. 6.1.

2. Промоделировать и определить измерения схемы – входную и выходную мощность конвертора, а также потребляемую мощность следующих элементов: дросселя, силового диода, силового ключа.

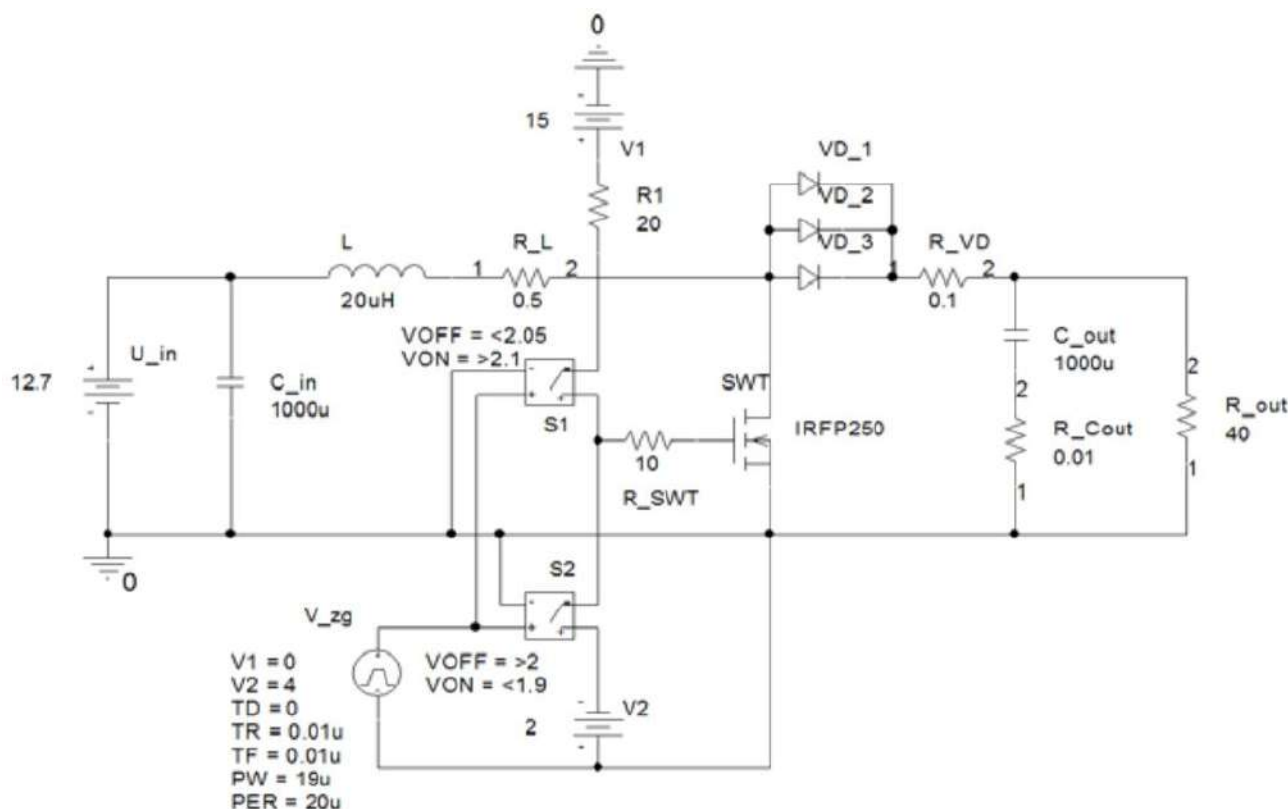


Рис. 6.1. Повышающий ИЧН с транзистором IREFP250 в силовой цепи

3. Определить и установить параметры оптимизации, которые будут изменены в процессе оптимизации (емкость конденсатора C , активное сопротивление дросселя, активное сопротивление силового диода). Параметры установить в Optimizer или на схеме.

4. Определить спецификацию оптимизации. В качестве цели оптимизации установить максимальную выходную мощность схемы и емкость конденсатора (табл. 6.1).

5. Выбрать процессор (engine) Optimizer. Анализ Optimizer в расширенном анализе использует четыре типа сложных процессоров:

- Least Squares Quadratic (LSQ). Процессор LSQ сходится на оптимальном решении;

- Modified LSQ (MLSQ). Процессор Modified LSQ использует и ограничения, и безусловные алгоритмы минимизации, которые позволяют ему оптимизировать цели, вводя нелинейные ограничения. Modified LSQ выполняет оптимизацию быстрее, чем процессор LSQ. При использовании Modified LSQ можно установить ваши спецификации измерения как цели или ограничения. Процессор стремится добраться до целей как можно ближе при обеспечении выполнения ограничений;

- Random (случайный). Процессор Random случайным образом выбирает значения в пределах указанного диапазона, отображает ошибки несоответствия и параметр хронологии;

- Discrete (дискретный). Используется в конце цикла оптимизации для округления значений компонента к значениям, соответствующим стандартным рядам номиналов компонентов.

В цикле оптимизации используется комбинация этих процессоров. Процессоры Optimizer имеют следующие преимущества:

- процессор Modified LSQ быстро сходится на оптимальном решении;
- процессор Random лучше использовать для выбора отправной точки, которая избегает попадать в местные минимумы, когда есть проблемы схождения;

- процессор Discrete выбирает допустимые значения компонента и управляет моделированием еще один раз с выбранными значениями, соответствующими стандартному ряду номиналов компонентов.

6. Запустить анализ из Optimizer.

7. Проанализировать или рассмотреть данные в Optimizer и усовершенствовать проект схемы.

8. Провести моделирование схемы конвертора с оптимизированными параметрами. Сравнить полученные результаты с исходными.

Требования к оформлению отчета по практической работе

Отчет должен быть подготовлен печатном виде с помощью редактора MS Word, содержать следующие обязательные разделы: цель и задачи практической работы, задание для выполнения практической работы, информацию о порядке выполнения практической работы, описание результатов практических исследований. Отчет оформляется в соответствии с ГОСТ; он должен содержать

полное описание процесса оптимизации параметров, диаграммы, полученные при моделировании устройства до и после оптимизации. Результаты оптимизации необходимо оценить – достигнута ли цель или требуются дополнительные работы.

Контрольные вопросы

1. Какие ограничения накладывают на СЭП при проектировании?
2. В связи с чем ограничен диапазон рабочих частот преобразователя?
3. Каким образом выглядит процедура оптимизации параметров конвертора СЭП при использовании PSpice Optimizer?
4. В чем состоит цель оптимизации с использованием модуля PSpice Optimizer?
5. Какие типы процессоров использует PSpice Optimizer?
6. Для каких целей служит внешняя спецификация External?

Таблица 6.1 Варианты заданий для практической работы 6

Номер варианта	Тип силового транзистора	Период импульсов задающего генератора, мкс	Индуктивность дросселя силовой цепи, мкГн	Минимальное/максимальное значение емкости конденсатора, мкФ	Максимальное значение выходной мощности, Вт	Активное сопротивление дросселя, Ом	Активное сопротивление силового диода, Ом
1	IRFP250	20	200	200/1000	250	0,11	0,12
2	IRFP350	15	150	210/1100	270	0,10	0,13
3	IRFSZ3	25	170	220/1200	260	0,12	0,12
4	IRFD220	30	180	230/1100	240	0,13	0,13
5	IRFAG40	16	140	240/1000	230	0,15	0,17
6	IRF523	18	135	250/700	256	0,17	0,17
7	IRFD113	24	220	260/850	264	0,21	0,22
8	IRFD911	28	180	270/900	271	0,11	0,10
9	IRFP240	19	150	280/750	235	0,09	0,09
10	IRFP250	22	130	290/650	251	0,08	0,08
11	IRFJ120	24	145	260/890	268	0,12	0,14
12	IRFP340	14	165	270/910	254	0,13	0,14
13	IRF250	16	170	250/840	253	0,15	0,15
14	IRFAC30	18	185	240/750	261	0,11	0,11
15	IRFF9220	22	190	300/890	287	0,10	0,18

Практическая работа 7

Применение САПР OrCAD на этапе конструкторского проектирования средств и систем управления

Практическое занятие 9. Применение САПР OrCAD на этапе конструкторского проектирования средств и систем управления

Цель практической работы:

Целью практической работы является закрепление теоретических знаний в области проведения этапа конструкторского проектирования электронных устройств систем управления.

Задачи практической работы:

- знакомство с возможностями САПР OrCAD при выполнении задач конструкторского проектирования: размещение, трассировка, контроль полученных конструктивных решений;
- получение навыков работы в графическом редакторе печатных плат;
- разработка библиотеки корпусов;
- получение навыков при проведении процедуры упаковки печатной платы;
- настройка управляющих параметров алгоритмов размещения и трассировки, реализованных в САПР OrCAD.

Теоретические сведения

Организация работы с модулем Capture приведена в [10, гл. 2; 3, ч. 3].

Подготовка к моделированию на основе модуля PSpice рассмотрена в [10, гл. 4; 3, ч. 4, 5].

Работа с редактором Probe рассмотрена в [10, раздел 5.1]. Организация работы с программой Layout приведена в [12].

Этап конструкторского проектирования устройств определяется комплексом задач, связанных с преобразованием функциональных логических или принципиальных электрических схем в совокупность конструктивных узлов, между которыми устанавливаются необходимые электрические связи. Конструкция электронного устройства представляет собой иерархическую структуру, в которой узлы низшего уровня объединяются в узлы высшего уровня. Широкому практическому распространению данного принципа конструирования содействовали такие факторы, как развитие методов микроминиатюризации электронных компонентов, создание и использование интегральных микросхем, печатных и многослойных печатных плат.

Печатная плата представляет собой составную пластину, на одной или обеих поверхностях которой размещены элементы. Электрическая связь между выводами элементов обеспечивается печатными проводниками, нанесенными на поверхности отдельных диэлектрических пластин платы. Печатные платы

бывают одно-, двух- и многослойными в зависимости от числа слоев формируемых систем печатных проводников.

Элементы, устанавливаемые на печатных платах, различаются габаритами, числом и типом выводов, их расположением. Элементы могут иметь корпуса различных конструкций или бескорпусное исполнение. Корпуса бывают с плоскими (планарными) или штыревыми выводами. Минимальное расстояние между выводами, как правило, постоянно.

В конструкции соединительного монтажа печатных плат выделяют следующие основные элементы: токопроводящий рисунок наружных поверхностей печатной платы (внешних слоев) и внутренних слоев проводимости, межслойные переходы, сквозные отверстия и иногда навесные токопроводящие шины. Рисунок токопроводящих слоев печатных плат состоит из контактных площадок и печатных проводников различной ширины. Различают планарные контактные площадки прямоугольной формы для монтажа планарных выводов элементов и контактные площадки металлизированных сквозных отверстий для монтажа жестких штыревых выводов элементов. Печатные проводники предназначены либо для электрического соединения элементов согласно электрической схеме соединений ячейки, либо для разводки на плате цепей специального назначения – заземления, питания и др. В многослойных печатных платах цепи заземления и питания обычно размещаются в одном (внутреннем) слое и подключаются к контактным площадкам путем соединения с соответствующими металлизированными сквозными отверстиями. Межслойные переходы представляют собой контактные площадки металлизированных сквозных отверстий, имеют круглую форму и предназначены для обеспечения электрической связи печатных проводников, проведенных к нему на разных слоях платы. Неметаллизированные сквозные отверстия служат для крепления крупногабаритных элементов на плате и платы к ее каркасу.

Основными задачами синтеза конструкций электронных устройств являются следующие коммутационно-монтажные задачи:

- компоновка конструктивов i -го уровня в конструктив $(i - 1)$ -го уровня (компоновка простейших функциональных элементов логических схем И, ИЛИ, НЕ в корпуса микросхем, компоновка интегральных микросхем и других электрорадиоэлементов в ячейки, ячеек в блоки и устройства);
- размещение конструктивов i -го в конструктивах $(i - 1)$ -го уровня (размещение цифровых и аналоговых бескорпусных интегральных микросхем по подложке гибридной интегральной схемы, размещение электрорадиоэлементов на печатной плате, размещение ячеек в блоке и т. д.);
- трассировка монтажных соединений между конструктивами на всех уровнях (соединения между кристаллами микросхем, печатный монтаж, межплатные соединения).

Задание для практической работы

В качестве задания преподаватель выдает студенту электрическую принципиальную схему проектируемого устройства со спецификацией. В ходе

работы необходимо создать библиотеку элементов в Capture, экспортировать схему в Layout, выполнить трассировку созданной платы.

Порядок выполнения практической работы

1. *Создание библиотеки элементов в OrCAD Capture.* Создается новая библиотека элементов по команде File>New>Library. При нажатии правой кнопкой мыши на созданной библиотеке в окне менеджера проектов создается новый элемент (NewPart). Появляется окно с параметрами создаваемого элемента (рис. 7.1).

В поле Name задается имя элемента, соответствующее паспортному, в поле Part Reference Prefix – его позиционное обозначение, в PCB Footprint – имя корпуса, соответствующее имени элемента. В поле Parts per Pkg указывается количество логических элементов в корпусе, части могут быть одинаковыми (Homogeneous) или разными (Heterogeneous). Нумерация частей (Part Numbering) может быть буквенная (Alphabetic) или числовая (Numeric). Для видимости номеров пинов требуется поставить галочку напротив Pin Number Visible.

При нажатии кнопки ОК открывается окно построения элемента. В этом окне изображается элемент в соответствии с ГОСТом, также проставляются входы и выходы элемента. Для корпусов, состоящих из нескольких логических элементов, переход между пакетами осуществляется по команде View>Package. После создания корпуса элемента он сохраняется в библиотеке .llb.

2. *Создание файла списка соединений *.mnf.* Для передачи списка соединений элементов принципиальной схемы из модуля Capture (.dsn) в модуль Layout необходимо создать двоичный файл списка соединений .mnf. Для этого в менеджере проектов выбираем пункт функционального меню Tools>CreateNetList>Layout, где для заданной схемы формируется файл .mnf. Журнал моделирования Session Log фиксирует информацию об успешном создании файла, либо сообщает об ошибках.

3. *Разработка печатной платы.* Новый проект создается по команде File>New>Project. Для разработки печатной платы требуется файл библиотеки корпусов .llb, файл списка соединений .mnf и файл задания технологических

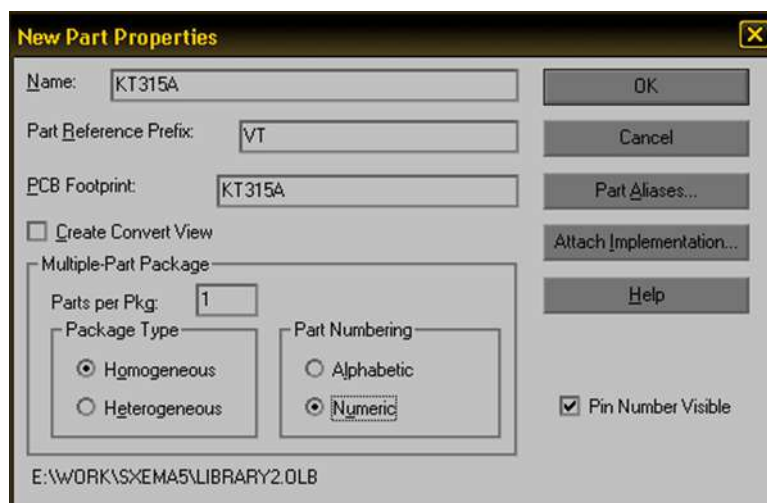


Рис. 7.1. Создание нового элемента

требований .tch. Разработанная печатная плата сохраняется в файле .max. На рис. 7.2 приведен пример упаковки печатной платы с использованием шаблона metric.tch.

4. *Создание библиотеки корпусов в OrCAD Layout.* В Layout нужно открыть менеджер библиотек по команде Tools>Manager Library. Создать новый корпус (Create New Footprint). В появившемся окне ввести название корпуса, соответствующее названию элемента схемы, созданного в OrCAD Capture, и выбрать систему измерений. В пункте функционального меню System Settings установить шаг сетки. На поле построения чертежа Manager Library создать графику корпуса элемента в соответствии с его паспортными данными. Для создания графики корпуса используются инструменты: Obstacle Tool графика контура корпуса; Pin Tool – графика выводов компонента и контактных площадок; Text Tool – графика надписей.

Для изображения корпуса элемента в редакторе печатных плат используется послойное представление. После того как корпус элемента создан, нужно сохранить его, нажав в менеджере библиотеки клавишу Save. В открывшемся окне выбрать библиотеку, в которой будет сохранен корпус, если библиотеки не существует, создать новую библиотеку путем нажатия кнопки CreateNewLibrary. На рис. 7.2 приведен пример, иллюстрирующий разработку корпуса элемента; на рис. 7.3 – пример загрузки списка соединений на печатную плату.

5. *Трассировка.* После получения упакованной печатной платы необходимо создать ее контур. После этого можно выполнить размещение элементов вручную, либо используя алгоритмы САПР OrCAD. Для этого создается матрица позиций элементов на печатной плате, при построении которой надо учитывать количество элементов и их размеры с целью эффективного использования площади коммутационного поля. Первым элементом для установки обычно выбирают разъем, который можно

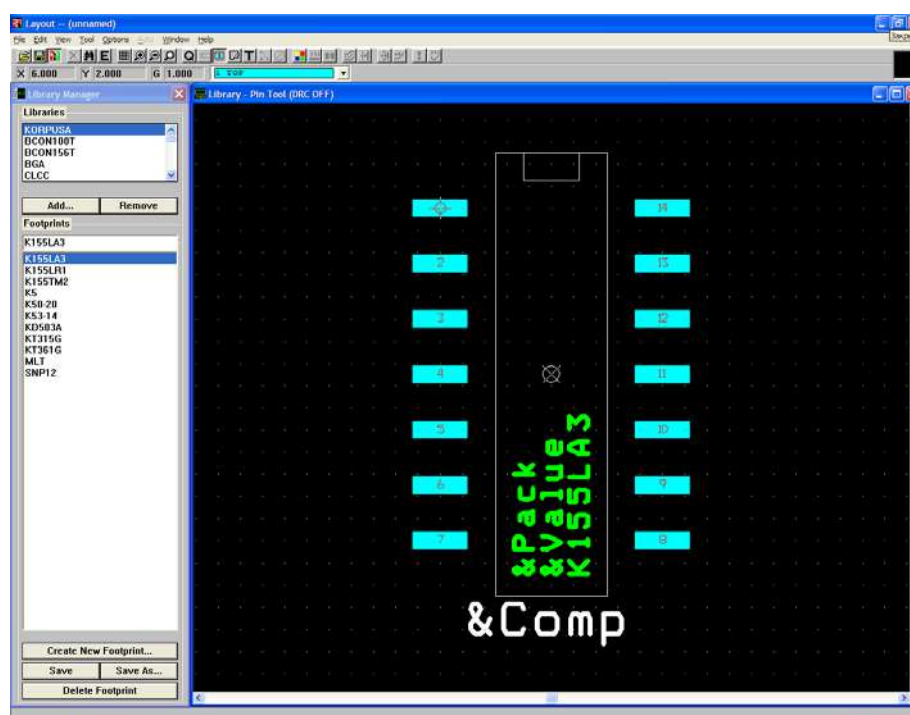


Рис. 7.2. Разработка корпуса компонента

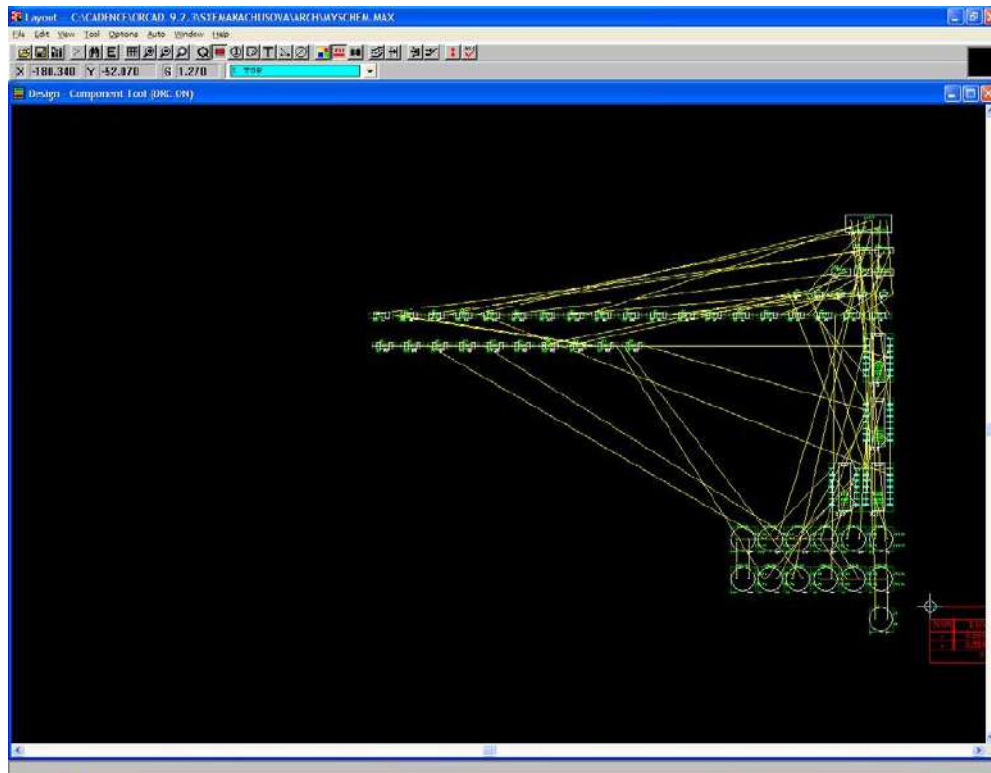


Рис. 7.3. Результат загрузки списка соединений на печатную плату зафиксировать командой Fix. Для размещения остальных элементов можно использовать авторазмещение, выполнив команду Auto>Place>Matrix. После размещения элементов выполнить трассировку по команде Auto>Autorout>Board. Настройка алгоритмов размещения трассировки производится по командам Options>Placement Strategy и Options>Route Strategies.

Требования к оформлению отчета по практической работе

Отчет должен быть подготовлен печатном виде с помощью редактора MS Word и содержать следующие обязательные разделы: цель и задачи практической работы, задание для выполнения практической работы, информацию о порядке выполнения практической работы, описание результатов практических исследований. Отчет должен быть оформлен в соответствии с ГОСТ и содержать полное описание процессов создания библиотек элементов и корпусов, файла списка соединений, разработки печатной платы и трассировки элементов.

Контрольные вопросы

1. Какие вы знаете основные задачи и алгоритмы компоновки?
2. Какие алгоритмы автотрассировки реализованы в Layout?
3. Какова последовательность действий при создании библиотеки корпусов?
4. Каким образом происходит перевод сведений о проекте из Capture в Layout?
5. Назовите отличия Layout от Layout Plus.
6. Что называется списком соединений проекта?
7. Какие существуют ограничения на применение автотрассировки различными алгоритмами?

Практическая работа 8

Формирование возмущающих и управляющих воздействий на СЭП с помощью модуля Stimulus Editor

Практическое занятие 10. Формирование возмущающих и управляющих воздействий на СЭП с помощью модуля Stimulus Editor

Цель практической работы:

Целью практической работы является закрепление теоретических знаний в области автоматизации испытаний систем управления, освоение методов формирования управляющих и возмущающих воздействий с помощью редактора Stimulus Editor.

Задачи практической работы:

- создание моделей возмущающих и задающих воздействий;
- проведение исследований режимов работы элементов СЭП при оказании на них возмущающих воздействий.

Теоретические сведения

Сведения о принципах функционирования, структуре, порядке расчета функциональных узлов системы электропитания на основе импульсных преобразователей напряжения (конверторов) изложены в [9; 13].

Организация работы с модулями Capture, Schematics приведена в [10, гл.2; 3, ч. 3].

Подготовка к моделированию на основе модуля PSpice рассмотрена в [10, гл. 4; 3, ч. 4, 5].

Работа с редактором Probe рассмотрена в [10, раздел 5.1].

Организация работы с программой Stimulus Editor приведена в [10, раздел 5.2].

Задание на практическую работу

В качестве задания преподаватель выдает студенту структурную схему и описание стабилизатора напряжения или разрядного устройства (на выбор преподавателя).

Порядок выполнения практической работы

1. С помощью редактора Stimulus Editor сформировать тактовый сигнал задающего генератора шестифазного разрядного устройства (стабилизатора напряжения). Частота преобразования приведена в табл. 8.1. Описание модели разрядного устройства (стабилизатора напряжения) приведено в практической работе 2.

2. Сформировать возмущающее воздействие, имитирующее коммутацию нагрузки на выходе многофазного разрядного устройства (стабилизатора напряжения). Величина коммутируемой нагрузки приведена в табл. 8.1.

3. Сформировать периодическое возмущающее воздействие со стороны источника опорного напряжения РУ (СН). Постоянная составляющая сигнала равна 100 В для РУ (27 В для СН). Величина переменной составляющей указана в табл. 8.1. Частота сигнала равна двойной частоте преобразования.

4. Провести моделирование устройства с созданными генераторами воздействий. Получить временные диаграммы результатов исследований. Увеличить переменную составляющую возмущающего воздействия со стороны источника опорного напряжения в два раза, провести моделирование, сравнить полученные результаты с первоначальными.

5. В источнике опорного напряжения изменить тип возмущающего воздействия с периодического на экспоненциальное. В качестве нагрузки установить источник постоянного тока 3 А. Провести моделирование полученной схемы. Затем установить в качестве нагрузки источник возмущающего воздействия, разработанный в п. 2. Провести моделирование. Сравнить полученные результаты с результатами п. 4.

6. Составить отчет, в который подробно внести ход выполнения работы, полученные в результате исследований временные диаграммы. На основе временных диаграмм сделать выводы о влиянии различного рода возмущающих воздействий на работу СЭП.

Требования к оформлению отчета по практической работе

Отчет должен быть подготовлен в печатном виде с помощью редактора MS Word и должны содержать следующие обязательные разделы: цель и за- дачи

Таблица 8.1 Варианты заданий для практической работы 8

Варианты	Частота преобразования, кГц	Ток нагрузки, А	Переменная составляющая опорного напряжения,
Вариант 1	25	0,3 + 10	0,10
Вариант 2	40	1 + 11	0,20
Вариант 3	60	0,2 + 9	0,22
Вариант 4	35	0,7 + 15	0,10
Вариант 5	65	2 + 7	0,15
Вариант 6	70	0,4 + 11	0,11
Вариант 7	40	0,7 + 15	0,15
Вариант 8	35	0,2 + 14	0,12
Вариант 9	25	2 + 11	0,21
Вариант 10	55	3 + 10	0,02
Вариант 11	60	0,2 + 11	0,06
Вариант 12	45	0,1 + 14	0,08
Вариант 13	35	0,5 + 12	0,12
Вариант 14	25	3 + 12	0,30
Вариант 15	20	2 + 11	0,11

практической работы, задание для выполнения практической работы, информацию о порядке выполнения практической работы, описание результатов практических исследований. Отчет оформляется в соответствии с ГОСТ; он должен содержать полное описание процесса формирования возмущающего и задающего воздействий, диаграммы, полученные при моделировании, выводы о влиянии возмущающих воздействий на выходное напряжение устройства.

Контрольные вопросы

1. Какие аналоговые сигналы используются в редакторе Stimulus Editor?
2. Какие цифровые сигналы используются в редакторе Stimulus Editor?
3. Каким образом выглядит процедура создания цифрового сигнала в редакторе Stimulus Editor?
4. Каким образом создается аналоговый сигнал в редакторе Stimulus Editor?
5. Для каких целей используется сигнал типа Bus?
6. В чем различие между сигналами Clock и Signal?

Практическая работа 9

Разработка структурной схемы интерфейсной части микропроцессорной системы сбора данных

Практическое занятие 11. Разработка структурной схемы микропроцессорной системы сбора данных

Цель практической работы:

Целью практической работы является закрепление теоретических знаний в области разработки микропроцессорных систем сбора данных, построение структурной схемы интерфейсной части микропроцессорной системы сбора данных.

Задачи практической работы:

- создание структурных схем блоков и подсистем интерфейсной части микропроцессорной системы сбора;
- построение общей структурной схемы интерфейсной части микропроцессорной системы сбора данных.

Теоретические сведения

Микропроцессорные системы сбора данных

Современная бытовая техника представляет собой сложные технические системы, реализованные на базе микроэлектроники и средств вычислительной техники. Вычислительные средства являются важнейшей составной частью различных устройств бытовой техники: радиоэлектронной аппаратуры, стиральных машин, холодильников, машин химической чистки одежды и прочих технических устройств разнообразного назначения.

Такой широкий спектр применения вычислительных средств во многом определяется появлением у конструкторов доступных по цене и миниатюрных по размерам микропроцессоров.

Появление в 1971 г. первого четырехразрядного микропроцессора было настолько стремительно, что он опередил появление в 1972 г. нового технического термина «микропроцессор». Влияние нового устройства на технические системы можно сравнить лишь с транзисторами, которые своим появлением открыли новую техническую эру. По мнению ведущих экспертов, микропроцессоры (МП) будут определять передовые рубежи техники на ближайшие десятилетия.

Микропроцессор — это программно-управляемая сверхбольшая интегральная схема (СБИС), предназначенная для обработки цифровой информации. Обладая размерами 4х4х0,2мм, кристалл МП (ЧИП) содержит десятки тысяч транзисторов и выполняет функции, свойственные важнейшему узлу ЭВМ — процессору. Наибольший эффект от внедрения МП достигается в

устройствах и системах локальной автоматики, системах измерения, контроля и других областях, в которых применение средств цифровой обработки данных до появления МП было нерентабельным. Сравнительно низкая стоимость, малые габариты и потребляемая мощность, высокая надежность и исключительная гибкость, не свойственная другим способам обработки данных, обеспечивают приоритет МП перед другими средствами обработки данных. МП является удобным средством для построения контроллеров, предназначенных для контроля и управления технологических процессов в различных отраслях народного хозяйства.

Создателем первого микропроцессора является американский инженер Т. Хофф, которого осенила счастливая мысль переподчинить функции, выполняемые несколькими специализированными микросхемами в проектируемом калькуляторе, универсальному процессору. Использование программного обеспечения вместо традиционной электронной логики сулило значительную экономию общего количества транзисторов и выводило на путь создания универсального устройства центрального процессора. Идея оказалась удачной, и в 1971 г. фирма «Интел» выпустила на рынок первую партию интегрального микропроцессора 4004. С позиций сегодняшнего дня конструкция МП 4004 представляется очень простой и нелишенной ряда недостатков: четырехразрядный параллельный сумматор, ограниченное количество команд, небольшая (60 000 операций в секунду) скорость выполнения простейших пересылочных операций. Но его значение для будущего техники огромно. Фактически с появлением первого микропроцессора начинается новая эра в создании различных систем управления и контроля физических параметров. Диапазон использования микропроцессоров в современной технике безграничен: от бытовых кофемолок и плит для приготовления пищи до сложных космических систем.

За 20 лет своего развития основные параметры микропроцессоров значительно изменились. Усилия разработчиков МП были сосредоточены на повышении быстродействия, разрядности АЛУ и совершенствовании архитектуры микропроцессоров. Современные 32-разрядные микропроцессоры уже выполняют до 5 млн. операций в секунду, подготавливается производство микропроцессоров производительностью до 20 млн. оп/сек. Области применения микропроцессоров не имеют границ. Товары народного потребления — потенциально наиболее массовая сфера их применения. Высокая надежность и постоянно снижающаяся стоимость МП являются факторами, решающими в их пользу вопрос о выборе элементной базы для систем автоматизации управления бытовыми приборами. Привлекательна также и возможность получения бытовыми приборами наряду с традиционными новыми функций при незначительном увеличении стоимости, что также определяет преимущества микропроцессорных систем (МС) перед другими системами управления.

Наибольший эффект применения микропроцессоров достигается при встраиваемом варианте его использования, когда МП встраивается внутрь приборов, устройств или машин. В таком варианте использования от МП требуется не столько вычислительная производительность (операции умножения, деления и пр.), так свойственные обычным ЭВМ, сколько логическая

оперативность, столь необходимая в задачах управления. Именно в этом направлении и совершенствовались разработки первых типов микропроцессоров. Характерным представителем такого типа микропроцессоров является широко известный МП серии K580. Этот по современным меркам скромный МП обрабатывает восьмиразрядные данные. Несмотря на то, что он обеспечивает адресацию только 64 Кбайт ячеек памяти, области его применения чрезвычайно широки: более 90% практических задач народного хозяйства могут быть разрешены на его основе. Использование МП в оборудовании позволяет повысить производительность тяжелого ручного труда, повысить качество товаров и услуг. Встраивание МП в станки, оборудование и приборы поможет решить сложные проблемы программного регулирования технологическими процессами. МП существенно улучшат технико-экономические характеристики автоматизированного оборудования, повысят его «интеллект». В настоящее время используются бытовые холодильники, стиральные машины-автоматы, печи СВЧ, телевизионные приемники, видеоманитофоны и проигрыватели со встроенными микропроцессорами. Парк автоматизированных бытовых машин и приборов неуклонно будет возрастать, и в ближайшие годы ожидается массированное наступление микропроцессоров в сферу быта человека.

Важным направлением развития применения микропроцессоров является их встраивание в средства оргтехники. Это в значительной степени способствует отмиранию бумажного делопроизводства. Ежегодно в делопроизводстве нашей страны циркулирует 80 млрд. документов объемом по 10 страниц, что составляет пять толстых книг на душу населения. Это замедляет обработку данных, требует значительных человеческих ресурсов. Использование же для этих целей современных микропроцессорных средств обработки позволяет повысить скорость обработки, ликвидирует дефицит работников, даст возможность заниматься людям творческим трудом. Возможность решения этой важнейшей для страны задачи существует: на современном видеодиске можно записать 1010 байт информации. Тогда содержание 19 млн. томов может быть размещено на ста таких дисках. Такую библиотеку можно иметь дома или на рабочем месте. С помощью компьютера возможно получение любой информации из этой библиотеки за доли секунды. Подобные задачи требуют от микропроцессоров огромного быстродействия и значительной адресуемой памяти. И такие микропроцессоры существуют. Так, микропроцессор VAX 9000 имеет время цикла 16 нс, а минимальный объем оперативной памяти — 256 Мбайт с возможностью расширения до 2 Гбайт.

Существующие темпы развития микропроцессорной техники ставят новую задачу: подготовить новое поколение людей к жизни в условиях широкого использования информационных средств. Можно считать, что ПЭВМ стало доступным для каждого микропроцессорным устройством. Необходимо заметить, что некоторые модели бытовых компьютеров имеют средства для расширения их функциональных возможностей что, таким образом, стимулирует потребителя использовать его не только как вычислительное, но и как программно-управляющее обычными бытовыми объектами устройство. В этом случае бытовой компьютер становится больше микропроцессорной

управляющей системой. В этом и заключается различие между ПЭВМ и МС: если основное назначение ПЭВМ сводится к технологии вычислений в среде операционных систем (ОС), то в задачах управления с применением МС наличие ОС совсем не обязательно, но благодаря наличию средств связи с объектом и программных средств МС становится универсальным управляющим устройством. Наличие такого устройства в домашних условиях может существенно уменьшить временные затраты человека на выполнение рутинных работ, но в то же время требует от пользователя повышения специальных знаний в области микропроцессорной техники. В русле этих тенденций и осуществляется подготовка современного специалиста.

Несмотря на очевидные достоинства МП, практические результаты по их внедрению в технические разработки остаются до сих пор весьма скромными. Основная причина невостребованности МП разработчиками объясняется в основном значительным разрывом фактических знаний в этой области тех, кто МП разрабатывает, и тех, кто должен быть их потребителем. Преодолеть этот сложившийся барьер, очевидно, сможет только новое поколение инженеров, сидящих ныне на студенческой скамье.

Структура микропроцессорных систем управления

Объекты управления (ОУ) бытовой техники по своему назначению делятся на два класса. К первому классу относятся хорошо известные объекты, предназначенные для использования в домашних условиях: телевизоры, видеоманитофоны и другие устройства бытовой радиоэлектронной аппаратуры (БРЭА), а также холодильники, стиральные машины, кухонные комбайны и др. Ко второму классу относятся объекты, предназначенные для оказания услуг населению в производственных условиях: промышленные стиральные машины, машины химической чистки одежды, станочное оборудование предприятий по ремонту и изготовлению мебели по заказам населения.

Системы управления объектами первого класса строятся на базе одного

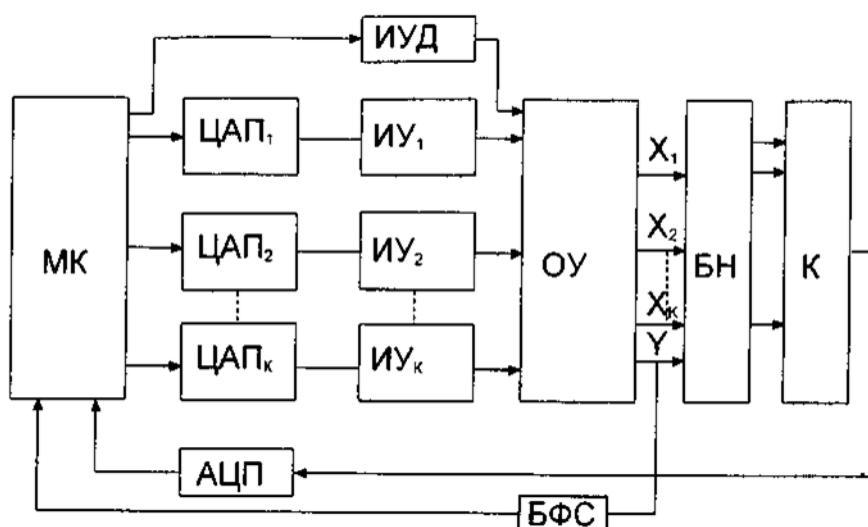


Рис. 9.1 Структура микропроцессорной системы управления с одним объектом управления

управляющего устройства, соединенного с объектом управления несколькими каналами связи. Обобщенная структура такой системы управления показана на рис. 9.1. В качестве управляющего устройства системы может использоваться микропроцессорный контроллер (МК), построенный на базе микропроцессора определенного типа. Информация о состоянии объекта управления передается в микропроцессорный контроллер через блок нормирующих преобразователей (БН), коммутатор (К) и аналого-цифровой преобразователь (АЦП). Нормирующие преобразователи используются в системе для согласования уровней информационных сигналов на выходе объекта управления с уровнями входных сигналов коммутатора. Аналого-цифровой преобразователь служит для преобразования аналоговых сигналов с выхода объекта в цифровой код. После преобразования цифровой информации о состоянии объекта управления по определенному алгоритму, обычно содержащемуся в памяти МК, вырабатываются управляющие воздействия, которые поступают на вход объекта управления через цифро-аналоговый преобразователь (ЦАП) и исполнительное устройство (ИУ). Заметим, что если мультиплексирование входных сигналов ОУ на входе АЦП возможно практически всегда, то мультиплексирование управляющих сигналов на входе МК часто недопустимо. Такая структура управляющей системы объясняется необходимостью запоминания каждого значения управляющего сигнала после остановки вычислительного устройства.

Следует заметить, что среди выходных сигналов бытовых объектов управления аналогового типа могут быть и дискретные сигналы. Ввод таких сигналов в МК осуществляется через блок формирования сигнала (БФС), назначение которого — согласовать их уровни и мощности с входными цепями МК. При наличии нескольких дискретных сигналов для их ввода в МК можно использовать мультиплексирование. При наличии на входе объекта управления исполнительного устройства дискретного типа (ИУД) (усилители мощности, тиристорные преобразователи, работающие в ключевом режиме), управляющее воздействие формируется в МК и подается в ИУД без использования ЦАП.

Система управления может решать различные задачи: поддержание на определенном уровне или изменение по определенному закону выходных параметров объекта управления; программное изменение выходных параметров объекта и отслеживание их изменений в соответствии с некоторыми внешними сигналами; включение или выключение потока энергии в объекты управления по времени или по заданному амплитудному значению контролируемого параметра; сбор информации о состоянии объекта управления и ее обработка с сохранением результатов обработки в устройствах памяти.

Центральное место в рассматриваемой системе занимает микропроцессорный контроллер, а остальные элементы — БН, К, АЦП, ЦАП и ИУ — обеспечивают связь МК с объектом управления. Часто их объединяют одним общим названием — устройство связи с объектом (УСО). Конструктивно все элементы системы могут располагаться на одной плате, которая размещается в конструктиве объекта управления. Контроллер может быть выполнен на базе определенного типа микропроцессора и нескольких микросхем подкрепления. При использовании МК как встроенного средства управления в отдельно взятые объекты технические параметры МК и УСО могут быть неунифицированными,

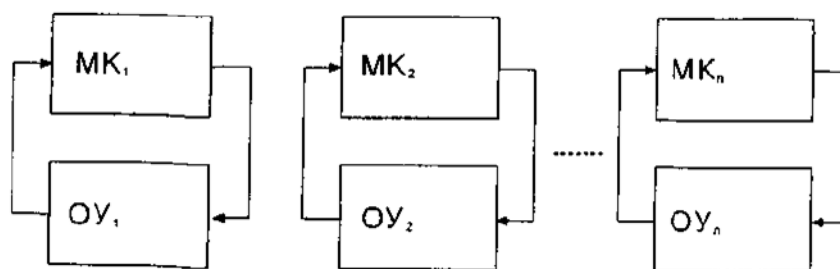


Рис. 9.2 Структура микропроцессорной системы управления группой объектов управления

и, следовательно, системы управления различных объектов не взаимозаменяемы. Общая стоимость автоматизированной бытовой техники при этом становится значительной.

Для снижения затрат на систему управления объектами бытового назначения возможно использование одного универсального комплекта МК и УСО, которые при необходимости могут быть подключены к любому из объектов. Такой подход к автоматизации бытовой техники особенно целесообразен, когда потребитель является обладателем бытовой ПЭВМ. Небольшим набором средств сопряжения с объектом можно обеспечить в этом случае решение многих бытовых задач, поручив управляющей ПЭВМ контроль и управление различными бытовыми процессами человека.

Объекты управления второго класса обычно объединяются в группы, которые составляют технологическую линию. Системы управления объектами этого класса могут строиться по тому же принципу, составляя совокупность одноконтурных систем управления данного уровня (рис. 9.2). В этом случае каждая локальная система управления одним из объектов работает независимо от других систем. При необходимости информация о состоянии объектов может быть передана в центральное вычислительное устройство для решения некоторых общих для группы объектов управляющих задач.

Те же задачи управления можно решить и с использованием Центрального МК, управляющего всей группой объектов (рис. 9.3). В каждой из этих систем есть свои достоинства и недостатки. В Распределенной системе управления (рис. 9.2) используются несколько контроллеров (по числу каналов управления). Очевидно, что стоимость такой системы будет больше, но ее надежность гораздо выше, ибо выход из строя одного МК мало отразится на технологическом

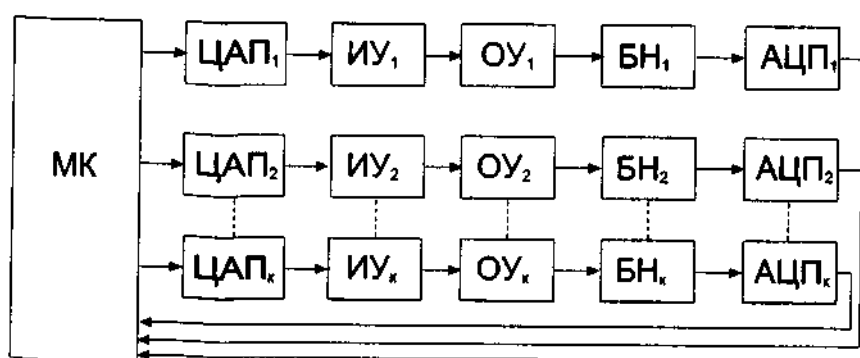


Рис. 9. 3 Структура микропроцессорной системы управления группой объектов управления с центральным контроллером

процессе в целом.

Затраты на систему управления с центральным МК (рис 9.3) меньше, но ее надежность тоже ниже, так как в основном она определяется надежностью центрального МК.

Конечный выбор принципа управления проектируемых микропроцессорных систем зависит от многих взаимосвязанных факторов, важнейшими из которых являются стоимость, надежность, гибкость, способность работать в реальном масштабе времени. Для бытовой техники первые два показателя — стоимость и надежность — часто оказываются определяющими.

Структура микропроцессорного контроллера

Важнейшим звеном рассмотренных в предыдущем разделе структур микропроцессорных систем является микроконтроллер, который является сложным техническим устройством, предназначенным для обработки цифровой информации. Обычно МК строится на базе выбранного типа микропроцессора, лучшим образом обеспечивающего требуемые функции микропроцессорной системы в целом. Типовая структура МК изображена на рис. 9.4.

Контроллер состоит из двух основных частей: ядра и модуля ввода-вывода. Ядро МК составляют микропроцессор, системный контроллер (СК) и устройства памяти. В структуре МК микропроцессор играет главную роль: осуществляет арифметическую и логическую обработку данных, поступающих от внешних устройств (ВУ) системы, и совместно с системным контроллером управляет потоками информации между всеми устройствами МС. Связь микропроцессора с объектом управления осуществляется через УСО и шины системы: шину данных (ШД), шину адреса (ША) и шину управления (ШУ). Подключение УСО к шине данных системы осуществляется через порты ввода-вывода системы, которые обычно входят в состав интерфейса системы. Интерфейс — совокупность программных и аппаратных средств, обеспечивающих обмен информацией между МП и ВУ.

Информация о состоянии объекта управления передается к МП через УСО и шину данных. По этому же направлению передаются управляющие сигналы от МП к объекту управления. Поэтому шина Данных МК двунаправленная. Ее

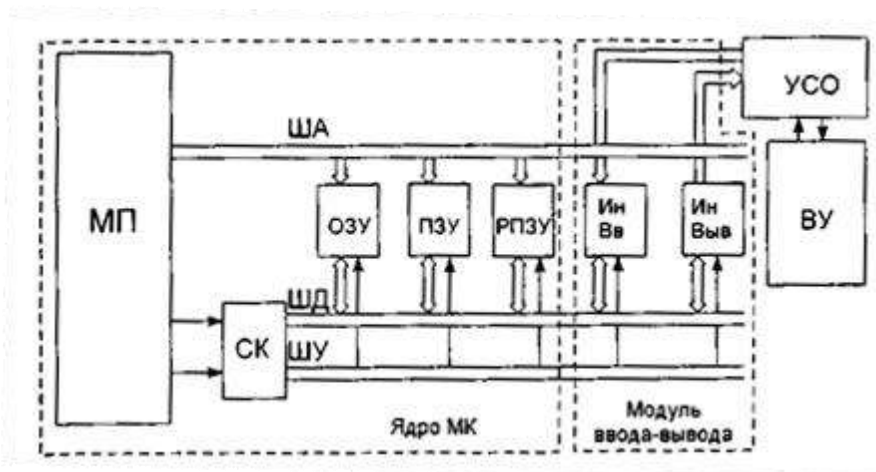


Рис. 9. 4 Структура микроконтроллера

разрядность обычно соответствует разрядности арифметико-логического устройства (АЛУ) микропроцессора и определяет диапазон представляемых двоичных цифровых чисел.

Обращение к ВУ системы осуществляется через адрес, присвоенный каждому ВУ. Адрес ВУ представляет собой цифровой двоичный код, который передается в направлении МП->ВУ. Передача адреса системы осуществляется через однонаправленную шину адреса. Разрядность ША адреса в системах с различными микропроцессорами может составлять 8, 16, 32 двоичных разряда. Чем больше разрядность ША, тем больше количество адресов можно закодировать: для n -разрядной ША объем адресного пространства системы $V=2^n$. Для 16-разрядной ША объем адресного пространства $V=2^{16}=2^{10} \cdot 2^6=64 \cdot 1024=64\text{К}$. Шина управления системы служит для передачи системных управляющих сигналов от МП к ВУ и в обратном направлении. Причем ШУ устроено так, что по каждому ее проводу передается управляющий сигнал только в одном направлении. Формирование системных управляющих сигналов, обеспечивающих необходимые операции между МП и ВУ, осуществляется в системном контроллере за счет использования некоторых сигналов управления МП. Поэтому СК можно считать первичным управляющим устройством системы или первичным автоматом. Важнейшей задачей первичного автомата является обеспечение правильного взаимодействия между всеми устройствами МК.

Для хранения программ и данных ядро МК содержит ОЗУ (оперативное запоминающее устройство), ПЗУ (постоянное ЗУ) и РПЗУ (репрограммируемое ЗУ). ПЗУ используется только для хранения программ управления. Эти программы, разработанные и отлаженные на специальных средствах отладки, заносятся в ПЗУ в заводских условиях, и пользователь изменять их не может. РПЗУ отличается тем, что пользователь может изменять его содержание, т.е. запрограммировать. ОЗУ используется для хранения данных, необходимых для выполнения основной программы управления. Обращение к ячейкам памяти адресное. Адреса (л — разрядные двоичные числа) выставляются на шину адреса счетчиком команд (РС) микропроцессора. Часть разрядов ША поступает непосредственно к микросхемам памяти, а остальные (старшие) разряды используются в схеме дешифрации ДШ для выборки микросхем памяти. Таким образом, каждый адрес на ША определяет позицию микросхемы и конкретную ячейку внутри нее.

Любой алгоритм управления МО реализуется управляющей программой, которая представляет собой цифровые двоичные коды, размещенные в ячейках ПЗУ. Для того чтобы определить, что должен делать МП в определенный момент времени, он должен извлечь код операции из ячейки памяти, где этот код хранится. Процедура чтения кода операции реализуется следующим образом: МП выставляет на ША адрес ячейки памяти, на ШУ формируется системный управляющий сигнал MEMRD (чтение памяти) и данные (содержимое ЗУ) через ШД поступают в МП. После определения кода операции происходит выполнение самой операции: либо пересылка данных между МП и ячейками памяти, либо пересылка данных между МП и ОУ. В последнем случае данные будут передаваться в направлении МП -> ШД -> модуль ввода-вывода -> УСО -> ОУ или в обратном направлении.

Особенностью управляющих контроллеров является то, что в его состав не входят средства отладки программ, так как основной набор программных модулей, составляющих библиотеку программ МК, заносится в его память в заводских условиях и изменению не подлежит. Пользователь имеет только возможность из имеющегося набора программных модулей составить конфигурацию контура направления. Для этой цели МК снабжается пультом управления, с помощью которого оператор, используя специальные команды на панели пульта управления, осуществляет выбор требуемого алгоритма управления.

По оценкам специалистов, существует ограниченное число программных модулей, комбинация которых позволяет синтезировать алгоритм управления любой степени сложности.

Возрастающая степень интеграции цифровых микросхем определила появление в настоящее время промышленных микроконтроллеров, реализованных на одном кристалле. На кристалле такого контроллера, кроме микропроцессора, находятся модуль памяти, интерфейсные схемы и даже таймер. По сути такие контроллеры — это однокристалльные ЭВМ малой производительности. Примерами перепрограммируемых однокристалльных МК являются контроллеры серии K1816, K145. Разработка микропроцессорных систем на базе однокристалльных МК сводится к разработке устройства сопряжения с объектом и программного обеспечения. Система команд однокристалльных МК (ОМК) позволяет организовать сложную управляющую систему с большим количеством внутрипрограммных ветвлений в соответствии с целью управления и состоянием первичных преобразователей. Существующая возможность перепрограммирования ОМК и их малые габариты создают предпосылки для создания компактных встраиваемых в оборудование цифровых управляющих систем.

Структура устройства сопряжения с объектом управления

Устройство сопряжения с объектом (УСО), собственно, не является принадлежностью МК, но его конкретная техническая реализация определяет, какими видами сигналов МК может обмениваться с ОУ. Конечно, конструкция ОУ и цель управления им накладывают определенные требования на конструкцию УСО. Поэтому конструкции УСО не поддаются унификации и в каждом конкретном случае возможно то или иное техническое решение. На рис. 9.5 изображена структура УСО применительно к гипотетическому объекту управления, который характеризуется различными сигналами на выходе и входе. УСО обеспечивает связь объекта управления с шиной данных МК с использованием интерфейсных схем Ин.Вв. Технологические параметры объекта (температура, давление, перемещение, влажность и пр.) в первичных преобразователях (ПП) — термопарах, термометрах сопротивления, индуктивных датчиках — преобразуются в электрические сигналы (постоянное напряжение или частоту). Пройдя через блок нормирующих преобразователей БНП, обеспечивающий стандартный уровень сигнала (обычно 0-И О В), контролируемые параметры поступают на мультиплексор (МС), который

контролируемого параметра, обеспечиваются за счет управляющей программы. В этом случае таймер может быть использован и для формирования в «Сх.У» управляющего воздействия, например, за счет управления углом открывания тиристора.

Следует заметить, что такие звенья УСО, как мультиплексор, схема выборки и хранения, АЦП и Сх.У, нуждаются в управляющих воздействиях всякий раз, когда требуется обращение к ним. Управление этими устройствами осуществляется программно-цифровым кодом, поступающим из ШД системы через интерфейс вывода.

Структурная схема микропроцессорного устройства управления на базе микропроцессора K580

Типовая структурная схема МПУУ на базе ЦПЭ серии K580 представлена на рис. 9.6. Устройство содержит следующие основные модули (блоки): микропроцессорный модуль, модули ОЗУ и ПЗУ, а также модуль интерфейса. Рассматриваемая здесь конфигурация является минимальной и может быть расширена за счет введения блоков, обеспечивающих прерывания, прямой доступ к памяти и т. д.

Конкретные особенности ЦП серии K580 неоднократно рассматривались на занятиях по другим дисциплинам, поэтому остановимся подробнее на характеристике остальных элементов и блоков структурной схемы.

Одним из наиболее часто используемых элементов является многорежимный буферный регистр (МБР), выпускаемый в виде интегральной схемы (ИС) типа K589ИР12. Условное обозначение МБР приведено на рис. 9.7. Он содержит регистр из восьми D-триггеров, выход каждого из которых подключен к соответствующему выходу Q через буферный вентиль-усилитель с тремя состояниями, логическую схему управления и триггер запроса прерывания ЗПР. Режим работы МБР определяется, прежде всего, значением входа ВР: ВР =

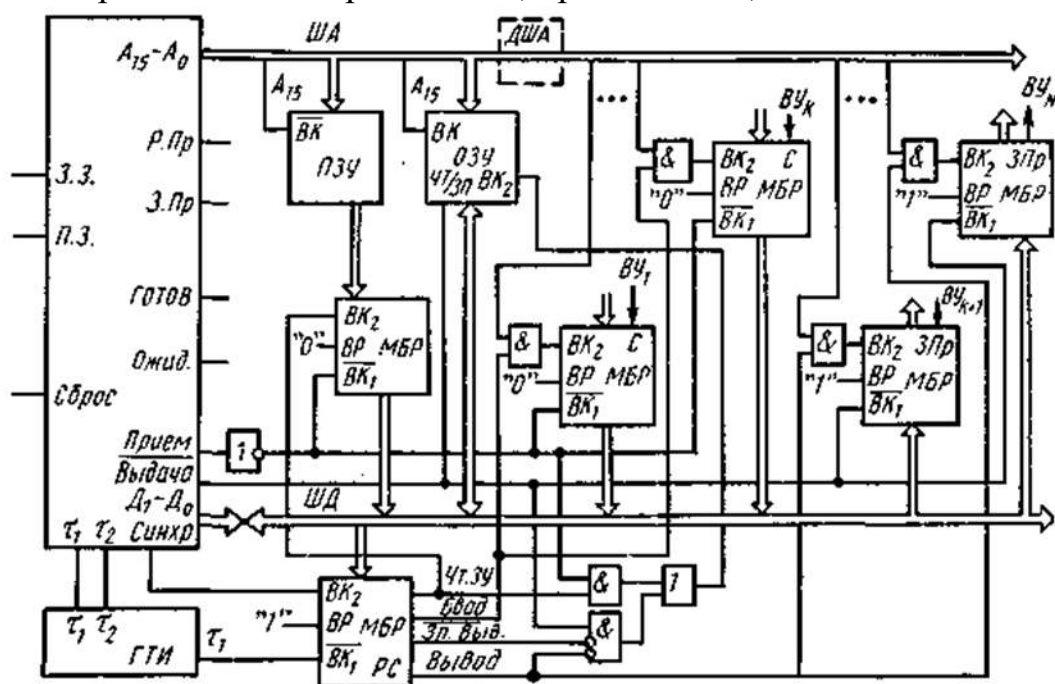


Рис. 9.6 Структурная схема МПУУ на основе ЦПЭ K580ИК80

0 соответствует входному режиму, а $BP = 1$ — выходному. При этом управление работой МБР осуществляется в соответствии со следующими выражениями: запись данных в регистр $ЗП = C \cdot \overline{BP} \vee BK \cdot BP$; выдача данных из регистра — $ВД = BK \vee BP$; запрос прерывания — $\overline{ЗПР} = BK \vee C$; прекращение запроса прерывания — $ЗПР = \overline{R} \vee \overline{BK}$, где под сигналом BK («Выбор кристалла») понимают совместное действие сигналов $BK1$ и $BK2$: $BK = \overline{BK1} \cdot BK2$. При $BK = 1$ выходные вентили открываются и данные, записанные в триггерах МБР, появляются на выходах Q .

Ввод информации из внешнего устройства (ВУ) через МБР и далее через ШД и ЦП при $BP = 0$ осуществляется следующим образом: ВУ подготавливает байт информации и вырабатывает строб C , по которому этот байт записывается в МБР; при этом строб C активизирует также выход $\overline{ЗПР}$, который можно использовать для организации прерываний; выходные вентили МБР при этом закрыты; т. е. находятся в состоянии высокого импеданса; при поступлении соответствующей команды ЦПЭ вырабатывает сигналы выбора данного МБР и управления приемом информации из ВУ, которые устанавливают $BK = 1$; тогда выходные вентили МБР открываются и информация из МБР поступает на ШД.

Вывод информации из ЦП через ШД и ВУ производится при $BP = 1$ следующим образом: а) ЦП при получении соответствующей команды выставляет подготовленную информацию на ШД и вырабатывает сигналы выбора данного МБР и управления выдачей информации; б) эти сигналы поступают в МБР и устанавливают $BK = 1$, что обеспечивает запись информации из ШД в МБР и прохождение ее на выходы Q через открытые вентили; при этом активизируется сигнал $\overline{ЗПР}$, который может быть использован для оповещения ВУ о том, что информация для него записана в соответствующей МБР.

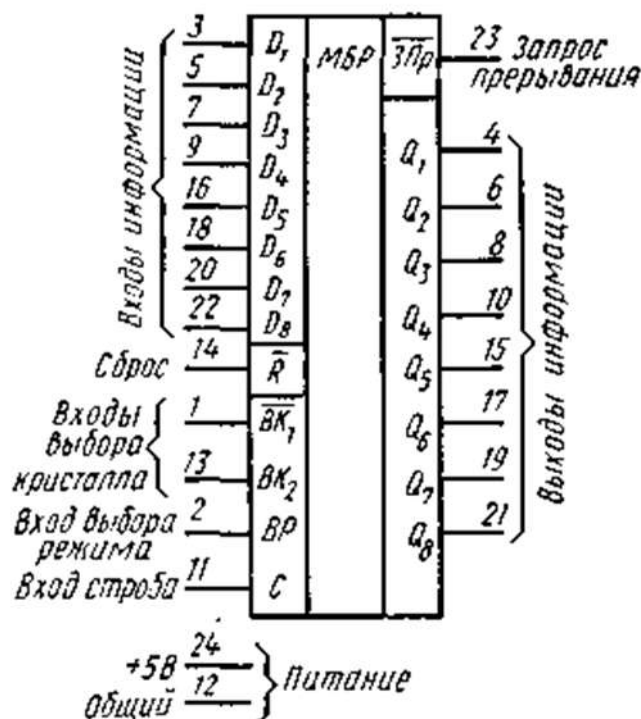


Рис. 9.7- Графическое обозначение МБР К589ИР12

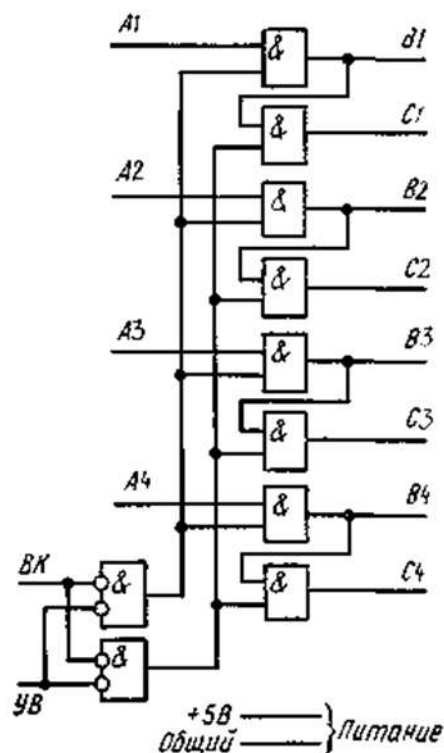


Рис. 9. 8 - Функциональная схема шинного формирователя К589АП16

МБР может быть использован в качестве: простого (непрограммируемого) интерфейса ввода — вывода; регистра состояния, в который МП в начале каждого машинного цикла записывает код состояния; регистра для ввода кода команды RST и т. п. Кроме того, МБР может выполнять роль буферного усилителя, например, для повышения нагрузочной способности шины адреса (ША) и шины данных (ШД). Как известно, МП серии К580 выполнен по технологии n -МОП и обеспечивает выходные токи $I_{max1} = 0,15$ мА $I_{max0} = 1,9$ мА, что позволяет подключить к каждому выходу МП только одну ТТЛ-схему. Регистр К589ИР12 выполнен по технологии ТТЛ и его входной ток 0,25 мА, а выходной - 15 мА. Для использования МБР в качестве буфера устанавливают следующие значения управляющих сигналов: $ВР = 0$, $ВК=1$, $Сброс=1$, $С = 1$. Двухнаправленная передача байтов информации, необходимая для буферизации ШД, обеспечивается встречным включением двух МБР. Если в МПВУ организуется режим прямого доступа к памяти, то перевод выходных вентилях МБР в высокоимпедансное состояние осуществляется установкой $ВК = 0$ с помощью сигнала «Подтверждение захвата шин».

При использовании МБР в качестве буфера имеющиеся в нем D-триггеры оказываются лишними и только увеличивают время прохождения сигналов. От этого недостатка свободны шинные формирователи (ШФ) К589АП16 и К589АП26, предназначенные для выполнения функций буферизации. Эти ШФ выполнены по технологии ТТЛ и каждый из них представляет собой четырехразрядную ИС средней степени интеграции, содержащую восемь вентилях-усилителей стремя состояниями и схему управления. Различие между ними состоит в том, что ШФ К589АП26 инвертирует входные сигналы, а К589АП16 — нет. Структурная схема ШФ К589АП16 приведена на рис. 9.8, где: $A1—A4$ — входная шина; $C1—C4$ — выходная шина; $B1—B4$ — двухнаправленная шина; $ВК$ — вход выборки кристалла; $УВ$ -- вход управления

выдачей данных: при $UB = 0$ информация передается с шины А на шину В, а при $UB = 1$ — с В на С.

Поскольку ШФ имеет две отдельные шины (входную и выходную) и одну двунаправленную, то с помощью ШФ легко осуществляется переход от ВУ с отдельными шинами к двунаправленной ШД микропроцессора.

Нагрузочная способность ШФ К589АП16 характеризуется следующими значениями токов: $I_{max1} = 1$ мА, $I_{max0} = 15$ мА по выходам С и $I_{max1} = 10$ мА, $I_{max0} = 55$ мА по выходам В. Поскольку К589АП16 является четырехразрядной схемой и имеет двунаправленную выходную шину, то для буферизации 8-разрядной шины данных требуются два ШФ. Их входы А и выходы С соединяются параллельно и подключаются к выводам шины данных МП. Для буферизации ША требуется соответственно четыре ШФ. Внешние устройства, а также блоки памяти, не имеющие выходов с тремя состояниями, подключаются к выводам В ШФ.

Необходимым блоком МПУУ является генератор тактовых импульсов (ГТИ), основная функция которого состоит в выработке двух неперекрывающихся во времени серий тактовых импульсов Ф1 и Ф2. Эти импульсы должны иметь амплитуду +12 В, частоту повторения $F = 1\text{—}2$ МГц и длительность фронта не более 50 нс при емкостной нагрузке 25 пФ. Кроме того, ГТИ должен вырабатывать импульсы серии Ф1 с амплитудой +5 В для подачи на ТТЛ-схемы. В качестве задающего генератора ГТИ обычно используется кварцевый генератор.

В отсутствие специальной микросхемы ГТИ тактовые импульсы могут быть выработаны, например, с помощью задающего генератора частоты $F = 10$ МГц и делителя частоты 1 : 5, в качестве которого может служить счетчик 155ИЕ2 с соответствующей внешней коммутацией. Из выходных сигналов счетчика с помощью логических схем формируются импульсы Ф1 длительностью 0,1 мкс и Ф2 длительностью 0,2 мкс, отстоящие друг относительно друга на 0,1 мкс. Амплитуда тактовых импульсов повышается до +12 В с помощью ИС К155ЛА11 с открытым коллектором.

Отдельно следует сказать о регистре состояния РС, выполненном на основе МБР (см. рис. 9.7). В этот регистр в начале каждого машинного цикла по сигналу СИНХР записывается код состояния, который содержит информацию о типе выполняемого цикла и обеспечивает восемь дополнительных управляющих сигналов. Их использование в совокупности с основными управляющими сигналами, которые формируются на соответствующих выходах БИС МП, позволяет полностью реализовать все функциональные возможности данного МП. На основе сигналов, снимаемых с выходов регистра состояния, а также сигналов ПРИЕМ и ВЫДАЧА специальная логическая схема вырабатывает системные (укрупненные) управляющие сигналы: MEMRD, MEMWR, IORD, IOWR и INTA. Системные сигналы подаются непосредственно на соответствующие блоки МПУУ. Отметим, что регистр состояния совместно с буферными усилителями ШД и логическими схемами выработки системных сигналов образует системный контроллер, который может быть выполнен в виде специальной микросхемы.

Необходимо также отметить, что при построении простых МПУУ можно

отказаться от использования кода состояния и осуществить необходимое управление только с помощью линий ША. В этом случае управляющие сигналы обычно кодируются старшими линиями ША, которые не используются для адресации памяти. При этом не только сокращается максимальный объем адресуемой памяти, но значительно сужаются функциональные возможности МПУУ (например, невозможно организовать прерывание). Это также накладывает ограничение на кодирование внешних устройств, так как при выполнении команд ввода и вывода восьмиразрядный код ВУ появляется не только в младшем, но и в старшем байтах ША.

Особенности построения функциональных схем систем сбора данных на полнофункциональных микроконтроллерах

При проектировании систем сбора данных первых и одним из наиболее важных этапов, несомненно, является построение структурной схемы системы. Отличия в процессе проектирования систем на основе микропроцессоров и микроконтроллеров незначительны. Однако, уже следующий этап различается кардинально. Это связано с тем, большая часть блоков, входящих в структурную схемы, в первом случае требует введения в систему сбора данных специализированных интерфейсных БИС. Во втором случае достаточно большая часть подсистем реализуется с помощью внутренних ресурсов микроконтроллера. Современные микроконтроллеры имеют в своем составе схемы формирования интерфейса, память программ, память данных, систему внутрисхемного программирования, ЦАП, АЦП, таймеры-счетчики, буферные усилители и т.д. Проектирование таких систем осложняется необходимостью более критического подхода к выбору конкретного типа микроконтроллера с точки зрения экономической целесообразности и функциональной полноты. Задача осложняется еще и тем, что необходимо предусматривать возможность функционального расширения системы, то есть принимать во внимание необходимость функциональной избыточности.

Как уже говорилось выше, системы первого типа имеют фон-неймановскую модель памяти, а системы второго типа – гарвардскую. Это, в частности, приводит к тому, что системы второго типа могут не иметь внешних микросхем памяти (при достаточно большом объеме встроенной памяти и небольшом круге простых решаемых задач).

Задание на практическую работу

Вариант задания выбирается на основании номера зачетной книжки: цифры номера складываются до образования двузначного числа; первая цифра соответствует количеству аналоговых датчиков, подключенных к системе (если первая цифра – ноль, то принимать количество аналоговых датчиков, равное 8), вторая цифра соответствует строке в таблице 1 и служит для выбора всех остальных данных варианта задания.

Результатом практической работы является отчет объемом 5 - 7 страниц (через один интервал, 14 кегль, шрифт Times New Roman), содержащий описание схемы, разработанная структурная схема на листе формата не ниже А3, спроектированная в любом графическом редакторе и оформленная по стандартам ЕСКД. Отчет должен быть защищен не позднее, чем в двухнедельный срок с момента практического занятия по данной работе.

Порядок выполнения практической работы

Таблица 9.1 Варианты заданий для практической работы 9

№ п/п	Количество цифровых датчиков*, работающих по		Количество релейных датчиков**
	последовательному каналу	параллельному каналу	
0	2	2	5
1	3	2	6
2	4	3	2
3	4	2	3
4	3	4	4
5	2	4	4
6	3	3	4
7	1	5	5
8	2	3	2
9	3	1	6

* - Цифровые датчики являются управляемыми

** - Релейные датчики являются неуправляемыми

Пусть в результате определения номера варианта получилось двузначное число 46. Это означает, что к системе подключается 4 аналоговых датчика, остальные данные для решения задачи выбираются из 6 строки таблицы 1: количество цифровых датчиков, работающих по последовательному интерфейсу – 3, количество цифровых датчиков, работающих по параллельному интерфейсу - 3, количество релейных датчиков – 4. Рассмотрим подсистемы подключения датчиков.

В качестве микропроцессора выберем восьмиразрядный микропроцессор с шестнадцатиразрядной шиной данных. Будем считать что точности 4% будет достаточно для работы системы (работа системы основана на восьмиразрядных АЦП).

Подсистема подключения аналоговых датчиков

Подсистема подключения аналогового датчика обеспечивает связь объекта управления с шиной данных МК с использованием интерфейсных схем ввода-вывода (обычно буферные схемы или регистры). Технологические параметры

объекта (температура, давление, перемещение, влажность и пр.) в первичных преобразователях (ПП) преобразуются в электрические сигналы (постоянное напряжение или частоту). Пройдя через блок нормирующих преобразователей БНП, обеспечивающий стандартный уровень сигнала, контролируемые параметры поступают на мультиплексор (МС), который коммутирует один из входных сигналов на единственный выход. Коммутация обеспечивается подачей цифрового кода через дешифратор адреса датчика (ДШАД) посредством программы. Скоммутированный канал подается на схему выборки и хранения (УВХ) и далее на аналого-цифровой преобразователь (АЦП), на выходе которого формируется цифровой код, пропорциональный величине контролируемого параметра. Затем цифровой код может быть считан в МП через интерфейс ввода (регистр ввода PzBb.) и шину данных системы. Считанный цифровой код подвергается дальнейшей цифровой обработке в МП по определенному алгоритму. Если необходима индикация результата измерений, то через дополнительные блоки вывода результирующая информация может быть подана на цифровой индикатор. Если по результатам измерения необходимо воздействовать на датчик, то интерфейс вывода Ин.Выв может быть использован для передачи через схему управления (Сх.У) и исполнительное устройство (ИУ) управляющего воздействия на датчик. Конструкция схемы управления существенно зависит от типа исполнительного устройства.

В нашем случае будем считать датчики управляемыми, т.е. в схеме обязательно будет присутствовать подсистема управления датчиками.

С учетом того, что аналоговых датчиков в системе 3, подсистема подключения аналоговых датчиков принимает следующий вид (рис. 9.9)

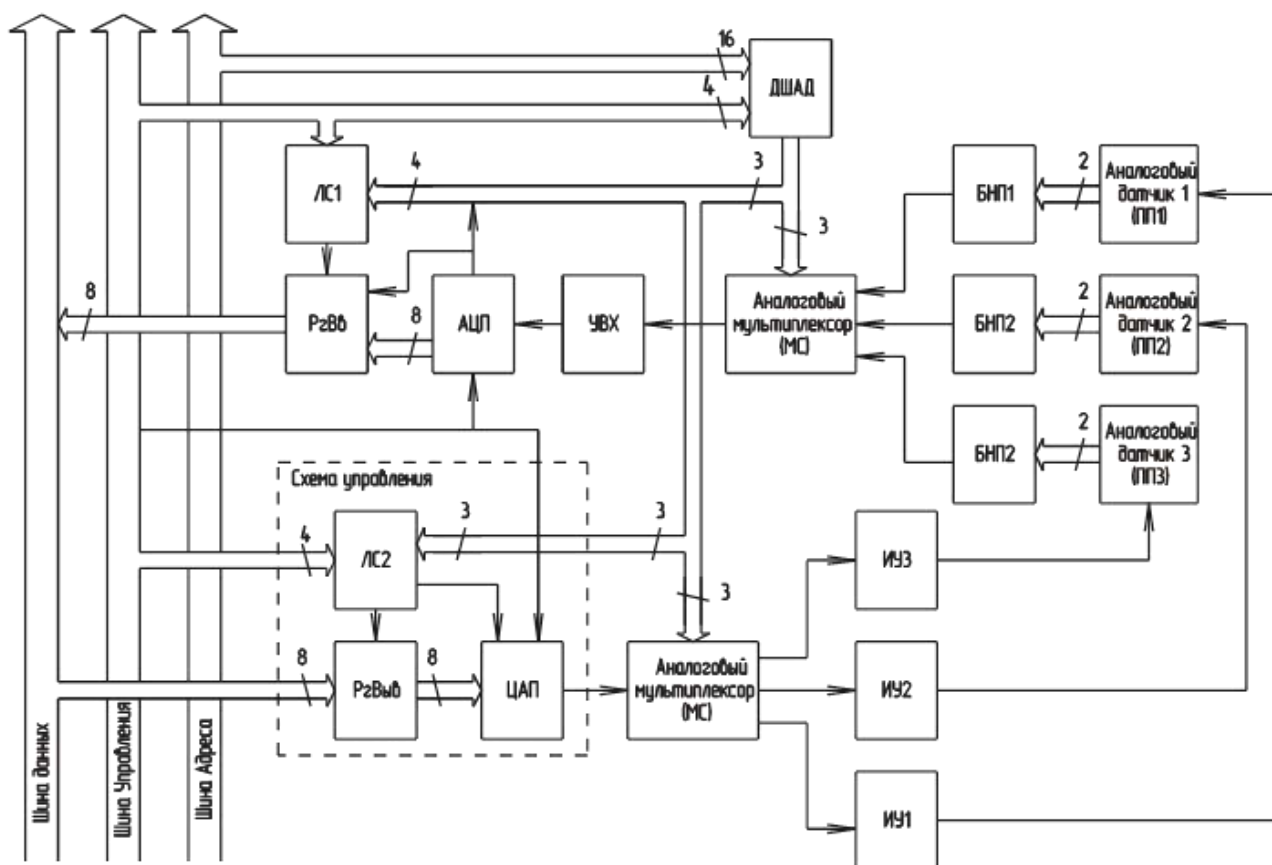


Рис. 9.9 - Структура подсистемы подключения аналоговых датчиков

Следует отметить, что логические схемы ЛС1 и ЛС2 предназначены для выдачи сигналов управления регистрами ввода и вывода, а также начало преобразования для АЦП и ЦАП в необходимые моменты времени. С шины управления на эти логические схемы и дешифратор адреса датчиков подаются также сигналы, идентифицирующие тип обращения для однозначного определения необходимости включения аналоговых мультиплексоров, ЦАП и АЦП.

Помимо прочих сигналов, на входы тактирования ЦАП и АЦП с шины управления подается тактовый сигнал системы (при использовании АЦП и ЦАП некоторых типов надобность в данном сигнале может отсутствовать). Данная система предусматривает работу ЦАП и АЦП по несколько различным алгоритмам. Если АЦП выдает сигнал готовности данных, по которому они записываются в регистр ввода, то ЦАП сигнала готовности данных не использует, вместо этого аналоговый мультиплексор подключает сигнал с ЦАП ко входу соответствующего исполнительного устройства через интервал времени, однозначно превышающий время преобразования ЦАП, что достигается с помощью логической схемы ЛС2 и собственно мультиплексора. Следует отметить, что предлагаемая система не предусматривает работы с аналоговыми датчиками с использованием прерываний. При использовании прерываний сигналы готовности данных с АЦП и ЦАП необходимо подавать на два входа из числа входов блока приоритетного прерывания.

Подсистема подключения цифровых датчиков, работающих по последовательному каналу.

Цифровой датчик, работающий по последовательному каналу, представляет собой функционально независимое законченное устройство, на выходе которого присутствует уже преобразованная в цифровую форму информация, которую необходимо только передать микропроцессору. Следовательно, УВХ, ЦАП, БНП и аналоговый мультиплексор для данного типа датчиков не нужны. Вместо этого, в подсистему получения информации с цифровых датчиков, работающих по последовательному каналу, необходимо включить усилители-формирователи (УФ), предназначенные для дополнительного усиления сигнала при передаче его на расстояний более 10м (количество усилителей-преобразователей определяется расстоянием от микропроцессорной системы до датчика). Следует отметить, что, в случае несовпадения логических уровней цифрового датчика и системы сбора данных, один из усилителей-формирователей выполняет кроме основной функции - усиления - еще и функцию согласования логических уровней.

Ввод информации в систему сбора данных от каждого датчика будем осуществлять через специализированную интерфейсную БИС – универсальный синхронно-асинхронный приемопередатчик (УСАПП), - взаимодействующую с каналом сбора данных через устройство согласования (модем). В качестве такой интерфейсной БИС можно, в частности использовать микросхему Intel 8251 (или ее российский аналог КР580ВВ51). Для выбора внутренних регистров такой интерфейсной БИС на нее должен подаваться младший разряд шины

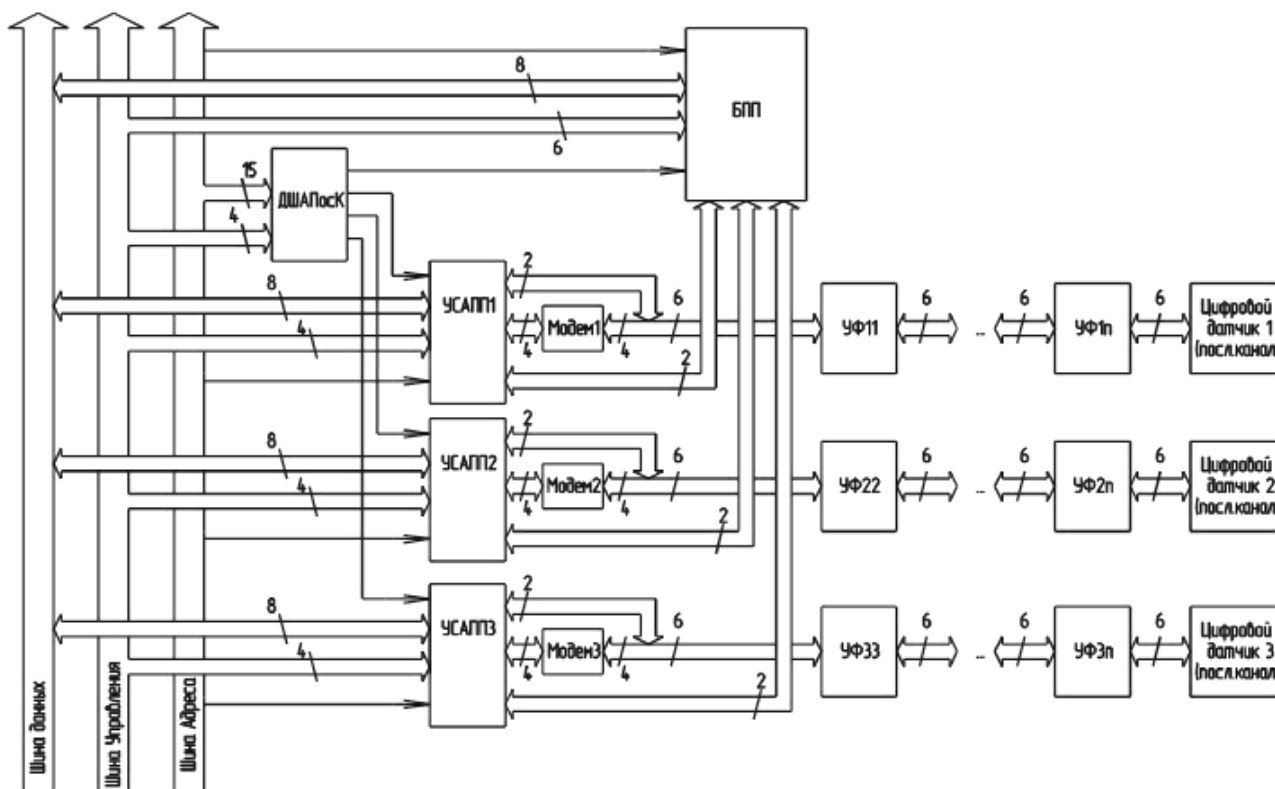


Рис. 9.10 - Структура подсистемы обмена с цифровыми датчиками, работающими по последовательному каналу связи

адреса.

Поскольку разрабатываемая система включает три цифровых датчика, работающих по последовательному каналу, то таких БИС должно быть три, и, для выборки той из них, к которой в данный момент будет обращаться микропроцессор, подсистема должна быть дополнена дешифратором адреса последовательного канала (ДШАПосК).

Работа всех трех последовательных каналов будет осуществляться с использованием прерываний, поэтому данная подсистема должна быть дополнена блоком приоритетного прерывания БПП (на основе специализированной БИС, в качестве которой, в частности, может быть использована микросхема Intel 8259 или ее российский аналог КР580ВН59). С учетом всего вышесказанного структурная схема подсистемы обмена с цифровыми датчиками, работающими по последовательному каналу связи, примет вид, показанный на рис. 9.10.

Подсистема подключения цифровых датчиков, работающих по параллельному каналу.

Подсистема обмена данными с цифровыми датчиками, работающими по параллельному каналу, может строиться по двум принципам. В первом случае, когда расстояние от датчика до ядра системы невелико (превышает максимальное расстояние для работы последовательного канала без дополнительного усиления - 1,2 м - не более чем в два раза) используется принцип, изложенный в предыдущем разделе – каждый канал снабжается усилителем формирования и подключается непосредственно к системной шине микропроцессорной системы. Во втором случае, когда расстояние дл

датчиков велико и датчики расположены достаточно близко друг от друга, экономически более целесообразно мультиплексировать канал – на стороне датчиков все сигналы объединяются в один шлейф посредством цифрового мультиплексора, управляемого центральным микропроцессором, на стороне процессорного ядра данные выдаются на шину через буфер или регистр, между ядром и мультиплексором устанавливается несколько усилителей-формирователей, обеспечивающих достаточные для работы системы уровни сигналов. В случае несовпадения логических уровней цифрового датчика и системы сбора данных, один из усилителей-формирователей выполняет кроме основной функции - усиления - еще и функцию согласования логических уровней. Если подсистема не имеет в своем составе усилителей-формирователей, то необходимо включить в нее блок согласования логических уровней.

Будем считать, что расстояние между датчиками и ядром системы не-велико (больше 1,2 метра, но меньше 2,4 метра), причем пространственная структура системы представляет собой «звезду», т.е. расстояния между датчиками сопоставимы с расстоянием между датчиком и системой. В этом случае более рационально строить подсистему аналогично подсистеме обмена с цифровыми датчиками, работающими по последовательному каналу связи.

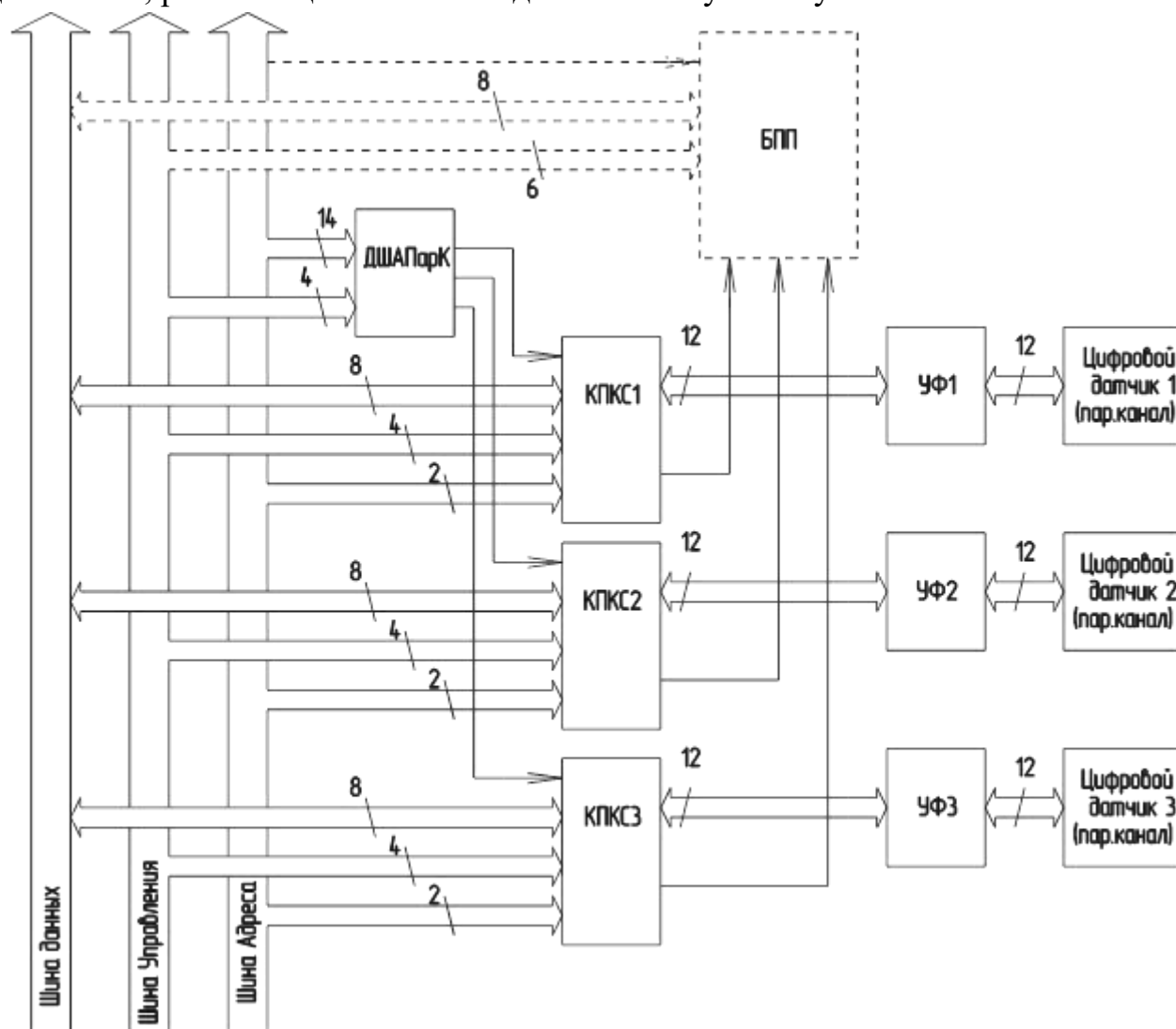


Рис. 9. 11 - Структура подсистемы обмена с цифровыми датчиками, работающими по параллельному каналу связи

Ввод информации от каждого датчика будем осуществлять через специализированную интерфейсную БИС – контроллер последовательно канала связи (КПКС) – позволяющую организовать обмен информацией по двум каналам (либо полнодуплексный по одному каналу и полудуплексный – по второму каналу, либо полудуплексный по двум каналам, либо простейший, не сопровождающийся передачей управляющих сигналов - по трем каналам) с возможностью работы по прерываниям. С учетом того, что цифровые датчики по условию задания считаются управляемыми, обмен будет происходить в полнодуплексном режиме, т.е. потребуется три интерфейсных БИС (незадействованные каналы будут использоваться в случае необходимости расширения системы и подключения дополнительных датчиков, при условии возможности их работы в полудуплексном режиме). В качестве интер-фейсной БИС может использоваться микросхема Intel 8255 или ее российский аналог КР580ВВ55А. Для выбора внутренних регистров на такую БИС должны подаваться два младших разряда шины данных.

Поскольку разрабатываемая система включает три цифровых датчи-ка, работающих по параллельному каналу, то таких БИС должно быть три, и, для выборки той из них, к которой в данный момент будет обращаться микропроцессор, подсистема должна быть дополнена дешифратором адреса параллельного канала (ДШАПарК).

Работа всех трех параллельных каналов будет осуществляться с использованием прерываний, поэтому данная подсистема должна быть дополнена блоком приоритетного прерывания БПП (на основе специализированной БИС, в качестве которой, в частности, может быть использована микросхема Intel 8259 или ее российский аналог КР580ВН59). Рациональнее всего спроектировать один блок приоритетного прерывания на всю систему сбора данных, обеспечивающий работу всех ее подсистем.

С учетом всего вышесказанного структурная схема подсистемы обмена с цифровыми датчиками, работающими по параллельному каналу связи, примет вид, показанный на рис. 10. Следует отметить, что, в соответствии с вышесказанным, запросы на прерывание подаются на общий блок приоритетного прерывания (на схеме показан штриховой линией).

Подсистема подключения релейных датчиков.

Релейный датчик представляет собой, как уже говорилось выше, дат-чики, несущие информацию типа «да - нет», которая кодируется уровнем напряжения «логическая единица - логический ноль». Для обеспечения реакции на события, о которых будут сообщать эти датчики, сигнал с них достаточно завести на входы блока приоритетного прерывания. Следует, однако, заметить, что уровни логического нуля и логической единицы этих датчиков могут не совпадать с логическими уровнями блока приоритетного прерывания, поэтому для обеспечения совместимости, необходимо предусмотреть для каждого релейного датчика блок согласования уровней (БСУ) .

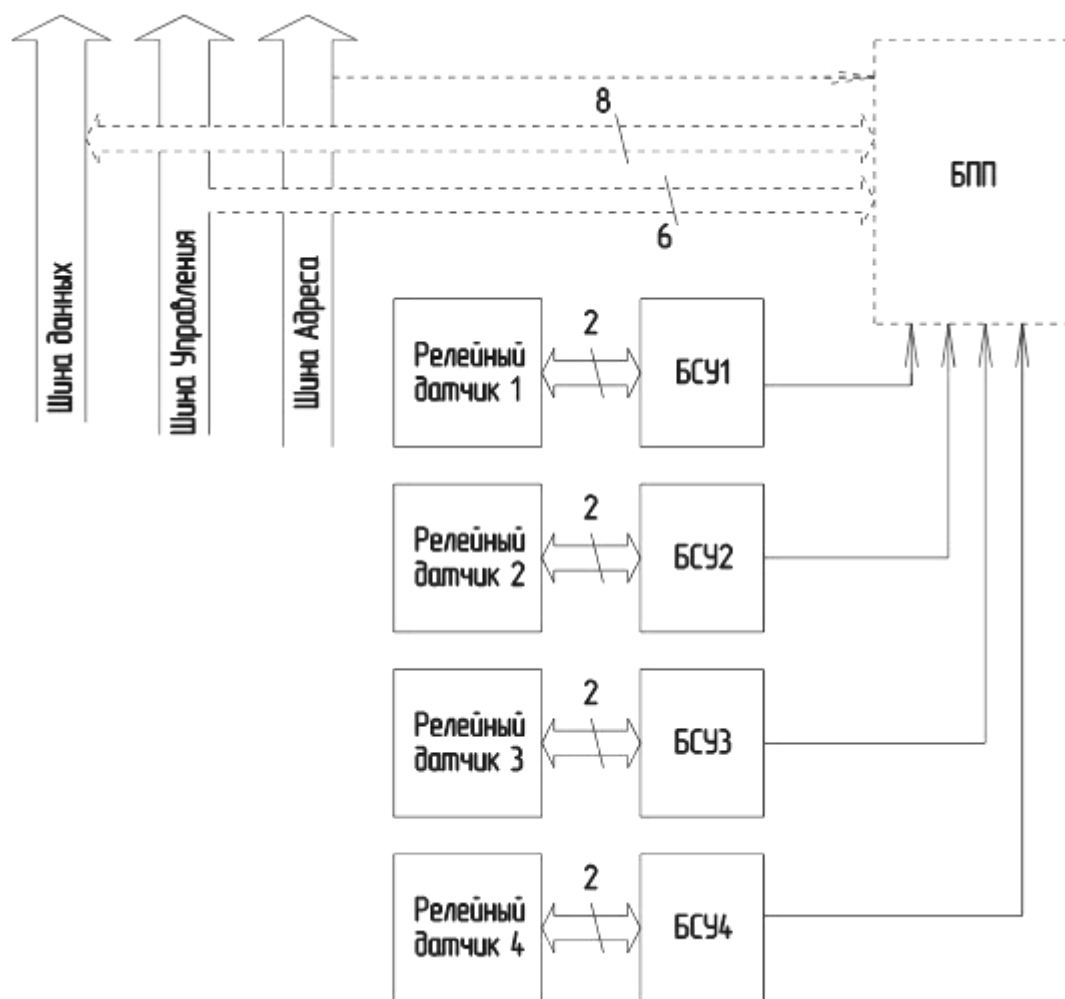


Рис. 9.12 - Подсистема подключения релейных датчиков

С учетом вышесказанного, подсистема подключения релейных датчиков будет иметь вид, представленный на рис. 9.12. Блок приоритетного прерывания является общим для всей системы и изображен штриховой линией.

Структурная схема интерфейсной части системы сбора данных.

Результирующая структурная схема интерфейсной части микропроцессорной системы сбора данных приведена на рисунке 13 и плакате 1. Следует отметить, что в итоговой схеме дешифраторы ДШАПосК и ДШАПарК объединены в один дешифратор адреса цифровых датчиков ДШАЦД (на него поступает 15 старших разрядов адреса, но дешифрация адресов КПКС осуществляется с использованием только 14 разрядов), который функционально отделен от дешифратора адреса аналоговых датчиков ДШАД. Такая организация дешифрации адресов предусмотрена для обеспечения возможности расширения системы.

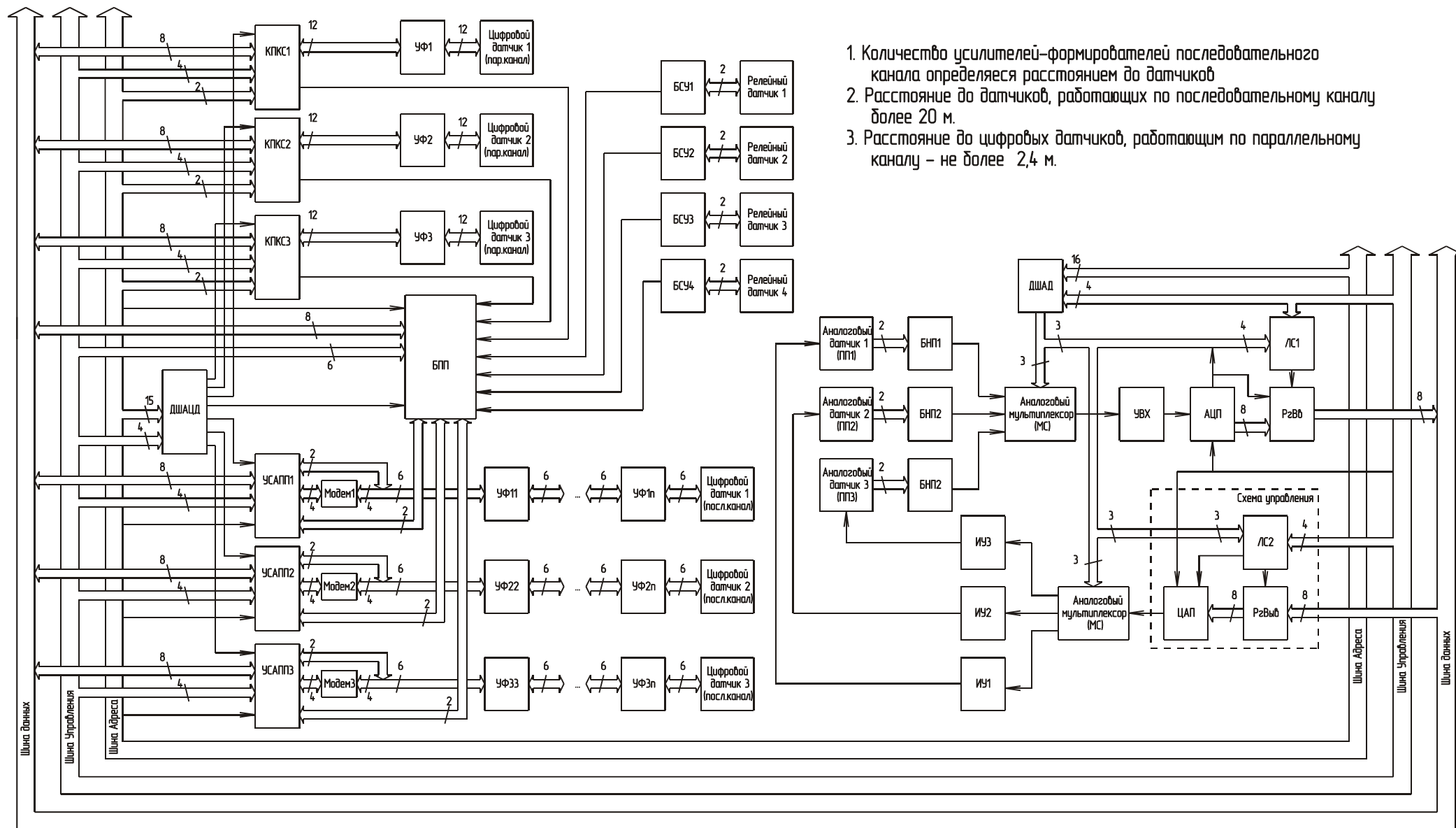


Рис. 9.13 Структурная схема интерфейсной части микропроцессорной системы сбора данных

Требования к оформлению отчета по практической работе

Отчет должен быть подготовлен в печатном виде с помощью редактора MS Word и должны содержать следующие обязательные разделы: цель и задачи практической работы, задание для выполнения практической работы, информацию о порядке выполнения практической работы, описание результатов практических исследований. Отчет оформляется в соответствии с ГОСТ; он должен содержать полное описание процесса разработки структурных схем отдельных блоков и структурной схемы в целом, а также описание алгоритмов работы отдельных блоков и схемы в целом.

Контрольные вопросы

1. Чем микропроцессорные ССДУ отличаются от микроконтроллерных?
2. Дайте характеристику фон-неймановской организации памяти. В чем ее отличия от гарвардской?
3. Приведите возможные структуры физической организации памяти для 16-тиразрядной шины адреса, для 20-тиразрядной шины адреса.
4. На основе каких микросхем могут строиться усилители-формирователи?
5. Что такое релейные датчики? В каких системах они используются?
6. В чем принципиальное отличие усилителя-формирователя для датчиков, работающих по последовательному каналу, и усилителя-формирователя для датчиков, работающих по параллельному каналу?
7. В чем принципиальное отличие организации обращений к внешним устройствам, отображенным на память, и внешним устройствам, отображенным на порты ввода-вывода?
8. Какой набор сигналов шины управления является минимально необходимым для организации двустороннего обмена с датчиками, работающими по параллельному каналу?
9. Какой набор сигналов шины управления является минимально необходимым для организации двустороннего обмена с датчиками, работающими по последовательному каналу?
10. Приведите возможные структурные схемы организации аналогового мультиплексора.
11. Приведите алгоритм и циклограмму обмена данными с аналоговыми датчиками согласно разработанной вами структурной схеме.
12. Сколько микросхем I8089 (KP580BH59) входит в предлагаемый вами блок приоритетного прерывания?

Практическая работа 10

Построение аппаратной части микропроцессорной системы сбора данных

Цель практической работы:

Целью практической работы является закрепление теоретических знаний в области разработки микропроцессорных систем сбора данных, построение принципиальной схемы аппаратной части микропроцессорной системы сбора данных и циклограммы работы полученной системы.

Задачи практической работы:

- разработка принципиальной схемы подсистемы обмена с датчиками, работающими по последовательному каналу;
- разработка принципиальной схемы подсистемы обмена с датчиками, работающими по параллельному каналу
- разработка принципиальной схемы подсистемы ПДП;
- разработка принципиальной схемы подсистемы прерываний;
- разработка общей принципиальной схемы аппаратной части микропроцессорной системы сбора данных и построение циклограммы системы

Задание на практическую работу

Практическая работа рассчитана на 4 занятия.

Задачей данной практической работы является построение части принципиальной схемы для микропроцессорной системы сбора данных согласно рисунку 10.1.

Очевидно, что согласно заданию, основной задачей данной практической работы является правильное формирование системы приоритетов, правильный выбор режима работы устройств ввода-вывода, правильное подключение устройств с ПДП и правильная организация работы блока системных таймеров. Вариант задания выбирается на основании номера зачетной книжки: цифры номера складываются до образования двузначного числа; первая цифра получившейся суммы – строка из таблицы 2, вторая цифра получившейся суммы – строка из таблицы 1

В центральный процессорный блок, кроме непосредственно процессора, входят: блок дешифрации адреса, системный контроллер, генераторы основных тактовых последовательностей, буфера и регистры. Таким образом, в данной практической работе не ставится задача разработки данного блока.

При разработке схемы следует помнить, что необходимо зарезервировать один из счетчиков блока системных таймеров для генерации меток системного времени. Следует также обратить внимание, что метки системного времени, вырабатываемые одним из счетчиков блока системных таймеров должны иметь наивысший приоритет – нулевой (в таблице 2 приоритет меток системного

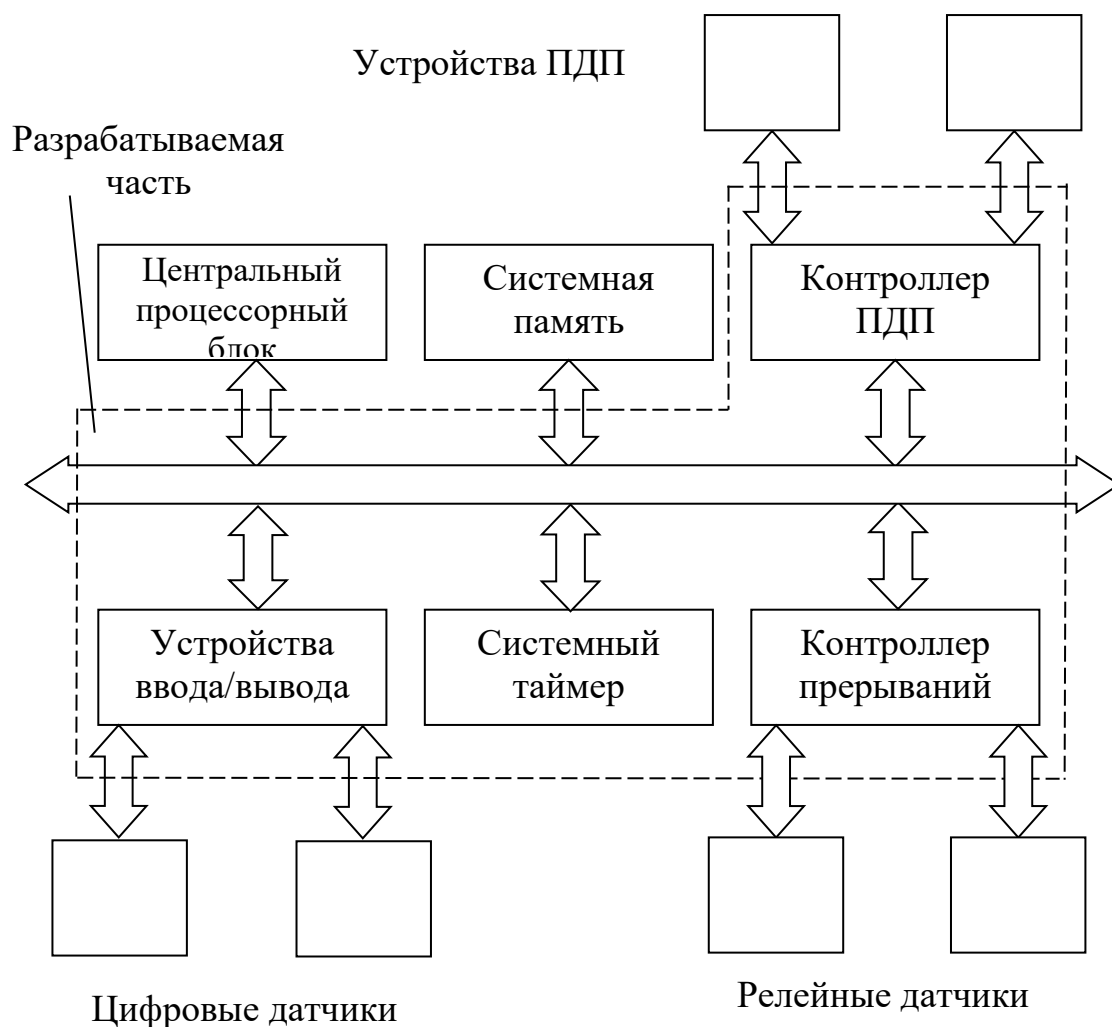


Рисунок 10.1 – Структурная схема разрабатываемой системы.

Таблица 10.1 – Приоритеты - Часть задания, соответствующего второй цифре двузначного числа – сумме цифр номера зачетной книжки

№ п/п	Приоритет цифровых интерфейсов к датчикам		Приоритет релейных датчиков	Приоритет устройств ПДП	Тактовая частота, МГц*
0	1	3	4	2	0,5
1	2	3	1	4	0,7
2	3	2	4	1	1
3	2	1	3	4	0,6
4	3	2	1	4	0,25
5	1	4	2	3	0,4
6	3	4	2	1	0,43
7	1	2	3	4	0,7
8	2	4	1	3	0,3
9	3	2	1	1	1

*Указанные в таблице тактовые частоты не являются реальными и выбраны для большей наглядности расчетов. Реальная тактовая частота процессора K580 BM80 (I8080) для различных модификаций –от 2,5 до 8 МГц.

Таблица 10.2 – Состав системы - Часть задания, соответствующая первой цифре двузначного числа – суммы цифр номера зачетной книжки

№ п/п	Цифровые интерфейсы к датчикам*								Кол-во релейных датчиков*	Кол-во устройств ПДП*
	Последовательные				Параллельные					
	Кол-во	Режим работы	Тип опроса	Время опроса, мс	Кол-во	Режим работы	Тип опроса	Время опроса, мс		
0	3	2-синхронный,	от датчика		4	1 - тип 0	от датчика		14	2
		1-асинхронный	от таймера	100		2 – тип 1	от таймера	20, 30		
						1 – тип 2	от датчика			
1	4	2-синхронный,	от датчика		6	2 - тип 0	от датчика		8	3
		2-асинхронный	от таймера	100, 120		2 – тип 1	от таймера	10, 15		
						2 – тип 2	от таймера	7, 12		
2	2	1-синхронный,	от датчика		5	2 - тип 0	от датчика		10	2
		1-асинхронный	от таймера	50		2 – тип 1	от таймера	7, 10		
						1 – тип 2	от таймера	15		
3	5	2-синхронный,	от датчика		3	1 - тип 0	от датчика		9	1
		3-асинхронный	от таймера	50,110,120		1 – тип 1	от таймера	15		
						1 – тип 2	от таймера	7		
4	4	1-синхронный,	от датчика		4	1 - тип 0	от датчика		10	4
		3-асинхронный	от таймера	60, 80, 75		1 – тип 1	от таймера	5		
						2 – тип 2	от датчика			
5	3	1-синхронный,	от датчика		3	1 - тип 0	от датчика		11	4
		2-асинхронный	от таймера	40, 60		1 – тип 1	от таймера	5		
						1 – тип 2	от датчика			
6	2	1-синхронный	от датчика		3	1 - тип 0	от датчика		13	5
		1-синхронный	от таймера	150		1 – тип 1	от таймера	7		
						1 – тип 2	от таймера	12		
7	5	3-синхронный,	от датчика		2	1 - тип 0	от датчика		10	3
		2-асинхронный	от таймера	10, 15		1 – тип 2	от таймера	12		
8	4	3-синхронный,	от датчика		4	2 - тип 0	от таймера	14, 25	10	4
		1-асинхронный	от таймера	45		1 – тип 1	от датчика			
						1 – тип 2	от датчика			
9	3	1-асинхронный	от датчика		2	2 – тип 1	от датчика		14	3
		2-асинхронный	от таймера	45, 60		1 – тип 2	от таймера	8		

*Приоритет внутри линейки цифровых интерфейсов, устройств ПДП и релейных датчиков выбирается разработчиком

времени не показан). Результатом практической работы является отчет объемом 10 - 15 страниц описания схемы, циклограмма работы системы и разработанная принципиальная схема на листе формата не ниже А4, спроектированная в системе PCAD, ACCEL EDA или Altium Designer и оформленная по стандартам ЕСКД. Отчет должен быть защищен не позднее, чем в двухнедельный срок с момента последнего практического занятия, посвященного данной работе.

Практическое занятие 12. Разработка подсистем обмена с датчиками, работающими по последовательному каналу, датчиками, работающими по параллельному каналу и подсистемы ПДП.

Цель практического занятия:

Разработать часть принципиальной схема аппаратной части микропроцессорной системы сбора данных, включающую: блок обмена с датчиками, работающими по последовательному каналу, блок обмена с датчиками, работающими по параллельному каналу и подсистему ПДП.

Теоретические сведения

Блок обмена с датчиками, работающими по последовательному каналу связи.

Датчики, работающие по последовательному каналу, подключаются в системе сбора данных с использованием универсального синхронно-асинхронного приемопередатчика на основе БИС КР850 ВВ51 (I8251).

Программируемый последовательный интерфейс связи КР580ВВ51 (рис.10.2) представляет собой универсальный синхронно-асинхронный приемопередатчик (УСАПП) и предназначен для организации обмена между микропроцессорной БИС и внешним устройством в последовательном формате. В качестве внешних устройств могут использоваться: клавиатура, цифровой или телевизионный дисплей, цифropечатающие устройства, графopостроители и так далее. УСАПП может принимать данные с 8-разрядной шины данных микроЭВМ и передавать их в последовательном коде во внешние устройства, а так же получать последовательные данные от внешнего устройства и преобразовывать их в параллельную форму для передачи в микропроцессорную БИС.

Обмен данными производится в асинхронном режиме со скоростью передачи до 9,6 Кбит/с или в синхронном со скоростью 56 Кбит/с. Длина передаваемых символов составляет от 5 до 8 бит. При передаче символов длиной менее 8 бит неиспользуемые биты заполняются нулями. Формат символа включает также служебные биты и необязательный бит контроля четности. Передача данных всегда осуществляется, начиная с младшего разряда D0. Режимы передачи информации различаются по расположению служебной информации в потоке передаваемых данных.

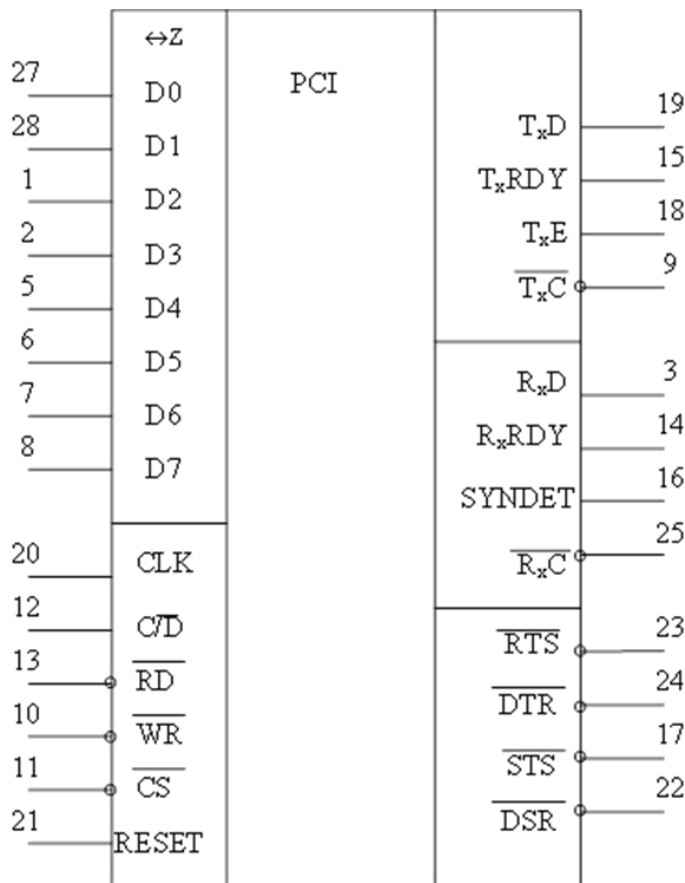


Рис. 10.2 - Программируемый последовательный интерфейс связи KP580BB55

Сигналы канала передатчика

- TxD - выход передатчика;
- TxDY - готовность передатчика;
- TxC - синхронизация передатчика;
- TxE - конец передачи - напряжение высокого уровня указывает на окончание посылки данных.

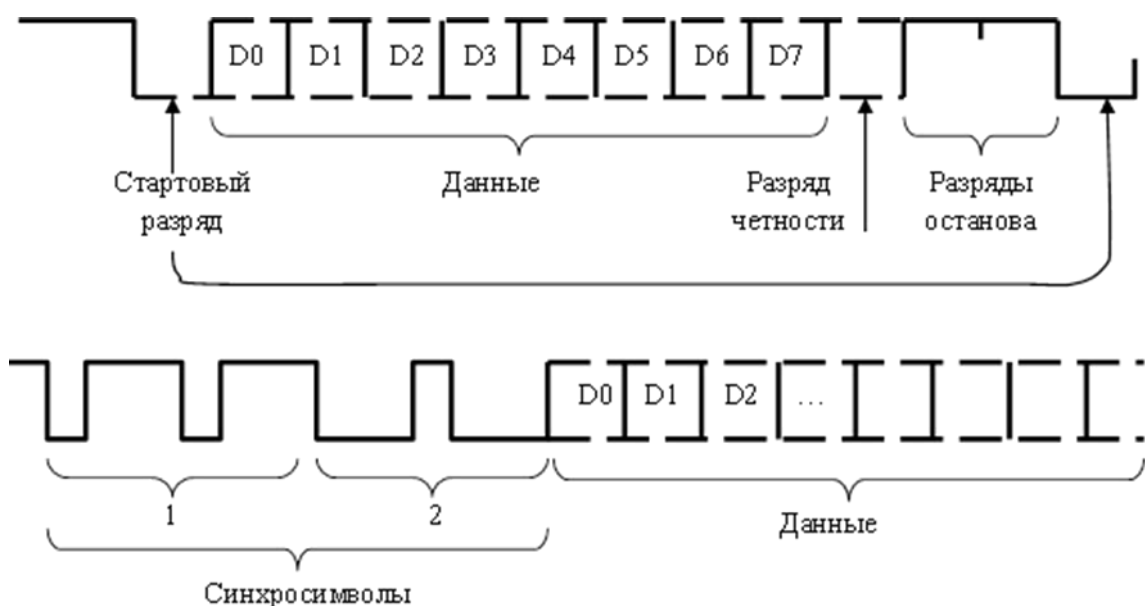
Сигналы канала приемника

- RxD - вход приемника;
- RxDY - готовность приемника;
- RxC - синхронизация приемника;
- SYNDET - вид синхронизации: для синхронного режима выходное напряжение высокого уровня - признак внутренней синхронизации; для синхронного режима с внешней синхронизацией сигнал является

входным; в асинхронном режиме сигнал является выходным.

Сигналы связи с терминалом

- DTR- запрос передатчика терминала;
- DSR - готовность передатчика терминала;
- RTS - запрос приемника терминала;
- STS - готовность приемника терминала.



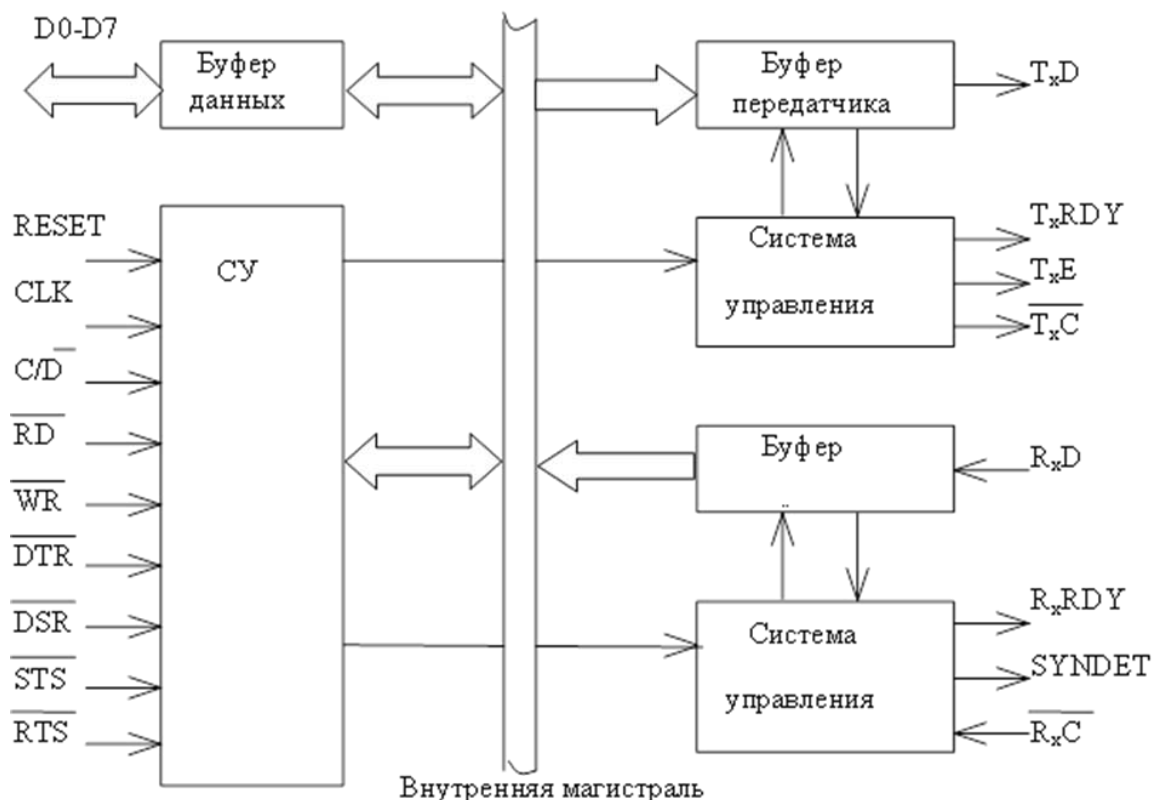


Рис. 10.3 - Структурная схема программируемого последовательного интерфейса связи KP580BB51

В асинхронном режиме перед началом передачи каждого данного располагается стартовый разряд с записанным в нем нулем. Данные могут содержать от пяти до восьми разрядов. Далее за разрядами данных следует разряд четности и один или два разряда останова, установленных в единицу.

Количество разрядов в передаваемом данном, выбор проверки на признак четности или нечетности данных, а также количество разрядов останова задаются программно.

При отсутствии информации в канале связи уровень сигнала в нем устанавливается в состояние "1". Появление стартового разряда уровня "0" свидетельствует на начало передачи нового данного. Признак четности или нечетности служит для контроля правильности передачи информации.

При синхронной передаче данные передаются по каналу в виде массива без служебной информации между данными. В начале массива передаются один или два синхросимвола. Количество синхросимволов задается схеме программно с помощью инструкции режима.

Если к моменту окончания передачи данного схема не получает от микроЭВМ новой посылки, то чтобы не потерять синхронности работы с внешним устройством на вход передатчика подаются синхросимволы.

Структурная схема УСАПП показана на рис.10.3. УСАПП состоит из двух каналов: приёмника и передатчика, имеющих общую связь с микро-ЭВМ по магистрали данных и полностью разделённых при связи с приёмо-передающими устройствами. Обмен информации по каналам связи может происходить одновременно и синхронизируется тактовыми сигналами, поступающими от внешнего устройства отдельно для каждого канала.

Канал передатчика

Канал передатчика получает данные в параллельном коде от микро-ЭВМ, преобразует их в последовательный код, добавляет служебную информацию и выдаёт их на свой выход TxD. Вход TxC служит для синхронизации передатчика. При синхронном режиме данные выдаются на выход TxD при каждом отрицательном фронте сигнала на входе TxC. Для асинхронного режима частота выдачи данных может устанавливаться программно в 16 или 64 раза меньше частоты сигнала на входе TxC. О готовности схемы принять новые данные информирует сигнал TxRDY, который может использоваться как сигнал на запрос прерывания микропроцессора.

Возможна организация и считываемых прерываний. Для этого микропроцессор определяет готовность передатчика с помощью чтения содержимого разряда D0, который дублирует сигнал TxRDY. Сигнал на выходе TxЕ информирует внешнее устройство о том, что преобразователь параллельного кода в последовательный не содержит данных. Сигнал устанавливается если микро-ЭВМ не успела записать данные в передатчик до формирования им синхросигнала на выходе TxD. Сброс сигналов TxRDY и TxЕ происходит в момент записи новых данных в схему.

Канал приёмника.

Канал приёмника получает последовательность символов по входу RxD, выделяет данные, преобразует их в параллельный код и записывает в регистр принимаемых данных. Перед началом приёма данных на входе RxD должен присутствовать уровень логической “1”. Появление на входе уровня “0” интерпретируется схемой как стартовый разряд, после чего схема переходит к приёму данных. После преобразования принятых данных в двоичный код приёмник формирует сигнал TxRDY, который указывает на готовность данных приёмника к вводу в микроЭВМ. Этот сигнал может также использоваться как сигнал прерывания микропроцессорной БИС. При работе по считываемым прерываниям микропроцессор может определять состояние сигнала на данном выходе с помощью чтения содержимого регистра состояния схемы и определения содержания его разряда D1 (RxRDY).

Если к моменту окончания приёма очередного данного микроЭВМ не считала ранее записанные данные из регистра принимаемых данных, то эти данные теряются. Потеря данных фиксируется записью “1” в разряд ошибки переполнения (OE) регистра состояния. При наличии ошибки по чётности “1” записывается в разряд ошибки чётности (PE), а при определении ошибки в разряде останова в “1” устанавливается разряд ошибки формата (FE) регистра состояния. Запись “1” в любой из разрядов ошибок регистра состояния не нарушает динамику работы схемы. Сбрасываются разряды с помощью записи команды начальной установки разрядов ошибок.

Существует два режима работы при синхронном приёме данных по входу RXD: режим внутренней синхронизации и режим внешней синхронизации.

При внутренней синхронизации после приёма очередного разряда по входу RxD, содержание приёмника сравнивается с синхросимволами, записанными в схему при её начальной установке. При их совпадении на выходе

SYNDET, формируется уровень "1", указывающий на достижение внутренней синхронизации. Сигнал SYNDET отображается в одном из разрядов регистра состояния схемы. Сбрасывается состояние SYNDET автоматически после чтения байта состояния схемы.

При внешней синхронизации вывод SYNDET используется как входной зажим для подачи сигнала внешней синхронизации. На вывод SYNDET подаётся сигнал от внешнего устройства, который разрешает приём данных по входу RxD со скоростью сигналов синхронизации, поступающих на вход /RxC. Возможна организация приёма данных в микропроцессорную БИС по прерыванию, если использовать сигнал на входе SYNDET (при внутренней синхронизации) как сигнал запроса.

Вход /RxC (синхронизация приёма) служит для подачи тактовых импульсов синхронизации от внешнего устройства. При синхронном приёме данных, частота приёма данных равна тактовой частоте импульсов на входе /RxC. При асинхронном приёме, частота может быть программно установлена в 16 или 64 раза меньше частоты сигнала на входе /RxC. Данные записываются в схему при положительном фронте импульсов на входе /RxC.

При потере синхронизации микроЭВМ может перевести схему в режим вхождения в синхронизм, тогда во все разряды буфера данных приемника будут записаны "1" и схема начнет работу с отыскания синхросигнала во вновь поступающей посылке данных.

Схема УСАПП дополнительно имеет четыре вывода для организации взаимодействия с приемником/передатчиком терминала:

- /DTR - запрос передатчика терминала;
- /DSR - готовность передатчика терминала;
- /RTS - запрос приемника терминала;
- /STS - готовность приемника терминала.

По сигналам запроса происходит опрос готовности терминала и в случае подтверждения - начинается процесс обмена данными.

Режим работы последовательного интерфейса связи задается программно загрузкой в него управляющих слов из микроЭВМ. Различают управляющие слова двух видов: инструкции режима и команды.

Инструкция режима задает синхронный или асинхронный режим работы, формат данных, скорость приема или передачи, необходимость контроля. Инструкция заносится сразу после установки последовательного интерфейса в исходное состояние программно или по сигналу RESET и заменяется лишь при смене режима.

Команда управляет установленным режимом обмена и может задаваться многократно в процессе обмена, управляя различными его этапами.

При асинхронном обмене команда загружается сразу же после инструкции режима, а при синхронном обмене перед ней располагаются один или два синхросимвола. Ограничения на последовательность загрузки управляющих слов связаны с внутренней организацией работы интерфейса.

Подключение последовательного интерфейса связи КР580ВВ51 к магистралям микроЭВМ показано на рис.10.4.

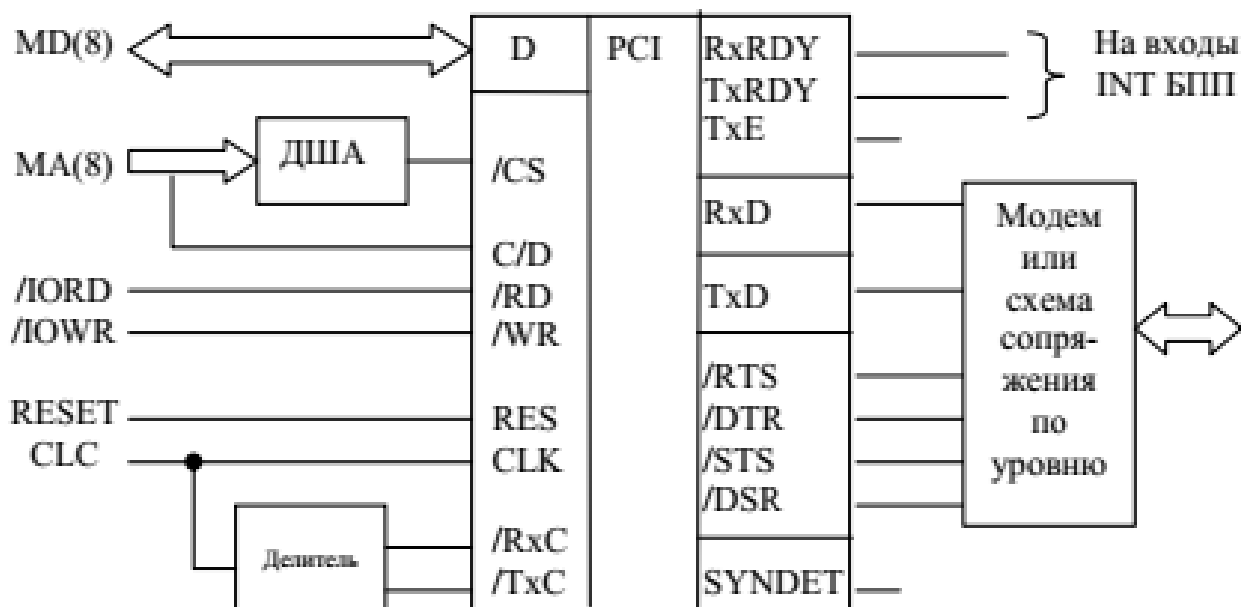


Рис. 10.4 - Схема подключения последовательного интерфейса связи КР580ВВ51 к магистралям микроЭВМ

Таблица 10.3 Операции задаваемые сигналами управления от микропроцессорной БИС

C/D	/WR	/RD	Операция
1	0	1	Запись управляющего слова
1	1	0	Чтение слова состояния
0	0	1	Запись данных для передачи в канал передатчика
0	1	0	Чтение принятых данных из канала приемника
X	1	1	Последовательный интерфейс отключен от D0...D7

Блок обмена с датчиками, работающими по параллельному каналу связи.

Датчики, работающие по параллельному каналу, подключаются в системе сбора данных с использованием интерфейсной БИС КР850ВВ55 (I8255).

Программируемое устройство ввода/вывода параллельной информации КР580ВВ55 предназначено для осуществления обмена 8-разрядными данными по трем каналам А, В, С. Направление обмена и режим работы для каждого канала задается программно. Каналы служат как для передачи как данных, так и управляющих сигналов.

Упрощенная структурная схема КР580ВВ55 показана на рис.10.6 где приняты следующие обозначения БФД - буфер данных; CS - выбор кристалла; WR, RD - строб сигнала записи и чтения; RESET - сигнал общесистемного сброса; AO, A1 - адресные сигналы для выбора внутренних регистров интерфейса. Условно-графическое обозначение программируемого устройства ввода/вывода параллельной информации КР580ВВ55А показано на рис 10.5.

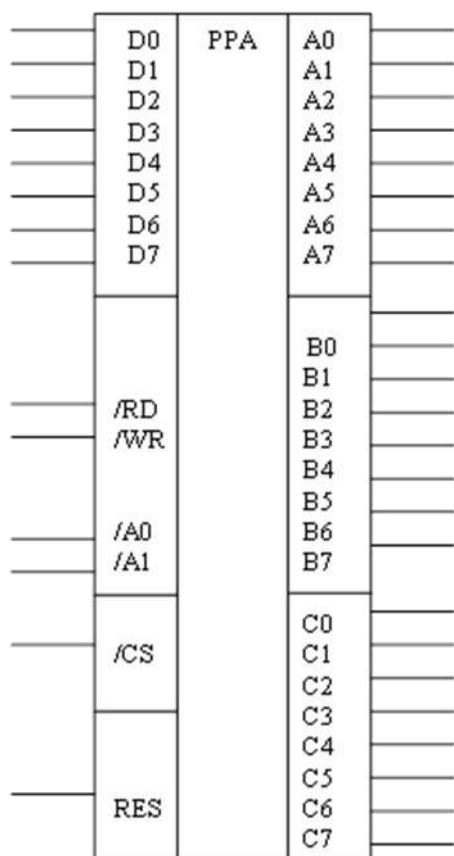


Рис. 10.5 - Условно-графическое обозначение KP580BB55A

Канал С может использоваться либо как 8-разрядный двунаправленный канал обмена данными, либо как два 4-разрядных двунаправленных канала с независимой адресацией, либо как совокупность управляющих сигналов, обеспечивающих работу каналов А и В.

Упрощенно параллельный интерфейс можно представить как состоящий из четырех регистров. Три из них - регистры каналов А, В и С участвуют в обмене информации, четвертый регистр управления.

Запись управляющего слова в регистр управления задает режим работы каналов А, В и С. Адресация к регистрам осуществляется сигналами A0, A1 магистрали адреса микроЭВМ. Остальные разряды A2 ... A15(A19) магистрали адреса используются, как правило, для формирования сигнала выбора кристалла /CS. При этом

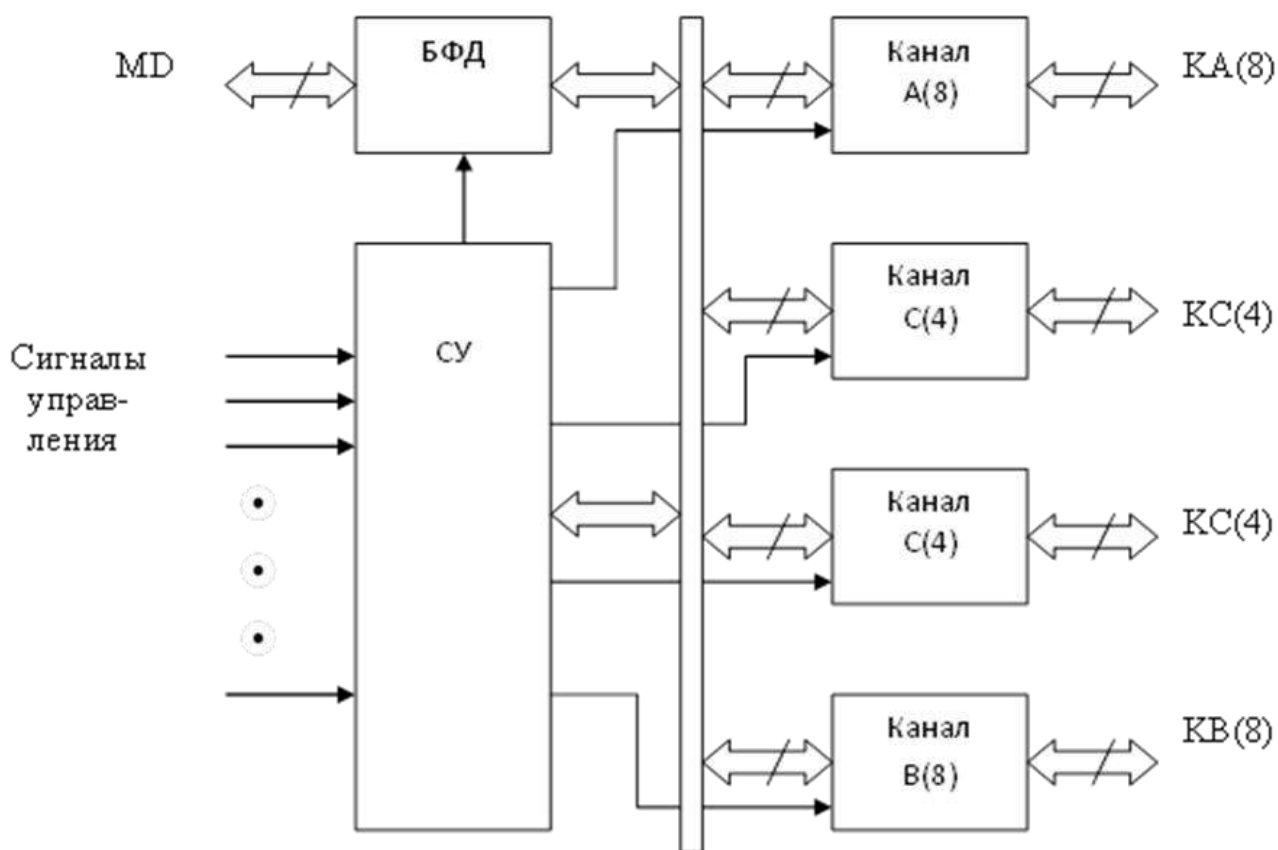


Рис. 10.6 - Структурная схема программируемого устройства ввода/вывода параллельной информации KP580BB55A.

устройство может представляться как четыре последовательных ячейки памяти, если на входы /WR, /RD поданы сигналы /MEMWR и /MEMRD, либо как четыре независимых устройства, если на эти входы поданы сигналы /IOWR и /IORD.

Существует три типа работы схемы задаваемых управляющим словом:

Тун 0 - это простой ввод-вывод данных по трем 8-разрядным каналам, причем канал С может быть подразделен на два 4-раз-рядных канала, каждый из которых может быть независимо использован для ввода вывода данных. Обмен информации происходит без каких либо дополнительных управляющих сигналов.

Тун 1 - позволяет осуществлять обмен данными по каналам А и В с помощью сигналов управления, передаваемых по каналу С. Управляющие сигналы передаваемые по шинам канала С при работе канала А и В в режиме ввода данных представлены на рис.10.7.

По сигналу /STB информация записывается во входной буфер данных параллельного интерфейса из внешнего устройства. Выходной сигнал IBF (ввод в буфер) при этом устанавливается в «1» и поддерживается на протяжении всего интервала времени от записи данных до момента их чтения в микроЭВМ. Ввод данных из буфера в микроЭВМ осуществляется только после окончания сигнала /STB. Для информирования микропроцессора о готовности данных к вводу используется выходной сигнал INTR (запрос прерывания). Разрешение на выдачу сигнала INTR формирует внутренний триггер разрешения прерывания схемы, состояние которого устанавливается программно. Незадействованные под управляющие сигналы линии С6 и С7 могут быть использованы для ввода-вывода данных по типу 0 в зависимости от управляющего слова.

Управляющие сигналы передаваемые по шинам канала С при работе канала А и В в режиме вывода данных представлены на рис.9.8. Данные записываются в схему с помощью импульса записи, подаваемого на вход /WR интерфейса. В момент окончания записи данных, формируется выходной управляющий сигнал /OBF (выход в буфер), указывающий, что данные переданы из микропроцессора во входной буфер данных параллельного интерфейса и

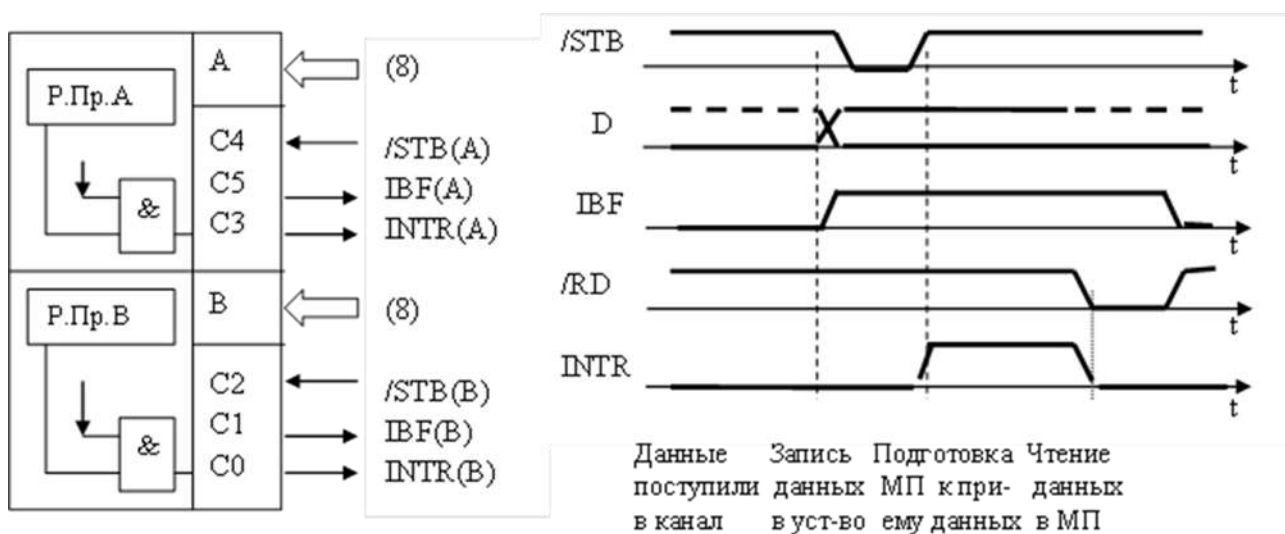


Рис. 10.7 - Работа параллельного интерфейса KP580BB55A в режиме по типу 1 при вводе данных через каналы А и В.

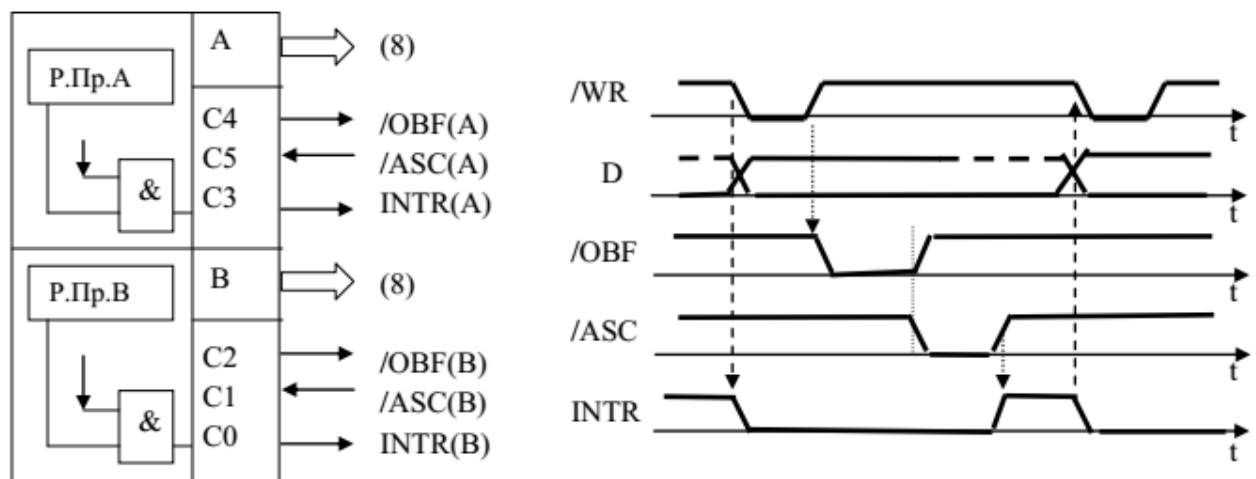


Рис. 10.8 - Работа параллельного интерфейса KP580BB55A в режиме по типу 1 при выводе данных через каналы А и В.

готовы к выдаче во внешнее устройство. Данные выводятся во внешнее устройство по сигналу /ASK, выдаваемым внешним устройством.

Сигнал на выходе INTR (запрос прерывания) используется для информирования микроЭВМ о готовности канала к вводу новых данных. Он устанавливается в «1» когда параллельный интерфейс готов к приему новой порции данных от микропроцессора. Сигнал INTR вырабатывается только тогда, когда есть внутреннее разрешение прерываний (Р.Пр.), которое формируется, как и в предыдущем случае программно. Незадействованные под управляющие сигналы линии C4 и C5 могут быть использованы для ввода-вывода данных по типу 0 в зависимости от управляющего слова. Доступ к ним может быть осуществлен через операции записи/чтения данных из регистра канала С.

Тип 2. При работе по этому типу канал А используется для двунаправленной передачи данных, а канал С для записи управляющих сигналов, обеспечивающих передачу данных по каналу А (рис.10.9). Управляющие сигналы являются комбинацией сигналов необходимых для работы канала А по типу 1 на ввод-вывод данных.

Незадействованные линии C0 - C2 и канал В могут быть использованы на ввод-вывод информации по типу 0.

Комбинация режимов задается записью управляющего слова по адресу регистра управления. Чтение информации из регистра управления недопустимо. При подаче уровня «1» на вход RESET параллельного интерфейса - триггеры разрешения прерывания и все регистры обнуляются, а все каналы устанавливаются в режим ввода данных.

Режим работы каждого канала

программируется с помощью управляющего слова. Одним управляющим словом можно установить различные режимы работы для каждого из каналов

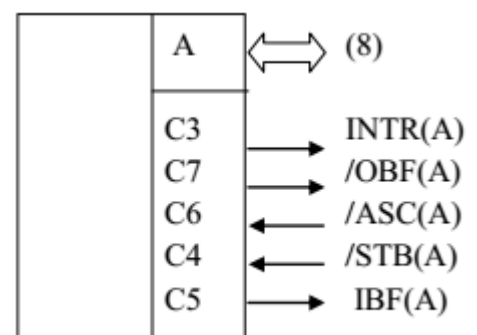


Рис. 10.9 - Работа параллельного интерфейса KP580BB55A в режиме по типу

Подсистема ПДП.

Подсистема ПДП строится на специализированной интерфейсной БИС КР1810ВТ37. Следует помнить, что в реальных системах подключение данной интерфейсной БИС к магистралям микропроцессорной системы осуществляется через специализированные линии, однако в данной практической работе в модельных целях рассматривается подключение контроллера ПДП через подсистему прерываний (считается, что основная подсистема ПДП, входящая в состав основного блока микропроцессорной системы сбора данных, достигла предела каскадирования, переход микропроцессора в режим ПДП следует предусмотреть на программном уровне).

Режим прямого доступа в память (ПДП) является самым скоростным способом обмена, который реализуется с помощью специальных аппаратных средств - контроллеров ПДП без использования программного обеспечения. Для осуществления режима ПДП контроллер должен выполнить ряд последовательных операций рис (10.10.):

- 1) принять запрос DREQ на ПДП от внешнего устройства;
- 2) сформировать запрос HRQ на захват шин для ЦП;
- 3) принять сигнал HLDA, подтверждающий этот факт после того, как ЦП войдет в состояние захвата (МД, МА, МУ переведены в z-состояние);
- 4) сформировать сигнал DACK, сообщаящий внешнему устройству о начале

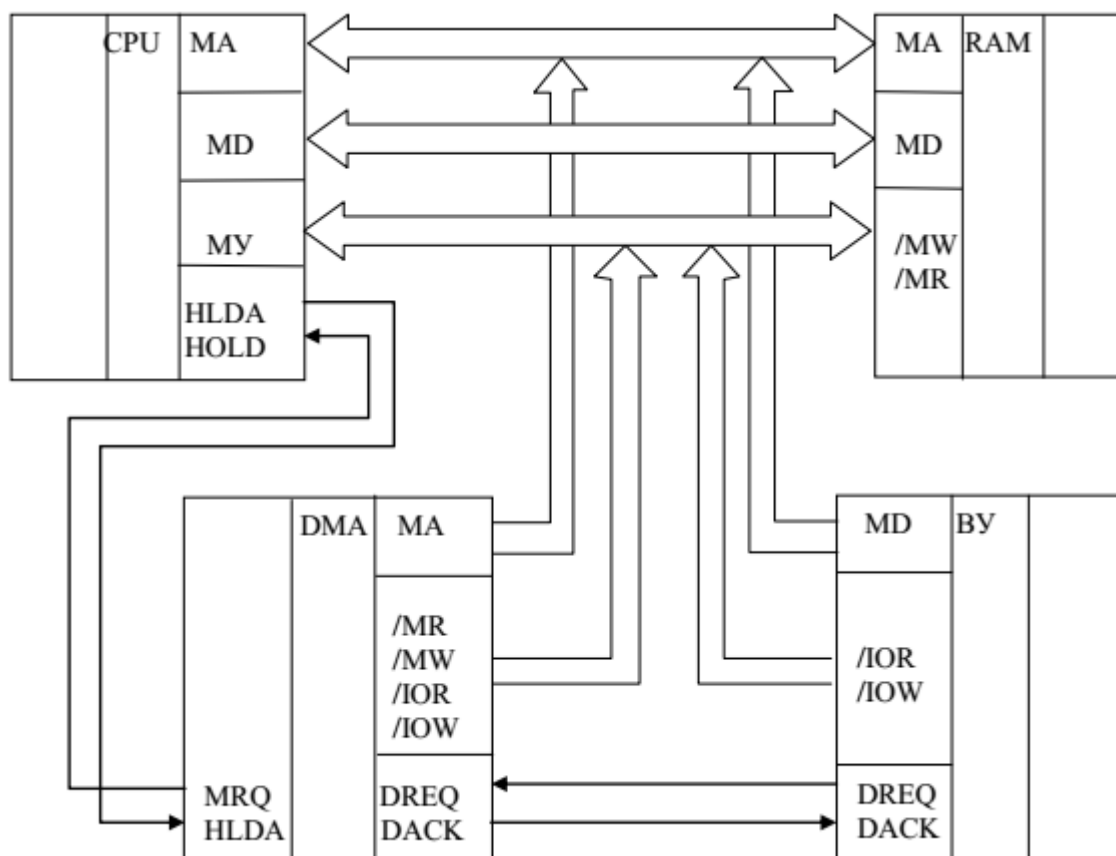


Рис. 10.10. Структурная схема МП системы с контроллером ПДП

выполнения циклов ПДП;

- 5) сформировать на МА адрес ячейки памяти, предназначенный для обмена;
- 6) выработать сигналы /MR, /IOW и /MW, /IOR, обеспечивающие управление обменом;
- 7) по окончании ПДП либо повторить цикл ПДП, изменив адрес, либо прекратить ПДП, сняв запрос HRQ. (в данной практической работе в модельных целях запрос на ПДП выдается через подсистему прерываний, подтверждение режима ПДП следует также предусмотреть через подсистему прерываний).

Циклы ПДП выполняются с последовательно расположенными ячейками памяти, поэтому контроллер должен иметь счетчик адреса ОЗУ. Число циклов прямого доступа определяется специальным счетчиком, а управление обменом осуществляется специальной логической схемой, формирующей в зависимости от типа обмена пары управляющих сигналов: /MR, /IOW(циклы чтения), /MW, /IOR(циклы записи).

Из изложенного следует, что контроллер ПДП по запросу должен взять на себя управление системными шинами и выполнять совмещенные циклы чтения-вывода или записи-ввода до тех пор, пока содержимое счетчика циклов ПДП не будет равно нулю. На рис. 10.10. показана структурная схема микропроцессорной системы с контроллером ПДП.

Контроллер прямого доступа в память (КПДП) КР1810ВТ37 (см. рис.10.11.) используется в составе

микропроцессорных систем, выполненных на базе МПК К580, К1810, К1821. Контроллер реализует прямой доступ к памяти по четырем независимым каналам с положительным или отрицательным приращением адреса со скоростью до 1,6 Мбайт/с. КПДП позволяет реализовать передачу память - память, имеет широкие возможности программного управления и каскадирования. Каждый канал может выполнять до 64К циклов ПДП и имеет возможность автоматической инициализации, т. е. повторения циклов ПДП с теми же параметрами.

Назначение выводов КПДП:

CLK - вход для подключения тактового генератора $F_{CLK}=3$ МГц;

CS - выбор кристалла. CS=0 разрешает работу КПДП;

RESET - сброс. Сигнал высокого

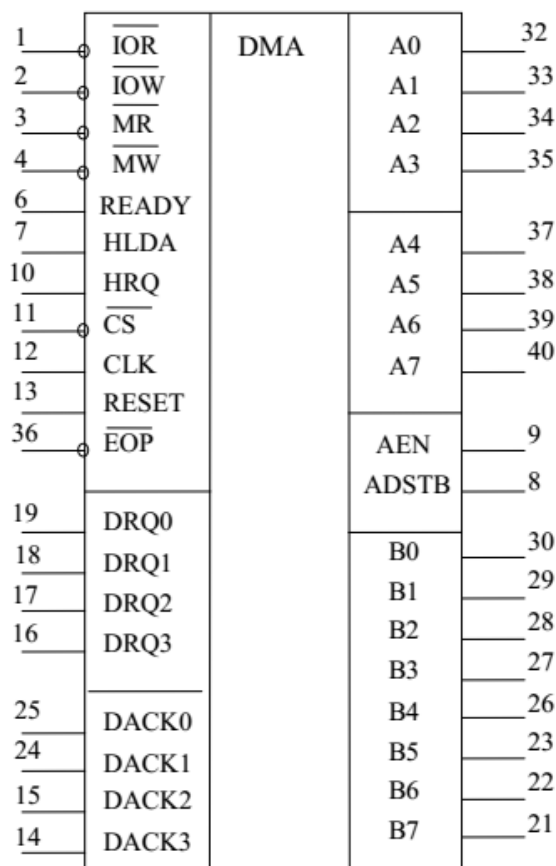


Рис. 10.11 - Условное графическое обозначение контроллера прямого доступа в память КР1810ВТ37

уровня переводит КППДП в исходное состояние, устанавливая в нуль регистры команд, условий, временного хранения, а также устанавливая в единицу все разряды;

READY - готовность. Входной сигнал, используемый для синхронизации работы КППДП с медленнодействующими устройствами;

HLDA - подтверждение захвата. Входной сигнал, используемый ЦП для сообщения КППДП о возможности выполнения циклов ПДП;

DREQ3 - DREQ0 - входы запросов на ПДП от внешних устройств.

Полярность запросов задается программно. Сигналы на этих входах должны удерживаться до прихода сигнала DACK. В исходном состоянии приоритет запросов естественный, DREQ0 имеет наивысший приоритет;

DB7 - DB0 - двунаправленная шина данных с буфером, имеющим Z-состояние. В циклах ПДП на эти линии выдается восемь старших разрядов адресного кода, которые необходимо "защелкнуть" на внешнем регистре сигналом ADSTB. В режиме работы с ЦП по этим линиям осуществляется приём-передача данных;

/IOR - чтение, как вход используется ЦП для чтения содержимого внутренних регистров КППДП, как выход в режиме ПДП разрешает выдачу данных из внешних устройств;

/IOW - запись, как вход используется ЦП для загрузки данных в регистры КППДП, как выход в режиме ПДП разрешает запись данных в регистры внешних устройств;

/EOP - окончание процесса. Вход/выход, используемый для указания окончания процесса передачи данных в режиме ПДП. Подавая на этот вход сигнал низкого уровня, можно прекратить передачу данных. После завершения передачи данных по одному из каналов на выходе устанавливается сигнал /EOP=0. По этому сигналу (внешнему или внутреннему) снимается запрос и обслуживание прекращается. Если установлен режим автоинициализации, то происходит загрузка рабочих регистров данного канала содержимым базовых регистров, а разряды регистра маски не меняются. В режимах без автоинициализации разряды маски и разряд ТС в слове состояния устанавливаются в соответствии с состоянием обслуженного канала. При передаче память - память вывод /EOP ориентирован на выход, и по окончании счета на этом выходе формируется сигнал. Если вывод /EOP не используется, то он должен быть подключен через резистор к шине питания (+5 В) для предотвращения формирования ложных сигналов окончания процесса;

A3 - A0 - адресные входы/выходы. Используются как входные в режиме работы с ЦП и для адресации к каналам и регистрам каналов КППДП. В режиме ПДП являются выходами, по которым передаются четыре младших разряда адреса ОЗУ;

A7 - A4 - адресные выходы, на которые в режиме ПДП передаются соответствующие разряды адреса ОЗУ. В режиме работы с ЦП переходят в Z-состояние;

HRQ - выход запроса захвата на управление системной шиной. Запрос на ПДП ЦП;

DACK3 - DACK0 - подтверждение ПДП. Выходные линии, на которые

выдаются сообщения для ВУ о возможности выполнения циклов ПДП. Полярность сигнала задается программно. После сигнала RESET на выходах DACK устанавливается нуль;

AEN - разрешение адреса. AEN=1 устанавливается на время выдачи восьми старших разрядов адреса ОЗУ на линии DB7 - DB0;

ADSTB - строб адреса. Выход, на котором формируется импульс (строб), осуществляющий запись старших разрядов (A15-A8) адреса ОЗУ с шин DB7 - DB0 во внешний буферный регистр;

/MEMR - чтение из памяти. Выход, используемый в режиме ПДП для управления операцией чтения из памяти;

/MEMW - запись в память. Выход, используемый в режиме ПДП для управления операцией записи в память.

Ucc - шина питания (+5В).

GND - общий.

Структура контроллера прямого доступа в память (рис.10.12.).

Контроллер включает четыре канала, каждый из которых состоит из четырех 16-разрядных регистров.

Регистр текущего адреса CAR хранит текущий адрес ячейки памяти при выполнении цикла ПДП. После выполнения цикла ПДП содержимое этого регистра увеличивается или уменьшается на единицу. Оно может быть прочитано или загружено с помощью двух команд ввода-вывода. Содержимое CAR может быть обновлено по сигналу /EOP, если запрограммирован режим автоинициализации.

Регистр циклов ПДП CWR хранит число слов, предназначенных для передачи. При загрузке этого регистра необходимо помнить, что загружаемая константа должна быть на единицу больше числа слов, необходимых для передачи. При выполнении циклов ПДП регистр работает в режиме вычитающего счетчика. Разряд TC регистра состояния устанавливается в единицу при переходе из нулевого состояния в состояние FFFFH. Содержимое CWR может быть обновлено при автоинициализации по сигналу /EOP либо в регистре сохраняется значение FFFFH.

Регистр хранения базового адреса BAR и регистр хранения базового числа циклов ПДП WCR хранят базовые значения адреса и числа циклов ПДП, участвуют в автоинициализации. При начальной загрузке контроллера ПДП исходными параметрами происходит одновременная запись в регистры CAR, BAR, CWR и WCR. В процессе выполнения циклов ПДП содержимое BAR и WCR не изменяется. Прочитать состояние этих регистров невозможно. Кроме того, каждый канал имеет 6-разрядный **регистр режима MR**, определяющий режим его работы. При загрузке этого регистра в младших разрядах D1, D0 указывается код номера канала.

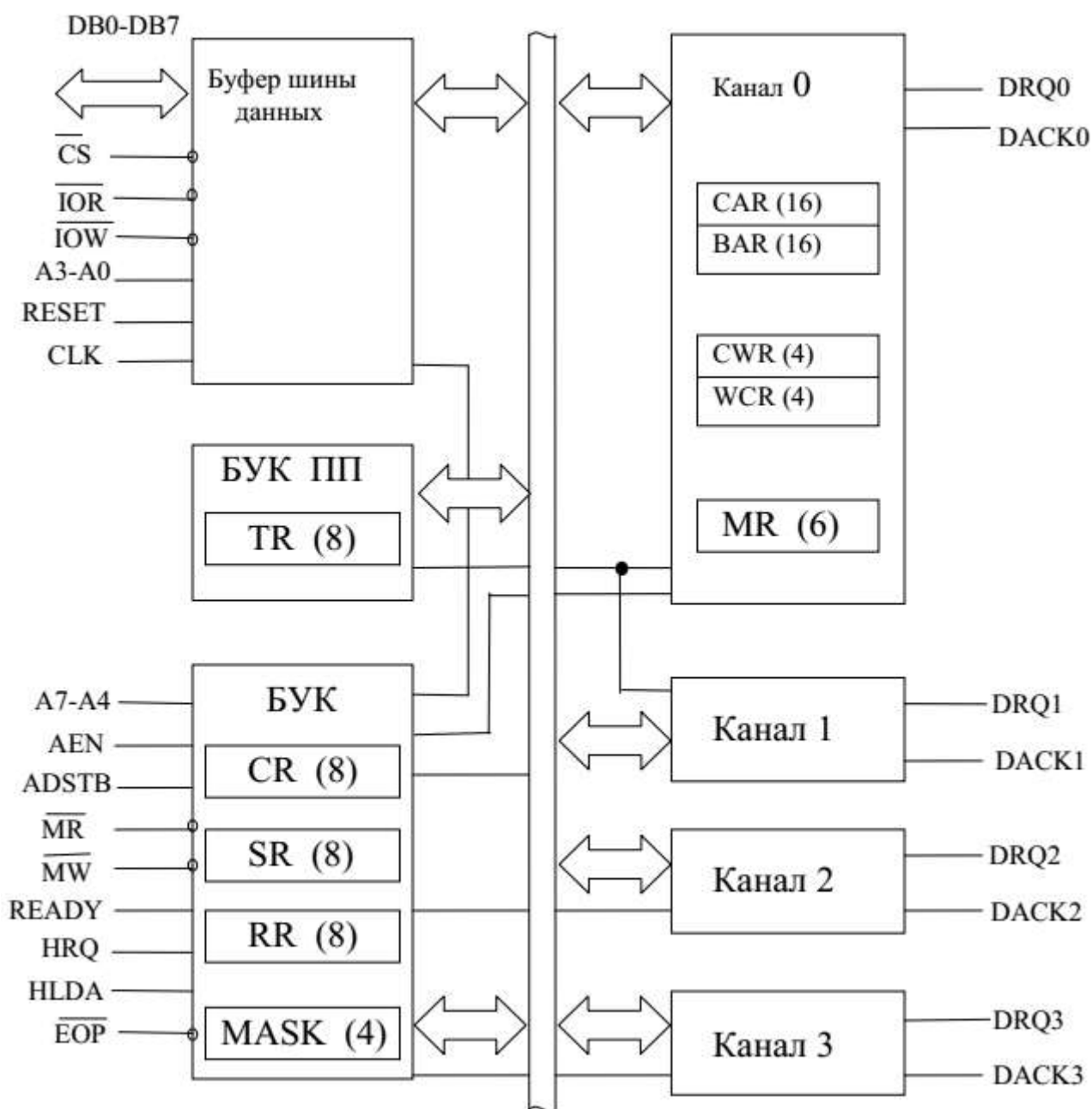


Рис. 10.12. Структурная схема контроллера прямого доступа в память K1810BT37

Контроллер ПДП включает в себя три функциональных блока, которые выполняют функции управления. **Буфер шины данных** служит для согласования работы контроллера с ЦП. Некоторые сигналы, обеспечивающие эти функции, используются для управления передачей данных в циклах ПДП. **Блок управления контроллером** при передаче память-память включает один 8-разрядный регистр TR временного хранения данных, обеспечивающий хранение байта в цикле передачи память-память на время изменения адреса. Последнее загруженное в этот регистр слово сохраняется там до поступления сигнала RESET. **Блок управления режимом ПДП** вырабатывает необходимые сигналы управления при передаче данных в циклах ПДП. Включает два 8-разрядных и два 4-разрядных регистра.

Регистр команд CR определяет основные параметры работы канала. Загрузка CR осуществляется командой вывода от ЦП, а сброс по сигналу RESET или

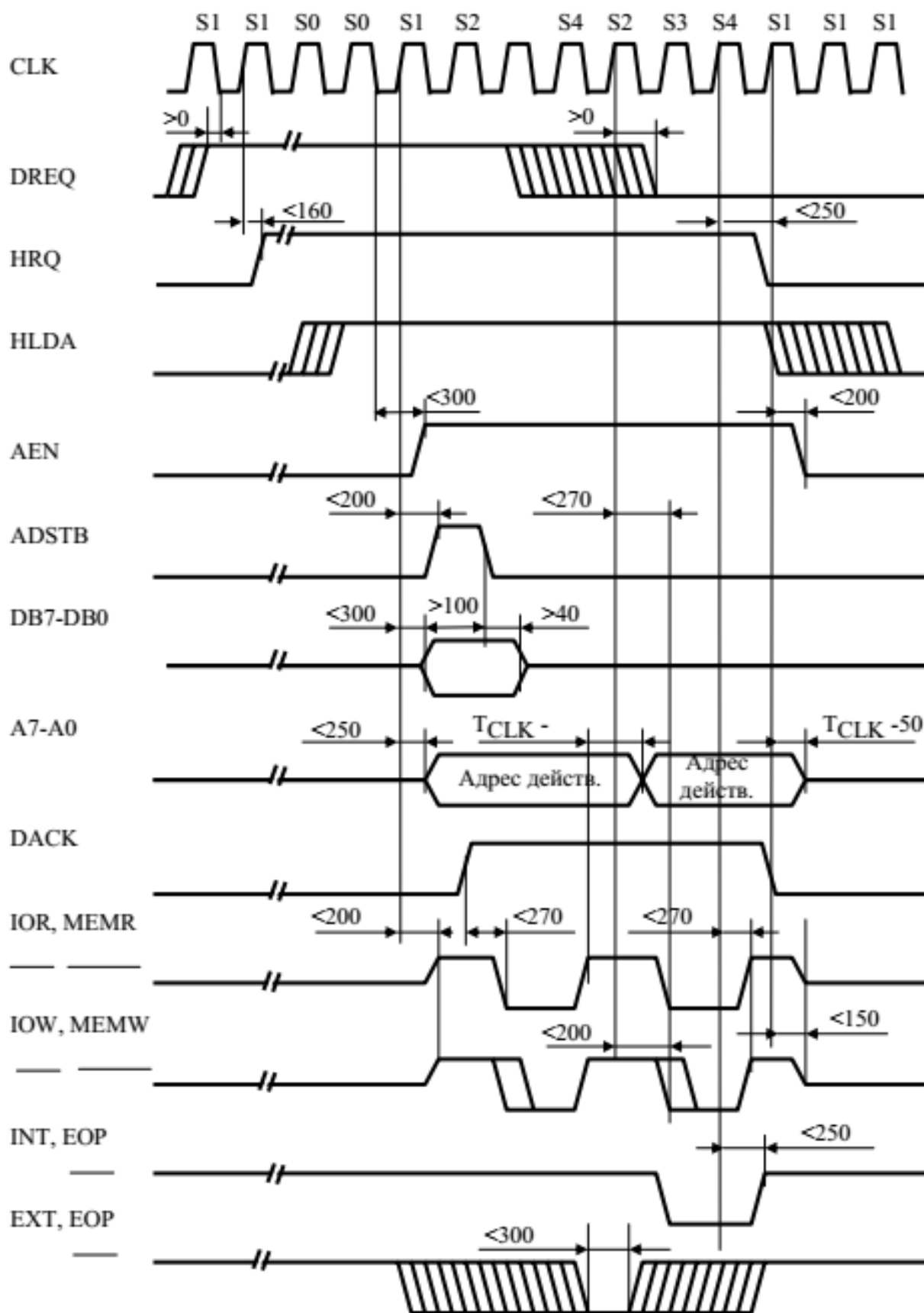


Рис. 10.13. Структурная схема контроллера прямого доступа в память K1810BT37

команде общего сброса. Разряды D0, D1 используются для задания режимов работы каналов 0 и 1 в режиме память - память. Разряд D2 инициализирует контроллер для выполнения ПДП, разряд D3 определяет режим выполнения циклов ПДП. Если D3=1, циклы ПДП выполняются с пропуском одного такта при изменении адреса в пределах младшего байта. Разряд D4 устанавливает режим приоритетов. Если D4=1, запросу обслуженного канала присваивается наименьший приоритет - это режим вращения приоритета. Разряд D5 устанавливает режим удлиненного цикла записи. Если D5=1, то сигналы /LOW и /MEMW вырабатываются с двойной длительностью. Разрядами D6, D7 программируются уровни запросов на ПДП (DREQ) и сигналов подтверждения ПДП (DACK).

Режимы работы ПДП.

Контроллер ПДП может работать в двух основных режимах: с ЦП и выполнения циклов ПДП. В режиме работы с ЦП контроллер воспринимается им как внешнее устройство, а после загрузки управляющих слов переходит в пассивное состояние S1. В этом состоянии контроллер находится до тех пор, пока на вход одного из каналов не поступит запрос на ПДП DREQ или этот запрос не будет выставлен программно от ЦП. Обнаружив запрос на ПДП, контроллер переходит в состояние S0, и выставляет сигнал запроса на захват системной шины HRQ, ожидая от ЦП сигнала подтверждения захвата HLDA. При получении сигнала HLDA контроллер начинает выполнять циклы ПДП.

Различают четыре рабочих состояния при выполнении этих циклов: S1-S4. Если при выполнении циклов ПДП на вход READY, подать ноль, контроллер между тактами S2/S3 и S4 выполняет такты ожидания SW. Состояние SW характеризуется активностью линий передачи данных. При передаче информации в режиме память - память необходимо выполнить два полных цикла чтения и записи, поэтому для передачи одного слова контроллер выполняет два цикла ПДП по четыре такта в каждом: S11-S14 для чтения из памяти и S21-S24 для записи в память.

Временная диаграмма работы контроллера в циклах ПДП представлена на рис. 10.13. В пассивном состоянии происходит опрос входов запросов на ПДП и возможно взаимодействие с ЦП с помощью обычных команд ввода - вывода. Так как взаимодействие с ЦП КППДП чаще осуществляет словом из двух байтов, то для правильного их выбора контроллер использует внутренний триггер, указывающий на операцию с младшим или старшим байтом слова. Этот триггер сбрасывается сигналом RESET или командой общего сброса, указывая на операцию с младшим байтом. После выполнения операции с младшим байтом он устанавливается в единицу, указывая старший байт.

Контроллер может быть запрограммирован для выполнения следующих четырех режимов работы ПДП. **В режиме одиночной передачи** осуществляется передача одного байта, при этом содержимое счетчика циклов ПДП (CWR) уменьшается, а содержимое адресного регистра (CAR) уменьшается или увеличивается на единицу. Бит окончания передачи TC в регистре условий устанавливается в единицу, когда содержимое CWR примет

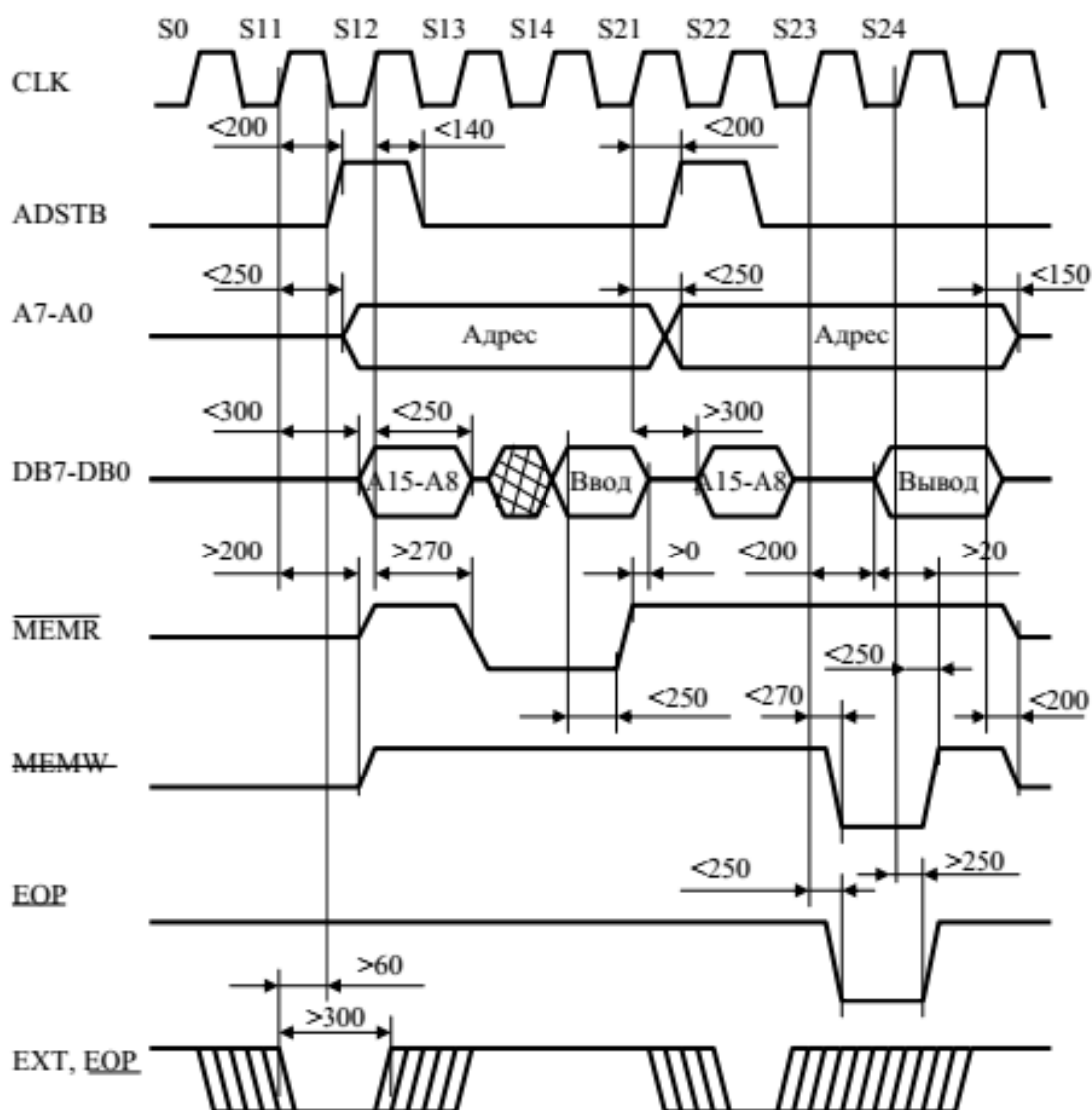


Рис. 10.14. Временная диаграмма работы контроллера прямого доступа в память в циклах память - память

значение FFFFH.

Если DREQ остаётся активным и после передачи одного байта, сигнал HRQ снимается, а новый цикл передачи возможен с приходом очередного сигнала HLDA.

В режиме блочной передачи циклы ПДП осуществляются до момента установления бита TC в регистре условий, т. е. когда счетчик циклов ПДП CWR примет значение FFFFH или передача остановится по внешнему сигналу EOP. Циклы передачи могут быть возобновлены, если канал был запрограммирован на автоинициализацию.

В режиме передачи по требованию циклы ПДП продолжаются до тех пор, пока не установится разряд TC в регистре условий либо не придет сигнал /EOP, либо не снимется сигнал DREQ. В этом режиме передача может осуществляться, пока внешнее устройство не закончит передачу информации. Автоинициализацию в этом режиме можно осуществлять после окончания передачи сигналом /EOP, внешним или вырабатываемым по

признаку ТС.

Режим передачи память - память позволяет осуществлять перемещение блоков информации в поле оперативной памяти. Для реализации этого режима используются параметры каналов 0 и 1. Передача инициализируется программно установкой DREQ в канале 0. После прихода сигнала HLDA=1 контроллер за четыре такта считывает данные и записывает их в регистр временного хранения TR, затем за четыре такта записывает эти данные в ячейку памяти с адресом из CAR канала 1. Когда содержимое регистра циклов ПДП CWR примет значение FFFFH, установится разряд ТС и передача закончится. Канал 0 может быть запрограммирован на передачу информации без изменения адреса, что позволяет заполнить ячейки блока ОЗУ константой. В этом режиме внешний сигнал /EOP, воспринимаемый контроллером, используется при поиске нужных кодов в поле адресов ОЗУ. Временная диаграмма работы контроллера в этом режиме показана на рис.10.14. Режим передачи память - память может быть инициализирован сигналом AEN без использования сигнала DACK.

В случае каскадирования выводы HRQ и HLDA дополнительной схемы подключаются к выводам DREQ и DACK основной схемы (рис. 10.15.). В этом случае сигналы запросов на ПДП проходят через схемы приоритетов БИС КПДП более высокого уровня. При этом никакие другие сигналы основной схемы в формировании циклов ПДП не участвуют. Другие контроллеры могут быть подключены как к свободным входам запросов основной схемы, так и к входам подчиненной схемы.

Типы передачи ПДП. Во всех режимах ПДП возможны три основных типа передачи. **Запись данных:** осуществляется передача данных от внешнего устройства к ОЗУ. Контроллер в этом случае активизирует сигналы /MEMW и /IOR. **Чтение данных:** осуществляется передача данных от ОЗУ к внешнему устройству, активизируются сигналы /MEMR и /IOW. В случае **проверки или псевдопередачи** контроллер выполняет действия такие же, как в цикле чтения-записи, но сигналы управления не вырабатываются. В этом случае сигнал READY не воспринимается. Кроме того, контроллер может быть запрограммирован для выполнения дополнительных функций.

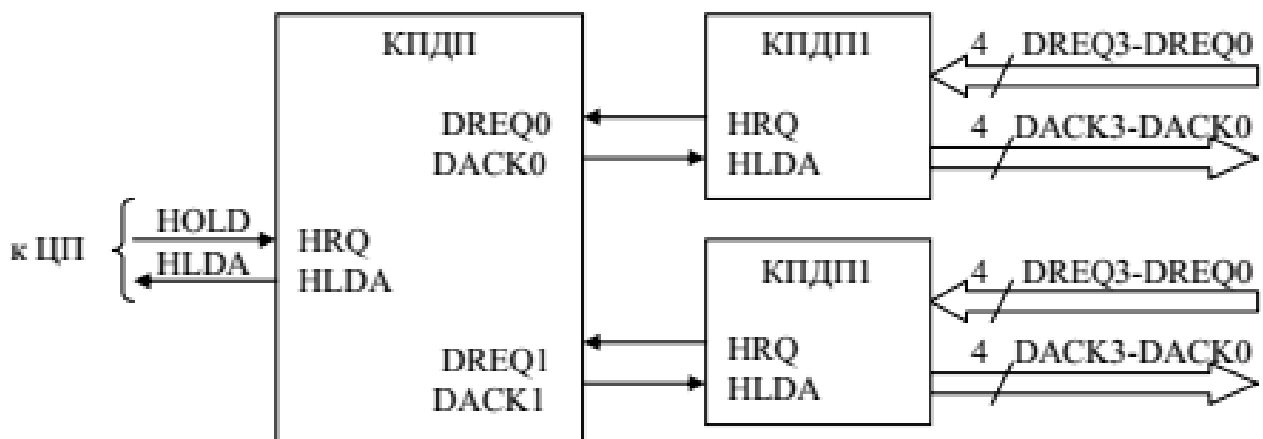


Рис. 10.15. Схема каскадирования контроллера прямого доступа в память

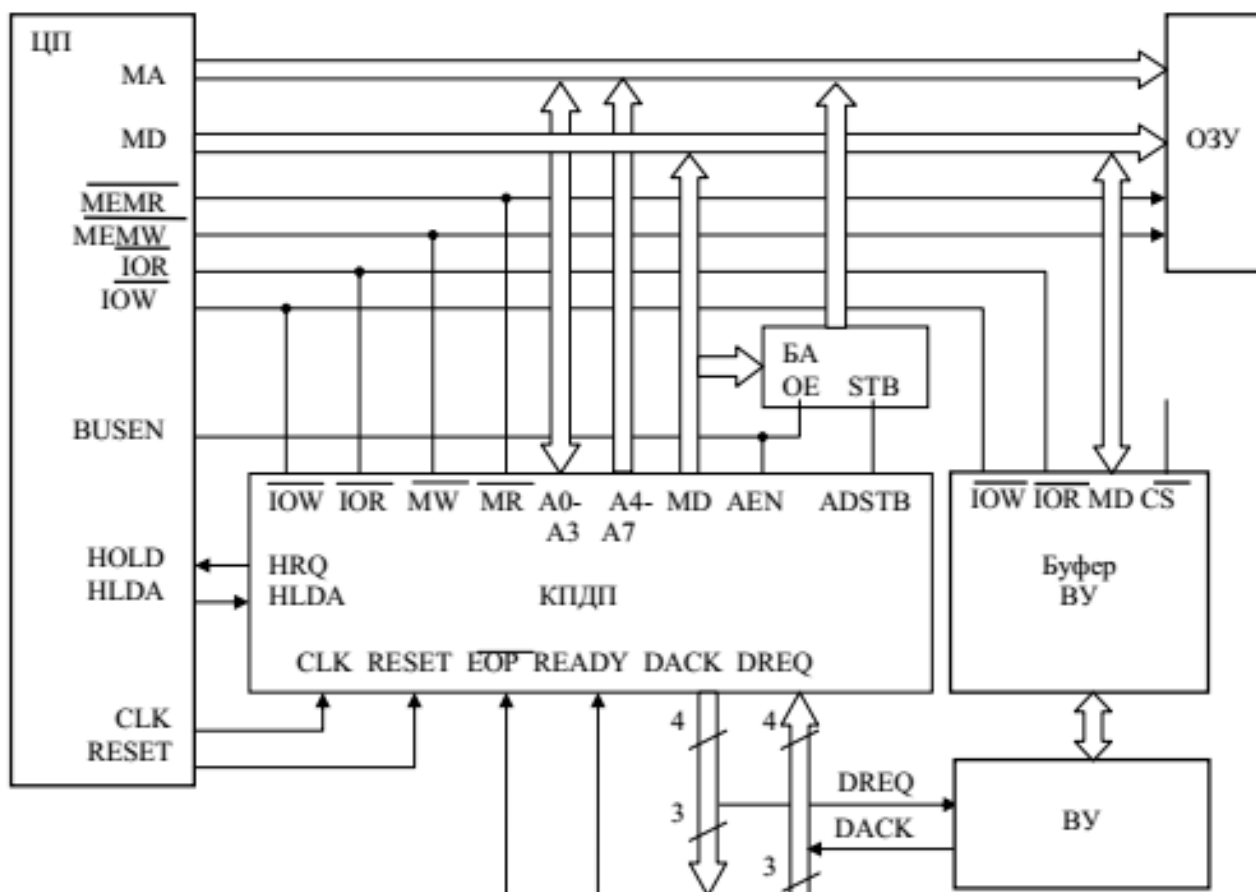


Рис. 10.16. Схема подключения КППД к шине микропроцессорной системы

Автоинициализация осуществляется, если установлен соответствующий разряд в регистре условий, и по сигналу /EOP. При автоинициализации содержимое базовых регистров BAR и WCR загружается в регистры текущих значений CAR и CWR. Разряды маски при этом не меняются. После автоинициализации контроллер готов к работе и возобновляет действие с приходом очередного сигнала DREQ. Для автоинициализации обоих каналов в режиме память - память регистры циклов ПДП CWR должны программироваться идентично.

Контроллер может быть запрограммирован для обслуживания каналов с жестко **заданными приоритетами** либо с их **циклическим изменением**. При жестко заданном приоритете наивысший приоритет устанавливается за каналом с меньшим номером. При циклическом изменении самый низкий приоритет присваивается каналу после его обслуживания. Это позволяет обслужить все каналы поочередно.

Для уменьшения времени передачи данных предусмотрена возможность выполнения циклов ПДП за два такта. В этом случае (рис.2.13) из цикла ПДП удаляются такты S1 и S3 на время изменения адреса по восьми младшим разрядам (A7-A0), которые формируются только при смене кода на старших разрядах A15-A8. Использование этой операции в режимах блочной передачи и передачи по требованию позволяет значительно сократить общее время передачи данных. Такая операция называется **сжатием во времени**.

Подключение контроллера к системной шине. Для уменьшения числа

выводов на корпус БИС восемь старших разрядов адреса выдаются в такте S1 на выводы шины данных и должны быть "защелкнуты" на внешнем регистре БР, выходы которого подключаются к старшим разрядам шины адреса. Запись во внешний регистр осуществляется сигналом ADSTB. Линия AEN используется для того, чтобы разряды адреса оставались действующими на МА в течение трех тактовых циклов ПДП. Линии A7-A0 подключается непосредственно к МА. Сигналы /MEMR, /MEMW, /IOR, /IOW управляют в циклах ПДП соответственно ОЗУ и буфером внешнего устройства. На рис. 2.15. приведена схема подключения контроллера ПДП к системной шине микропроцессорной системы.

Задание к практическому занятию

Разработать часть принципиальной схемы, включающей: блок обмена с датчиками, работающими по последовательному каналу, блок обмена с датчиками, работающими по параллельному каналу и подсистему ПДП. При выполнении задания данного практического занятия следует на основании варианта задания к практической работе разработать принципиальную схему заданных блоков. Для разработки принципиальных схем следует воспользоваться САПР PCAD или Altium Designer. Предварительно следует разработать библиотеки используемых элементов (либо воспользоваться имеющимися). Выходные сигналы блоков необходимо свести в шины, входные сигналы блоков вывести на разъемы.

Разработанные части принципиальной схемы будут использоваться на следующих практических занятиях в рамках данной практической работы.

Требования к оформлению отчета по практическому занятию

Отчет должен быть подготовлен в печатном виде с помощью редактора MS Word и должны содержать следующие обязательные разделы: цель и задачи практического занятия, задание для выполнения практического занятия, информацию о порядке выполнения части практической работы в данном практическом занятии, описание результатов практических исследований. Отчет должен содержать описание процесса разработки части принципиальной схемы с обоснованием принимаемых в процессе разработки решений, а также часть принципиальной схемы, разработанной в процессе практического занятия.

Пояснительная записка оформляется на стандартной белой бумаге формата А4 (210×297 мм), текст размещается на одной стороне каждого листа. Объем пояснительной записки должен быть равен, примерно, 5-10 страницам.

Пояснительная записка обязательно должна быть сброшюрована, допускается использование специальной папки.

Текст должен иметь следующие параметры:

поля: нижнее и верхнее до нумерации стр. – 20 мм, левое – 30 мм, правое – 10 мм;

межстрочное расстояние – полуторное (т. е. на одной странице должно быть не

более 29 строк и 60 ± 2 знака в одной строке, учитывая пробелы);
переплет 0 см;
ориентация – книжная;
шрифт – Times New Roman;
размер шрифта – 14 пунктов;
красная строка – 1,25 см;
текст и другие отпечатанные элементы должны быть чёрными, контуры букв и знаков – чёткими, без ореола и затенения;
название глав и параграфов выделяются полужирным шрифтом;
формулы выравниваются по центру, их нумерация по правому краю в круглых скобках;
рисунки нумеруются снизу (Рисунок 1 – Название), таблицы – сверху (таблица 1 – Название);
страницы нумеруются в правом нижнем углу листа.
Между названием главы и названием параграфа этой главы ставится пробел равный двум интервалам, а название параграфа не должно отделяться от текста этого параграфа пробелом. Названия параграфов отделяются от текста предыдущего параграфа пробелом, равным двум интервалам. Каждая глава, а также введение, выводы, приложения и список использованной литературы начинаются с новой страницы. Слово «Глава» не пишется. Главы имеют порядковые номера в пределах всей работы, обозначаемые арабскими цифрами (например : 1, 2, 3), после которых ставится точка. Слово «параграф» или значок параграфа в названии не ставятся. Параграфы имеют порядковые номера в пределах глав, обозначаемые арабскими цифрами (например: 1.1 и 1.2).
Заголовки глав и параграфов в тексте работы должны располагаться по центру, точку в конце названия главы и параграфа не ставят. Не допускается переносить часть слов в заголовке.
Графический материал выполняется на листах формата не ниже А3 (принципиальная схема) и А4 (нескольких склеенных листах формата А4 при необходимости).
При оформлении пояснительной записки необходимо соблюдать требования действующих ГОСТов и ЕСКД.
Список использованной литературы должен быть выполнен в соответствии с ГОСТ 7.32.2001 «Отчет о научно-исследовательской работе. Структура и правила оформления» и правилами библиографического описания документов ГОСТ 7.1-2003 «Библиографическая запись. Библиографическое описание». Рекомендуется представлять единый список литературы к работе в целом. Список обязательно должен быть пронумерован. Каждый источник упоминается в списке один раз, вне зависимости от того, как часто на него делается ссылка в тексте работы.

Контрольные вопросы

1. В чем отличие режима работы интерфейсной БИС параллельного канала по типу 1 и по типу 2?

2. Какое максимальное число каналов передачи данных можно организовать при работе микросхемы *I8055* по типу 2?
3. В чем отличие полудуплексного режима обмена параллельной информацией от полнодуплексного?
4. Приведите достоинства и недостатки синхронного и асинхронного режима работы интерфейсной БИС последовательного канала.
5. Какова максимальная и минимальная скорость передачи данных для МС *K580BB51A*, если на тактовый вход поступает частота 8МГц, а в схеме имеется предделитель на 128 (для сигналов входов *TxC* и *RxC*), в синхронном режиме? В асинхронном режиме?
6. Каково назначение входа *SYNDET* интерфейсной БИС *I8051* в различных режимах?
7. В каком режиме работы интерфейсной БИС *K580BB51A* можно не использовать вывод *TxE*? Каковы требования к электрическому соединению этого вывода при его неиспользовании?
8. Опишите логику передачи данных при использовании выводов *DTR*, *DSR*, *RTS* и *STS*.
9. В каких режимах с точки зрения процессора может работать интерфейсная БИС ПДП *KP1810BT37*?
10. Какова максимальная разрядность адресной шины микропроцессорной ИУС, с которой может без дополнительных программно-аппаратных решений работать интерфейсная БИС *I8237* (*KP1810BT37*)? Предложите программно-аппаратное решение для расширения максимально допустимой разрядности адресной шины данной БИС, опишите ограничения ее использования.
11. Каково максимальное количество каналов ПДП, которые можно организовать с использованием нескольких БИС *I8237* (*KP1810BT37*)?
12. Каково назначение сигнала *AEN* у БИС *I8237* (*KP1810BT37*)?
13. Предложите программно-аппаратное решение для экстренного вывода системы из режима ПДП.
14. Каково назначение Буфера ВУ в режиме ПДП (см. рис. 10.16)? Каким образом формируется сигнал */CS* для этого блока?
15. Для каких целей используются выводы *A0-A3* интерфейсной БИС *I8237* (*KP1810BT37*) в различных режимах?

Практическое занятие 13. Разработка подсистемы тактирования.

Цель практического занятия:

Разработать часть принципиальной схема аппаратной части микропроцессорной системы сбора данных, включающую подсистему выработки тактирующих импульсов для обеспечения последовательности опроса датчиков по варианту задания.

Теоретические сведения

Подсистема тактирования строится на основе нескольких специализированных БИС интервальных таймеров КР1810ВИ54 (I8254).

БИС программируемого интервального таймера КР1810ВИ54 (18254).

Программируемый таймер (ПТ) КР1810ВИ54 (рис.10.17) предназначен для генерации времязадающих функций, программно-управляемых временных задержек с возможностью программного контроля их выполнения. Программируемые интервальные таймеры применяются в микропроцессорных системах, выполненных на базе МПК БИС КР580, КР1810, КР1821, используемых в задачах управления и измерения в реальном масштабе времени с тактовой частотой до 8 МГц. Конструктивно этот ПТ совместим с ПТ типа КР580ВИ53, отличаются от них повышенным быстродействием и расширенными функциональными возможностями.

Программируемый таймер КР1810ВИ54 включает три независимых канала, каждый из которых может быть запрограммирован на работу в одном из шести режимов для двоичного или двоично-десятичного счета.

Назначение выводов:

CS - выборка кристалла. Сигнал управляет входным буфером **BD**. При **CS=0** разрешается работа буфера;

RD - чтение. Сигнал RD=0 ориентирует входной буфер ВД на вывод. ПТ выдает информацию в ЦП;

WR - запись. Сигнал **WR=0** ориентирует входной буфер **BD** на ввод. ПТ принимает информацию от ЦП;

A0, A1 - адресные входы, по

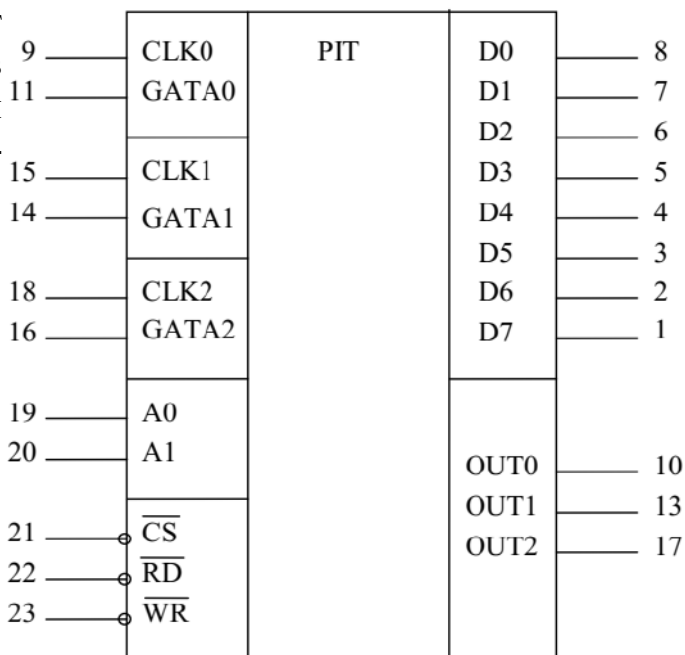


Рис. 10.17. Условное графическое обозначение программируемого интервального таймера КР1810ВИ54

которым осуществляется адресация к одному из каналов:

A0A1= 00 - адрес канала 0;

A0A1= 01 - адрес канала 1;

A0A1= 10 - адрес канала 2;

A0A1= 11 - признак загрузки управляющего слова или команд;

CLK2-CLK0 - входы тактовых сигналов для управления счётчиком/таймером.

Срез сигнала на входе CLK приводит к уменьшению содержимого счетчика/таймера CE на единицу;

GATA2-GATA0 - входы разрешения счета. При GATA=1 разрешается выполнение функций; для некоторых режимов работы разрешается поступление тактовых сигналов на вход счетчика-таймера, для других (импульсный генератор и генератор меандра) открывается выходной буфер OUT;

OUT2-OUT0 - выходы счетчика-таймера.

Структурная схема ПТ (рис.10.18) включает:

буфер шины данных (BD) и логические схемы управления чтением/записью; дешифратор DS, с помощью которого выбирается один из трех каналов либо формируется признак загрузки управляющих слов или команд; три идентичных канала COUNT2 - COUNT0, реализующих запрограммированную функцию.

Каждый канал включает:

16-разрядный буферный регистр OL, служащий для запоминания и хранения мгновенного значения счетчика CE, которое в любое время может быть записано командой "Защелка" или "Чтение состояния канала". После выполнения этих команд содержимое OL может быть считаться в ЦП без остановки дальнейшего счета в регистре CE;

36-разрядный счетчик-таймер CE, работающий в режиме вычитания. Изменение содержимого CE осуществляется по срезу сигнала CLK при GATA=1;

16-разрядный регистр констант пересчета CR, служащий для хранения констант пересчета. Содержимое CR загружается в CE для счета в зависимости от запрограммированного режима;

8-разрядный регистр состояния канала RS, содержимое которого можно считывать в ЦП с помощью команды RBC - "Чтение состояния канала". Содержимое этого регистра является словом состояния канала;

8-разрядный регистр управляющего слова RSW, предназначенный для его хранения. Слово загружается в RCW командой OUT с адресом, формирующим на входах A0, A1 код 11. Выбор конкретного канала осуществляется с помощью двух старших разрядов самого управляющего слова.

Схема управляющей логики канала CL осуществляет управление входом/выходом счетчика/таймера в зависимости от запрограммированного режима.

Режимы работы интервального таймера

По правилам загрузки счетчика-таймера CE содержимым регистра CR все шесть режимов работы ПТ можно разделить на три группы:

1. Режимы 0, 4 - режимы однократного выполнения функции. Константы из CR передаются в CE по первому тактовому сигналу CLK при GATA=1. С приходом последующих сигналов на входе CLK происходит уменьшение содержимого CE. Если во время счета на вход GATA дать нуль, то это приведет к останову счета. При необходимости повторения функции требуется новое программирование - загрузка новой константы.

2. Режимы 1, 5 - режимы с перезапуском. Здесь характерна возможность повторения запрограммированных функций без нового перепрограммирования. Загруженная константа сохраняется в CR, а ее передача в CE осуществляется по фронту сигнала GATA независимо от завершения счета.

3. Режимы 2, 3 - режимы автозагрузки. Загрузка CE содержимым CR осуществляется автоматически при выполнении условий счета (импульсный генератор и генератор меандра), поскольку это режимы с закликиванием счета.

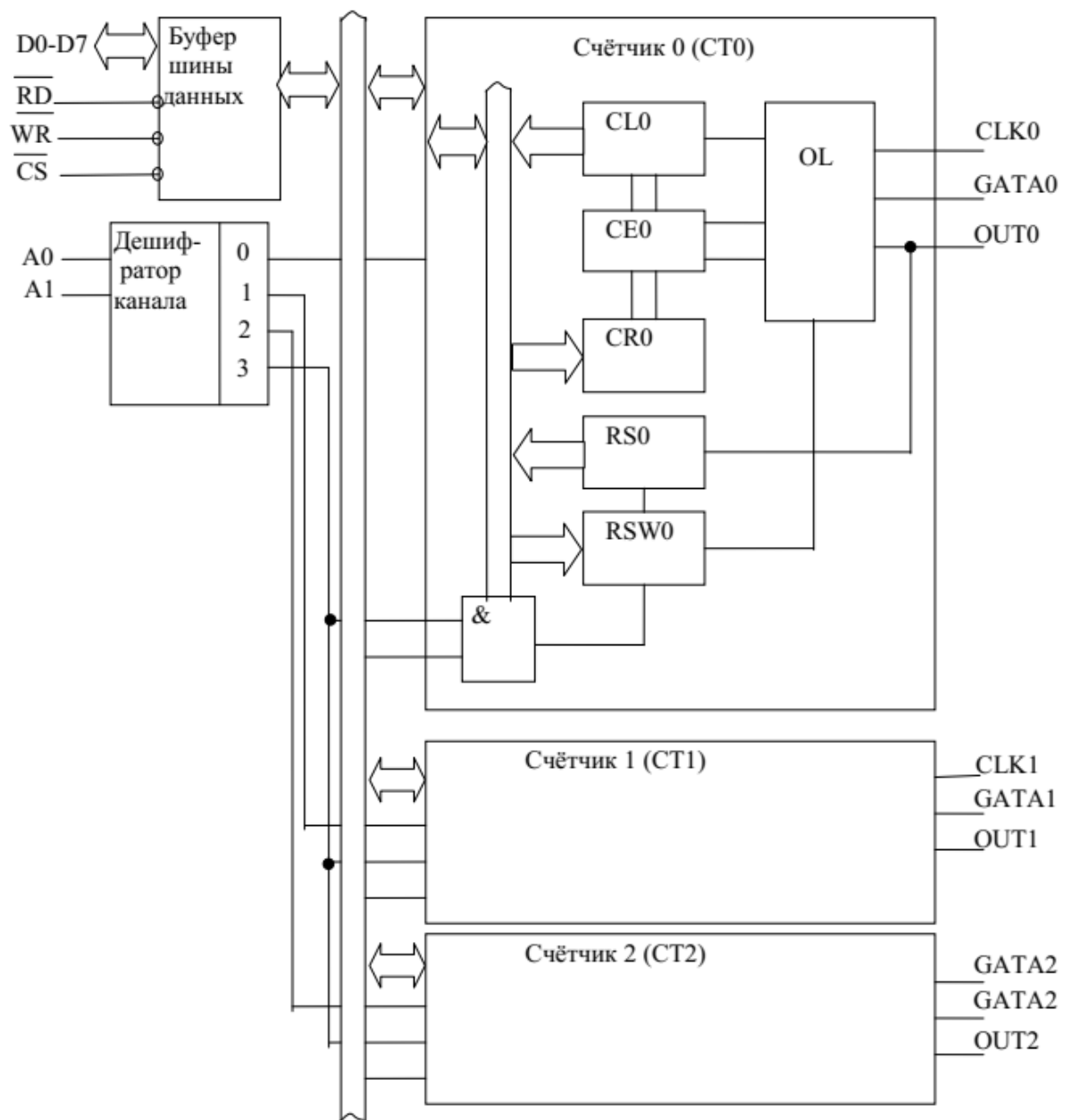


Рис. 10.18. Структурная схема программируемого интервального таймера KP1810BI54

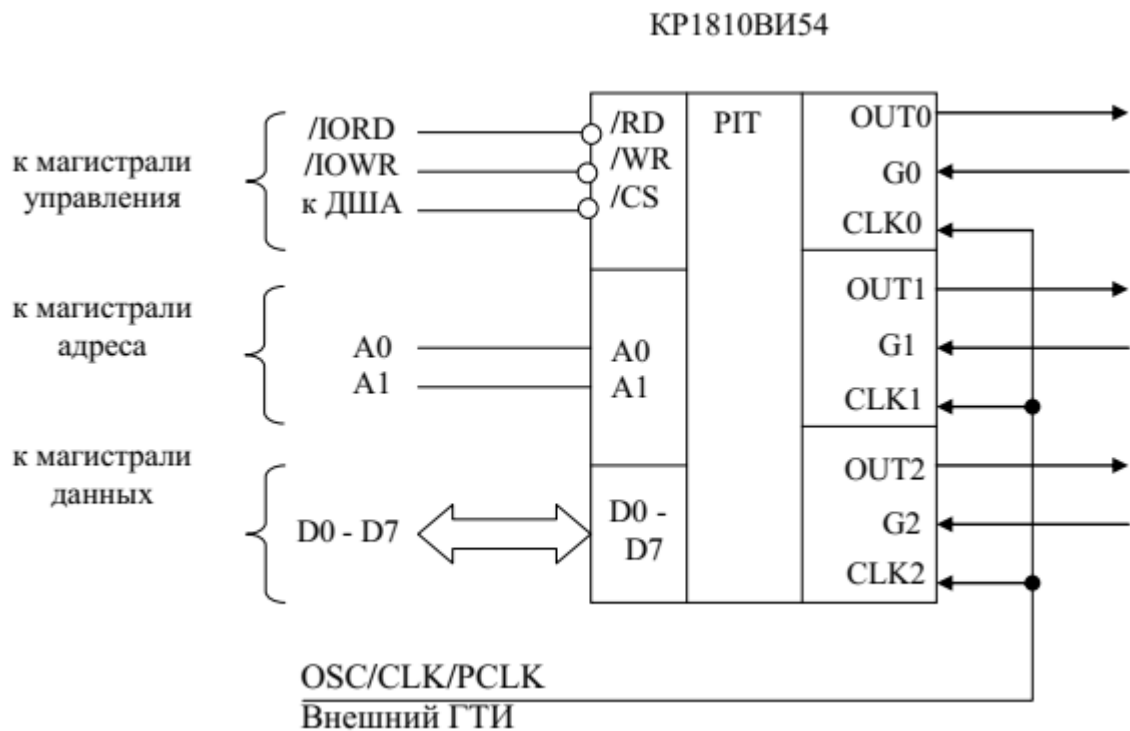


Рис. 10.19. Схема подключения программируемого интервального таймера KP1810BI54 к магистралям микропроцессорной системы.

Выход OUT открывается положительным сигналом на GATA.

Подключение ПТ к МПС осуществляется с помощью линий /CS, /RD, /WR, A0, A1 по общим правилам подключения интерфейсных БИС к системной шине микропроцессорных систем на базе МПК K1810. На рис.10.19 показана схема подключения ПТ к шинам микропроцессорной системы. Входы /RD, /WR ориентируют входной буфер на прием или выдачу, поэтому, подключаются к соответствующим выходам центрального процессора (/IORD, /IOWR), на которых формируется сигнал низкого уровня при выполнении команд ввода-вывода.

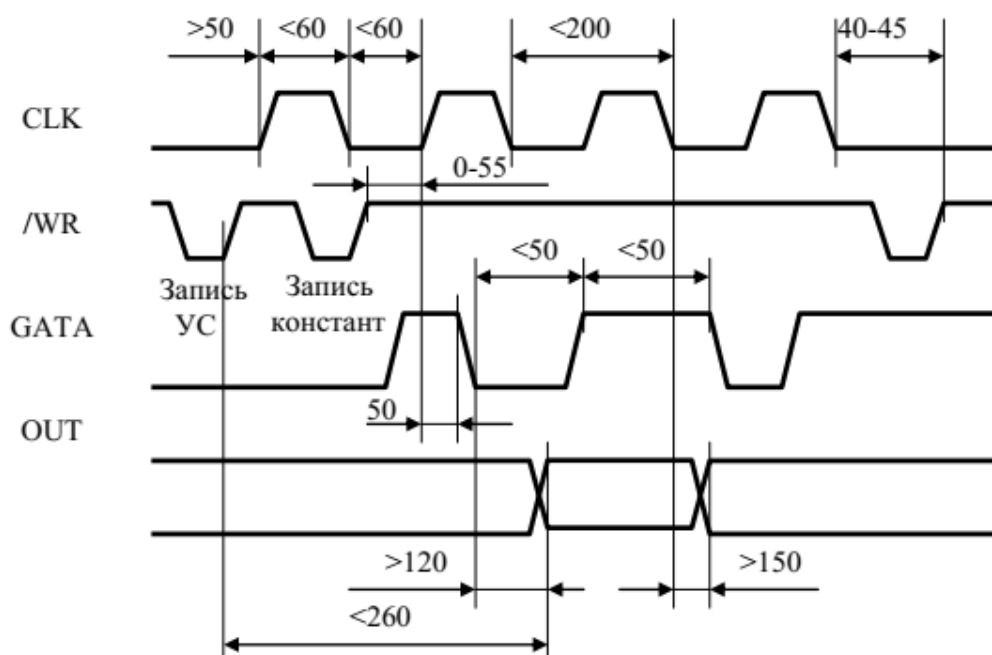


Рис. 10.20. Временная диаграмма работы каналов программируемого интервального таймера KP1810BI54.

Вывод /CS является входом разрешения выбора ПТ. Нулевой потенциал на нем разрешает работу входного буфера ПТ. Этот вход используется для адресации ПТ, он подключается либо к одной из свободных шин адреса (принцип раздельной дешифрации), либо к выходу дешифратора внешних устройств. Выводы A0, A1 являются входами адресов внутренних регистров ПТ, они подключаются к шинам адреса, не занятым в адресации ПТ, обычно к A0, A1 шины адреса микропроцессорной системы.

Временная диаграмма сигналов *CLK*, */WR*, *GATA*, *OUT* показана на рис.10.20.

Функционирование. Как уже отмечалось, каналы ПТ независимо могут быть запрограммированы на работу в одном из шести режимов.

В режиме 0 - прерывание от таймера - низкий уровень сигнала на выводе *OUT* устанавливается сразу же после загрузки управляющего слова. Загрузка константы не оказывает влияния на этот выход. Счет разрешается положительным сигналом на входе *GATA*. Изменение состояния счетчика-таймера *CE* осуществляется по срезу сигнала *CLK*, причем по первому тактовому сигналу происходит загрузка *CE* константой из *CR*, и только второй тактовый сигнал принимает участие в счете. После отсчета загруженного числа устанавливается сигнал *OUT*=1. Таким образом, сигнал *OUT*=0 удерживается на время *N*+1 тактовых периодов, где *N* - загруженная константа.

Если во время счета снять сигнал *GATA*, то счет приостанавливается, содержимое счетчика-таймера сохраняется. Новый положительный сигнал на входе *GATA* вызывает продолжение счета без перезагрузки *CE* содержимым *CR*. Загрузка новой константы во время счета приводит: при записи младшего байта - к остановке текущего счета, а при записи старшего - к запуску нового

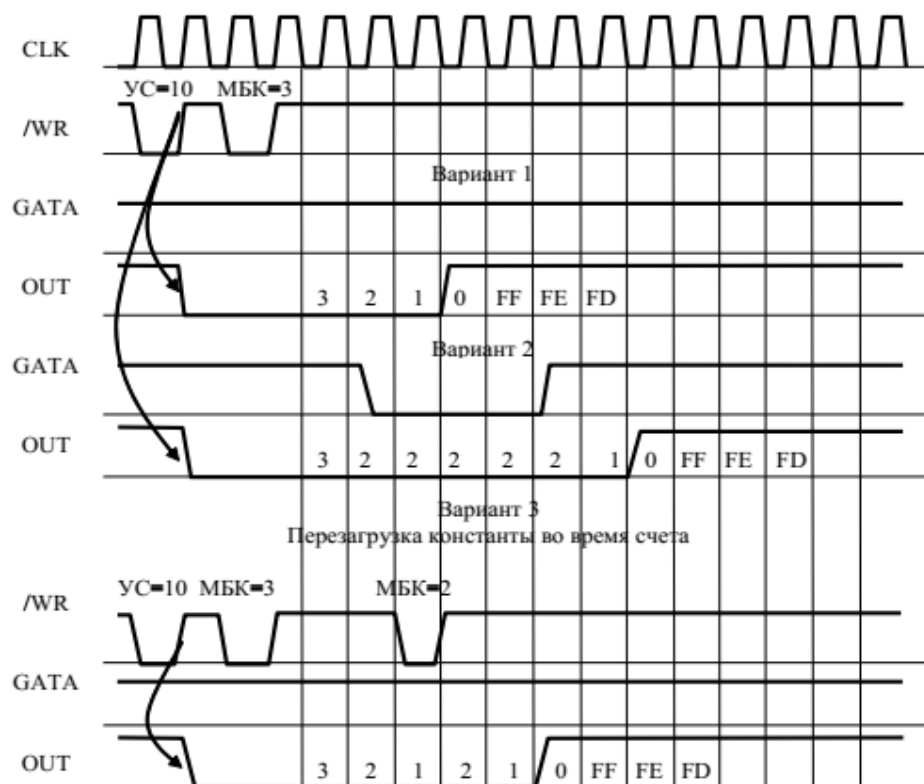


Рис. 10.21. Временная диаграмма работы ПТ в режиме 0
УС - управляющее слово; МБК - младший байт константы

цикла счета. Контроль счетчика (выполнение команд CLC, RBC) в этом режиме возможен только после хотя бы одного цикла счета.

Контроль счётчика (выполнение команд CLC, RBC) в этом режиме возможен только после хотя бы одного цикла счёта. На рис. 10.21. показана временная диаграмма работы ПТ в режиме 0.

В режиме 1 - программируемого ждущего мультивибратора - на выходе OUT формируется сигнал низкого уровня длительностью $T = T_{clk}N$ (где T_{clk} - период тактовых импульсов; N - константа). На выходе OUT по положительному фронту сигнала GATA устанавливается сигнал, который изменяется после окончания счета. Режим 1 является режимом с перезапуском. По каждому фронту сигнала на входе GATA регистр СЕ перезагружается содержимым CR. Это означает, что однажды загруженная константа участвует в счете всякий раз по фронту сигнала GATA, причем по фронту первого сигнала GATA флаг обновления устанавливается в нуль.

Если во время счета в ПТ загружается новая константа, то она устанавливает флаг обновления в единицу, но не влияет на текущий счет. Новый счет начинается только по фронту следующего сигнала GATA. Выполнение команд CLC и RBC возможно только после выполнения хотя бы одного цикла счета. Временная диаграмма работы ПТ в режиме 1 показана на рис. 10.22.

В режиме 2 - импульсного генератора частоты - канал работает как делитель входной частоты F_{clk} на N. Сразу же после загрузки управляющего слова на выходе OUT устанавливается единичный сигнал. При GATA=0 на выходе OUT с частотой F_{clk} на N устанавливается нулевой сигнал на время одного периода CLK. Режим 2 является режимом с автозагрузкой, т. е. после окончания цикла

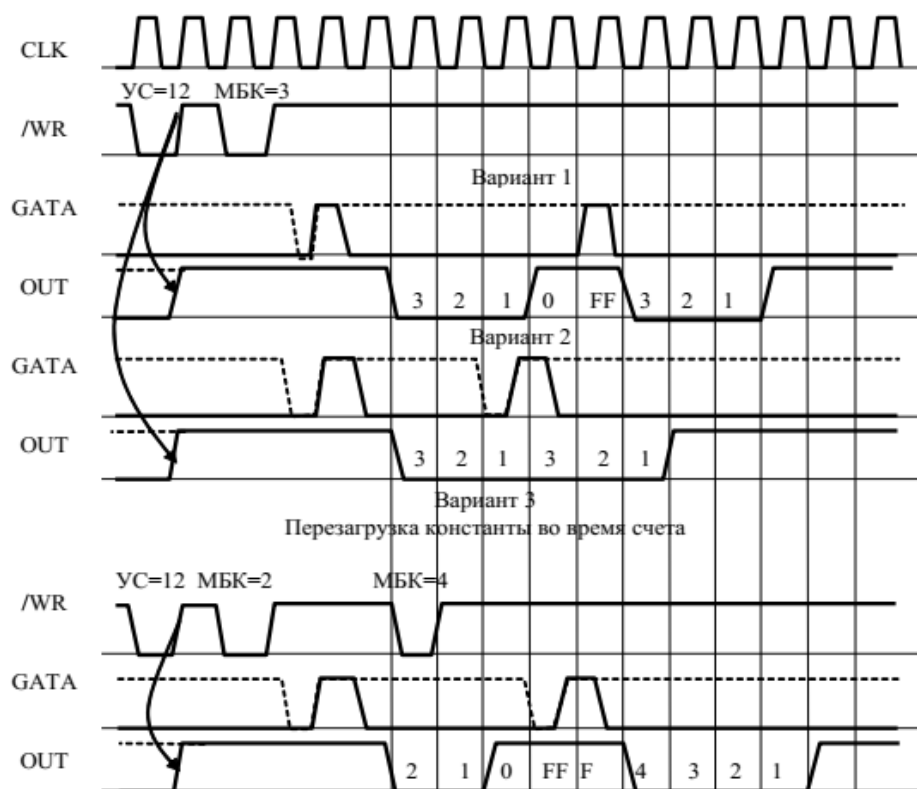


Рис. 10.22. Временная диаграмма работы ПТ в режиме 1. УС - управляющее слово; МБК - младший байт константы

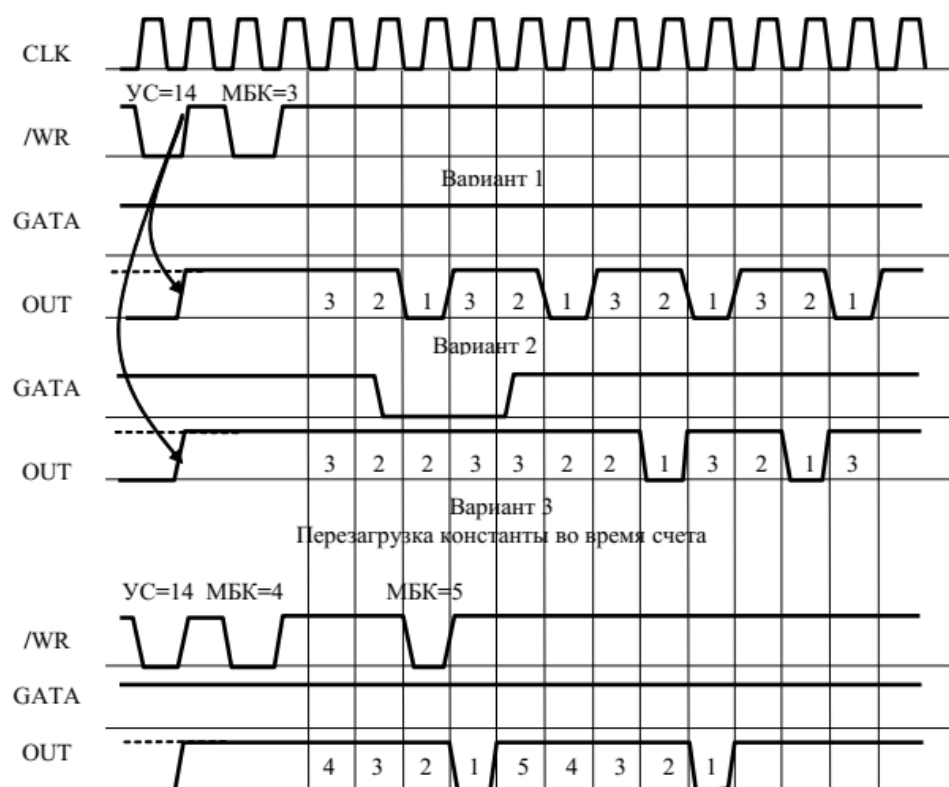


Рис. 10.23. Временная диаграмма работы ПТ в режиме 2
 УС - управляющее слово; МБК - младший байт константы
 счета СЕ автоматически перезагружается и счет повторяется.

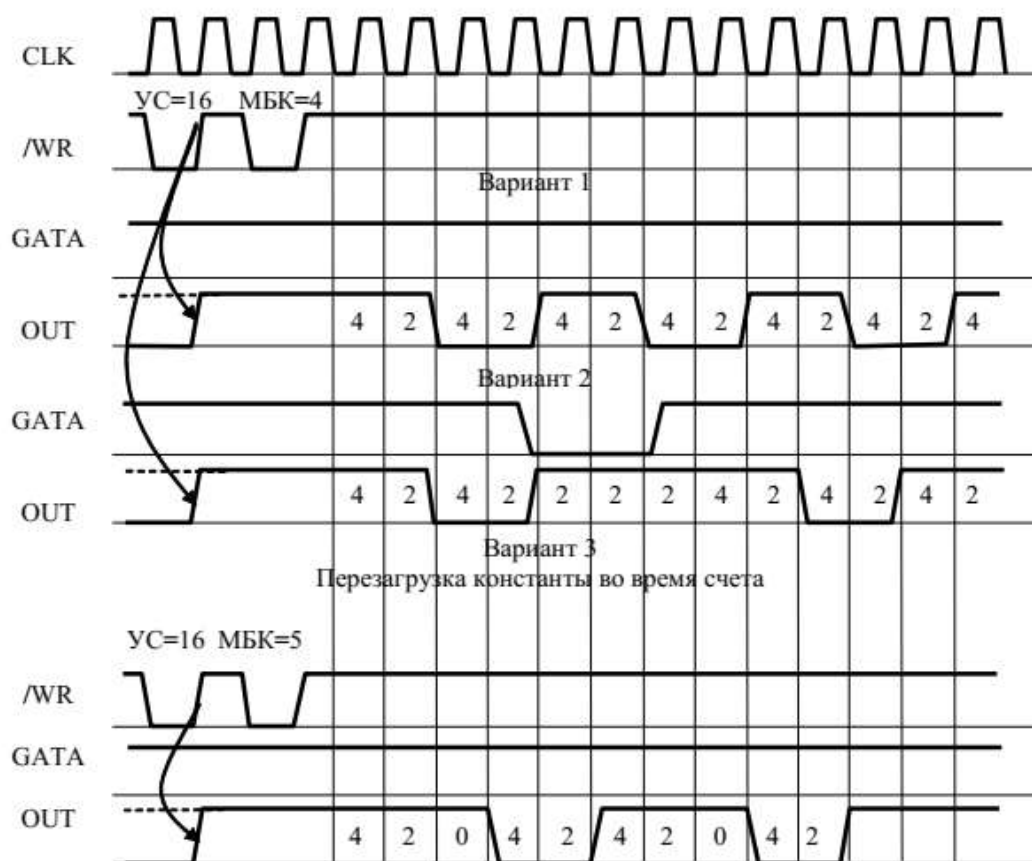


Рис. 10.24. Временная диаграмма работы ПТ в режиме 3
 УС - управляющее слово; МБК - младший байт константы

Перезагрузка канала новой константой не влияет на текущий счет, новый счет начинается по окончании предыдущего. При $GATA=0$ на выходе OUT устанавливается напряжение высокого уровня и счет останавливается. При сигнале $GATA=1$ счет продолжается, что позволяет синхронизировать работу канала с внешними событиями. Выполнение команд CLC и RBC возможно для этого режима после окончания двух циклов счета.

Временная диаграмма работы ПТ в режиме 2 показана на рис. 10.23.

Режим 3 - генератора импульсов со скважностью два - аналогичен режиму 2, за тем исключением, что на выходе OUT формируются импульсы с длительностью полупериодов, равной $(N/2)T_{clk}$ при четных N ; $((N+1)/2)T_{clk}$ для положительных и $((N-1)/2)T_{clk}$ для отрицательных полупериодов при нечетных N .

Этот режим является режимом с автозагрузкой, т.е. перезагрузка CE константой из CR выполняется автоматически после окончания цикла счета. Перезагрузка константы во время счета не влияет на текущий счет, новый счет начинается по окончании предыдущего. Снятие сигнала $GATA$ приостанавливает счет, установка его продолжает цикл счета. В этом режиме канал может работать только с константой больше трех. Выполнение команд CLC и RBC возможно только после двух циклов счета.

Временная диаграмма работы ПТ в режиме 3 показана на рис. 10.24.

В режиме 4 - программно-запускаемого одновибратора - по окончании отсчета числа, загруженного в счетчик/таймер, на выходе OUT устанавливается

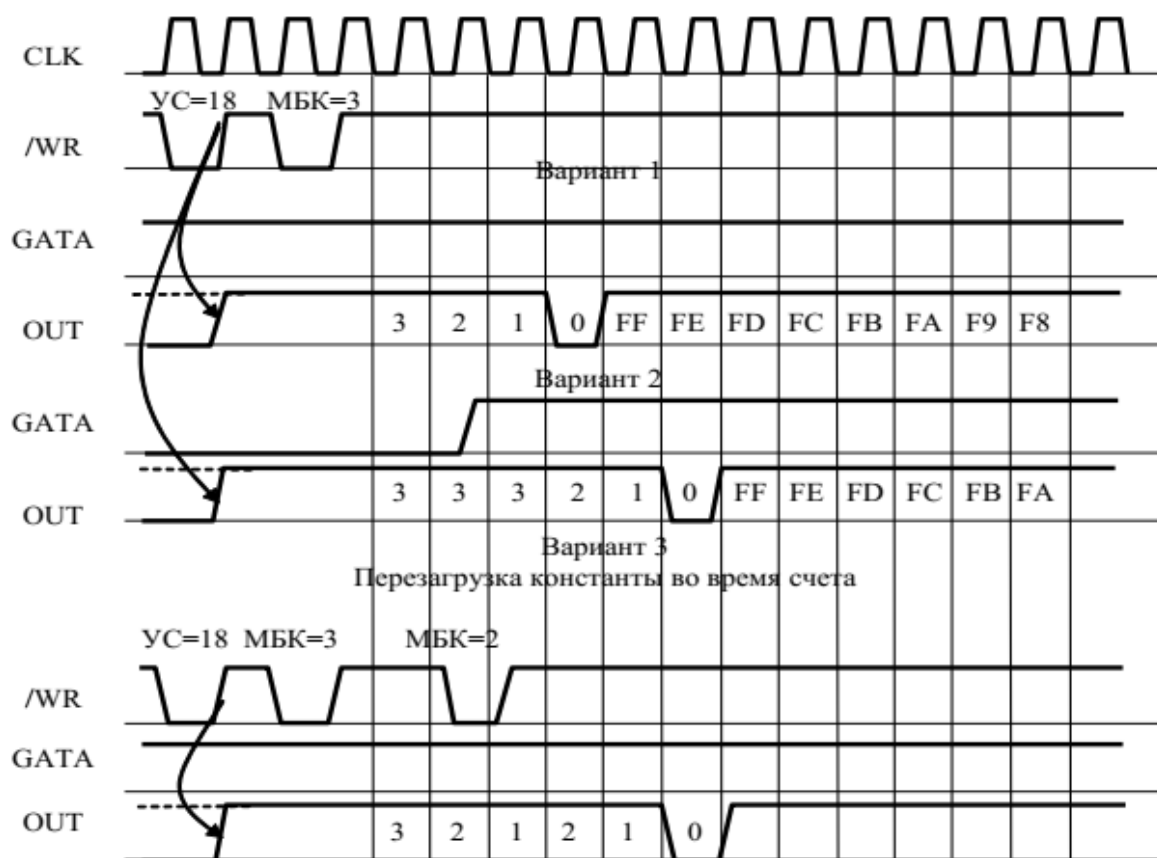


Рис. 10.25. Временная диаграмма работы ПТ в режиме 4
УС - управляющее слово; МБК - младший байт константы

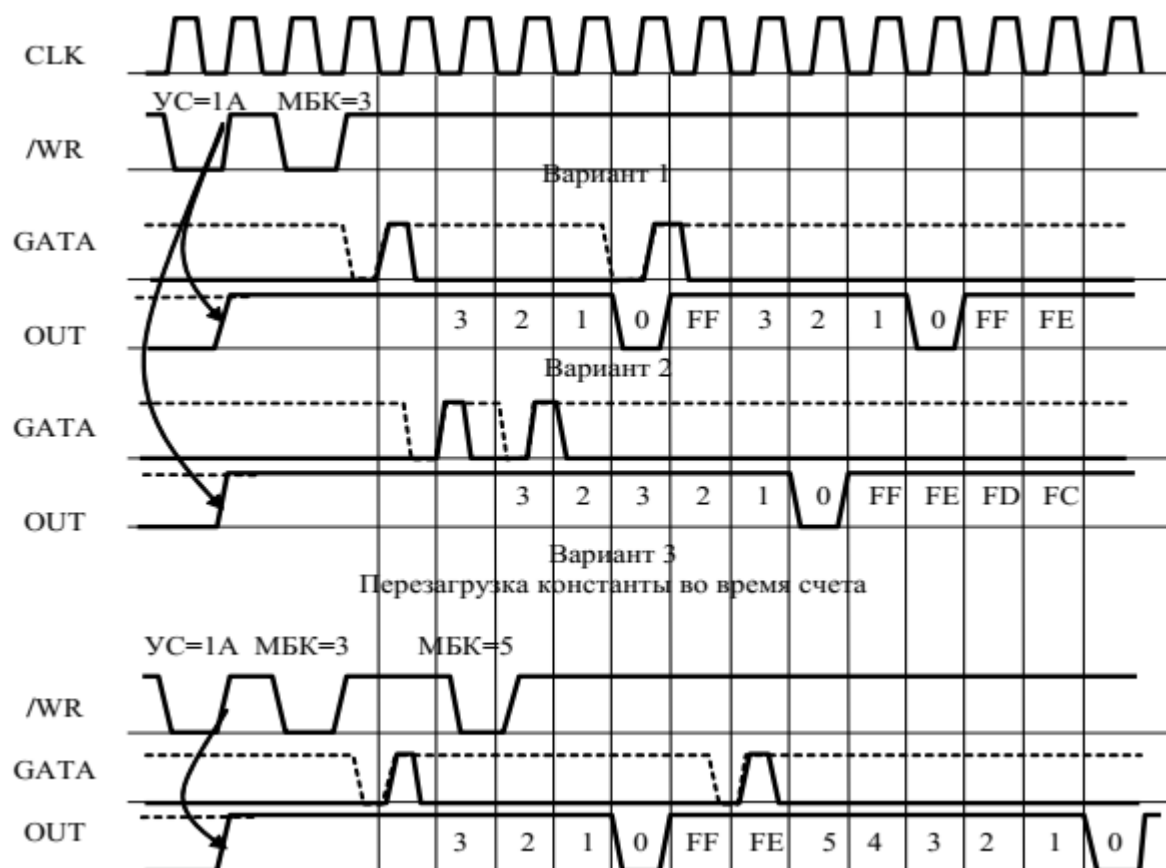


Рис. 10.26. Временная диаграмма работы ПТ в режиме 5
УС - управляющее слово; МБК - младший байт константы

нулевой сигнал на время одного периода сигнала.

Высокий уровень сигнала на выходе OUT устанавливается сразу же после загрузки УС. Сигнал высокого уровня на входе GATA разрешает счет, причём первым тактовым сигналом происходит загрузка счетчика/таймера СЕ константой из CR, а второй тактовый сигнал начинает счёт. Таким образом, сигнал длительностью, равной периоду тактовой частоты, устанавливается на выходе OUT через N+1 тактовых периодов. Если во время счёта снимается сигнал GATA, то счёт приостанавливается, текущее значение СЕ счетчика/таймера сохраняется. Новый положительный сигнал на GATA вызывает продолжение счета. Это режим одноразового выполнения функции. Загрузка новой константы во время счета приводит при записи младшего байта к остановке текущего счета, а при записи старшего - к запуску нового цикла счета.

Выполнение команд CLC и RBC возможно только после окончания одного цикла счета.

Временная диаграмма работы ПТ в режиме 4 показана на рис. 10.25.

Режим 5 - аппаратно-запускаемого одновибратора - аналогичен режиму 4 по способу формирования сигнала на выходе OUT и режиму 1 по действию сигнала GATA.

На выходе OUT устанавливается сигнал нулевого уровня на время одного периода CLK после отсчета загруженной в СЕ константы. Загрузка в СЕ константы из CR осуществляется по фронту сигнала GATA. Из этого следует,

что по фронту GATA происходит новая загрузка СЕ из СR, причем первый фронт GATA устанавливает флаг обновления в нуль. Если во время счета в канал загружается новая константа, то эта операция устанавливает флаг обновления в единицу, но не влияет на текущий счет. Новый счет начинается только по фронту следующего сигнала GATA. Выполнение команд CLC и RBC возможно только после выполнения хотя бы одного цикла счета. Временная диаграмма работы ПТ в режиме 5 показана на рис.10.26.

Из описания режимов ПТ видно, что таймер может реализовать все основные времязадающие функции, широко используемые в цифровой технике, с помощью которых выполняются как традиционные функции, связанные с управлением МПС, так и специфические, измерительные функции, например для измерения частоты. В заключение следует отметить, что при конструктивной совместимости таймеров КР580ВИ53 и КР1810ВИ54 последний кроме улучшенной частотной характеристики обладает более широкими функциональными возможностями, в особенности при реализации параллельных процессов

Задание к практическому занятию

Разработать часть принципиальной схемы, включающей: блок генерации времязадающих последовательностей.

При выполнении задания данного практического занятия следует на основании варианта задания к практической работе разработать принципиальную схему заданного блока

В рамках практического задания необходимо прежде всего определить количество необходимых БИС. На входы всех каналов подается тактовая частота системы, выбираются режимы работы каналов и рассчитываются необходимые коэффициенты деления. Следует помнить, что максимальный коэффициент деления определяется разрядностью внутреннего счетчика, и для организации большого интервала опроса датчика может потребоваться каскадирование счетчиков (выходной сигнал одного канала является входным сигналом другого, при этом коэффициент деления равен произведению постоянных пересчета каналов). Например, при тактовой частоте системы 8 МГц максимальный интервал следований импульса составит около 8,2 мс (при двоичном коэффициенте пересчета $2^{16}=65535$). В этом случае, для организации интервалов опроса большей длительности, канал счетчика программируется в режим 2 (импульсного генератора частоты) и полученная последовательность подается на счетный вход другого канала.

Следует также помнить, что для нормальной работы системы необходима организация меток системного времени. В реальных системах генерация меток системного времени возлагается на интервальный таймер, входящий в состав микропроцессорного ядра системы, однако в данной практической работе необходимо предусмотреть генерацию меток системного времени аппаратной

части системы.

После определения количества необходимых БИС следует разработать принципиальную схему блока генерации времязадающих последовательностей. Для разработки схемы следует воспользоваться САПР PCAD или Altium Designer. Предварительно следует разработать библиотеки используемых элементов (либо воспользоваться имеющимися). Входные и выходные сигналы блока необходимо свести в шины, неиспользуемые выходные сигналы блока вывести на разъемы.

Разработанная часть общей принципиальной схемы будет использоваться на следующих практических занятиях в рамках данной практической работы.

Требования к оформлению отчета по практическому занятию

Отчет должен быть подготовлен в печатном виде с помощью редактора MS Word и должны содержать следующие обязательные разделы: цель и задачи практического занятия, задание для выполнения практического занятия, информацию о порядке выполнения части практической работы в данном практическом занятии, описание результатов практических исследований. Отчет должен содержать описание процесса разработки части принципиальной схемы с обоснованием принимаемых в процессе разработки решений, а также часть принципиальной схемы, разработанной в процессе практического занятия.

Пояснительная записка оформляется на стандартной белой бумаге формата А4 (210×297 мм), текст размещается на одной стороне каждого листа. Объём пояснительной записки должен быть равен, примерно, 5-10 страницам. Пояснительная записка обязательно должна быть сброшюрована, допускается использование специальной папки.

Текст должен иметь следующие параметры: поля: нижнее и верхнее до нумерации стр. – 20 мм, левое – 30 мм, правое – 10 мм; межстрочное расстояние – полуторное (т. е. на одной странице должно быть не более 29 строк и 60 ± 2 знака в одной строке, учитывая пробелы); переплет 0 см; ориентация – книжная; шрифт – Times New Roman; размер шрифта – 14 пунктов; красная строка – 1,25 см; текст и другие отпечатанные элементы должны быть чёрными, контуры букв и знаков – чёткими, без ореола и затенения; название глав и параграфов выделяются полужирным шрифтом; формулы выравниваются по центру, их нумерация по правому краю в круглых скобках; рисунки нумеруются снизу (Рисунок 1 – Название), таблицы – сверху (таблица 1 – Название); страницы нумеруются в правом нижнем углу листа. Между названием главы и названием параграфа этой главы ставится пробел равный двум интервалам, а название параграфа не должно отделяться от текста этого параграфа пробелом. Названия параграфов отделяются от текста предыдущего параграфа пробелом, равным двум интервалам. Каждая глава, а также введение, выводы, приложения и список использованной литературы начинаются с новой страницы. Слово «Глава» не пишется. Главы имеют порядковые номера в пределах всей работы, обозначаемые арабскими цифрами (например : 1, 2, 3), после которых ставится точка. Слово «параграф» или

значок параграфа в названии не ставятся. Параграфы имеют порядковые номера в пределах глав, обозначаемые арабскими цифрами (например: 1.1 и 1.2). Заголовки глав и параграфов в тексте работы должны располагаться по центру, точку в конце названия главы и параграфа не ставят. Не допускается переносить часть слов в заголовке.

Графический материал выполняется на листах формата не ниже А3 (принципиальная схема) и А4 (нескольких склеенных листах формата А4 при необходимости).

При оформлении пояснительной записки необходимо соблюдать требования действующих ГОСТов и ЕСКД.

Список использованной литературы должен быть выполнен в соответствии с ГОСТ 7.32.2001 «Отчет о научно-исследовательской работе. Структура и правила оформления» и правилами библиографического описания документов ГОСТ 7.1-2003 «Библиографическая запись. Библиографическое описание».

Рекомендуется представлять единый список литературы к работе в целом.

Список обязательно должен быть пронумерован. Каждый источник упоминается в списке один раз, вне зависимости от того, как часто на него делается ссылка в тексте работы.

Контрольные вопросы

1. В каких режимах по отношению к процессору может работать БИС программируемого интервального таймера КР1810ВИ54 (I8254)?

2. Количество адресных входов БИС программируемого интервального таймера КР1810ВИ54 – 2. Сколько внутренних счетчиков у этой БИС? Для чего используется сочетание $A1A0=11$?

3. В каком режиме работы БИС программируемого интервального таймера КР1810ВИ54 (I8254) возможна генерация последовательностей меньшей частоты при одинаковой тактовой частоте – в двоичном или двоично-десятичном? Почему?

4. Опишите принцип «временного окна» при измерении частоты с использованием БИС программируемого интервального таймера КР1810ВИ54.

5. Для чего используется каскадирование БИС программируемого интервального таймера КР1810ВИ54 (I8254)?

6. Чем режимы с перезапуском отличаются от режимов с автозагрузкой у БИС программируемого интервального таймера КР1810ВИ54 (I8254)?

7. В каких режимах работы БИС программируемого интервального таймера КР1810ВИ54 (I8254) используется потенциальный вход $GATA$, а в каких динамический? В чем отличие этих режимов?

8. Какие ограничения и в каких режимах накладываются на константу пересчета счетчика каждого канала БИС программируемого интервального таймера КР1810ВИ54 (I8254)? Каковы причины этих ограничений?

9. В канал 2 БИС программируемого интервального таймера КР1810ВИ54 (I8254) была загружена константа пересчета $20h$, канал работает в режиме 0. Какое состояние будет у внутреннего счетчика после подачи 40 импульсов на вход CLK данного канала?

10. Какой режим БИС программируемого интервального таймера КР1810ВИ54 (I8254) лучше использовать для подачи периодических импульсов запроса на прерывание? Почему?

11. Каково назначение внутренних регистров *RS* и *RSW* счетчика канала у БИС программируемого интервального таймера КР1810ВИ54 (I8254)?

12. Необходимо получить тактовую последовательность 2 Гц. Приведите схему соединений БИС программируемого интервального таймера КР1810ВИ54 (I8254) и рассчитайте константу(ы) пересчета, если в наличии имеется сигнал с частотой 8МГц и скважностью 2.

Практическое занятие 14. Разработка подсистемы прерываний.

Цель практического занятия:

Разработать часть принципиальной схема аппаратной части микропроцессорной системы сбора данных, включающую подсистему прерываний.

Теоретические сведения

Подсистема прерываний строится на основе нескольких специализированных БИС блока приоритетных прерываний КР580ВН59 (I8259). Программируемый блок приоритетных прерываний КР580ВН59 (рис.10.27) представляет собой многофункциональное устройство, формирующее запрос на прерывание микропроцессора, выдает на магистрали данных микроЭВМ 3-х байтовую последовательность *CALL a16* в ответ на поступление 3-х сигналов */INTA*. Значение адресов *a16* задаются в блоке приоритетного прерывания программно в процессе начальной установки режима его работы. Схема имеет 8 уровней прерывания и входы расширения, позволяющие при объединении входов довести число уровней прерываний до 64. При одновременном поступлении нескольких импульсов запроса на прерывание схема определяет приоритетный уровень запроса, а также организует прерывания текущей программы обслуживания прерывания по входу с более высоким приоритетом.

Структура микросхемы

КР580ВН59 (рис.10.28) включает в себя три программно доступных регистра:

регистр маски прерывания *RгМП*;
регистр запроса прерывания *RгЗПр*;
регистр обслуживания прерывания *RгОПр*.

Обмен информации с регистрами происходит обращением к схеме как к двум устройствам ввода-вывода данных, либо как к двум ячейкам памяти.

Магистраль данных используется для выдачи в микроЭВМ команды *CALL a16*, информации состояния внутренних регистров, а также для записи управляющих слов в схему. Внешнее устройство подает импульсы запросов на прерывание по входам *IR0-IR7*,

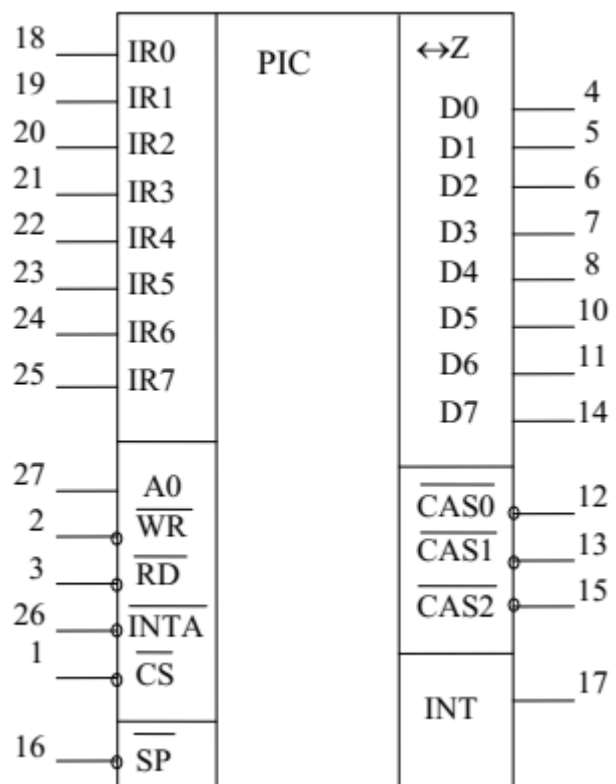


Рис. 10.17. Программируемый блок приоритетных прерываний КР580ВН59

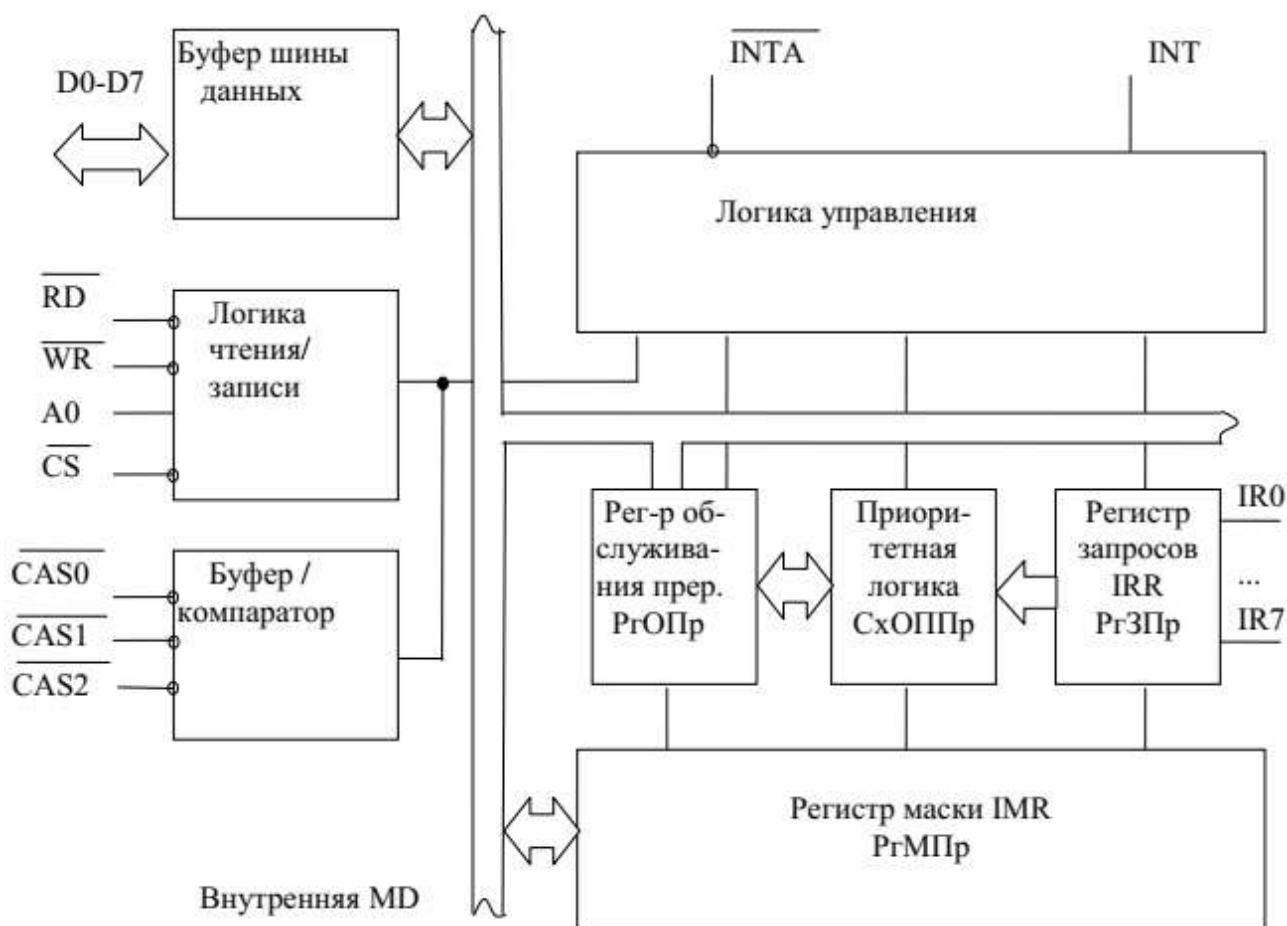


Рис. 10.28. Структурная схема программируемого блока приоритетного прерывания KP580BH59.

которые записываются в регистр запросов (РгЗПр). Перед началом формирования запросов прерывания схема определения приоритетного уровня (СхОППр) определяет приоритетный уровень и записывает его в регистр обслуживания прерывания (РгОПр). Определение приоритетного прерывания осуществляется с учетом информации записанной в регистре маски прерываний (РгМПр). Регистр маски прерываний позволяет выборочно маскировать определенные разряды РгОПр, давая возможность сигналам на входах с низшим приоритетом прервать работу микроЭВМ.

Сигнал на входе /SP определяет способ использования выводов каскадного соединения CAS0-CAS2. Эти выводы будут использованы для вывода сигналов, если схема работает как ведущая или для ввода сигналов, если схема работает как ведомая. При каскадировании выходы INT ведомых схем соединяют с входами IRO-IR7 ведущей схемы (Рис.10.29).

МикроЭВМ с одной схемой KP580BH59 код команды CALL a16 выдается ею на магистраль данных в ответ на 3 послылки сигнала /INTA. При наличии в микроЭВМ, ведущей и ведомой схем код команды CALL будет выдаваться ведущей, а адрес a16 ведомой схемой. Выбор ведомой схемы осуществляется подачей кода на параллельно включенные выводы CAS0 -CAS2. При таком методе прерывания, источники прерывания различают по начальным адресам подпрограмм обслуживания прерывания, которые задаются программно при инициализации системы.

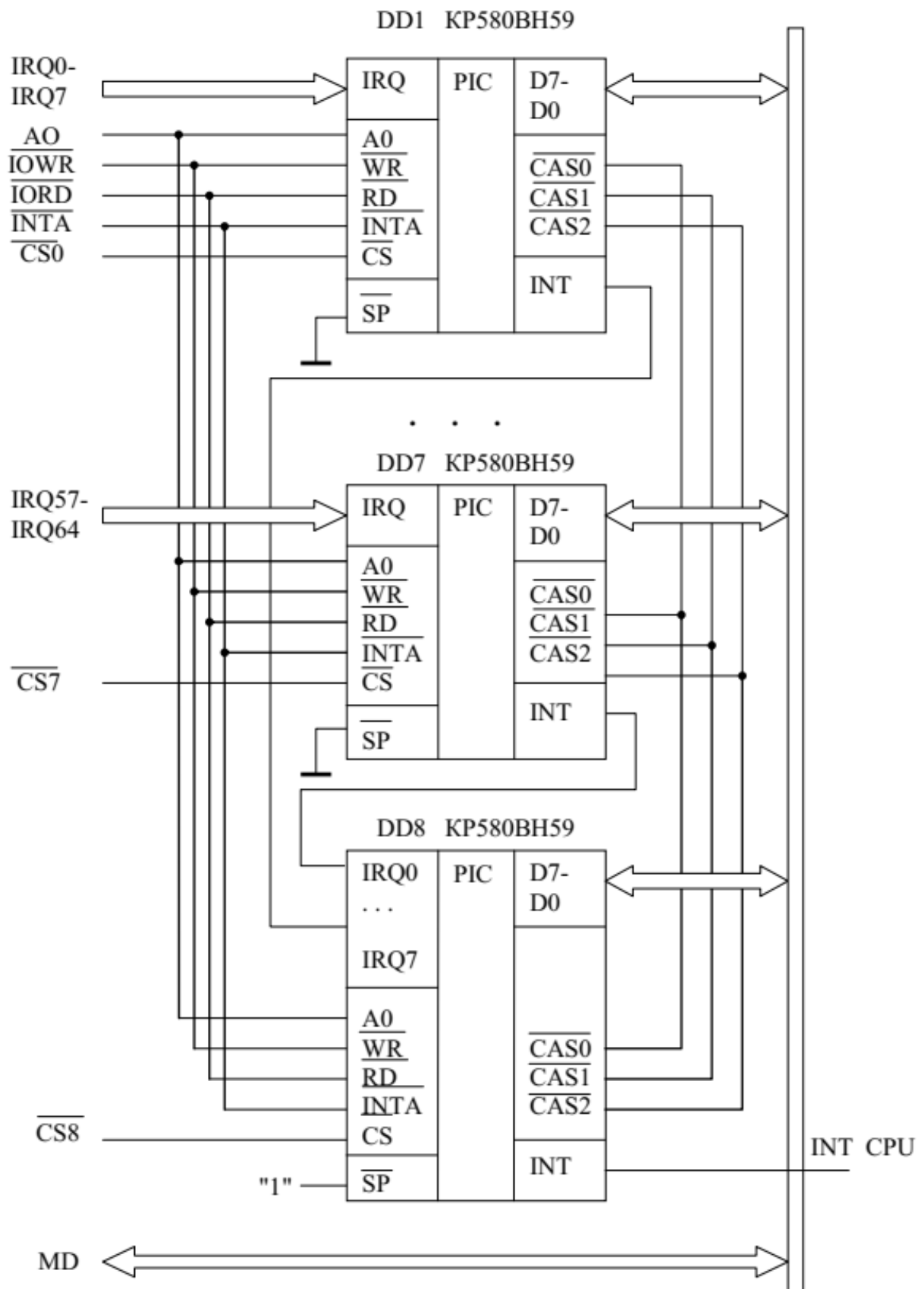


Рис. 10.29. Схема каскадного включения контроллеров прерываний KP580BH59 для увеличения количества входов запросов прерывания.

Здесь DD8 - ведущий контроллер, DD0-DD7 - ведомые.

Существует 2 варианта задания начальных адресов. В первом варианте адреса

соседних подпрограмм обслуживания прерываний отличаются друг от друга на 4 адреса, во втором - на 8 адресов.

Начальная установка схемы осуществляется с помощью последовательной записи в нее 2 или 3 слов начальной установки: СНУ1, СНУ2, СНУ3. Слово СНУ3 записывается только в том случае, если к микроЭВМ подключается ведущая и ведомая схемы. В словах СНУ1, СНУ2 записывается начальный адрес прерывания, задается один из двух вариантов образования остальных адресов прерываний и указывается наличие или отсутствие ведущей и ведомых схем. В слове СНУ3 ведомым схемам назначаются номера. При сообщении вектора прерывания ведомая схема будет выдавать двухбайтовый код адреса на магистраль данных в том случае, когда ее номер будет совпадать с числом на выходах CAS0 - CAS2.

Процесс начальной установки инициируется записью в схему по адресу A0=0 в СНУ1 с единицей в разряде D4. В результате обнуляется регистр маски прерываний, внутренний триггер маскирования прерывания и триггер разрешения чтения состояния схемы, устанавливаются неизменные приоритеты схемы, т. е. высший приоритет имеет сигнал на входе IR0, а низший - на входе IR7.

После начальной установки записью слов управления в схему возможно задание ее режима работы. Существует 4 режима, различающиеся алгоритмами задания уровней приоритетного прерывания:

- неизменные приоритеты;
- перемещаемые приоритеты;
- маскируемые приоритеты;
- считываемые прерывания.

Режим неизменных приоритетов схема имеет сразу после окончания выполнения команд начальной установки. Приоритеты прерывания в нем последовательно уменьшаются от высшего на входе IR0 до низшего на входе IR7 и их порядок не изменен.

Маскирование приоритетов подразумевает, что любой вход запроса прерывания можно выборочно маскировать с помощью записи слова управления СУ1 в регистр маски прерывания (РгМПр). Установка некоторого разряда РгМПр приводит к запрету прерывания по соответствующему входу. Информация РгМПр может использоваться и для воздействия на состояние (РгОПр), что необходимо для изменения приоритетов запросов, а, следовательно, очередности их обслуживания. Например, если запрос на прерывание уже сформирован на какой-либо приоритетный уровень, то любой уровень с более низким приоритетом не может прервать работу микроЭВМ. Позволяет это сделать маскирование, в результате которого разряд РгОПр, соответствующий текущему прерыванию, обнуляется.

Перемещаемые приоритеты отличаются тем, что после обработки прерывания приоритет входного запроса на прерывание, который подвергся обслуживанию изменяется. После выполнения прерывания этот запрос автоматически определяется схемой как низший по уровню.

При работе в режиме считываемых прерываний, прерывание работы

микроЭВМ осуществляется не по входу *INT*, а программным способом. Схема КР580ВН59 не использует своего вывода *INT* и */INTA*, а определяет наличие запроса и его номер чтением из схемы слова состояния.

Задание к практическому занятию

Разработать часть принципиальной схемы, включающей подсистему приоритетных прерываний.

Разработку подсистемы прерываний необходимо начинать с построения линейки приоритетов по варианту задания и определения количества необходимых БИС блоков приоритетных прерываний КР580ВН59 (I8259). Следует помнить, что при каскадировании количество входов прерываний зависит от количества ведомых БИС и определяется по формуле

$$N_{\text{вх}} = 8 * N_{\text{вед}} + 8 - N_{\text{вед}},$$

где $N_{\text{вх}}$ – число входов прерываний, $N_{\text{вед}}$ – количество ведомых БИС.

Количество БИС при этом равно $N_{\text{вед}} + 1$.

Входы прерываний объединяются в шину и соединяются с соответствующими сигналами шины: если запрос на прерывание должен поступать от системы тактирования, то вход прерывания подключается к соответствующему выходу блока тактирования, если запрос на прерывание должен поступать от релейного датчика, то вход прерывания соединяется с соответствующим контактом разъема релейных датчиков (разъемы для подключения датчиков, не предусмотренные на предыдущих практических занятиях, должны быть предусмотрены при разработке данного блока), либо выхода блока последовательных или параллельных датчиков. Следует помнить, что приоритет меток системного времени максимален и равен 0. Выходы блока прерываний сводятся в шину.

Для разработки принципиальной схемы следует воспользоваться САПР *PCAD* или *Altium Designer*. Предварительно следует разработать библиотеки используемых элементов (либо воспользоваться имеющимися).

Разработанная часть общей принципиальной схемы будет использоваться на следующем практическом занятии в рамках данной практической работы.

Требования к оформлению отчета по практическому занятию

Отчет должен быть подготовлен в печатном виде с помощью редактора MS Word и должны содержать следующие обязательные разделы: цель и задачи практического занятия, задание для выполнения практического занятия, информацию о порядке выполнения части практической работы в данном практическом занятии, описание результатов практических исследований. Отчет должен содержать описание процесса разработки части принципиальной схемы с обоснованием принимаемых в процессе разработки решений, а также часть принципиальной схемы, разработанной в процессе практического занятия.

Пояснительная записка оформляется на стандартной белой бумаге формата А4 (210×297 мм), текст размещается на одной стороне каждого листа. Объем пояснительной записки должен быть равен, примерно, 5-10 страницам.

Пояснительная записка обязательно должна быть сброшюрована, допускается использование специальной папки.

Текст должен иметь следующие параметры:

поля: нижнее и верхнее до нумерации стр. – 20 мм, левое – 30 мм, правое – 10 мм;

межстрочное расстояние – полуторное (т. е. на одной странице должно быть не более 29 строк и 60 ± 2 знака в одной строке, учитывая пробелы);

переплет 0 см;

ориентация – книжная;

шрифт – Times New Roman;

размер шрифта – 14 пунктов;

красная строка – 1,25 см;

текст и другие отпечатанные элементы должны быть чёрными, контуры букв и знаков – чёткими, без ореола и затенения;

название глав и параграфов выделяются полужирным шрифтом;

формулы выравниваются по центру, их нумерация по правому краю в круглых скобках;

рисунки нумеруются снизу (Рисунок 1 – Название), таблицы – сверху (таблица 1 – Название);

страницы нумеруются в правом нижнем углу листа.

Между названием главы и названием параграфа этой главы ставится пробел равный двум интервалам, а название параграфа не должно отделяться от текста этого параграфа пробелом. Названия параграфов отделяются от текста предыдущего параграфа пробелом, равным двум интервалам. Каждая глава, а также введение, выводы, приложения и список использованной литературы начинаются с новой страницы. Слово «Глава» не пишется. Главы имеют порядковые номера в пределах всей работы, обозначаемые арабскими цифрами (например : 1, 2, 3), после которых ставится точка. Слово «параграф» или значок параграфа в названии не ставятся. Параграфы имеют порядковые номера в пределах глав, обозначаемые арабскими цифрами (например: 1.1 и 1.2).

Заголовки глав и параграфов в тексте работы должны располагаться по центру, точку в конце названия главы и параграфа не ставят. Не допускается переносить часть слов в заголовке.

Графический материал выполняется на листах формата не ниже А3 (принципиальная схема) и А4 (нескольких склеенных листах формата А4 при необходимости).

При оформлении пояснительной записки необходимо соблюдать требования действующих ГОСТов и ЕСКД.

Список использованной литературы должен быть выполнен в соответствии с ГОСТ 7.32.2001 «Отчет о научно-исследовательской работе. Структура и правила оформления» и правилами библиографического описания документов ГОСТ 7.1-2003 «Библиографическая запись. Библиографическое описание».

Рекомендуется представлять единый список литературы к работе в целом.

Список обязательно должен быть пронумерован. Каждый источник упоминается в списке один раз, вне зависимости от того, как часто на него

делается ссылка в тексте работы.

Контрольные вопросы

1. В каких режимах по отношению к процессору может работать БИС блока приоритетных прерываний KP580BH59 (I8259)?
2. Каково назначение входа /SP у БИС блока приоритетных прерываний KP580BH59 (I8259)?
3. БИС блока приоритетных прерываний KP580BH59 (I8259) находится в режиме считываемых прерываний. Где хранится информация о пришедших запросах на прерывание?
4. В чем отличие работы ведущей микросхемы и ведомой микросхемы при построении подсистемы приоритетных прерываний на основе каскадированных БИС блока приоритетных прерываний KP580BH59 (I8259)?
5. Каково назначение линий CAS0-CAS2?
6. Опишите работу БИС блока приоритетных прерываний KP580BH59 (I8259) в режиме перемещаемых приоритетов?
7. Опишите алгоритм работы подсистемы приоритетных прерываний на основе каскадированных БИС блока приоритетных прерываний KP580BH59 (I8259) при поступлении запросы на вход ведомой микросхемы, на вход ведущей микросхемы (число ведомых меньше восьми).
8. В каких режимах прерываний может работать БИС блока приоритетных прерываний KP580BH59 (I8259)?
9. Что значит «замаскировать прерывание»?
10. Своевременно не выполнена обработка на прерывание и на тот же вход пришел еще один запрос. Как отследить данную ситуацию?
11. Можно ли изменить приоритет входа БИС блока приоритетных прерываний KP580BH59 (I8259) в режиме неизменных приоритетов?
12. Какой вариант задания начальных адресов (8 байт или 4 байта) необходимо использовать при начальной установке БИС блока приоритетных прерываний KP580BH59 (I8259) при больших по объему подпрограммах обработки прерываний? Почему? Опишите порядок обработки прерывания.

Практическое занятие 15. Разработка общей принципиальной схемы аппаратной части микропроцессорной системы сбора данных и построение циклограммы системы.

Цель практического занятия:

Построить общую принципиальную схему аппаратной части микропроцессорной системы сбора данных, построить циклограмму системы.

Задание к практическому занятию

Разработка общей принципиальной схемы.

Общая принципиальная схема аппаратной части микропроцессорной системы сбора данных строиться на основании принципиальных схем отдельных блоков, разработанных в рамках предыдущих практических занятий данной практической работы и должна представлять собой законченную принципиальную схему. Все системные сигналы всех разработанных блоков подключаются к соответствующим контактам разъемов системной магистрали, магистрали данных и магистрали адреса (если разъемы не были включены в принципиальную схему блоков на предыдущих практических занятиях данной практической работы, то это необходимо сделать на данном этапе).

Для разработки принципиальной схемы следует воспользоваться САПР PCAD или Altium Designer. Предварительно следует разработать библиотеки используемых элементов (либо воспользоваться имеющимися).

Полная принципиальная схема оформляется с соблюдением ГОСТ и ЕСКД на листе формата не ниже А3.

Построение циклограммы работы системы.

Рассмотрим один из вариантов решения задания.

Пусть дано, что необходимо построить систему, содержащую 5 последовательных цифровых интерфейсов к датчика: 1 синхронный и 4 асинхронных, причем асинхронные датчики используют прерывание от таймера с интервалом 5, 8, 12 и 18 мс соответственно; 3 параллельных цифровых интерфейса к датчикам: 1- тип 0 и 2 тип 2, причем датчики типа 2 используют прерывание от таймера с интервалом 7 и 9 мс соответственно; 11 релейных датчиков и 3 устройства ПДП. Распределение приоритетов соответственно 2, 1 3, 4.

Построим циклограмму работы системы. Метки системного времени будут поступать с интервалом в 10 мс и иметь приоритет, равный 0. Подпрограмма обработки прерываний системных меток будет иметь длительность не более 0,5 мс (что, исходя из тактовой частоты в 2 МГц, соответствует 1000 тактов, при средней длительности команды микропроцессора КР580ВМ80 (или его аналога I8080) в 8 тактов это соответствует 125 командам, что более чем достаточно для

отработки подпрограммы)

Всего получаем 24 устройства со следующим распределением приоритетов: метки системного времени – 0, параллельные интерфейсы к цифровым датчикам – с 1.0 по 1.2, устройства ПДП – с 4.0 по 4.2, релейные датчики - с 3.0 по 3.10 и последовательные цифровые интерфейсы – с 2.0 по 2.4 (рисунок 10.30).

Построим на циклограмме метки системного времени.

Будем считать, что подпрограмма обработки прерываний параллельных интерфейсов не превышает по длительности интервала в 1,5 мс. С учетом этого, построим на циклограмме прерывания параллельных интерфейсов с приоритетами 1.1 и 1.2 (при построении будем учитывать, что подпрограмма с более высоким приоритетом – для данного случая подпрограмма меток системного времени может прервать подпрограмму параллельного интерфейса и что прерывание с меньшим приоритетом – в данном случае с приоритетом 1.2 не может прервать подпрограмму обработки прерывания с большим приоритетом – в данном случае 0 и 1.1).

Прерывание параллельного цифрового интерфейса с приоритетом 1.0 может появиться в любой момент, поскольку инициатором этого прерывания является сам датчик, поэтому на циклограмме покажем его условно в произвольные моменты времени.

Будем считать, что подпрограмма обработки прерывания последовательного интерфейса не превышает по длительности 1 мс. Построим на циклограмме прерывания с соответствующими приоритетами (с учетом вышеизложенных соображений).

Как видно из циклограммы, при данных условиях процессор будет загружен практически постоянно, и некоторые прерывания могут вообще не обработаться. В реальности, длительности подпрограмм обработки прерываний значительно меньше взятых в данном случае в качестве примера для большей наглядности. При построении системы по варианту задания следует выбирать длительность подпрограмм более реальной. (50 -100 команд).

Для большей наглядности на рисунке 10.30 не показаны запросы на прерывание с приоритетами 3.X и 4.X. В расчете их необходимо показать.

С учетом построенной циклограммы при необходимости корректируется система прерываний, которая должна состоять из одного или нескольких каскадированных контроллеров прерываний, на входы которой подаются соответствующие сигналы от источников прерываний (датчиков, интерфейсов и т.д.)

Контроллеры ПДП также могут каскадироваться при необходимости (при наличии в системе более 4 устройств ПДП).

Система счетчиков-таймеров должна содержать не менее одного счетчика-таймера, с выходов которых снимаются необходимые тактовые последовательности. При необходимости счетчики могут каскадироваться. К примеру, для получения тактовой последовательности 200 мс из основной

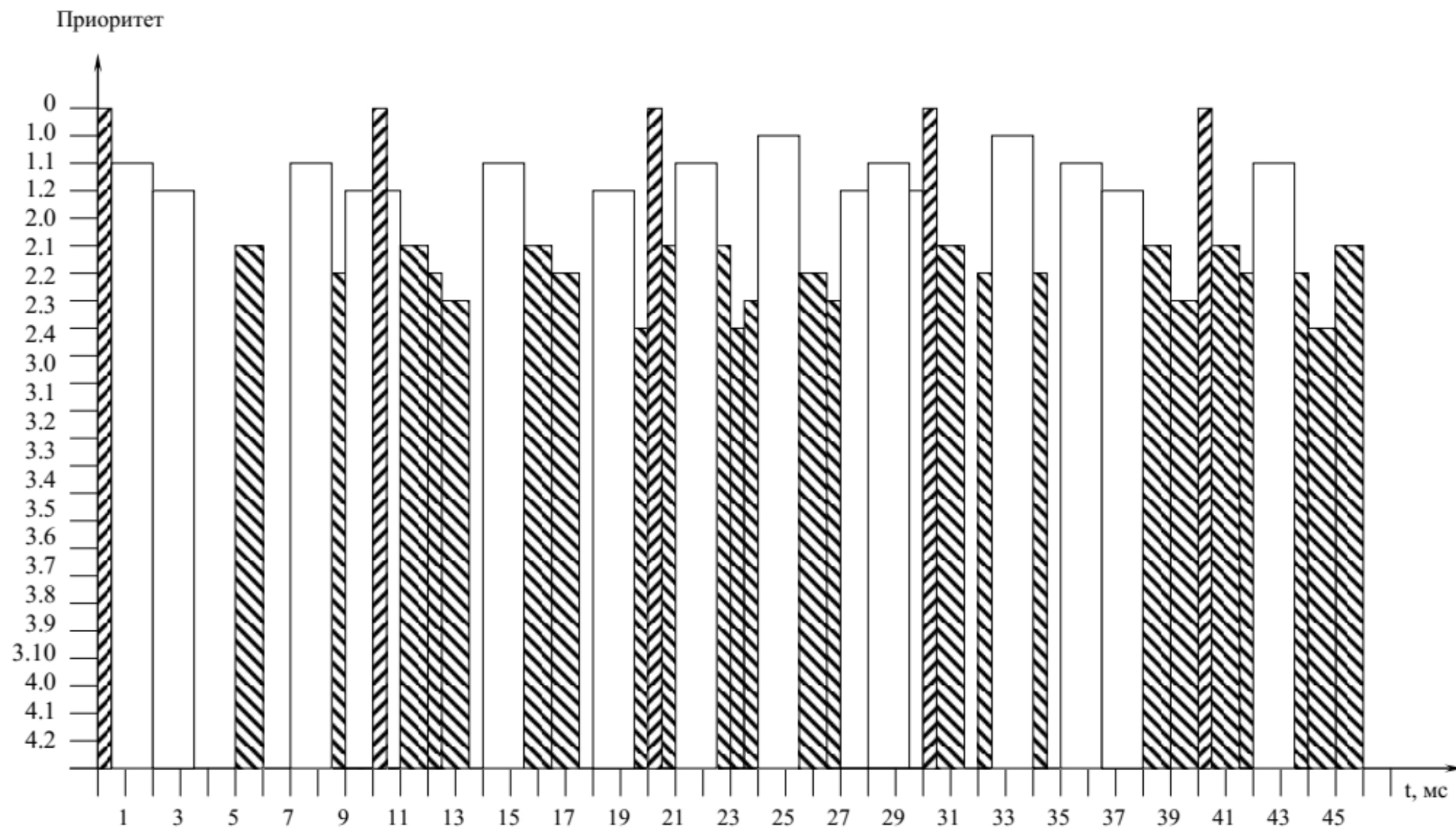


Рис. 10.30 Пример построения циклограммы работы системы

тактовой последовательности с частотой 5 МГц необходимо при программировании делителя счетчика-таймера, находящегося в режиме 2 – режиме импульсного генератора частоты, - или в режиме 3 – генератора импульсов со скважностью два, – задавать коэффициент деления, равный 500000 (7A120h). Как видно, длина такого коэффициента деления больше 2 байт. В этом случае сначала можно получить тактовую последовательность с периодом 10 мс (коэффициент деления 50000 – C350h), а затем подать полученную тактовую последовательность на вход одного из счетчиков микросхемы счетчика таймера, запрограммировать его в режим 2 или 3 с коэффициентом деления 10 – 0Ah – и получить требуемый период запроса на прерывание.

Циклограмма работы системы выполняется на листе (при необходимости, нескольких листах) формата А4. Если циклограмма выполняется на нескольких листах, допускается соединение листов склеиванием.

Требования к оформлению отчета по практическому занятию

Отчет должен быть подготовлен в печатном виде с помощью редактора MS Word и должны содержать следующие обязательные разделы: цель и задачи практического занятия, задание для выполнения практического занятия, информацию о порядке выполнения части практической работы в данном практическом занятии, описание результатов практических исследований. Отчет должен содержать описание процесса разработки части принципиальной схемы с обоснованием принимаемых в процессе разработки решений, а также часть принципиальной схемы, разработанной в процессе практического занятия. Пояснительная записка оформляется на стандартной белой бумаге формата А4 (210×297 мм), текст размещается на одной стороне каждого листа. Объем пояснительной записки должен быть равен, примерно, 5-10 страницам. Пояснительная записка обязательно должна быть сброшюрована, допускается использование специальной папки.

Текст должен иметь следующие параметры:

поля: нижнее и верхнее до нумерации стр. – 20 мм, левое – 30 мм, правое – 10 мм;

межстрочное расстояние – полуторное (т. е. на одной странице должно быть не более 29 строк и 60 ± 2 знака в одной строке, учитывая пробелы);

переплет 0 см;

ориентация – книжная;

шрифт – Times New Roman;

размер шрифта – 14 пунктов;

красная строка – 1,25 см;

текст и другие отпечатанные элементы должны быть чёрными, контуры букв и знаков – чёткими, без ореола и затенения;

название глав и параграфов выделяются полужирным шрифтом;

формулы выравниваются по центру, их нумерация по правому краю в круглых скобках;

рисунки нумеруются снизу (Рисунок 1 – Название), таблицы – сверху (таблица 1 – Название);

страницы нумеруются в правом нижнем углу листа.

Между названием главы и названием параграфа этой главы ставится пробел равный двум интервалам, а название параграфа не должно отделяться от текста этого параграфа пробелом. Названия параграфов отделяются от текста предыдущего параграфа пробелом, равным двум интервалам. Каждая глава, а также введение, выводы, приложения и список использованной литературы начинаются с новой страницы. Слово «Глава» не пишется. Главы имеют порядковые номера в пределах всей работы, обозначаемые арабскими цифрами (например: 1, 2, 3), после которых ставится точка. Слово «параграф» или значок параграфа в названии не ставятся. Параграфы имеют порядковые номера в пределах глав, обозначаемые арабскими цифрами (например: 1.1 и 1.2). Заголовки глав и параграфов в тексте работы должны располагаться по центру, точку в конце названия главы и параграфа не ставят. Не допускается переносить часть слов в заголовке.

Графический материал выполняется на листах формата не ниже А3 (принципиальная схема) и А4 (нескольких склеенных листах формата А4 при необходимости).

При оформлении пояснительной записки необходимо соблюдать требования действующих ГОСТов и ЕСКД.

Список использованной литературы должен быть выполнен в соответствии с ГОСТ 7.32.2001 «Отчет о научно-исследовательской работе. Структура и правила оформления» и правилами библиографического описания документов ГОСТ 7.1-2003 «Библиографическая запись. Библиографическое описание».

Рекомендуется представлять единый список литературы к работе в целом.

Список обязательно должен быть пронумерован. Каждый источник упоминается в списке один раз, вне зависимости от того, как часто на него делается ссылка в тексте работы.

Контрольные вопросы

1. Сформулируйте определение понятия «приоритет прерывания».
2. В линейке приоритетов прерываний какой приоритет выше: «приоритет 0» или «приоритет 10»?
3. Каковы основные требования при формировании линейки приоритетов реальной системы сбора данных и управления?
4. Для каких целей используется циклограмма работы системы?
5. В каких случаях необходимо использовать перемещаемые приоритеты прерываний, а в каких неперемещаемые? Сформулируйте критерии выбора.
6. Какой параметр полной циклограммы работы системы является критерием работоспособности этой системы? Перечислите меры оптимизации системы на основании анализа циклограммы ее работы?

СПИСОК ЛИТЕРАТУРЫ

1. Войтович И.Д. Интеллектуальные сенсоры / Войтович И.Д., Корсунский В.М.— М.: Интернет-Университет Информационных Технологий (ИНТУИТ), 2016.— 1164 с. [Электронный ресурс]
2. Гуров, В.В. Архитектура микропроцессоров : учебное пособие / В.В. Гуров. - М. : Интернет-Университет Информационных Технологий, 2010. - 272 с. : табл., схем. - (Основы информационных технологий). - ISBN 978-5-9963-0267-3; [Электронный ресурс].
3. Торгонский, Л.А. Проектирование центральных и периферийных устройств ЭВС : учебное пособие / Л.А. Торгонский, П.Н. Коваленко ; Министерство образования и науки Российской Федерации, Томский Государственный Университет Систем Управления и Радиоэлектроники (ТУСУР). - Томск : Эль Контент, 2012. - Ч. II. Микропроцессорные ЭВС. - 176 с. - ISBN 978-5-4332-0059-3 [Электронный ресурс].
4. Болотовский, Ю.И. OrCAD. Моделирование. «Поваренная» книга / Ю.И. Болотовский, Г.И. Таназлы. - Москва: СОЛОН-ПРЕСС, 2009. - 200 с. - (Библиотека студента). - <http://biblioclub.ru/>. - ISBN 5-98003-178-2.
5. Болотовский, Ю. И. ORCAD 9.x, ORCAD 10.x. Практика моделирования / Ю.И. Болотовский, Г.И. Таназлы. - Москва: СОЛОН-ПРЕСС, 2008. - 208 с. - (Системы проектирования). - <http://biblioclub.ru/>. - ISBN 978-5-91359-015-2
6. Проектирование источников электропитания электронной аппаратуры: [учеб. пособие] / [О.К. Березин, В.Г. Костиков, Е.М. Парфенов и др.]; под ред. В.А. Шахнова. - 4-е изд., перераб. и доп. - М.: КНОРУС, 2010. - 536 с. : ил. - На учебнике гриф: Рек.УМО. - Библиогр.: с. 529-530. - ISBN 978-5-406-00230-8
7. Четти, П. Проектирование ключевых источников электропитания / П. Четти; пер. с англ. С. Ф. Коняхина; под ред. В. С. Моина. - М.: Энергоатомиздат, 1990. - 240 с.: ил. - Библиогр.: с. 229. - Предм. указ.: с. 230. - ISBN 5-283-02471-7. - ISBN 0-2806-2631-X
8. Щелкунов, Н. Н. Микропроцессорные средства и системы / Н. Н. Щелкунов, А. П. Дианов. - М. : Радио и связь, 1989. - 288 с. - Библиогр.: с. 284-286. - ISBN 5-256-00256-2
9. Гусев, В. Г. Электроника: учеб. пособие для вузов / В. Г. Гусев, Ю. М. Гусев. - Изд. 2-е, перераб. и доп. - М. : Высшая школа, 1991. - 622 с. : ил. - Гриф: Доп. МО. - Прил.: с. 610-614. - Библиогр.: с. 615-616. - Предм. указ.: с. 617-619. - ISBN 5-06-000681-6
10. Разевиг, В. Д. Система проектирования OrCAD 9.2 / В. Д. Разевиг. – М.: СОЛОН-Р, 2003.— 528 с.
11. Потапов, Ю. В. Protel DXP / Ю. В. Потапов. – М.: Горячая линия – Телеком, 2006. – 276 с.
12. Афанасьев, А. О. OrCAD 7.0...9.0 Проектирование электронной аппаратуры и печатных плат / А. О. Афанасьев, С. А. Кузнецова. – СПб.: Наука и техника, 2001. – 464 с.
13. Краснобаев, Ю. В. Проектирование источников электропитания: учеб. пособие / Ю. В. Краснобаев, Е. Е. Носкова. – Красноярск: Изд-во КГТУ, 2000. – 76 с.

МЕТОДИЧЕСКИЕ УКАЗАНИЯ
ПО ВЫПОЛНЕНИЮ ПРАКТИЧЕСКИХ РАБОТ
ПО ДИСЦИПЛИНЕ
ИНЖЕНЕРНОЕ ПРОЕКТИРОВАНИЕ

по направлению подготовки

11.03.04 Электроника и наноэлектроника
направленность (профиль)

Интеллектуальные программируемые системы и устройства,

Составитель: Дюдюн Дмитрий Евгеньевич

Редактор: _____

Подписано в печать _____
Формат _____ Усл. п. л. – _____ Уч.-изд. л. – _____.
Бумага _____. Печать _____. Заказ _____ Тираж _____ экз.
ФГАОУ ВО «Северо-Кавказский федеральный университет»
г. Ставрополь, ул. Пушкина, 1

Издательство Северо-Кавказского федерального университета

Отпечатано в типографии СКФУ

МИНИСТЕРСТВО НАУКИ И ВЫСШЕГО ОБРАЗОВАНИЯ РОССИЙСКОЙ ФЕДЕРАЦИИ
ФЕДЕРАЛЬНОЕ ГОСУДАРСТВЕННОЕ АВТОНОМНОЕ ОБРАЗОВАТЕЛЬНОЕ
УЧРЕЖДЕНИЕ ВЫСШЕГО ОБРАЗОВАНИЯ
«СЕВЕРО-КАВКАЗСКИЙ ФЕДЕРАЛЬНЫЙ УНИВЕРСИТЕТ»

Методические указания

к курсовому проекту
по дисциплине «ИНЖЕНЕРНОЕ ПРОЕКТИРОВАНИЕ»
для студентов направления подготовки
11.03.04 «Электроника и нанoeлектроника» Направленность
(профиль)
«Интеллектуальные программируемые системы и устройства»

**Ставрополь
2026**

УДК
ББК

Дюдюн Д.Е. Инженерное проектирование: Методические указания к курсовому проекту. — Ставрополь: Изд-во СКФУ, 202_. – ____ с.

Настоящие методические указания к курсовому проекту по дисциплине «Инженерное проектирование» предназначены для студентов направления подготовки 11.03.04 Электроника и наноэлектроника, профиль подготовки Интеллектуальные программируемые системы и устройства. В методических указаниях приведены задания для курсового проекта, методика разработки и оформления, разделы теоретического материала, необходимые для изучения дисциплины, а также пример выполнения курсового проекта. Приведён список основной литературы. Представлен список дополнительной литературы, позволяющий студентам более глубоко познакомиться с изучаемым предметом.

Методические указания к курсовому проекту составлены в соответствии с требованиями ФГОС ВО по направлению подготовки 11.03.04 Электроника и наноэлектроника, рабочими учебными планами и программами дисциплины «Инженерное проектирование».

УДК
ББК

СОДЕРЖАНИЕ

Задание к работе	4
1. Тематика курсового проекта	6
2. Структура проекта	8
Раздел 1 Разработка принципиальной схемы и алгоритма работы системы сбора данных и управления на основе микроконтроллера.....	9
Раздел 2 Разработка печатной платы системы сбора данных и управления на основе микроконтроллера	11
Раздел 3 Разработка трехмерной модели печатной платы и корпуса системы сбора данных и управления на основе микроконтроллера.....	12
3. Критерии оценивания курсового проекта	14
4. Описание шкалы оценивания	15
5. Методические материалы, определяющие процедуры оценивания знаний, умений, навыков и (или) опыта деятельности, характеризующих этапы формирования компетенций	19
6. Оформление пояснительной записки.	21
7. Защита курсового проекта	22
8. Теоретические сведения.....	24
8.1 Основные характеристики микроконтроллеров PICMicro	24
8.2 Микроконтроллеры младшего подсемейства	25
8.3 Микроконтроллеры среднего подсемейства.....	27
8.4 Микроконтроллеры PIC 17CXX.....	28
8.5 Микроконтроллеры PIC 18CXX.....	30
8.6 Взаимодействие PIC-контроллеров с внешними устройствами	32
8.6.1 Энергонезависимая память с последовательным интерфейсом	32
8.6.2 Схема для подключения микроконтроллеров к источнику питания	33
8.6.3 Тактирование PIC-микроконтроллеров	34
8.6.4 Схемы сброса	36
8.6.5 Порты ввода/вывода	38
8.6.6 Базовые схемы	39
8.6.7 Использование параллельной шины	40
8.6.8 Взаимодействие с кнопками	41
8.6.9 Взаимодействие с матричной клавиатурой	41
8.6.10 Объединение входов и выходов.....	42
8.6.11 Управление светодиодными индикаторами.....	43
8.6.12 Многосегментные светодиодные индикаторы	44
8.6.13 Управление жидкокристаллическим дисплеем	45
Приложение 1. Пример оформления титульного листа.....	51
Приложение 2 Примеры библиографического оформления основных видов печатных изданий.....	52
Приложение 3. Пример выполнения курсового проекта	53
Список основной литературы.	87
Список дополнительной литературы.	88

Задание к работе

Варианты заданий выдаются преподавателем либо из списка типовых вариантов, либо по согласованию с представителем предприятия реального сектора экономики в области радиоэлектроники, в этом случае одним из результатов выполнения курсового проекта является готовое устройство/модуль/блок. Если курсовой проект выполняется по типовому заданию (система сбора данных и управления), то вариант задания либо выдается преподавателем, либо выбирается на основании номера зачетной книжки: цифры номера складываются до образования двузначного числа; первая цифра соответствует количеству аналоговых входов (если первая цифра – ноль, то принимать количество аналоговых входов, равное 8), вторая цифра соответствует строке в таблице 1 и служит для выбора всех остальных данных варианта задания.

Таблица 1.1 – Данные варианта задания

№ п/п	Наличие внешней памяти	Клавиатура, количество клавиш	Последовательный интерфейс	ЖКИ или светодиодные индикаторы
0	Да	2	Внешний	СДИ
1	Нет	4	Внутренний	ЖКИ, 8 бита
2	Да	6	Не нужен	ЖКИ, 4 бит
3	Нет	2	Не нужен	СДИ
4	Да	4	Внешний	СДИ
5	Нет	6	Внутренний	ЖКИ, 4 бита
6	Да	2	Не нужен	ЖКИ, 8 бит
7	Нет	4	Внутренний	СДИ
8	Да	6	Внешний	ЖКИ, 4 бита

Первым этапом выполнения курсового проекта является этап выбора микроконтроллера на основании данных о необходимых входах микроконтроллера, их количестве и типе. После анализа требований и выбора микроконтроллера формируются основные блоки готового устройства (в виде структурной схемы), формируется функциональная схема и только после этого необходимо приступить к разработке принципиальной схемы.

Следует иметь в виду, что блоки, функционально необходимые для работы готового устройства, должны присутствовать в системе вне зависимости от варианта задания (система тактирования, система сброса, система внутрисхемного программирования и т.д.).

В рамках выполнения курсового проекта должна быть создана принципиальная схема в системе Altium Designer или PCAD, выполнена автоматическая трассировка соответствующей печатной платы, разработан алгоритм и листинг

программы работы прибора, а также разработан корпус прибора

Разработка цифровых преобразователей не входит в круг вопросов, рассматриваемых в данном курсовом проекте, поэтому введение преобразователей в принципиальную схему не требуется. Для подключения цифровых преобразователей в схеме должны быть предусмотрены разъемы.

В рамках курсового проекта должна быть выполнена разработка аналоговых схем преобразования/масштабирования и мультиплексирования (при необходимости). Исходные данные для схем преобразования/масштабирования выбираются на основании задания преподавателя. Для подключения аналоговых сигналов в схеме должны быть предусмотрены разъемы.

Питание системы будет осуществляться внешним источником питания (аккумуляторной батареей) с напряжением 9 В. Для его подключения также должен быть предусмотрен разъем.

После разработки принципиальной схемы необходимо разработать печатную плату устройства (предварительно необходимо формирование библиотек используемых компонентов).

Разработка алгоритма работы прибора и листинга программы должна сопровождаться (при необходимости) диаграммами работы. Листинг может быть представлен в сокращенном виде (листинг основных блоков программы).

Разработка корпуса должна быть выполнена в системе SolidWorks 10.0 или более новой. В рамках разработки корпуса разрабатывается его конструкция, выбирается материал, проводится анализ тепловых режимов работы печатной платы устройства (или прочностных характеристик разработанной конструкции). При создании сборочного чертежа создается трехмерная модель разработанной печатной платы.

Результатом выполнения курсового проекта является отчет объемом 25 – 35 страниц описания схемы, разработанные принципиальная схема, печатная плата спроектированные в системе PCAD, ACCEL EDA либо Altium Designer, алгоритм работы системы, сборочный чертеж корпуса (чертежи предоставляются на листах формата не ниже А3, и оформляются по стандартам ЕСКД), перечень элементов, оформленный с соблюдением ГОСТ.

Отчет должен быть защищен не позднее, чем в двухнедельный срок с момента последнего практического занятия в рамках данной практической работы.

Курсовой проект должен содержать выводы по работе.

Пояснительная записка к курсовому проекту и чертежи должны быть оформлены с соблюдением требований ГОСТ и норм ЕСКД.

1. Тематика курсового проекта

Курсовой проект предусматривает углубленное изучение вопросов проектирования и моделирования элементов и узлов конструкций радиоэлектронной аппаратуры.

Каждый студент получает для разработки задание, представляющее собой наименование реального устройства радиоэлектроники либо конфигурацию системы сбора данных и управления. Варианты заданий выдаются преподавателем либо из списка типовых вариантов, либо по согласованию с представителем предприятия реального сектора экономики в области радиоэлектроники, в этом случае одним из результатов выполнения курсового проекта является готовое устройство/модуль/блок. В рамках выполнения курсового проекта должна быть создана принципиальная схема в системе Altium Designer (задание к разработке выбирается в соответствии с вариантом задания или получается от преподавателя по согласованию с предприятием), выполнена автоматическая трассировка соответствующей печатной платы, разработан алгоритм и листинг программы работы прибора, а также разработан корпус прибора.

В первой части проекта разрабатывается структурная и функциональная схемы устройства, выбирается элементная база, проводится разработка принципиальных схем отдельных блоков устройства (выделенных в рамках разработки функциональной схемы), на основе которых разрабатывается общая принципиальная устройства, разрабатывается алгоритм работы устройства и листинги программы его работы. Разработка алгоритма работы прибора и листинга программы должна сопровождаться (при необходимости) диаграммами работы. Листинг может быть представлен в сокращенном виде (листинг основных блоков программы).

Отчет по первой части курсового проекта должен содержать всю необходимую информацию по принципиальной схеме устройства и алгоритму его работы.

Разработка печатной платы должна быть выполнена в системе Altium Designer, либо в ПО, аналогичном по техническим характеристикам. Отчет по второй части курсового проекта должен включать краткое описание основных принципов разработки печатных плат в системе AltiumDesigner, выбор метода производства, описание ограничений, накладываемых на печатную плату и их обоснование (количество слоев разводки, ширина дорожки, расстояние между дорожками, диаметры контактных площадок, шаг сетки и т.д.) – не более 15 страниц.

Разработка корпуса должна быть выполнена в системе SolidWorks 10.0 или более новой. В рамках разработки корпуса разрабатывается его конструкция, выбирается материал, проводится анализ тепловых режимов работы печатной

платы устройства (или прочностных характеристик разработанной конструкции). При создании сборочного чертежа создается трехмерная модель разработанной печатной платы. Отчет по третьей части курсового проекта должен содержать выбранные параметры и размеры корпуса, а также обоснование выбора, протоколы проведения моделирования (допускается в виде экранных копий) – не более 15 страниц.

На чертежах должны быть размещены:

1. Схема электрическая принципиальная устройства.
2. Сторона пайки, сторона монтажа (для односторонней печатной платы отсутствует), схема расположения элементов, таблица отверстий и контактных площадок, необходимые технические пояснения и перечень элементов (перечень элементов может быть оформлен на отдельном листе формата А4 и входить в курсовой проект в качестве приложения).
3. Алгоритм работы устройства, циклограмма его работы (при необходимости).
4. Чертеж корпуса устройства в трех проекциях с указанием размеров, а также сборочный чертеж устройства в аксонометрической проекции.
4. Полученные изображения тепловых режимов работы печатной платы устройства, тепловая карта печатной платы и устройства в целом (или, в случае исследования, напряжений и деформаций корпуса).

Курсовой проект должен содержать выводы по работе.

Курсовой проект оформляется в виде пояснительной записки и приложений общим объемом от 25 до 35 листов формата А4. Чертежи, схемы электрические принципиальные и рисунки выполняются с соблюдением требований соответствующих государственных стандартов, ЕСПД, ЕСКД, ЕСТД.

Экспериментальный образец устройства/модуля/блока должен быть представлен в рамках защиты курсового проекта в случае получения задания по заявке предприятия. Кроме того, должно быть представлено заключение представителя предприятия реального сектора экономики в области радиоэлектроники, рекомендовавшего к разработке данное устройство и/или протоколы испытаний устройства/модуля/блока.

Примеры тем курсового проекта:

1. Построение системы сбора данных с четырьмя аналоговыми входами, внешней памятью, шестиклавишной клавиатурой и индикацией с использованием ЖКИ, связанным с микроконтроллером по четырехбитной шине, на микроконтроллере MicroChip

2. Построение системы сбора данных с четырьмя аналоговыми входами (1 вход 0В..5В, 1 вход 0В..10В, 1 вход -10В..10В, , 1 вход -5В..+5В), внешней памятью, шестиклавишной клавиатурой и индикацией с использованием ЖКИ, связанным с микроконтроллером по четырехбитной шине, на микроконтроллере MicroChip
3. Построение системы сбора данных с пятью аналоговыми входами (2 входа -5..0В, 1 вход 0..1В, 1 вход 0..10В, 1 вход 4..20мА), внешней памятью, двенадцатиклавишной клавиатурой, внешним последовательным интерфейсом и индикацией с использованием СДИ на микроконтроллере MicroChip
4. Разработки подсистемы контроля параметров процесса роста для установки получения тонких пленок методом вытягивания из раствора
5. Разработка подсистемы оплаты для блока управления электромобилем
6. Разработка подсистемы контроля параметров процесса заряда аккумуляторных батарей для малогабаритного зарядного устройства на основе солнечных элементов
7. Построение системы сбора данных с восемью аналоговыми входами (2 входа -5..+5В, 2 входа 0..5В, 2 входа 0..10В, 2 входа 4..20мА), внешней памятью, восьмиклавишной клавиатурой, внутренним последовательным интерфейсом и индикацией с использованием ЖКИ, связанным с МК по восьмибитной шине, на микроконтроллере MicroChip
8. Построение системы сбора данных с четырьмя аналоговыми входами (1 вход -5..+5В, 1 вход 0..5В, 1 вход 0..10В, 1 вход 4..20мА), внешней памятью, шестиклавишной клавиатурой и индикацией с использованием ЖКИ, связанным с микроконтроллером по четырехбитной шине, на микроконтроллере MicroChip
9. Разработка подсистемы сбора и хранения данных для микроконтроллерной системы управления на базе микроконтроллера STM32.

2. Структура проекта

Курсовой проект имеет следующую композиционную структуру: титульный лист, содержание, введение, основной текст, заключение, список используемых источников, приложения.

В структуре проекта выделяют три части.

В первой части проекта разрабатывается структурная и функциональная схемы устройства, выбирается элементная база, проводится разработка принципиальных схем отдельных блоков устройства (выделенных в рамках разработки функциональной схемы), на основе которых разрабатывается общая принципиальная устройства, разрабатывается алгоритм работы устройства и листинги программы его работы (разработка алгоритма работы прибора и листинга программы должна сопровождаться (при необходимости) диаграммами работы, листинг может быть представлен в сокращенном виде (листинг основных блоков программы)).

Во второй части курсового проекта разрабатывается печатная плата(ты) устройства. Разработка печатной платы должна быть выполнена в системе Altium Designer, либо в ПО, аналогичном по техническим характеристикам. Отчет по первой части курсового проекта должен включать краткое описание основных принципов разработки печатных плат в системе AltiumDesigner, выбор метода производства, описание ограничений, накладываемых на печатную плату и их обоснование (количество слоев разводки, ширина дорожки, расстояние между дорожками, диаметры контактных площадок, шаг сетки и т.д.)

В третьей части курсового проекта проводится разработка корпуса устройства. Разработка корпуса должна быть выполнена в системе SolidWorks 10.0 или более новой. В рамках разработки корпуса разрабатывается его конструкция, выбирается материал, проводится анализ тепловых режимов работы печатной платы устройства (или прочностных характеристик разработанной конструкции). При создании сборочного чертежа создается трехмерная модель разработанной печатной платы.

Раздел 1 Разработка принципиальной схемы и алгоритма работы системы сбора данных и управления на основе микроконтроллера

Уровень обученности	Формулировка задания	Контролируемые компетенции или их части		
		Профессиональные		
		ПК-1	ПК-3	ПК-4
Уверенно в процессе инженерного проектирования анализирует и рассчитывает физические и математические модели приборов, схем, устройств и установок электроники и нанoeлектроники различного функционального назначения. Самостоятельно в процессе инженерного проектирования создает компьютерные модели приборов, схем, устройств и установок электроники и нанoeлектроники. Уверенно и наиболее рационально при проектировании устройств РЭА применяет на практике физические и математические модели приборов, схем, устройств и установок электроники и нанoeлектроники различного функционального назначения, а также стандартные программы, средства компьютерного моделирования.	Разработать структурную схему системы сбора данных и управления на основе микроконтроллера			
	Разработать функциональную схему системы сбора данных и управления на основе микроконтроллера			

Уверенно использует современные программные среды разработки оригинальных алгоритмов и компьютерных программ, пригодных для практического применения в процессе инженерного проектирования устройств электроники. Самостоятельно в процессе инженерного проектирования выполняет расчет электронных приборов, схем и устройств в области электроники и нанoeлектроники. Уверенно в процессе инженерного проектирования использует средства автоматизации проектирования приборов, схем и устройств электроники различного функционального назначения. Самостоятельно, в полной мере используя принципы инженерного проектирования, проектирует электронные приборы, схемы и устройства различного функционального назначения в соответствии с техническим заданием. Уверенно в процессе инженерного проектирования использует принципы построения технического задания при разработке электронных блоков. Самостоятельно корректно использует нормативные и справочные данные при разработке проектно-конструкторской документации в процессе инженерного проектирования устройств РЭА. Самостоятельно, используя принципы и методики инженерного проектирования, разрабатывает проектно-конструкторскую документацию в соответствии со стандартами, техническими условиями и другими нормативными документами.	Разработать принципиальную схему системы сбора данных и управления на основе микроконтроллера			
	Разработать алгоритм работы системы сбора данных и управления на основе микроконтроллера и циклограмму работы системы (при необходимости)			
	Разработать графическую документацию на принципиальную схему и алгоритм в соответствии с ГОСТ и ЕСКД			

Графический материал 1. Схема принципиальная разрабатываемого прибора

2. Алгоритм работы системы сбора данных и управления на основе микроконтроллера

Раздел 2 Разработка печатной платы системы сбора данных и управления на основе микроконтроллера

Уровень обученности	Формулировка задания	Контролируемые компетенции или их части		
		Профессиональные		
		ПК-1	ПК-3	ПК-4
Уверенно в процессе инженерного проектирования анализирует и рассчитывает физические и математические модели приборов, схем, устройств и установок электроники и нанoeлектроники различного функционального назначения. Самостоятельно в процессе инженерного проектирования создает компьютерные модели приборов, схем, устройств и установок электроники и нанoeлектроники. Уверенно и наиболее рационально при проектировании устройств РЭА применяет на практике физические и математические модели приборов, схем, устройств и установок электроники и нанoeлектроники различного функционального назначения, а также стандартные программы, средства компьютерного моделирования. Уверенно использует современные программные среды разработки оригинальных алгоритмов и компьютерных программ, пригодных для практического применения в процессе инженерного проектирования устройств электроники. Самостоятельно в процессе инженерного проектирования выполняет расчет электронных приборов, схем и устройств в области электроники и нанoeлектроники. Уверенно в процессе инженерного проектирования использует средства	Создать условно-графические обозначения всех элементов схемы для PCAD или Altium Designer в соответствии с ГОСТ и ЕСКД			
	Создать посадочные места всех элементов схемы для PCAD или Altium Designer по параметрам корпусов элементов в соответствии с ГОСТ и ЕСКД			
	Создать библиотеку элементов схемы для PCAD или Altium Designer			

автоматизации проектирования приборов, схем и устройств электроники различного функционального назначения. Самостоятельно, в полной мере используя принципы инженерного проектирования, проектирует электронные приборы, схемы и устройства различного функционального назначения в соответствии с техническим заданием. Уверенно в процессе инженерного проектирования использует принципы построения технического задания при разработке электронных блоков. Самостоятельно корректно использует нормативные и справочные данные при разработке проектно-конструкторской документации в процессе инженерного проектирования устройств РЭА. Самостоятельно, используя принципы и методики инженерного проектирования, разрабатывает проектно- конструкторскую документацию в соответствии со стандартами, техническими условиями и другими нормативными документами.	Сформировать принципиальную схему устройства по варианту задания в САПР PCAD или Altium Designer			
	Разработать проводящий рисунок печатной платы в САПР PCAD или Altium Designer			
	Разработать графическую документацию на печатную плату в соответствии с ГОСТ и ЕСКД			

Графический материал 1. Плата печатная разрабатываемого прибора

Раздел 3 Разработка трехмерной модели печатной платы и корпуса системы сбора данных и управления на основе микроконтроллера

Уровень обученности	Формулировка задания	Контролируемые компетенции или их части		
		Профессиональные		
		ПК-1	ПК-3	ПК-4
Уверенно в процессе инженерного проектирования анализирует и рассчитывает физические и математические модели приборов, схем, устройств и установок электроники и наноэлектроники различного функционального назначения.	Перенести разработанную печатную плату в САПР Solid-Works			

Самостоятельно в процессе инженерного проектирования создает компьютерные модели приборов, схем, устройств и установок электроники и нанoeлектроники. Уверенно и наиболее рационально при проектировании устройств РЭА применяет на практике физические и математические модели приборов, схем, устройств и установок электроники и нанoeлектроники различного функционального назначения, а также стандартные программы, средства компьютерного моделирования. Уверенно использует современные программные среды разработки оригинальных алгоритмов и компьютерных программ, пригодных для практического применения в процессе инженерного проектирования устройств электроники. Самостоятельно в процессе инженерного проектирования выполняет расчет электронных приборов, схем и устройств в области электроники и нанoeлектроники. Уверенно в процессе инженерного проектирования использует средства автоматизации проектирования приборов, схем и устройств электроники различного функционального назначения. Самостоятельно, в полной мере используя принципы инженерного проектирования, проектирует электронные приборы, схемы и устройства различного функционального назначения в соответствии с техническим заданием. Уверенно в процессе инженерного проектирования использует принципы построения технического задания при разработке электронных блоков. Самостоятельно корректно использует нормативные и справочные данные при разработке проектно-конструкторской документации в процессе инженерного проектирования устройств РЭА. Самостоятельно, используя принципы и методики инженерного проектирования, разрабатывает проектно-конструкторскую документацию в соответствии со стандартами,	3.Разработать трехмерные модели отдельных радиоэлектронных компонентов устройства			
	4.Разработать 3D модель печатной платы			
	5.Разработать корпус устройства в соответствии с ГОСТ и ЕСКД			
	6.Разработать сборочный чертеж устройства в соответствии с ГОСТ и ЕСКД			
	7.Провести анализ прочностных свойств корпуса устройства и устройства в сборе (или тепловых режимов работы печатной платы устройства)			

техническими условиями и другими нормативными документами.	8. Разработать документацию по результатам анализа в соответствии с ГОСТ и ЕСКД			
--	---	--	--	--

Графический материал 1. Сборочный чертеж корпуса разрабатываемого прибора, внешний вид прибора в сборе (разнесенный вид)

2. Результаты прочностного анализа корпуса разрабатываемого прибора (либо термического режима работы печатной платы)

3. Критерии оценивания курсового проекта

Критериями оценки курсового проекта являются:

- качество содержания проекта (достижение сформулированной цели и решение задач разработки, полнота раскрытия темы, системность подхода, отражение знаний литературы и различных точек зрения по теме, аргументированное обоснование выводов и предложений);
- соблюдение графика выполнения курсового проекта;
- соответствие содержания выбранной теме;
- соответствие содержания глав и параграфов их названию;
- логика, грамотность и стиль изложения;
- внешний вид работы и ее оформление, аккуратность;
- соблюдение заданного объема проекта;
- наличие хорошо структурированного плана, раскрывающего содержание темы курсовой работы;
- качество оформления рисунков, схем, таблиц;
- правильность оформления списка использованной литературы;
- достаточность и новизна изученной литературы.

Курсовой проект, не отвечающий данным критериям, не допускается до защиты.

Оценка «отлично» выставляется при выполнении курсового проекта в полном объеме; проект отличается глубиной проработки всех разделов содержательной части, оформлен с соблюдением установленных правил; студент свободно владеет теоретическим материалом, безошибочно применяет его при решении задач, сформулированных в задании; на все вопросы дает правильные и обоснованные ответы, убедительно защищает свою точку зрения.

Оценка **«хорошо»** выставляется при выполнении курсового проекта в полном объеме; проект отличается глубиной проработки всех разделов содержательной части, оформлен с соблюдением установленных правил; студент твердо владеет теоретическим материалом, может применять его самостоятельно или по указанию преподавателя; на большинство вопросов даны правильные ответы, защищает свою точку зрения достаточно обосновано.

Оценка **«удовлетворительно»** выставляется при выполнении курсового проекта в основном правильно, но без достаточно глубокой проработки некоторых разделов; студент усвоил только основные разделы теоретического материала и по указанию преподавателя (без инициативы и самостоятельности) применяет его практически; на вопросы отвечает неуверенно или допускает ошибки, неуверенно защищает свою точку зрения.

Оценка **«неудовлетворительно»** выставляется, когда студент не может защитить свои решения, допускает грубые фактические ошибки при ответах на поставленные вопросы или не отвечает на них.

4. Описание шкалы оценивания

Основными оцениваемыми элементами (показателями) курсового проекта являются:

1) качество отчетной документации: графической части ГЧ (чертежей устройств) и расчётно-пояснительной записки (РПЗ) курсового проекта:

- семантическое содержание расчётно-пояснительной записки в соответствии с темой и заданием на курсовой проект;
- документальное (текстуально-иллюстративное) оформление расчётно-пояснительной записки и графической части (чертежей устройств) в соответствии с требованиями ЕСКД и методических указаний.

2) Отзыв руководителя работы о качестве работы студента.

3) Защита проекта на заседании экзаменационной комиссии:

- качество содержания доклада;
- качество презентации (наглядного представления доклада);
- качество ответов на вопросы членов комиссии.

В соответствии с университетским Положением «Об организации образовательного процесса на основе рейтинговой системы знаний студентов...» оценка студенту за выполненный и защищенный курсовой проект (КП) выставляется экзаменационной комиссией по результатам набранных рейтинговых баллов за каждый показатель.

Итоговая оценка по КП определяется суммой баллов, набранных за качество выполнение проекта и отчетной документации, а также суммы баллов за ее защиту. Максимальная сумма баллов за выполненную и защищенную работу устанавливается в 100 баллов. При этом 60 баллов отводятся на текущий контроль (нормоконтроль), который проводится после сдачи отчета по работе на

проверку и сводится к оценке качества проекта и отчетной документации. 40 баллов отводится на промежуточную аттестацию, которая сводится к защите курсового проекта студентом.

Если за качество проекта и отзыв руководителя набрано менее 33 баллов, то студент к защите не допускается, до тех пор, пока не устранит недостатки в пояснительной записке и не наберет требуемую сумму баллов.

Критерием оценки КП в целом и оцениваемых ее элементов является превышение суммой набранных рейтинговых баллов порогового уровня.

Структура рейтинговых оценок элементов работы и шкала пересчета рейтингового балла в оценку по 5-балльной системе.

Оцениваемый элемент КП	Макс. рейтинговый балл	Рейтинговый балл			
		Оценка 5	Оценка 4	Оценка 3	Оценка 2
1 Качество отчетной документации (РПЗ и ГЧ):	50	44	35	27	<27
1.1 Семантическое содержание РПЗ	40	36	28	21	0
1.2 Документальное оформление РПЗ и ГЧ	10	8	7	6	0
2 Отзыв руководителя работы	10	10	8	6	0
Итого за этап выполнения КП (текущий контроль)	60	Не менее 33 баллов для допуска к защите			
3 Защита выполненной работы:	40	36	30	20	<20
3.1 Содержание доклада	10	8	7	6	0
3.2 Презентация	10	8	7	6	0
3.3 Ответы на вопросы	20	20	16	12	0
Итого за этап защиты КР (итоговый контроль)	40	Не менее 20 баллов для положительной оценки			
Итого за выполнение и защиту КР	100	88 – 100	72 – 87	53 – 71	<53

Критерии выставления рейтинговых баллов за качество семантического содержания расчетно-пояснительной записки КП

Наименование критерия	Количество баллов			
	Оценка 5	Оценка 4	Оценка 3	Оценка 2
1 Соответствие содержания РПЗ заданию на КП	Полностью соответствует 10 баллов	В основном соответствует 8 баллов	Частично соответствует 6 баллов	Не соответствует 0 баллов
2 Полнота и глубина анализа объекта и предмета исследования	Полный 5 баллов	Достаточный 4 балла	Частичный 3 балла	Отсутствует 0 баллов
3 Правильность и точность расчетов с использованием ПЭВМ	5 баллов	4 балла	3 балла	0 баллов

Наименование критерия	Количество баллов			
	Оценка 5	Оценка 4	Оценка 3	Оценка 2
4 Работоспособность и адекватность схемы устройства, алгоритма его работы	10 баллов	4 балла	3 балла	0 баллов
5 Наличие методики, правильность и точность результатов исследования	Высокая 10 баллов	Хорошая 8 баллов	Удовлетворительная 6 балла	отсутствует 0 баллов
6 Наличие обоснованных выводов по разделам и по работе в целом	Имеется в полном объеме 5 баллов	В основном имеется 4 балла	Частично имеется 3 балла	Не имеется 0 баллов

Критерии выставления рейтинговых баллов за качество документального оформления отчетной документации по КП

Наименование критерия	Количество баллов			
	Оценка 5	Оценка 4	Оценка 3	Оценка 2
1 Соответствие РПЗ и ГЧ требованиям нормативных документов	Полностью соответствует 5 баллов	В основном соответствует 4 баллов	Частично соответствует 3 баллов	Не соответствует 0 баллов
2 Грамотность изложения и качество оформления отчета	Оформлен правильно, ошибок нет 3 баллов	Оформлен в целом правильно, имеются некоторые стилистические погрешности 2 баллов	Оформлен с рядом погрешностей, имеются стилистические и грамматические ошибки 1 балла	Оформлен неправильно, большое количество стилистических и грамматических ошибок 0 баллов
3 Объем РПЗ и ГЧ без учета справочных приложений	Полностью соответствует (25 – 35 стр.) 2 балла	Полностью соответствует (25 – 35 стр.) 2 балла	Не значительно отклоняется (до 3-х стр.) 1 балл	Значительно отклоняется (5 и более стр.) 0 балл

Критерии выставления рейтинговых баллов за отзыв руководителя о качестве работы студента

Оценка по 5-балльной системе	Рейтинговый балл
Отлично	10
Хорошо	8
Удовлетворительно	6
Неудовлетворительно	0

Критерии выставления рейтинговых баллов за качество содержания доклада в ходе защиты КП

Наименование критерия	Количество баллов			
	Оценка 5	Оценка 4	Оценка 3	Оценка 2
1 Соответствие содержания доклада содержанию КП, полнота его освещения	Полностью соответствует 3 балла	В основном соответствует 2 балла	Частично соответствует 1 балл	Не соответствует 0 баллов
2 Последовательность, аргументированность и доказательность в достижении цели и решении частных задач проектирования	Соблюдается 3 балла	В основном соблюдается 2 балла	Частично соблюдается 1 балл	Не соблюдается 0 баллов
3 Качество и научность изложения, лаконичность доклада	Четкое, свободное, и лаконичное 3 балла	Недостаточно свободное, с незначительными погрешностями 2 балла	Привязанность к тексту, косноязычность 1 балл	Низкое, ненаучное 0 баллов
4 Время доклада	Соответствует регламенту 2 балла	Соответствует регламенту 2 балла	Незначительно не соответствует регламенту 1 балл	Не соответствует регламенту 0 баллов

Критерии выставления рейтинговых баллов за качество презентации в ходе защиты КП

Наименование критерия	Количество баллов			
	Оценка 5	Оценка 4	Оценка 3	Оценка 2
1 Соответствие содержания презентации содержанию доклада и КП	Полностью соответствует 3 балла	В основном соответствует 2 балла	Частично соответствует 1 балл	Не соответствует 0 баллов
2 Структурированность, наглядность и полнота демонстрируемого материала	Имеется 3 балла	В основном имеется 2 балла	Частично имеется 1 балл	Нет 0 баллов
3 Качество графики, иллюстраций	Высокое 3 балла	Хорошее 2 балла	Удовлетворительное 1 балл	Низкое 0 баллов

Наименование критерия	Количество баллов			
	Оценка 5	Оценка 4	Оценка 3	Оценка 2
4 Количество слайдов	достаточное для полного представления доклада 2 балла	достаточное для полного представления доклада 2 балла	Недостаточное или излишнее 1 балл	Отсутствие слайдов 0 баллов

Критерии выставления рейтинговых баллов за качество ответов на вопросы в ходе защиты КП

Наименование критерия	Количество баллов			
	Оценка 5	Оценка 4	Оценка 3	Оценка 2
Ответы на вопросы членов комиссии	Не менее 80% полных ответов, остальные 20% неполные ответы 20 баллов	Не менее 70% полных ответов и не более 10% ошибочных ответов 16 баллов	Не менее 50% полных ответов и не более 30% ошибочных ответов 12 баллов	Менее 50% полных ответов и более 30% ошибочных ответов 0 баллов

5. Методические материалы, определяющие процедуры оценивания знаний, умений, навыков и (или) опыта деятельности, характеризующих этапы формирования компетенций

Защита курсового проекта проводится в соответствии с Положением о выполнении и защите курсовых работ (проектов) в федеральном государственном автономном образовательном учреждении высшего образования «Северо-Кавказский федеральный университет».

Защита курсового проекта проводится не позднее, чем за неделю до начала зачётно-экзаменационной сессии по расписанию, установленном преподавателем (руководителем работы). К защите допускаются студенты, полностью выполнившие задание и представившие его в форме согласно требованиям настоящих методических указаний.

Защита курсового проекта является обязательной формой проверки выполнения работы. Защита производится на заседании кафедры, научно-методического семинара кафедры, научной проблемной группы специальной комиссией, утверждаемой директором института, состоящей обычно из 3 преподавателей кафедры, при непосредственном участии руководителя, в присутствии студентов. Результаты наиболее интересных курсовых проектов могут быть доложены на научных конференциях.

Защита состоит в коротком докладе студента по выполненному проекту и в ответах на вопросы присутствующих на защите. При защите работы студент

должен продемонстрировать не только знания теоретических аспектов рассматриваемых вопросов, но и прокомментировать полученные результаты.

Результаты защиты курсового проекта оцениваются дифференцированной отметкой по пятибалльной системе.

Предлагаемые студенту задания позволяют проверить профессиональные компетенции ПК-1, ПК-3, ПК-4.

Для выполнения курсового проекта по дисциплине необходимо 6 недель. График выполнения курсовой работы предусматривает выдачу заданий к курсовой работе: 1- 2 неделя семестра, сдача курсовой работы на проверку – 2 недели до конца семестра.

Время выполнения – 27 часов.

Для выполнения курсового проекта по дисциплине необходимо ориентироваться на сроки и литературу, рекомендованную в индивидуальном задании к курсовому проекту.

При проверке проекта, оцениваются:

- соответствие содержания РПЗ заданию на КП;
- полнота и глубина анализа объекта и предмета исследования;
- правильность и точность расчетов с использованием ПЭВМ;
- работоспособность и адекватность схемы устройства, алгоритма его работы;
- наличие методики, правильность и точность результатов исследования;
- наличие обоснованных выводов по разделам и по работе в целом;
- соответствие РПЗ и ГЧ требованиям нормативных документов;
- грамотность изложения и качество оформления отчета;
- объем РПЗ и ГЧ без учета справочных приложений.

При защите проекта оцениваются:

- соответствие содержания доклада содержанию КП, полнота его освещения;
- последовательность, аргументированность и доказательность в достижении цели и решении частных задач проектирования;
- качество и научность изложения, лаконичность доклада;
- время доклада;
- соответствие содержания презентации содержанию доклада и КП;
- структурированность, наглядность и полнота демонстрируемого материала;
- качество графики, иллюстраций;
- количество слайдов;
- качество ответов на вопросы членов комиссии.

6. Оформление пояснительной записки.

Пояснительная записка оформляется на стандартной белой бумаге формата А4 (210×297 мм), текст размещается на одной стороне каждого листа. Объём пояснительной записки должен быть равен, примерно, 20-30 страницам (2 – 4 печатных листа).

Пояснительная записка обязательно должна быть сброшюрована, допускается использование специальной папки.

Текст должен иметь следующие параметры:

- поля: нижнее и верхнее до нумерации стр. – 20 мм, левое – 30 мм, правое – 10 мм;
- межстрочное расстояние – полуторное (т. е. на одной странице должно быть не более 29 строк и 60 ± 2 знака в одной строке, учитывая пробелы);
- переплет 0 см;
- ориентация – книжная;
- шрифт – Times New Roman;
- размер шрифта – 14 пунктов;
- красная строка – 1,25 см;
- текст и другие отпечатанные элементы должны быть чёрными, контуры букв и знаков – чёткими, без ореола и затенения;
- название глав и параграфов выделяются полужирным шрифтом;
- формулы выравниваются по центру, их нумерация по правому краю в круглых скобках;
- рисунки нумеруются снизу (Рисунок 1 – Название), таблицы – сверху (таблица 1 – Название);
- страницы нумеруются в правом нижнем углу листа; начинается нумерация со страницы «Введение», на которой ставится цифра «3»; далее нумеруются все страницы, включая приложение.

Между названием главы и названием параграфа этой главы ставится пробел равный двум интервалам, а название параграфа не должно отделяться от текста этого параграфа пробелом. Названия параграфов отделяются от текста предыдущего параграфа пробелом, равным двум интервалам. Каждая глава, а также введение, выводы, приложения и список использованной литературы начинаются с новой страницы. Слово «Глава» не пишется. Главы имеют порядковые номера в пределах всей работы, обозначаемые арабскими цифрами (например: 1, 2, 3), после которых ставится точка. Слово «параграф» или значок параграфа в названии не ставятся. Параграфы имеют порядковые номера в пределах глав, обозначаемые арабскими цифрами (например: 1.1 и 1.2). Заголовки глав и параграфов в тексте работы должны располагаться по центру, точку в

конце названия главы и параграфа не ставят. Не допускается переносить часть слов в заголовке.

Графический материал выполняется на листах формата не ниже А3 (принципиальная схема) и А4 (нескольких склеенных листах формата А4 при необходимости).

При оформлении пояснительной записки необходимо соблюдать требования действующих ГОСТов и ЕСКД.

Список использованной литературы должен быть выполнен в соответствии с ГОСТ 7.32.2001 «Отчет о научно-исследовательской работе. Структура и правила оформления» и правилами библиографического описания документов ГОСТ 7.1-2003 «Библиографическая запись. Библиографическое описание».

Рекомендуется представлять единый список литературы к работе в целом. Список обязательно должен быть пронумерован. Каждый источник упоминается в списке один раз, вне зависимости от того, как часто на него делается ссылка в тексте работы.

Литература на иностранных языках ставится в конце списка после литературы на русском языке, образуя дополнительный алфавитный ряд.

Для каждого документа предусмотрены следующие элементы библиографической характеристики: фамилия автора, инициалы; название; подзаголовочные сведения (учебник, учебное пособие, словарь и т. д.); выходные сведения (место издания, издательство, год издания); количественная характеристика (общее количество страниц в книге) или конкретные страницы из журналов.

7. Защита курсового проекта

Защита курсового проекта проводится в соответствии с Положением о выполнении и защите курсовых работ (проектов) в федеральном государственном автономном образовательном учреждении высшего образования «Северо-Кавказский федеральный университет», утвержденным ректором 09.04.2013 г.

Защита курсового проекта проводится не позднее, чем за неделю до начала зачётно-экзаменационной сессии по расписанию, установленном преподавателем (руководителем работы). К защите допускаются студенты, полностью выполнившие задание и представившие его в форме согласно требованиям настоящих методических указаний.

Защита курсового проекта является обязательной формой проверки выполнения работы. Защита производится на заседании кафедры, научно-методического семинара кафедры, научной проблемной группы специальной комиссией,

утверждаемой директором института, состоящей обычно из 3 преподавателей кафедры, при непосредственном участии руководителя, в присутствии студентов. Результаты наиболее интересных курсовых проектов могут быть доложены на научных конференциях.

Защита состоит в коротком докладе студента по выполненному проекту и в ответах на вопросы присутствующих на защите. При защите работы студент должен продемонстрировать не только знания теоретических аспектов рассматриваемых вопросов, но и прокомментировать полученные результаты.

Результаты защиты курсового проекта оцениваются дифференцированной отметкой по пятибалльной системе.

Для выполнения курсового проекта по дисциплине необходимо 6 недель. График выполнения курсовой работы предусматривает выдачу заданий к курсовому проекту: 1- 2 неделя семестра, сдача курсового проекта на проверку – 2 недели до конца семестра.

При проверке курсового проекта оцениваются:

- качество содержания проекта (достижение сформулированной цели и решение задач разработки, полнота раскрытия темы, системность подхода, отражение знаний литературы и различных точек зрения по теме, аргументированное обоснование выводов и предложений);
- соблюдение графика выполнения курсового проекта;
- соответствие содержания выбранной теме;
- соответствие содержания глав и параграфов их названию;
- логика, грамотность и стиль изложения;
- внешний вид работы и ее оформление, аккуратность;
- соблюдение заданного объема работы;
- наличие хорошо структурированного плана, раскрывающего содержание темы курсовой работы;
- качество оформления рисунков, схем, таблиц;
- правильность выполнения чертежей;
- правильность оформления списка использованной литературы;
- достаточность и новизна изученной литературы.

При защите работы оцениваются:

- полнота выполнения курсового проекта, соответствие доклада выполненной работе;
- глубина проработки всех разделов содержательной части;
- степень владения студентом теоретическим материалом;
- правильность, полнота и обоснованность ответов студента на вопросы по докладу.

8. Теоретические сведения

8.1 Основные характеристики микроконтроллеров PICMicro

Основные характеристики микроконтроллеров PICMicro представлены в табл. 8.1 и 8.2.

Как правило, микроконтроллеры в стандартных *DIP*- и *CERDIP*- корпусах (в обозначениях приборов им соответствуют буквенные классификаторы Р и JW) с двухрядными штыревыми выводами, предназначенными для установки в сквозные отверстия, имеют поперечный размер 0,300" или 0,600" и шаг выводов 0,100". При этом высота прибора зависит от конкретного типа используемого корпуса.

Устройства, ориентированные на технологию поверхностного монтажа, выполняются в плоских корпусах с двухрядным расположением выводов (типа SO) или в квадратных пластмассовых корпусах с четырехсторонним расположением выводов (классификаторы PT, PQ и L).

Таблица 8.1 - Характеристики микроконтроллеров PICmicro среднего подсемейства

Обозначение	Комментарии
16Cx1	Корпуса с 18 выводами. 1К слов памяти программ, встроенные интерфейсы отсутствуют. PIC 16C61 и 16C71 в настоящее время не применяются
16Cx2	Корпуса с 28 выводами, 2К слов памяти программ, SPI, TMR1 и TMR2
16Cx3	Корпуса с 28 выводами и 4К слов памяти программ. USART, SPI, TMR1, TMR2
16Cx4	Корпуса с 40 выводами, 4К слов памяти программ. USART, SPI, PSP, TMR1 и TMR2
16Cx5	Корпуса с 40 выводами. 4К слов памяти программ. USART, SPI, PSP, TMR1 и TMR2
16Cx6	Корпуса с 28 выводами. 8К слов памяти программ. USART, SPI, I2C, PSP, TMR1 и TMR2
16Cx7	Корпуса с 40 выводами. 8К слов памяти программ. USART, SPI, I ² C, PSP, TMR1 и TMR2

Таблица 8.2

Характеристики микроконтроллеров PICmicro

Обозначение	Характеристики
PIC 12C5xx	Младшее подсемейство. Корпус с 8 выводами, 12 -разрядное процессорное ядро*, внутренняя схема сброса, встроенный тактовый генератор
P1C12C6xx	Среднее подсемейство. Корпус с 8 выводами, 14-разрядное процессорное ядро, восьмиразрядный аналого-цифровой преобразователь, внутренняя схема сброса, встроенный тактовый генератор, наличие EEPROM памяти данных
PIC 14C000	Среднее подсемейство. Корпус с 28 выводами, 14- разрядное процессорное ядро, усовершенствованный аналого-цифровой преобразователь, внутренний источник опорного напряжения, встроенный датчик температуры
PIC 16C5x	Младшее подсемейство. Корпус с 18/28 выводами, 12-разрядное процессорное ядро
PIC16C505	Младшее подсемейство. Корпус с 14 выводами, 12- разрядное процессорное ядро, внутренняя схема сброса, встроенный тактовый генератор
PIC 16HV540	Младшее подсемейство. Корпус с 18 выводами, 12-разрядное процессорное ядро, расширенный диапазон напряжений питания Vdd, встроенный стабилизатор
P1C16C55x	Среднее подсемейство. Корпус с 18 выводами, 14-разрядное процессорное ядро
PIC 16C6x	Среднее подсемейство. Корпус с 18/28/40 выводами, 14-разрядное процессорное ядро, два таймера (TMR1 и TMR2), варианты с интерфейсами SPI, USART и PSP
PIC 16C62x	Среднее подсемейство. Корпус с 18 выводами, 14-разрядное процессорное ядро, компараторы напряжения со встроенным источником опорного напряжения, варианты с EEPROM памятью данных
PIC16F62X	Среднее подсемейство. Корпус с 18 выводами, 14- разрядное процессорное ядро, флэш-память программ, компараторы напряжения со встроенным источником опорного напряжения, внутренняя схема сброса, встроенный тактовый генератор
PIC 16C642	Среднее подсемейство. Корпус с 28 выводами, 14- разрядное процессорное ядро, компараторы напряжения со встроенным источником опорного напряжения
PIC 16C662	Среднее подсемейство. Корпус с 40 выводами, 14- разрядное процессорное ядро, компараторы напряжения со встроенным источником опорного напряжения
PIC 16C71x	Среднее подсемейство. Корпус с 18 выводами, 14-разрядное процессорное ядро, 8-разрядный аналого-цифровой преобразователь
PIC16C7X	Среднее подсемейство. Корпуса с 18/28/40 выводами, 14-разрядное процессорное ядро, 8-разрядный АЦП, варианты с двумя таймерами (TMR1 и TMR2), варианты с интерфейсами SPI, USART и PSP
P1C16C77x	Среднее подсемейство. Корпуса с 28/40 выводами, 14-разрядное процессорное ядро, 12-разрядный АЦП, два таймера (TMR1 и TMR2), USART, I2C, SPI, варианты с PSP
PIC16F8X	Среднее подсемейство. Корпус с 18 выводами, 14-разрядное процессорное ядро, флэш-память данных (EEPROM) и программ
PIC 16F87X	Среднее подсемейство. Корпуса с 28/40 выводами, 14-разрядное процессорное ядро, 10- разрядный АЦП (5-8 каналов), два таймера (TMR1 и TMR2), варианты с интерфейсами USART, I2C, SPI и PSP
PIC 16C92X	Среднее подсемейство. Корпуса с 64 выводами, 14-разрядное процессорное ядро. Варианты с 8-разрядным АЦП, TMR1 и TMR2, ЖКИ контроллером
PIC17C4X	Старшее подсемейство. Корпуса с 40 выводами, 16-разрядное процессорное ядро, аппаратный умножитель, USART
PIC17C5X	Старшее подсемейство. Корпус с 68 выводами, 16-разрядное процессорное ядро, аппаратный умножитель, 10-разрядный АЦП, варианты с интерфейсами USART и I ² C
PIC17C6X	Старшее подсемейство. Корпус с 84 выводами, 16-разрядное процессорное ядро, аппаратный умножитель, 12- разрядный АЦП, USART, I ² C и SPI
PIC18Cxxx	Старшее подсемейство. Корпуса с 28/40 выводами, 16-разрядное усовершенствованное процессорное ядро, 10-разрядный АЦП, варианты с интерфейсами USART, I ² C и SPI
Словосочетание «12-разрядное процессорное ядро» в терминологии фирмы Microchip означает, что процессор оперирует 12-разрядными командами. Аналогично и для другой разрядности.	

8.2 Микроконтроллеры младшего подсемейства

Микроконтроллеры младшего подсемейства имеют 12-разрядное процессорное ядро. Они изготавливаются в корпусах с двухрядным расположением выводов, при этом назначение выводов микроконтроллеров с однотипными корпусами одинаковое. Корпуса могут быть планарными, рассчитанными на технологию поверхностного монтажа или технологию, ориентированную на использование сквозных отверстий (рис.8.1-8.4).

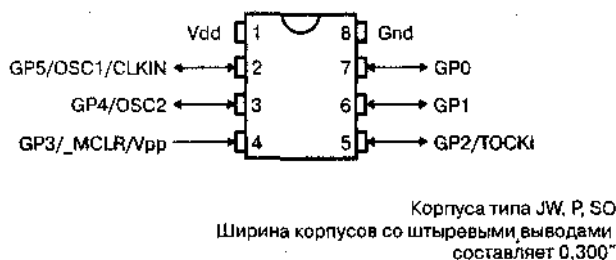


Рис. 8.1 - Выводы микроконтроллеров PIC 12C508/PIC 12C509

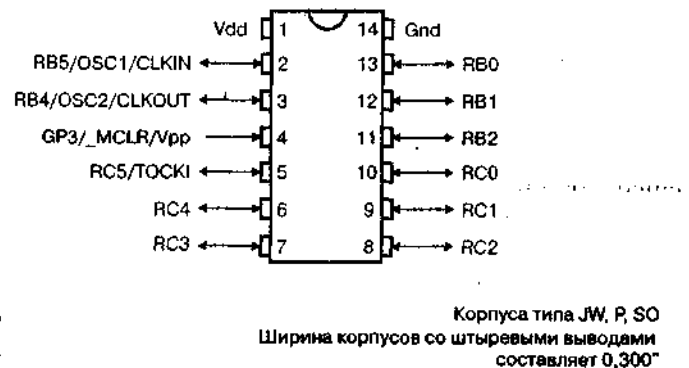


Рис. 8.2 - Выводы микроконтроллера PIC 16C505

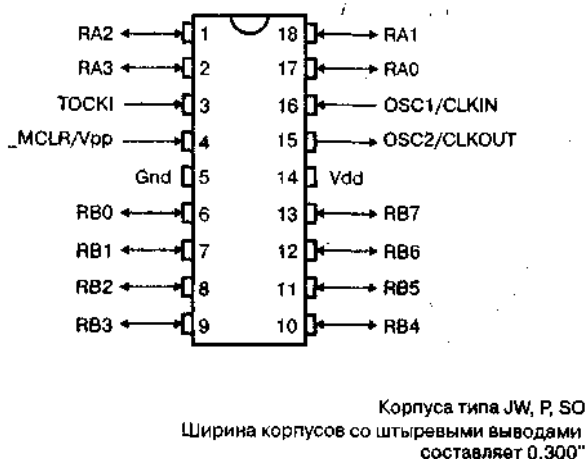


Рис. 8.3 - Выводы микроконтроллеров PIC 16C54/PIC 16C56

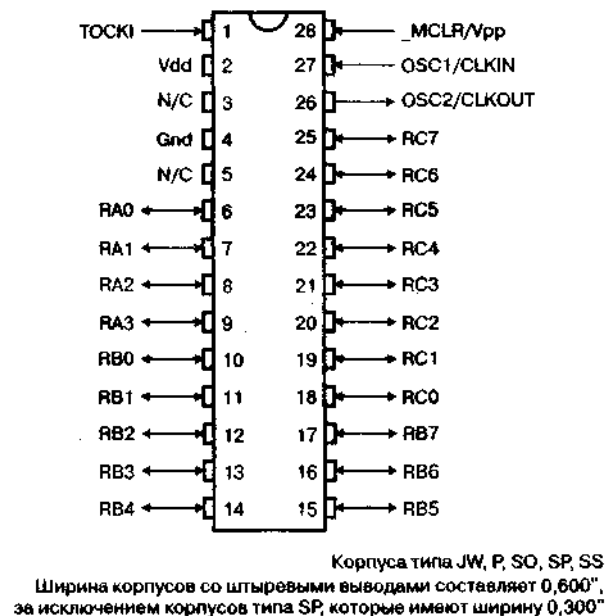


Рис. 8.4 - Выводы микроконтроллеров PIC 16C55/PIC 16C57

8.3 Микроконтроллеры среднего подсемейства

Микроконтроллеры среднего подсемейства имеют 14-разрядное процессорное ядро. Номенклатура корпусов микроконтроллеров среднего подсемейства гораздо шире номенклатуры корпусов младшего подсемейства (рис. 8.5-8.10). Как правило, основное назначение выводов микроконтроллеров с односторонними корпусами одинаково, однако во многих микроконтроллерах выводы имеют альтернативное назначение. Конкретные функциональные назначения каждого электрического вывода даны в спецификациях фирмы Microchip. Так, микроконтроллер PIC 14000, предназначенный для работы с сигналами

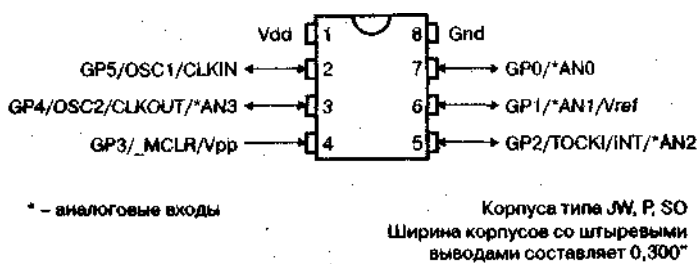


Рис. 8.5 - Выводы микроконтроллеров PIC12C67x

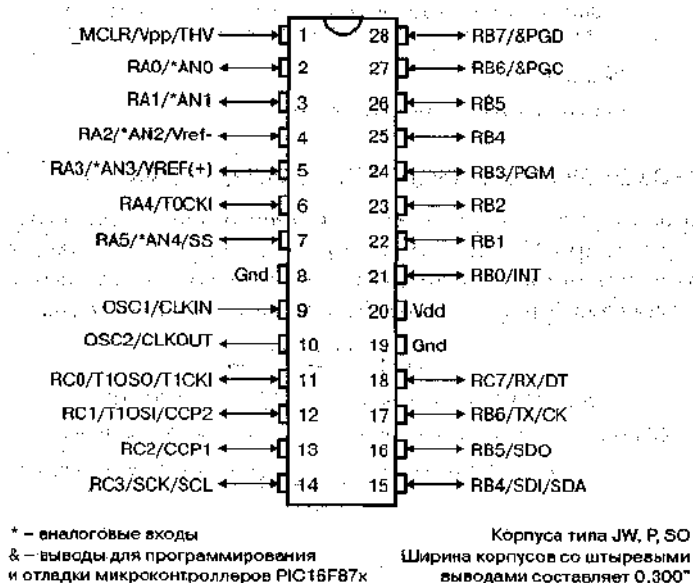


Рис. 8.7 - Выводы 28-контактных PIC-микроконтроллеров среднего подсемейства

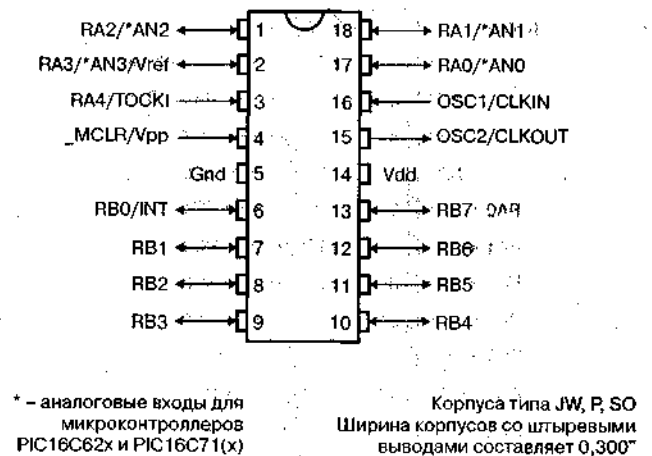


Рис. 8.6 - Выводы 18-контактных PIC-микроконтроллеров среднего подсемейства

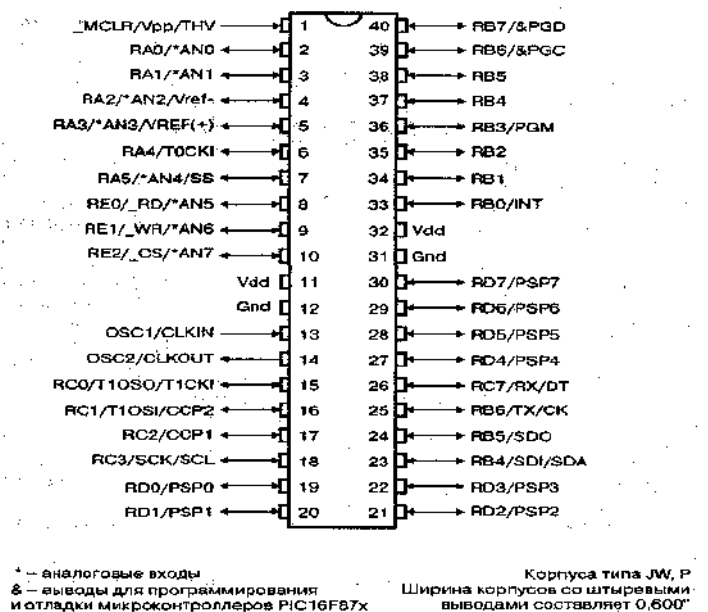


Рис. 8.8 - Выводы 40-контактных микроконтроллеров среднего подсемейства

смешанного типа (аналоговыми и цифровыми), изготавливается в 28-контактных корпусах, назначение его выводов проиллюстрировано на рис. 8.11.

ПИС-микроконтроллеры, снабженные схемой управления жидко-кристаллическим дисплеем –ЖКД (Liquid Crystal Display - LCD), имеют достаточно большое число выводов. На рис. 8.12 показан 64-контактный корпус с двухрядным расположением выводов (корпус типа DIP). Для таких микроконтроллеров могут также использоваться корпуса типа PLCC и TQFP.

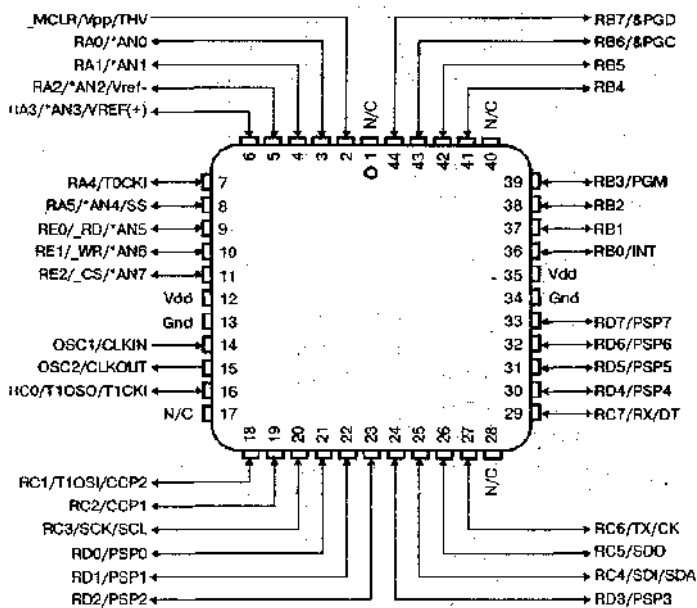


Рис. 8.9 Выводы ПИС-микроконтроллеров среднего подсемейства в 44-контактных PLCC-корпусах

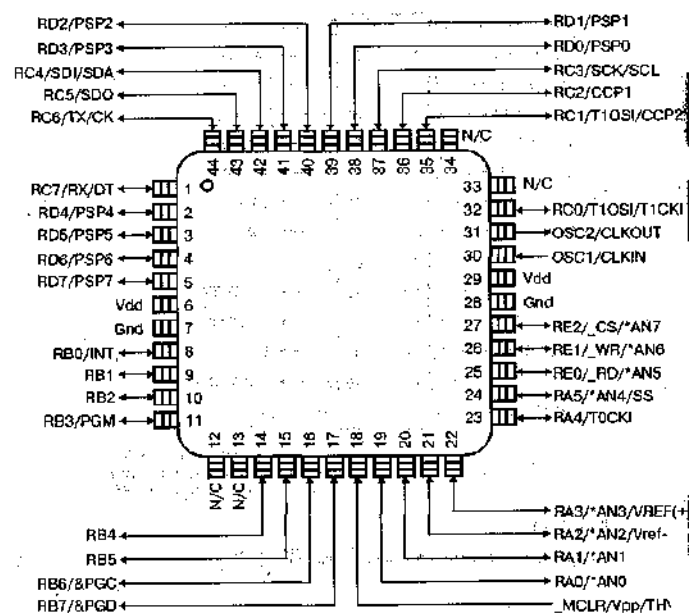


Рис. 8.10 Выводы ПИС-микроконтроллеров среднего подсемейства в 44-контактных QFP-корпусах

8.4 Микроконтроллеры PIC 17CXX

Микроконтроллеры PIC 17Cxx относятся к старшему подсемейству PIC-

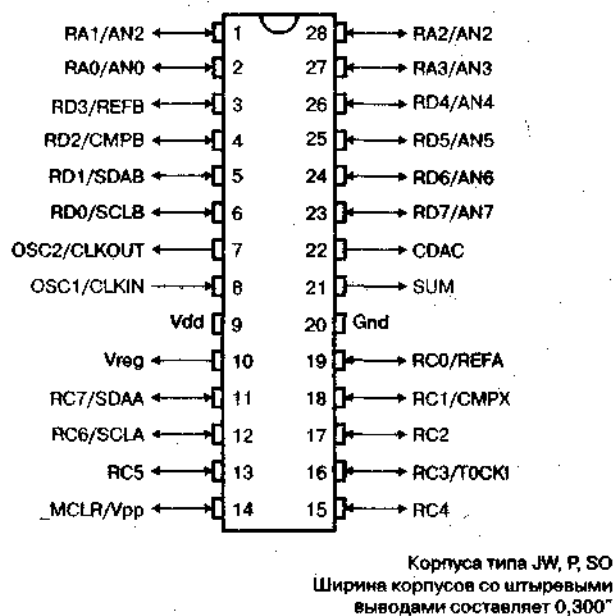


Рис. 8.11 - Выводы 28-контактного микроконтроллера PIC 14000

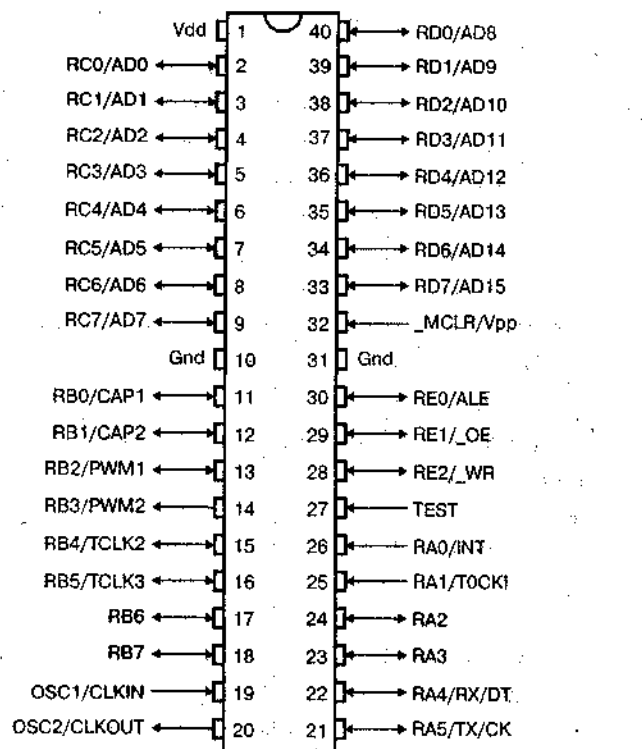


Рис. 8.12 - Выводы 40-контактных микроконтроллеров PIC 17C6x

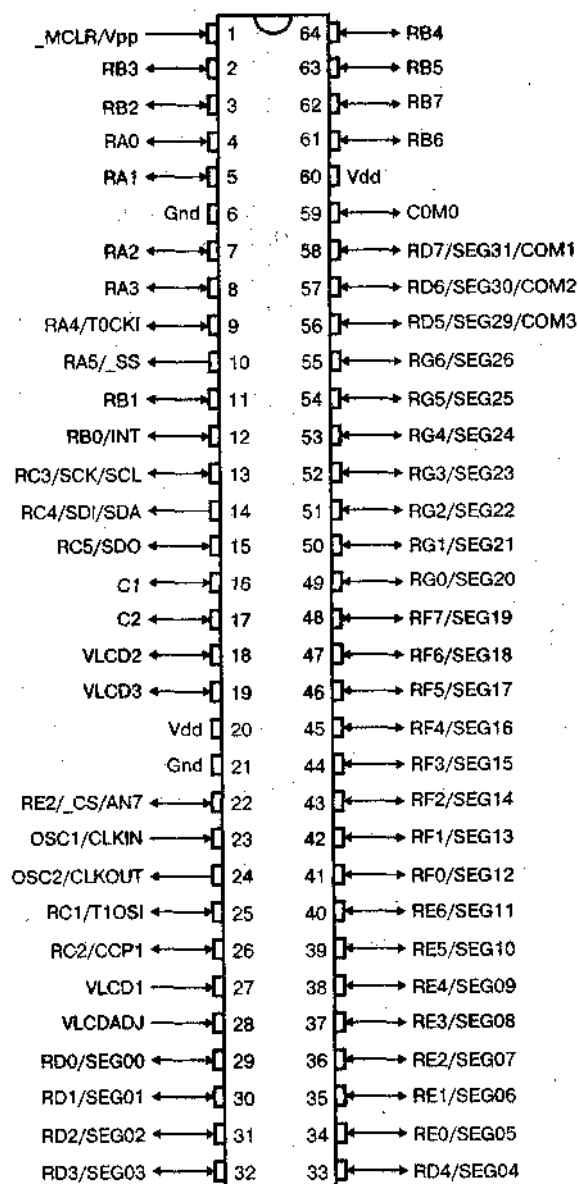


Рис.8.13 - Выводы 64-контактных микроконтроллеров PIC 16C92x

микроконтроллеров, имеющему 16-разрядное процессорное ядро. Микроконтроллеры PIC 17Cxx изготавливаются в 40- или 64-контактных корпусах типа DIP (рис. 8.13-8.14) или корпусах тип; PLCC и TQFP (рис. 8.15-8.16).

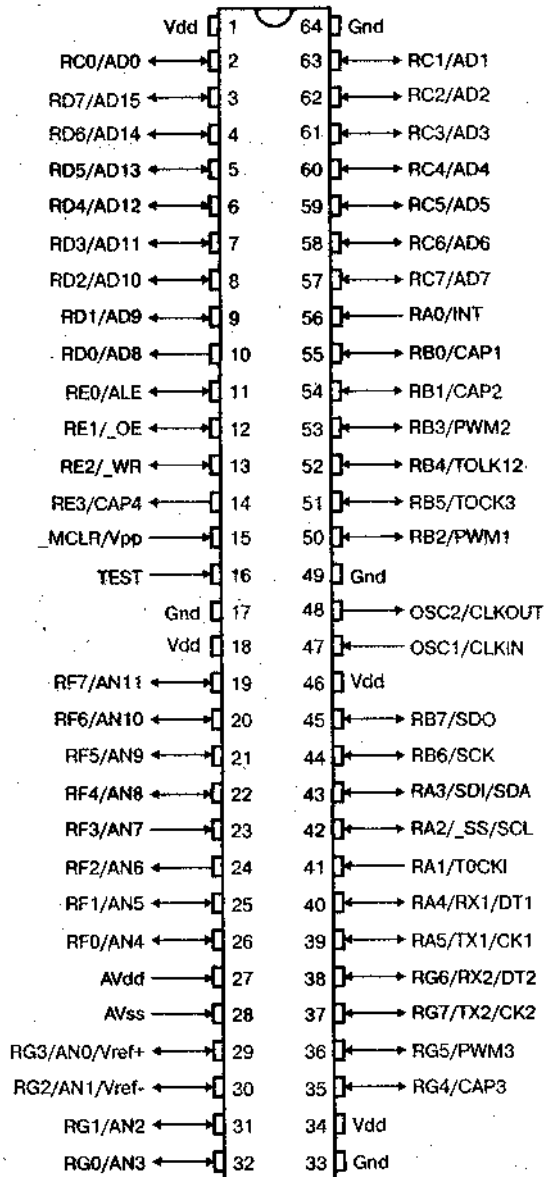


Рис. 8.14 - Выводы 64-контактных микроконтроллеров PIC 17C75x

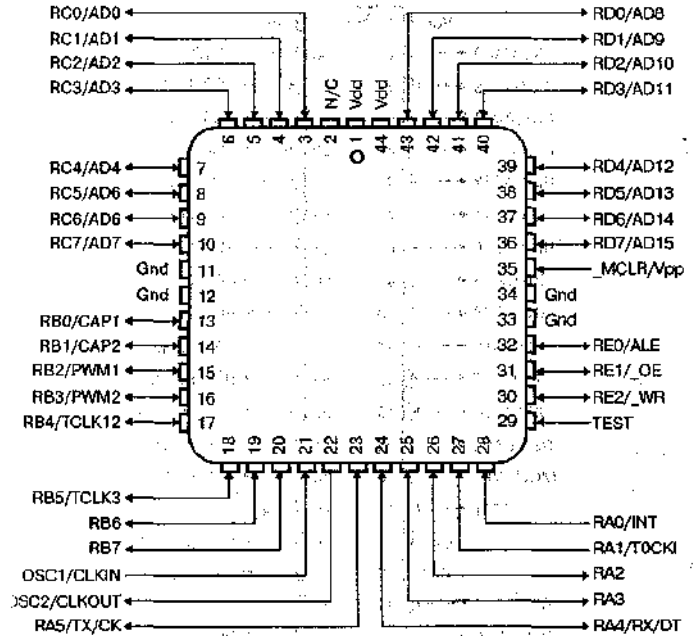


Рис. 8.15 - Выводы 44-контактных микроконтроллеров PIC 17C4x в корпусе типа PLCC

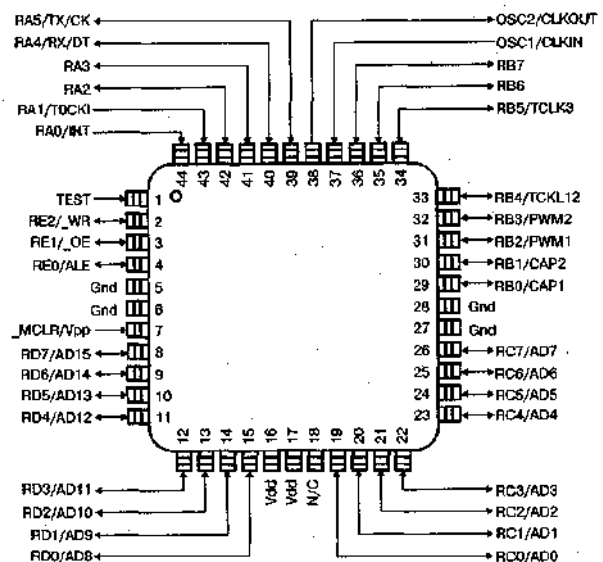


Рис. 8.16 - Выводы 44-контактных микроконтроллеров PIC 17C4x в корпусе типа QFP

8.5 Микроконтроллеры PIC 18CXX

Микроконтроллеры PIC 18Cxx также относятся к старшему подсемейству (16-разрядное процессорное ядро). Разводка их выводов представлена на рис. 8.17-8.20.

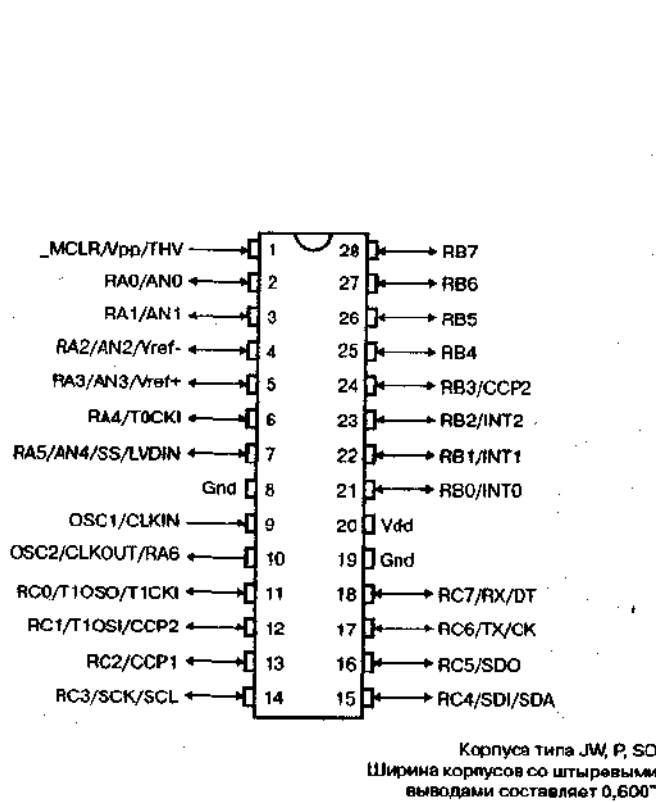


Рис. 8.17 - Выводы 28-контактных микроконтроллеров PIC 18C2X2

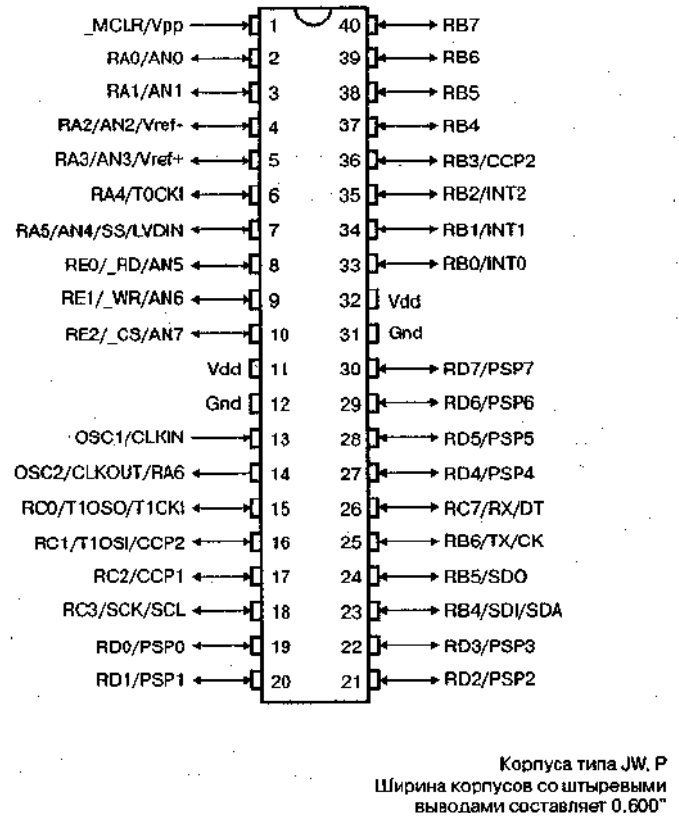


Рис. 8.18 - Выводы 40-контактных микроконтроллеров PIC 18C4X2

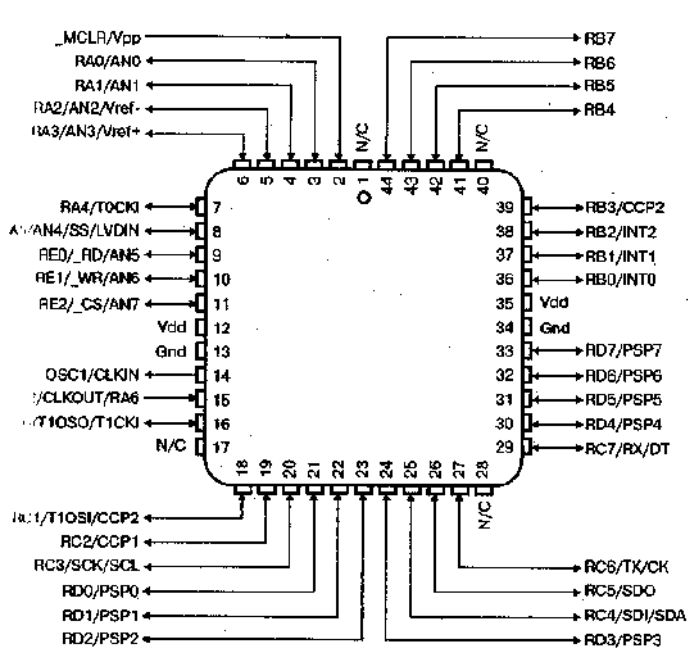


Рис. 8.19 - Выводы микроконтроллеров PIC 18C4X2 в 44-контактном корпусе типа PLCC

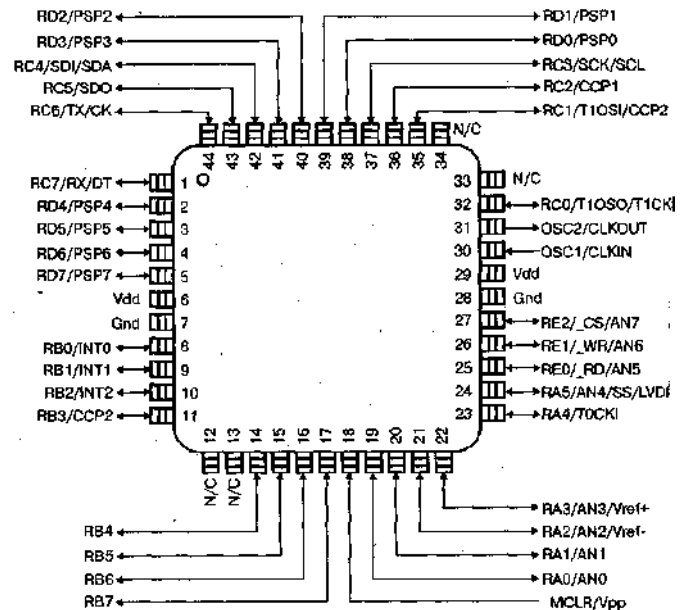


Рис. 8.20 - Выводы микроконтроллера PIC 18C4X2 в 44-контактном корпусе типа QFP

8.6 Взаимодействие PIC-контроллеров с внешними устройствами

8.6.1 Энергонезависимая память с последовательным интерфейсом

Поскольку заданием является разработка системы сбора данных именно на PIC-микроконтроллерах фирмы Microchip, то использование энергонезависимой памяти с последовательным интерфейсом мы рассмотрим на примере ИС SERIAL EEPROM типа 93C56, выпускаемой также фирмой Microchip. Речь идет об электрически программируемой и стираемой памяти. Данный пример можно использовать для всех приложений, где потребуется, чтобы данные сохранялись при выключении питания.

Память этого типа имеет четырехпроводный интерфейс, включающий следующие линии:

- CS - выбор микросхемы;

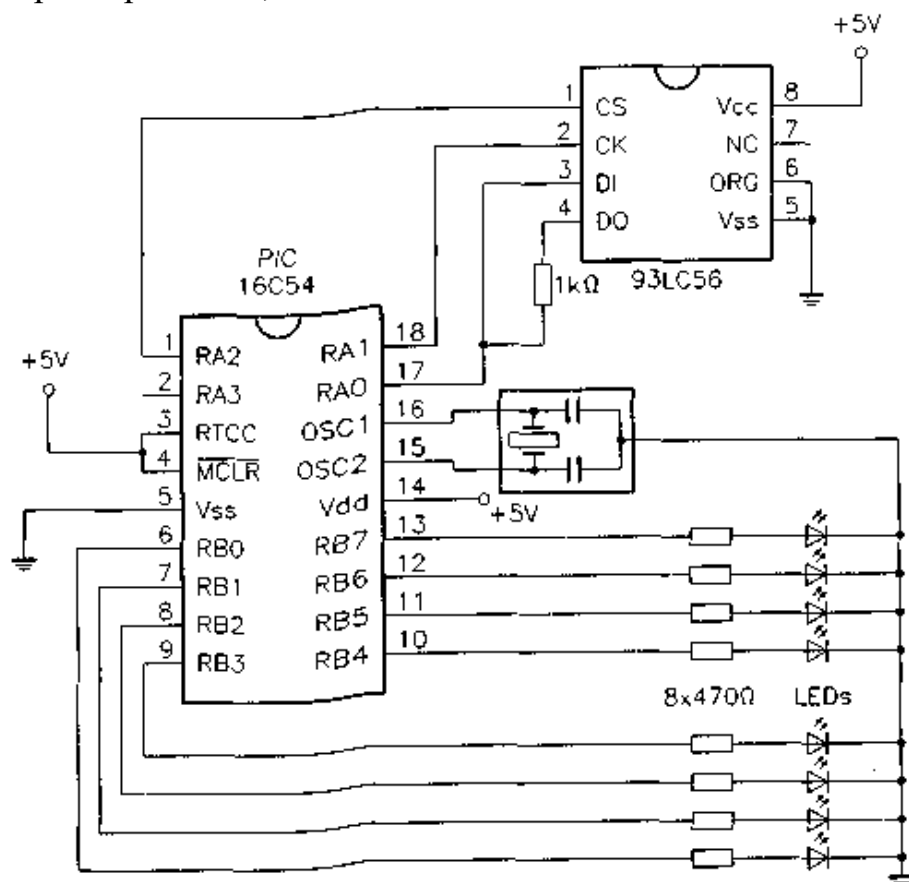


Рис. 8.21 - Взаимодействие PIC-микроконтроллера с ИС SERIAL EEPROM

- CLK-тактирование обмена;
- DI - вход данных;

- DO - выход данных.

Можно свести количество линий к трем (рис. 8.21), соединяя DI и DO через резистор, который не допускает короткого замыкания линий DO и RAO во время считывания памяти.

Считывание памяти осуществляется со скоростью до 2 Мбит/с. Запись и стирание, напротив, требуют значительно больше времени, поскольку выполняются внутренним автоматом, реализующим достаточно сложный алгоритм и в том числе формирующим внутри микросхемы достаточно высокие напряжения. Для стирания или записи одного байта требуется 2 мс. В течение этого времени микросхема не может выполнять никаких других операций. Процесс записи и стирания индицируется нулевым уровнем напряжения на линии DO.

Чтобы обеспечить безопасность данных, в момент подачи напряжения питания включен режим запрета записи/стирания.

8.6.2 Схема для подключения микроконтроллеров к источнику питания

При подключении PIC-микроконтроллеров к источнику питания необходимы демпфирующие (фильтрующие) конденсаторы емкостью от 0,01 до 0,1 мкФ между выводами V_{dd} и V_{ss} . Типовой вариант подключения микроконтроллера к источнику питания проиллюстрирован на рис. 8.22. Следует отметить, что показанный на рисунке конденсатор должен иметь малые потери. Обычно для этих целей рекомендуется использовать керамические и танталовые конденсаторы.

В основном PIC-микроконтроллеры требуют напряжения питания от 4,0 до 6,0 В. Некоторые типы устройств могут работать при напряжениях питания от 2,0 до 6,0 В и выделяются по этому признаку в отдельную группу с низковольтным питанием. Они отличаются от типовых только тем, что были специально испытаны предприятием-изготовителем на функционирование при напряжении

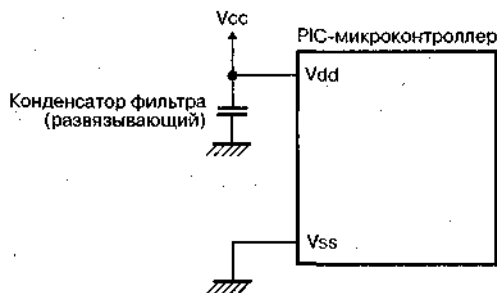


Рис. 8.22 - Схема подключения PIC-микроконтроллеров к источнику питания

питания 2,0 В. Для обозначения PIC-микроконтроллеров с низковольтным питанием перед буквами С или F добавляется буква L.

Следует отметить, что схемы сброса при понижении напряжения питания, современных PIC-микроконтроллерах активизируются при напряжении ниже 4,5 В.

Поэтому они, как правило, не применяются в микроконтроллерах с низковольтным питанием, за исключением специальных типов, которые имеют программируемые схемы сброса при понижении напряжения питания.

8.6.3 Тактирование PIC-микроконтроллеров

У всех микроконтроллеров имеются два вывода, предназначенные для тактирования их работы: OSC1 (CLKIN) и OSC2 (CLKOUT). Для тактирования могут использоваться генераторы нескольких типов.

В версиях микросхем PIC 16CXX с ультрафиолетовым и электрическим стиранием тип тактового генератора задается программированием соответствующих битов конфигурационного слова (особого регистра, доступного только во время программирования микросхемы). Для одной и той же микросхемы может быть задан или кварцевый, или RC-генератор.

Что касается однократно программируемых (ОТР - One-Time-Programmable) версий микросхем, то для них тип тактового генератора выбирается при заказе или покупке. В маркировке PIC-микроконтроллеров версий ОТР тип генератора указывается в суффиксе. В зависимости от типа тактового генератора выделяют следующие версии:

- ХТ - с внутренним генератором на стандартном кварцевом резонаторе

(согласно терминологии фирмы Microchip). Эта версия работает до максимальной частоты 4 МГц;

- HS - высокоскоростная версия (High Speed), которая также тактируется внутренним генератором с кварцевым резонатором, но способна работать на частотах до 20 МГц;
- RC - тактируется внутренним RC-генератором и способна работать на частотах до 4 МГц, но с меньшей стабильностью по частоте, чем версии с кварцевыми генераторами;
- LP - версия с малым потреблением (Low Power), тактирующаяся низкочастотным кварцевым генератором. У этой версии максимальная рабочая частота не превышает 200 кГц.

Для стабилизации частоты наряду с кварцевыми резонаторами возможно использование керамических резонаторов.

Существуют три схемы тактирования PIC-микроконтроллеров (рис. 8.23). Для версий с кварцевым или керамическим резонатором используют схему, изображенную на рис. 8.23, а. Значение конденсаторов C1 и C2 выбирается в зависимости от типа резонатора (кварцевый или керамический) и частоты (табл. 3.3). Для версии XT резистор R1 не нужен, однако иногда он требуется для микроконтроллеров версии HS. Только точное знание характеристик кварцевого резонатора позволяет определить, есть ли необходимость в резисторе R1 и каким должно быть его значение.

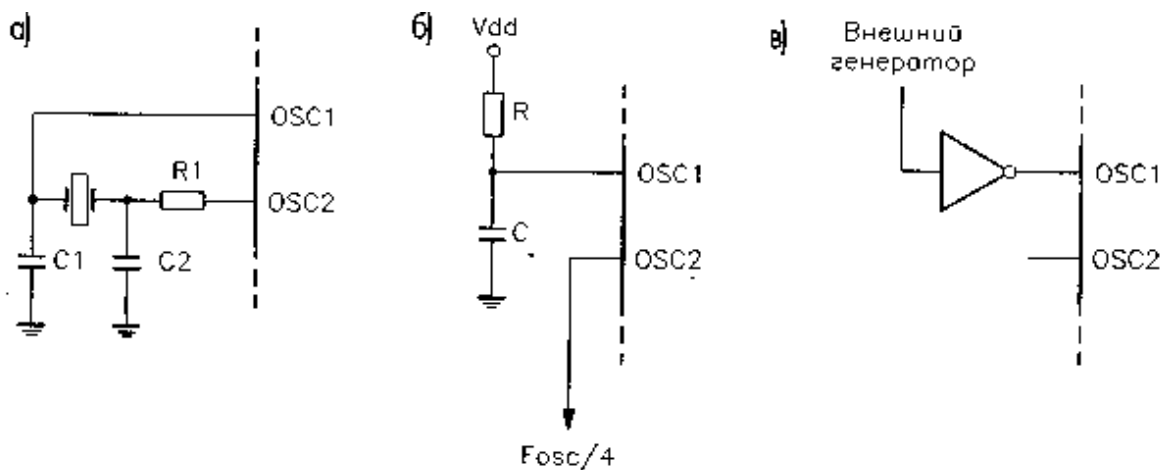


Рис.8.23 - Схемы тактовых генераторов для PIC I6CXX

Таблица 8.3 - Номиналы компонентов для схем тактовых генераторов

Тип резонатора	Частота, кГц	C1, пф	C2, пф
LP	32*	15	15
	100	15	15
	200	0-15	0-15
XT	100	15-30	200-300
	200	15-30	100-200
	455	15-30	15-100
	1000	15-30	15-30
	2000	15	15
	4000	15	15
HS	4000	15	15
	8000	15	15
	20000	15	15

* Для $V_{dd} > 4,5$ В, $C1 = C2 = 30$ пф

Схема на рис 8.23,б представляет реализацию RC-генератора. В этом случае для собственно генерации используется вывод OSC1. Вывод OSC2 является выходом внутренней рабочей частоты микроконтроллера (частоты командных циклов), которая в четыре раза меньше, чем частота генератора.

Стабильность RC-генератора не столь высока, как у кварцевого. Чтобы на нее не оказывали сильного влияния внешние факторы и внутренние характеристики самой микросхемы, фирма Microchip рекомендует применять резистор R с сопротивлением от 5 до 100 кОм и конденсатор емкостью не менее 20 пФ.

И наконец, схема на рис. 3.23, в показывает способ тактирования PIC контроллера внешним генератором. Очевидно, что формируемые внешним генератором уровни должны соответствовать напряжению питания микроконтроллера.

8.6.4 Схемы сброса

Все микроконтроллеры имеют вывод сброса, называемый в данном случае

MCLR. У PIC-микроконтроллеров предусмотрена внутренняя схема автоматического сброса при включении напряжения, она устойчиво работает, если скорость роста напряжения питания достаточно высока (обычно выше 0,05 В/мсек). Если напряжение питания при включении растет медленно, требуется внешняя схема сброса (так называемый ручной сброс), один из вариантов которой представлен на рис. 8.24

Внешняя схема сброса может потребоваться, если вы используете кварцевый резонатор относительно низкой частоты, с достаточно большим временем «разгона». В таком случае применяется схема, приведенная на рис. 8.24, б. Эта схема известна пользователям и может применяться для микроконтроллеров, выпускаемых не только компанией Microchip, но и другими фирмами. Обратите внимание на резистор R1, значение которого может варьироваться от 100 Ом до 1 кОм. Он служит для защиты входа MCLR микроконтроллера от положительного напряжения на конденсаторе С при выключении питания.

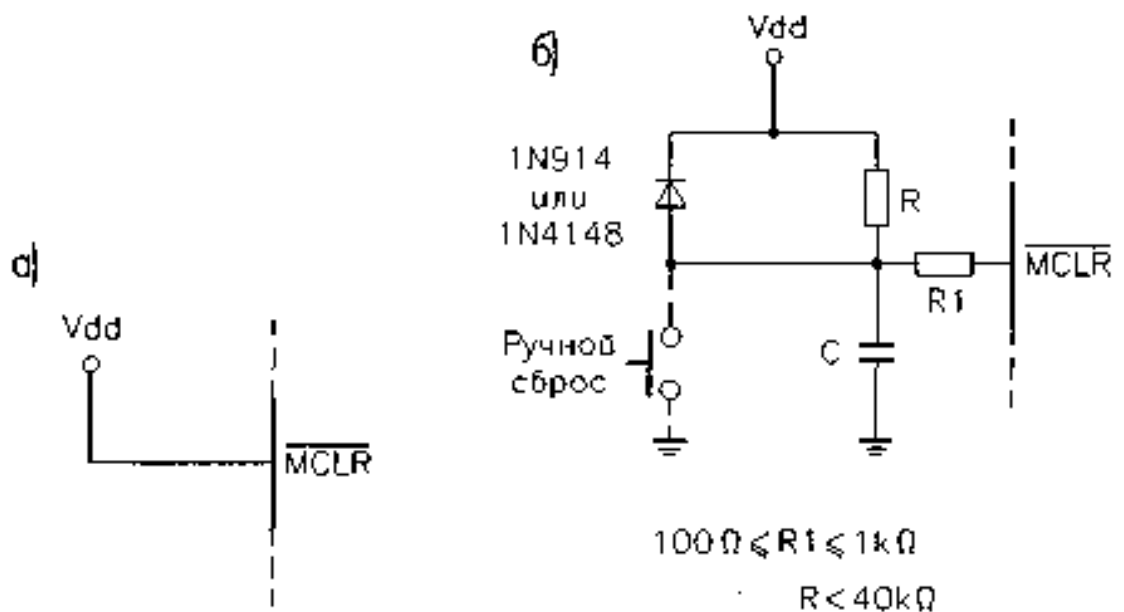


Рис.8.24 - Автоматический сброс при включении питания и ручной сброс

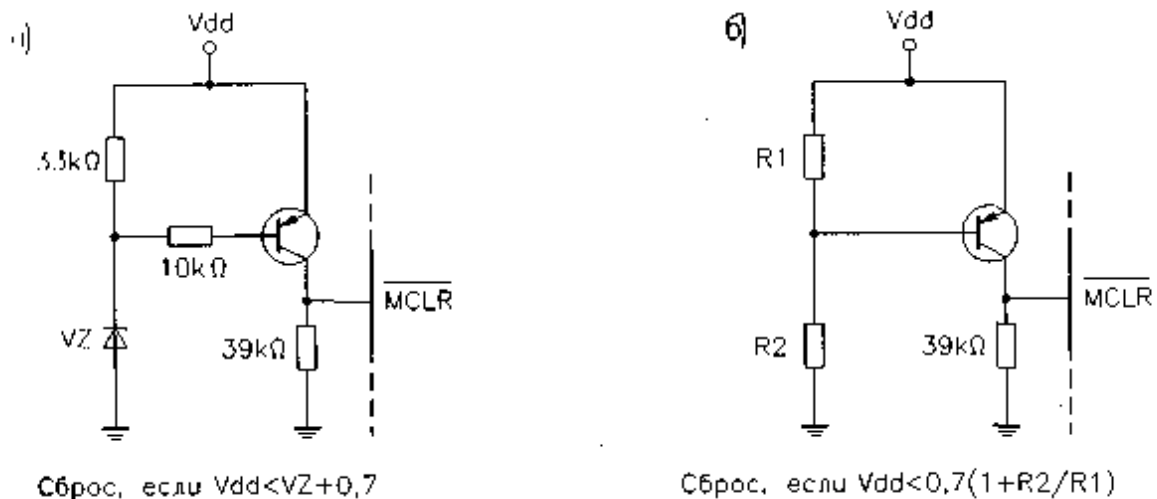


Рис. 8.25 - Схема автоматического сброса в случае снижения напряжения питания

Наконец, если напряжение питания может снижаться до уровней, способных нарушить нормальную работу микроконтроллера, лучше использовать схему, инициирующую сброс, когда напряжение падает ниже определенного порога. Последние версии PIC-микроконтроллеров имеют для этого специальные аппаратные узлы. Две схемы внешнего сброса, предлагаемые фирмой Microchip, представлены на рис. 3.25. Схема со стабилитроном (рис. 8.25, а), обладающая большей точностью, обеспечивает сброс, как только питание опускается ниже $V_Z + 0,7$ В, в то время как схема без стабилитрона (рис. 8.25, б) - при снижении напряжения до уровня $0,7(1 + R_2/R_1)$.

8.6.5 Порты ввода/вывода

Другие выводы микроконтроллеров выполняют функции; портов ввода/вывода, с помощью которых обеспечивается взаимодействие внутренних узлов с периферией. Особое внимание следует обратить на согласование уровней сигналов микроконтроллера и внешних схем (схемы преобразования/масштабирования).

8.6.6 Базовые схемы

Существует множество различных схем подключения PIC-микроконтроллеров, обеспечивающих их нормальное функционирование. Здесь приведены две базовые, которые используют схемные решения, представленные на рис. 8.23-8.25. На их основе вы сможете самостоятельно построить любые другие.

Первая из предлагаемых схем (рис. 8.26) встречается в недорогих перенос-

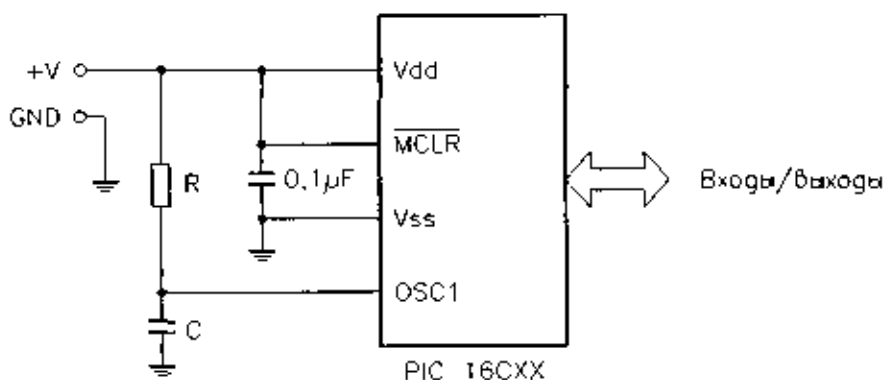


Рис. 8.26 - Экономичный вариант подключения PIC-контроллеров ных приборах. Она использует внутреннюю схему автоматического сброса и типовой RC-генератор.

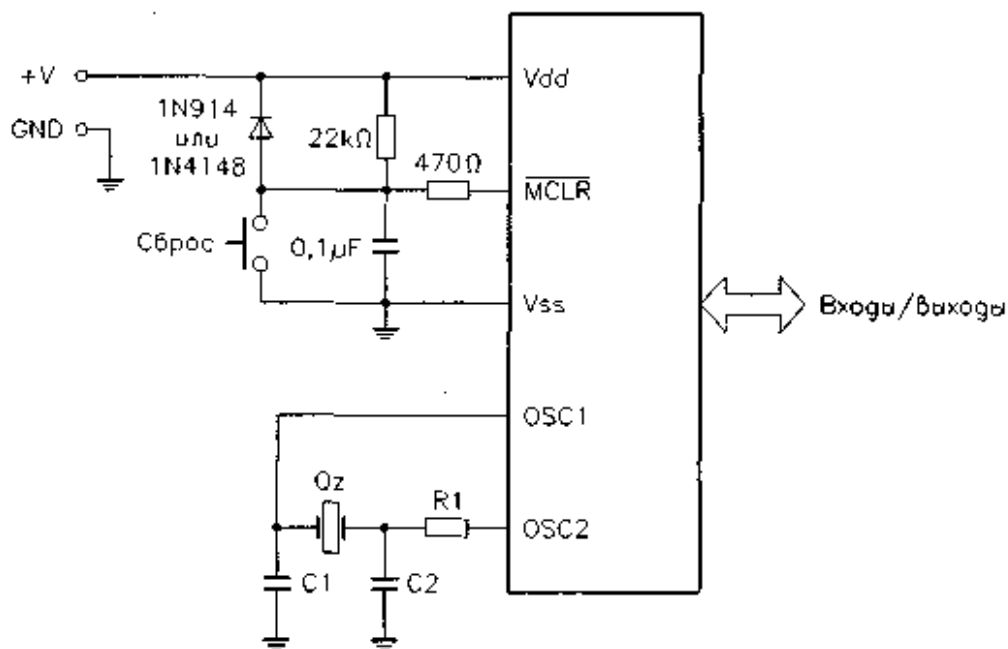


Рис. 8.27 - Рекомендуемая схема подключения

Вторую схему (рис. 8.27) можно рекомендовать, если вопросы цены и размеров не первостепенны. В ней используется кварцевый тактовый генератор, а схему сброса образует RC-цепочка, к которой при необходимости добавляется кнопка ручного сброса. Возможны и другие варианты в зависимости от предъявляемых к устройству требований. Например, если в вашем приложении нужен очень точный отсчет времени, не используйте тактовый RC-генератор. При нестабильном питании микроконтроллера лучше выбрать схему сброс представленную на рис. 3.25. Это вопрос не техники, а элементарного здравого смысла.

8.6.7 Использование параллельной шины

Параллельная шина может быть реализована, например, путем использования восьми линий порта PORTB и линий другого порта для реализации линий чтения `_RD` и записи `_WR`, как это показано на рис. 8.28.



Рис. 8.28 - Реализация двунаправленной параллельной шины

8.6.8 Взаимодействие с кнопками

Типовая схема, используемая для подключения кнопки или клавиши к линии порта, приведена на рис. 8.29.

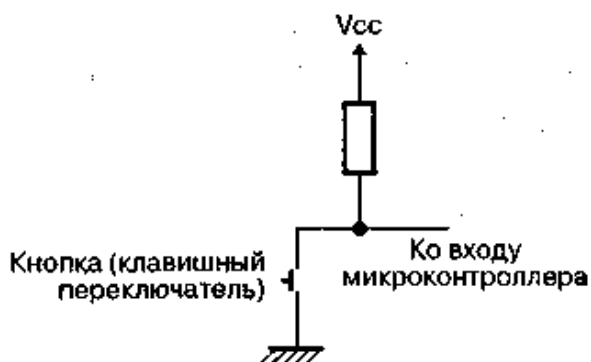


Рис. 8.29 - Простая схема подключения кнопки (клавиши)

Главной причиной ошибки при считывании состояния кнопки являетсядребезг контактов.

8.6.9 Взаимодействие с матричной клавиатурой

Клавиатура обычно строится как коммутационная матрица (матрица коммутации). Матрица коммутации в данном случае двумерная, каждый ее узел содержит кнопку (клавишу), которая коммутирует один столбец матрицы с одной из строк (рис. 8.30).

Путем сканирования столбцов (поочередного соединения их («землей») и считывания кода строк можно непрерывно следить за состоянием клавиатуры.

Когда ни одна из кнопок не нажата, на всех линиях строк должен быть высокий уровень (1). При замыкании одной из кнопок во время опроса соответствующего столбца на линии строк вместо 1 будет 0.

В результате микроконтроллер может зафиксировать факт нажатия и определить, какая клавиша нажата.

В PIC-микроконтроллерах для управления матричными клавиатурами целесообразно использовать выходы порта PORTB. Напомним, что входы этого

порта снабжены внутренними резисторами, подключаемыми к напряжению пи-

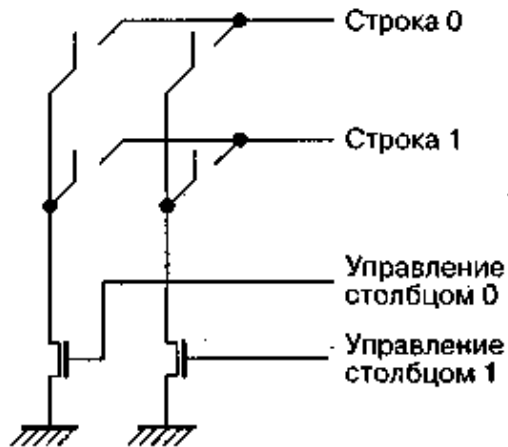


Рис. 8.30 - Матрица коммутации с управляемыми транзисторными ключами

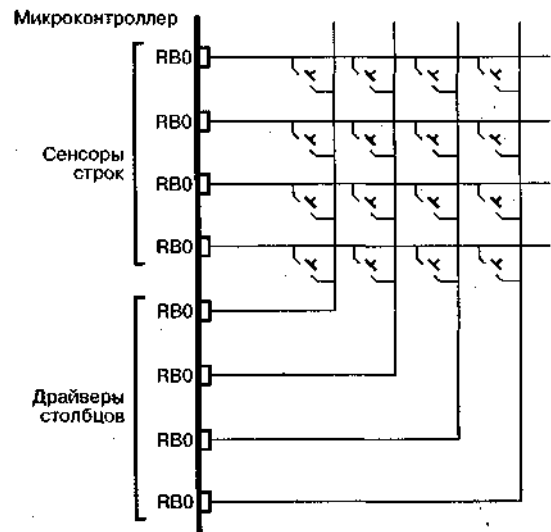


Рис. 8.31 - Схема управления матричной клавиатурой 4x4

тания, а выходы портов в схемном отношении аналогичны транзисторным ключам с открытым стоком (рис. 8.31).

Изначально все выводы порта следует конфигурировать как входы, причем, должна быть задана «подтяжка» входов через внутренние резисторы к напряжению питания. При опросе текущий вывод переводится в режим выхода и на него выдается логический 0. Затем происходит считывание линий строк. Процесс повторяется для других столбцов. Подобным образом обеспечивается сканирование всей клавиатуры и производится поиск замкнутых переключателей (нажатых клавиш).

8.6.10 Объединение входов и выходов

При подключении PIC-микроконтроллеров к устройствам, которые могут быть как приемниками, так и передатчиками данных (например, к запоминающему устройству, имеющему независимые вход и выход), для исключения конфликтных ситуаций на линии на одном из выходов следует использовать дополнительный развязывающий резистор (рис. 8.32).

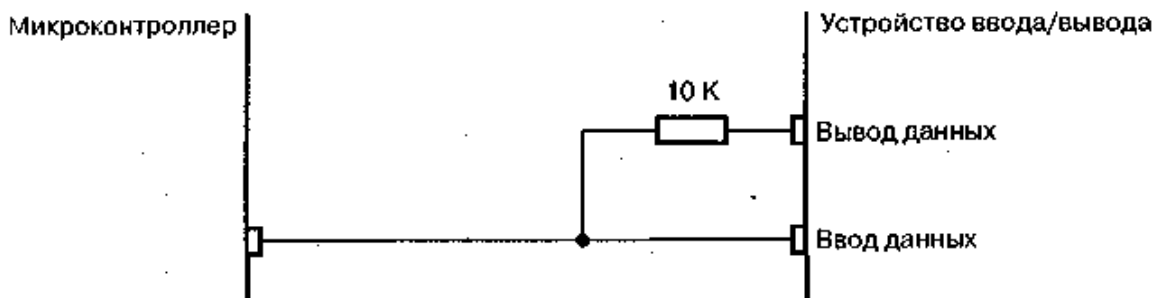


Рис.8.32 - Схема двунаправленной линии

Это может касаться и кнопок (клавиш), непосредственно соединенных с линиями ввода/вывода PIC-микроконтроллера (рис. 8.33).

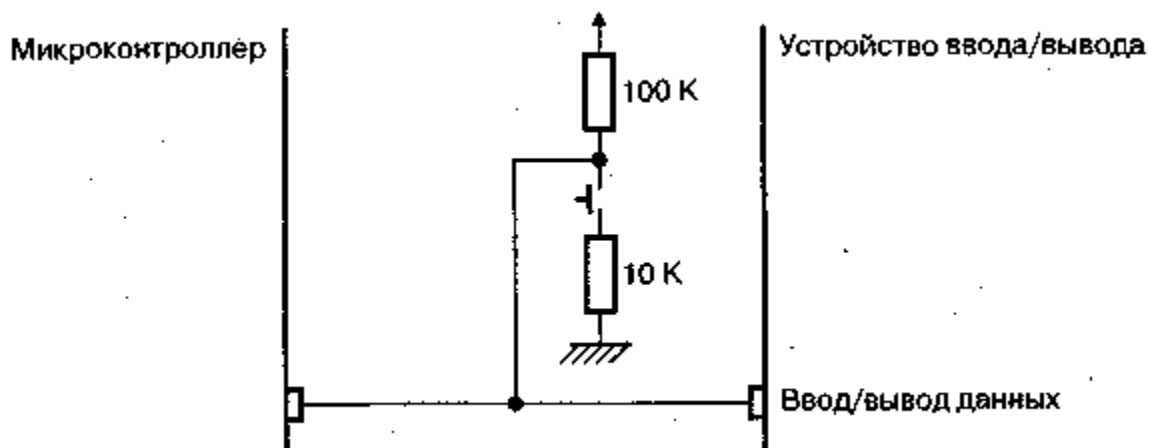


Рис. 8.33 - Схема подключения кнопки к линии передачи цифровой информации

8.6.11 Управление светодиодами индикаторами

Схема, поясняющая принцип управления светодиодами индикаторами, показана на рис. 8.34. Светодиодный индикатор (Light Emitting Diode) зажигается в тех случаях, когда для использующегося в качестве выходного вывода микроконтроллера, соединенного с катодом светодиода, задан логический 0 (потенциал «земли»). При подаче на этот вывод логической 1 светодиодный индикатор отключается.

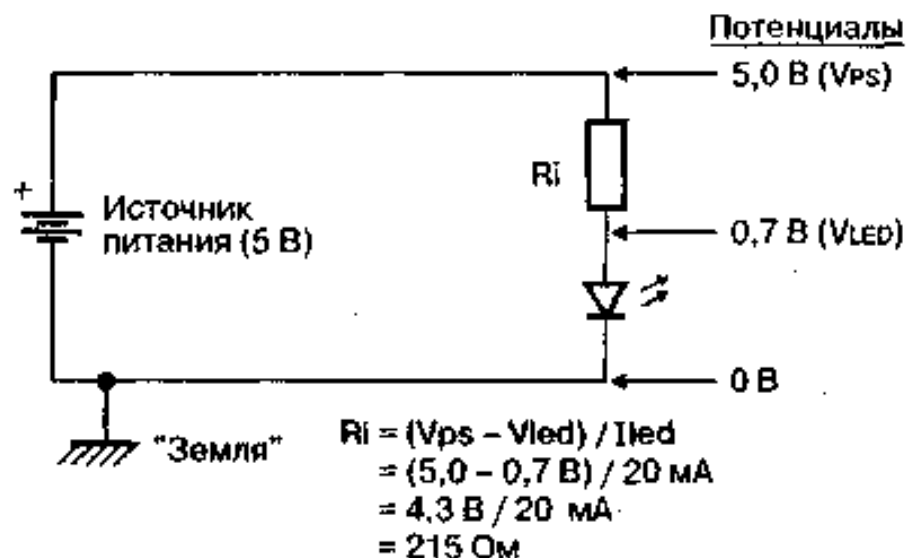


Рис. 8.34 - Принцип управления светодиодом

8.6.12 Многосегментные светодиодные индикаторы

Семисегментные светодиодные индикаторы (рис. 8.35) также могут использоваться в вышеупомянутой схеме и не требуют каких-либо существенных изменений программного обеспечения. Включая! определенные сегменты этого индикатора, можно отображать на соответствующем индикационном табло десятичные цифры.

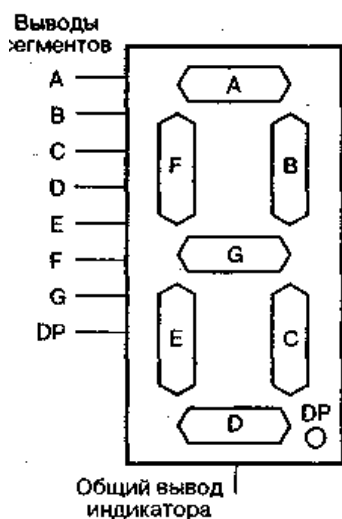


Рис. 8.35 - Семисегментный светодиодный индикатор

Многосегментный индикатор имеет выводы сегментов, предназначенные для управления сегментами, и один общий вывод, который обеспечивает питание всех сегментов. Этот общий вывод обычно используется для идентификации семисегментного светодиодного индикатора. Индикатор может быть выполнен по схеме с общим катодом или по схеме с общим анодом - в зависимости от того, какие выводы светодиодов подключены к общему выводу индикатора.

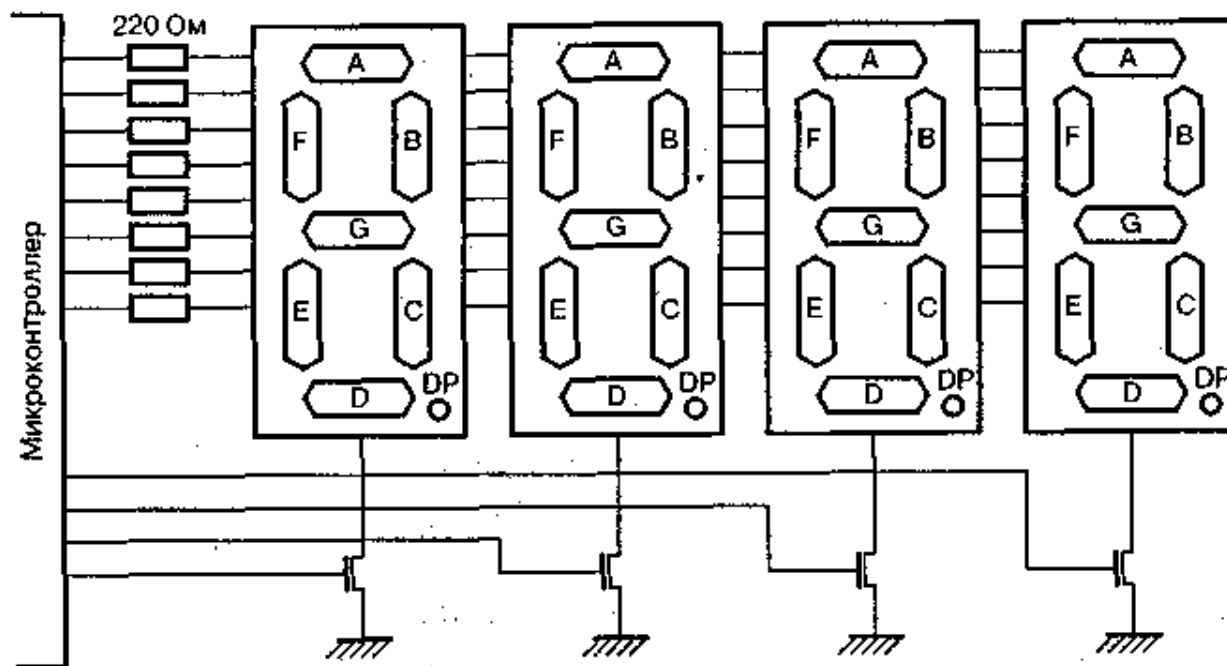


Рис. 8.36 - Схема управления четырьмя семисегментными светодиодными индикаторами

Объединение нескольких семисегментных индикаторов предусматривает подключение их параллельным образом и коммутацию общих электродов. Поскольку ток через общие электроды значителен и не может обеспечиваться с помощью одного вывода микроконтроллера, приходится использовать дополнительный транзистор, который формирует требуемый ток. Этот транзистор осуществляет выбор индикатора, как показано на рис. 8.36. PIC-микроконтроллер обеспечивает переключение индикаторов за весьма короткое время, в течение которого высвечивается соответствующая цифра. Подобный принцип, называется динамической индикацией.

8.6.13 Управление жидкокристаллическим дисплеем

Чаще всего для подключения жидкокристаллических дисплеев (Liquid Crystal Display), аналогичных дисплею типа 44870, используется однорядный разъем с 14 контактами, расположенными в линию с шагом 0,100". Назначение этих контактов указано в табл. 8.4.

Таблица 8.4 - Назначение контактов жидкокристаллического дисплея 44870

Вывод	Назначение
1	«Земля» (общий)
2	V _{cc} (напряжение питания)
3	Управление контрастом
4	R/S - команда/выбор регистра
5	R/W - чтение/запись
6	E - тактовые импульсы
7-14	DO - D7 - выводы данных

Подающееся на дисплей напряжение управления контрастом обычно регулируется с помощью потенциометра, который выполняет функцию делителя напряжения. Подобный подход позволяет обеспечить простое регулирование напряжения в диапазоне между потенциалом «земли» и напряжением питания V_{cc}, что в свою очередь дает возможность регулировать контраст при отображении. Соответствующая схема регулировки показана на рис. 8.37.

Жидкокристаллический дисплей подключается через шину, которая обеспечивает быструю запись на дисплей и считывание данных с него.

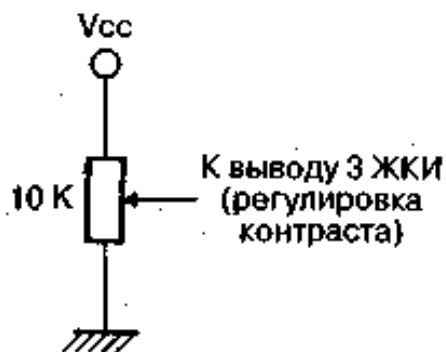


Рис. 8.37 - Схема управления напряжением контраста для жидкокристаллического дисплея

Приведенные на рис. 8.38 временные диаграммы соответствуют записи одного байта данных в коде ASCII на жидкокристаллический дисплей. Каждый символ кода ASCII имеет восьмибитный формат и пересылается на жидкокристаллический дисплей в виде 4- или 8-разрядных кодовых посылок. Если используется 4-разрядный формат передачи, то отсылаются два полубайта данных: сначала старший, а затем младший, сопровождаемые синхроимпульсами по линии E. Вместе они

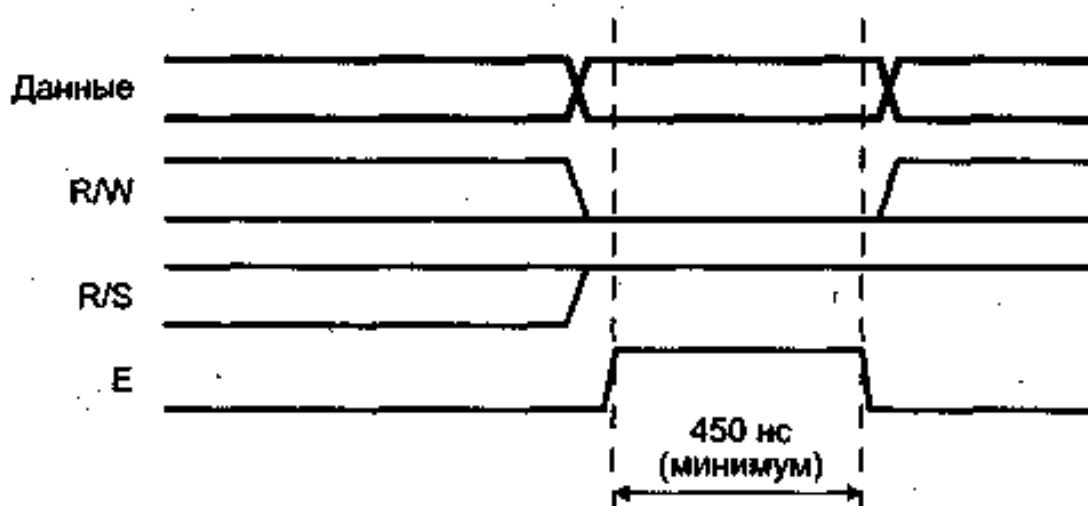


Рис. 8.38 - Временные диаграммы, иллюстрирующие процедуру записи данных в жидкокристаллический дисплей

образуют 8-разрядный код.

Пересылка данных с использованием 4- или 8-разрядного формата является наиболее типичной для существующих жидкокристаллических дисплеев. Выбор формата пересылки данных на жидкокристаллический дисплей очень важен с точки зрения последующей разработки программных приложений.

Режим с 8-разрядным форматом передачи оказывается наиболее удобным,

если необходимо обеспечить большую скорость обмена данными в рамках приложения, однако этот режим требует как минимум десяти выводов микроконтроллера для ввода/вывода данных. При выборе режима с 4-разрядным форматом потребуется как минимум шесть выводов. В таком режиме при подключении микроконтроллера к жидкокристаллическому дисплею для записи используются лишь четыре старших бита (DB4-DB7).

Требования по организации интерфейсных связей P1C-микроконтроллеров с жидкокристаллическими дисплеями могут быть заметно упрощены при использовании схемы, показанной на рис. 8.39.

Здесь последовательно передаваемые данные комбинируются с содержанием сдвигового регистра для формирования синхронизирующего импульса Е на соответствующем временном интервале. Проводное И, которое реализуется с помощью резистора (1 кОм) и диода 1N914 и объединяет линию входных данных Data с выходом шестого D-триггера буферного регистра 74SL174. Такой подход требует на один вывод меньше, чем в случае применения трехпроводной схемы со сдвиговым регистром, однако предусматривает незначительное увеличение числа используемых команд.

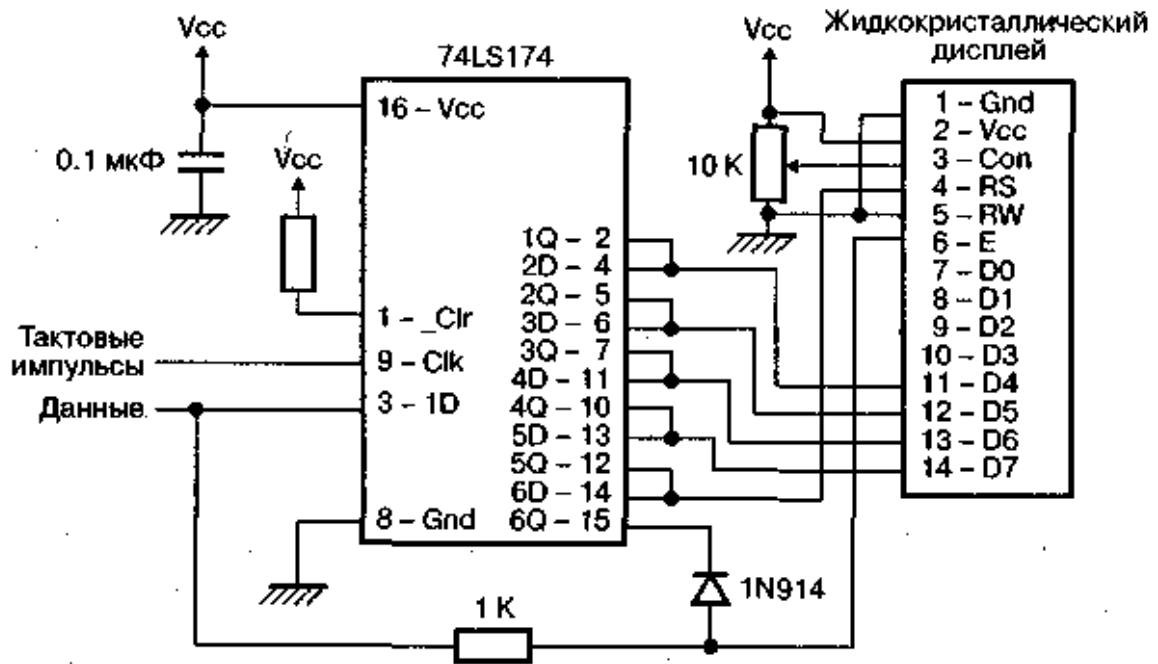


Рис. 8.39 - Двухпроводная схема взаимодействия с жидкокристаллическим дисплеем

Буферный регистр 74LS174 сконфигурирован по схеме сдвигового регистра, осуществляющего последовательно-параллельное преобразование входных данных. Следует отметить, что для других микросхем может потребоваться изменение полярности тактовых импульсов. При использовании же регистра 74LS174 запоминание данных в нем производится по переднему фронту синхронизирующих импульсов (то есть при переходе от низкого уровня логического сигнала к высокому).

На рис. 8.40 приведены временные диаграммы работы двухпроводной схемы и специально проиллюстрированы операции стирания данных в устройстве 74LS174, загрузки данных в это устройство, а также формирования синхронизирующего импульса E, когда передаваемые данные устойчивы и уровни сигналов линий 6Q и Data высокие.

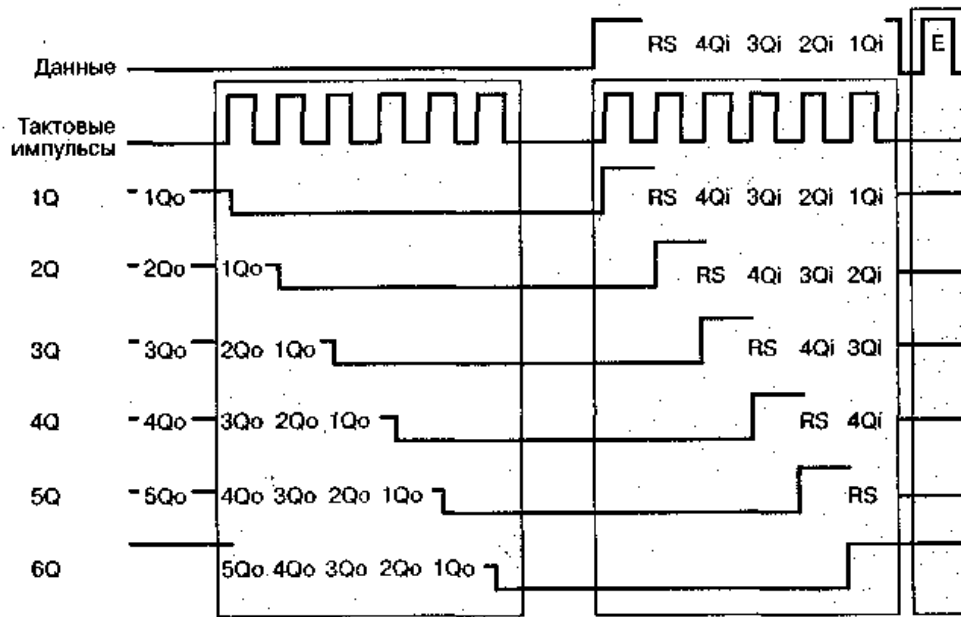


Рис. 8.40 - Временные диаграммы для процедуры записи данных в жидкокристаллический дисплей с использованием двухпроводной схемы подключения

Перед выполнением операции записи данных регистр обнуляется. В дальнейшем производится запись логической 1 (для формирования сигнала управления E), после чего инициируется передача бита R/S и четырех бит данных. После заполнения регистра на линии Data формируется синхронизирующий импульс E.

Наиболее существенное отличие от трехпроводной схемы, состоит в том, что в первом случае данные сдвигового регистра должны предварительно стираться, поскольку в него следует загружать другие данные; кроме того, для загрузки 4-разрядных данных в жидкокристаллический дисплей требуется в два раза большее число синхронизирующих импульсов.

В некоторых спецификациях сигнал линии E жидкокристаллического дисплея считается активным при задании высокого уровня, тогда как в других его действие проявляется по заднему фронту. Для нормальной работы двухпроводной схемы необходимо исключить изменение состояния линий не менее чем за 450 нс перед изменением сигнала линии E на 0 (время предустановки).

Приложение 1. Пример оформления титульного листа

МИНИСТЕРСТВО НАУКИ И ВЫСШЕГО ОБРАЗОВАНИЯ РОССИЙСКОЙ ФЕДЕРАЦИИ
 ФГАОУ ВО «СЕВЕРО-КАВКАЗСКИЙ ФЕДЕРАЛЬНЫЙ УНИВЕРСИТЕТ»
 ИНСТИТУТ ЦИФРОВОГО РАЗВИТИЯ
 КАФЕДРА ИНФОКОММУНИКАЦИЙ

КУРСОВОЙ ПРОЕКТ

по дисциплине

« »

на тему:

« »

Выполнил:

студент ____ курса группы _____
 направления _____
 _____ формы обучения

(подпись)

Руководитель работы:

(ФИО, должность, кафедра)

Работа допущена к защите _____
 (подпись руководителя) (дата)

Работа выполнена и
 защищена с оценкой _____ Дата защиты _____

Члены комиссии:

_____	_____	_____
(должность)	(подпись)	(И.О. Фамилия)
_____	_____	_____
(должность)	(подпись)	(И.О. Фамилия)
_____	_____	_____
(должность)	(подпись)	(И.О. Фамилия)
_____	_____	_____
(должность)	(подпись)	(И.О. Фамилия)

Ставрополь, 20 ____

Приложение 2

Примеры библиографического оформления основных видов печатных изданий

Книги с одним автором

Атаманчук, Г. В. Сущность государственной службы: История, теория, закон, практика / Г. В. Атаманчук. – М. : РАГС, 2003. – 268 с.

Книги с двумя авторами

Ершов, А. Д. Информационное управление в таможенной системе / А. Д. Ершов, П. С. Конопаева. – СПб. : Знание, 2002. – 232 с.

Книги трех авторов

Кибанов, А. Я. Управление персоналом: регламентация труда: учеб. пособие для вузов / А. Я. Кибанов, Г. А. Мамед-Заде, Т. А. Родкина. – М. : Экзамен, 2000. – 575 с.

Книги четырех и более авторов

Управленческая деятельность: структура, функции, навыки персонала / К. Д. Скрипник [и др.]. – М. : Приор, 1999. – 189 с.

Книги, описанные под заглавием

Управление персоналом: учеб. пособие / С. И. Самыгин [и др.]; под ред. С. И. Самыгина. – Ростов-н/Д. : Феникс, 2001. – 511 с.

Словари и энциклопедии

Социальная философия : словарь / под общ. ред. В. Е. Кемерова, Т. Х. Керимова. – М. : Академический Проект, 2003. – 588 с.

Экономическая энциклопедия / Е. И. Александрова [и др.]. – М. : Экономика, 1999. – 1055 с.

Статьи из сборников

Веснин, В. Р. Конфликты в системе управления персоналом / В. Р. Веснин // Практический менеджмент персонала. – М. : Юрист, 1998. – С. 395 – 414.

Проблемы регионального реформирования // Экономические реформы / под ред. А. Е. Когут. – СПб. : Наука, 1993. – С. 79 – 82.

Статьи из газет и журналов

Арсланов, Г. Реформы в Китае: Смена поколений / Г. Арсланов // Азия и Африка сегодня. – 2002. – № 4. – С. 2 – 6.

Козырев, Г. И. Конфликты в организации / Г. И. Козырев // Социально-гуманитарные знания. – 2001. – № 2. – С. 136 – 150.

Приложение 3. Пример выполнения курсового проекта

Оглавление

1. Введение.....	5
2. Выбор элементной базы и радиоэлектронных компонентов	6
2.1. Выбор элементной базы.....	6
2.2. Выбор управляющего устройства.....	7
2.3. Выбор средств считывания тока.....	10
2.4. Выбор преобразователя	12
2.5. Выбор способов индикации	14
2.6. Выбор системы питания	16
3. Моделирование и разработка принципиальной схемы	18
3.1. Разработка токового зеркала	18
3.2. Разработка системы питания.....	21
3.3. Расчёт неинвертирующего усилителя на ОУ	22
3.4. Разработка источника опорного напряжения для АЦП микроконтроллера	22
3.5. Разработка цифрового изолятора на микросхеме ISO7231CDWR.....	23
3.6. Разработка индикации на сдвиговых регистрах.....	24
3.7. Итог разработки принципиальной схемы.....	25
4. Разработка печатной платы устройства	25
5. Разработка корпуса устройства	28
6. Заключение.....	30
7. Список литературы.....	31

1. Введение

Для разработки систем автоматизации необходимо постоянное получение информации о функционировании управляемой системы, существует огромное количество датчиков, сенсоров и специальных устройств, предназначенных для создания сигналов о работе устройства, как и методик работы с этими сенсорами и устройствами.

В ходе выполнения курсового проекта будет разработана система контроля тока для управления дизельным электрогенератором, при этом требуется провести анализ и выбор элементной базы, разработать функционал устройства, выполнить моделирование его работы, разработать комплект конструкторской документации и само устройство. Важную роль при этом играет количество импортных комплектующих и итоговая стоимость изделия.

Работа будет производиться в пакетах программ, таких, как NI Multisim, позволяющей выполнить симуляцию цифровых и аналоговых цепей и двоичной логики и разработать принципиальную схему, Proteus, в качестве инструмента для симуляции работы программной части устройства, Altium Designer – для создания УГО компонентов и формирования финальной принципиальной схемы и печатной платы системы контроля тока.

2. Выбор элементной базы и радиоэлектронных компонентов

2.1. Выбор элементной базы

Поскольку система контроля тока должна устанавливаться на аппаратуру специального назначения – к элементной базе и устройству в целом выдвигаются требования по надёжности и необходимости работать без сбоев в сложных условиях, обеспечивая на должном уровне точность измерений и отказоустойчивость. Устройство должно работать в высоком диапазоне температур и быть устойчивым к вибрационным воздействиям, радиопомехам, пыли и повышенной влажности.

Универсальным способом повышения надёжности РЭА является снижение числа компонентов на плате, поскольку в таком случае вероятность прекращения устройством работы в следствие выхода из строя одного из элементов – снижается, поэтому можно сделать вывод, в первую очередь, об использовании на плате интегральных микросхем.

Так как устройство выполняет комплекс различных задач в виде снятия тока, аппроксимации его значений, передачи информации по интерфейсам, осуществления индикации и других – это требует сложной системы управления, которая может быть выполнена как на аналоговых цепях, так и на ИС различной степени интеграции.

На сегодняшний день микросхемы с высокой степенью интеграции – не редкость, их стоимость делает их очень доступными, а число различных исполнений – позволяет решать практически любую задачу. Случаем таких интегральных схем являются и микроконтроллерные решения, которые позволяют реализовывать огромный спектр задач программно, повышая надёжность схемы и в разы уменьшая габаритные размеры. Стоит обратить внимание и на современные цифровые микросхемы, зачастую, имеющие в своём составе целый комплекс периферийных устройств под широкий спектр задач.

В результате – можно сделать вывод о целесообразности применения в устройстве микросхем большой и сверхбольшой степени интеграции – БИС и СБИС, которыми являются современные микроконтроллеры и интегральные микросхемы.

С точки зрения исполнения элементов – более высокая надёжность, конечно, создаётся при использовании выводных корпусов, они более устойчивы к вибрациям и ударам, легче переносят температуры, но многие микросхемы сегодня изготавливаются только в планарных корпусах. Одновременно – некоторые ИМС, особенно это относится к ИМС отечественного производства, выпускаются только в DIP-корпусах. Поэтому, так как трудно сделать выбор в пользу только планарных или только выводных решений – плата будет выполнена в смешанном виде. При этом элементы обвязки, такие как резисторы и конденсаторы, будем использовать преимущественно планарные, за счёт малой массы и минимального числа выводов – они мало подвержены повреждениям в сложных условиях эксплуатации, зато габариты планарных решений, при учёте типично-большого количества их в различной обвязке ИМС и других узлах – позволят значительно уменьшить габариты устройства.

2.2. Выбор управляющего устройства

Устройство контроля тока является частью комплексной системы, управляющей работой дизельного генератора, в его состав входит множество датчиков, таких как датчик давления и температуры масла, наличия топлива, числа оборотов и так далее. Для контроля этих параметров целесообразно использовать микроконтроллерные решения, так как при небольшой стоимости микроконтроллер может обрабатывать большие массивы данных, производить арифметические операции и вырабатывать воздействия по программно-заданному закону. Кроме того – появляется возможность организовать системы хранения данных, сигнализации, индикации и т.д.

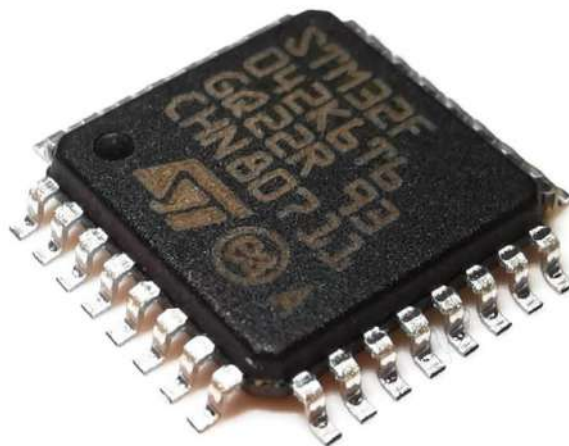


Рис. 1. Микроконтроллер ARM

Рынок микроконтроллерных решений на сегодняшний день огромен, в продаже представлены устройства с разрядностью от 8 до 32 бит с самой разнообразной встроенной периферией и характеристиками. Рассмотрим самые распространённые из них:

Микроконтроллеры PIC. Выполняются, в основном, 8-разрядными. Параметры основного семейства:

- ширина слова памяти программ: 12 бит;
- количество поддерживаемых машинных инструкций: 35;
- количество выводов (контактов): от 6 до 28;
- дешевизна (по сравнению с другими решениями фирмы Microchip);
- поддержка широкого диапазона напряжений питания;
- возможность работы при низких напряжениях (применимо, например, в устройствах с батарейным питанием);
- низкое потребление тока;
- малые габаритные размеры корпуса;
- наличие встроенной flash-памяти для программ.

Микроконтроллеры AVR. Изготавливаются как на 8, так и на 16-битной архитектуре. Их основные параметры:

- **tinyAVR (ATtinyxxx):**
 - Флеш-память до 16 КБ; SRAM до 512 Б; EEPROM до 512 Б;
 - Число линий ввода-вывода 4-18 (общее количество выводов 6-32);
 - Ограниченный набор периферийных устройств.
- **megaAVR (Atmegaxxx):**
 - Флеш-память до 256 КБ; SRAM до 16 КБ; EEPROM до 4 КБ;
 - Число линий ввода-вывода 23-86 (общее количество выводов 28-100);
 - Аппаратный умножитель;
 - Расширенная система команд и периферийных устройств.
- **XMEGA AVR (Atxmegaxxx):**
 - Флеш-память до 384 КБ; SRAM до 32 КБ; EEPROM до 4 КБ;
 - Четырёхканальный DMA-контроллер;
 - Инновационная система обработки событий.

Микроконтроллеры STM32, выполненные на 32-битной архитектуре:

- Максимальная частота ядра до 480 МГц
- Объём flash-памяти до 2048 кБайт
- Объём RAM-памяти до 1.4 Мбайт
- Интерфейсы CAN, USB OTG, I2C и другие

Помимо прочих критериев обратим внимание, что в устройстве необходимо высокоточное считывание аналогового сигнала с датчика, в данном случае – преимущество будет за 32-битными микроконтроллерами, которые, соответственно, имеют АЦП большей разрядности.

Путём изучения предложений был выбран микроконтроллер, приведенный на рисунке 5.



Рис. 2. Микроконтроллер STM32F102R4T6A

Данное решение стоит в розницу порядка 200 рублей, чип содержит встроенный интерфейс USB, 51 канал ввода-вывода, 16 12-битных АЦП и реализован на ядре Cortex-M3. Такой микроконтроллер достаточно производителен, позволяет выполнять сложные расчёты, обеспечивает высокую точность измерения и обладает достаточным, но не избыточным количеством выводов для выполнения поставленной задачи по считыванию величины тока, управлению индикацией и поддержанию связи с внешними устройствами.

2.3. Выбор средств считывания тока

Ток в цепи постоянного тока может быть считан разными способами, помимо устаревших и малоэффективных способов, таких как использование стрелочных амперметров, сегодня применяются трансформаторы тока, в которых бесконтактным способом, посредством наведения тока в катушке (рис. 2), формируется сигнал, и использование шунтов для тех же целей.



Рис. 3. Семейство промышленных трансформаторов тока

Эти два подхода близки между собой и позволяют добиться нужной точности, но есть множество особенностей.

Основная из них – сложности при изготовлении, требуется намотанная с высокой точностью индуктивная катушка, параметры которой обязательны для приведения силы тока из той, что создаёт связанная индуктивность, к действительной силе тока в кабеле. Такой метод также требует наличия кабеля, на который надевается индуктивность, а при использовании дешёвых кольцевых ферритовых сердечников – для любого вмешательства в схему потребуется разбирать устройство чтобы выпустить из него проводник.

Шунтирование не менее часто используют для снятия токов, в том числе и довольно больших. Важной особенностью токовых шунтов, в отличие от трансформаторов тока, является неизбежное тепловыделение при протекании по ним тока, чтобы уменьшить его – шунты обладают достаточно низким сопротивлением. Однако для тока, который не превышает нескольких десятков ампер, часто может быть достаточно и шунтирующего резистора, что, в частности, позволяет производить измерения и в узлах электрических цепей. Немаловажно и то, что токовый шунт стоит дешевле трансформатора тока. Как итог – выберем для устройства именно шунт.

Изучив предложения на рынке – найдем шунт с подходящим номиналом сопротивления 7,5 мОм, который и будет выбран в качестве используемого в курсовом проекте. Его внешний вид приведён на рисунке 4.



Рис. 4. Токовый шунт

2.4. Выбор преобразователя

Ток с шунта требуется преобразовать в значение, удобное и подходящее для считывания. Производить непосредственно считывание разности потенциалов нецелесообразно, поскольку при номинальном сопротивлении шунта значительную роль играют сопротивления также проводников, соединяющих его с массой. Кроме того – шунт может быть часть другой электрической цепи, электрически не связанной с управляющей платой.

Т.О. для снятия показаний с шунта используем распространённую схему токового монитора или токового зеркала, это позволяет с высокой точностью преобразовать разность потенциалов на шунте в напряжение относительно минуса платы. Существует типовые схемы как на биполярных или полевых транзисторах (рисунок 3), так и на операционных усилителях.

При выборе операционного усилителя следует различные параметры, такие, как входное сопротивление и напряжение питания. Наша схема должна питаться от напряжения бортовой автомобильной сети 27 вольт через понижающие преобразователи на 5 и 3.3 вольта, соответственно – микросхема должна быть рассчитана на такое напряжение. Граничные токи для нас не так критичны, так как, несмотря на связь с силовой линией, токи в цепи системы крайне невелики, поэтому будем опираться на такие параметры как напряжение питания, температурные коэффициенты и рабочая температура и внутреннее сопротивление. Обратимся к документации на найденный

операционный усилитель модели LF353D, стоимость которого составляет 190 рублей и который изготовлен в корпусе so-8.

Table 3. Electrical characteristics at $V_{CC} = \pm 15\text{ V}$, $T_{amb} = +25^\circ\text{C}$ (unless otherwise specified)

Symbol	Parameter	Min.	Typ.	Max.	Unit
V_{io}	Input offset voltage ($R_S = 10\text{k}\Omega$) $T_{min} \leq T_{amb} \leq T_{max}$		3	10 13	mV
DV_{io}	Input offset voltage drift		10		$\mu\text{V}/^\circ\text{C}$
I_{io}	Input offset current ⁽¹⁾ $T_{min} \leq T_{amb} \leq T_{max}$		5	100 4	pA nA
I_{ib}	Input bias current ⁽¹⁾ $T_{min} \leq T_{amb} \leq T_{max}$		20	200 20	pA nA
A_{vd}	Large signal voltage gain ($R_L = 2\text{k}\Omega$, $V_o = \pm 10\text{V}$) $T_{min} \leq T_{amb} \leq T_{max}$	50 25	200		V/mV
SVR	Supply voltage rejection ratio ($R_S = 10\text{k}\Omega$) $T_{min} \leq T_{amb} \leq T_{max}$	80 80	86		dB
I_{CC}	Supply current, no load $T_{min} \leq T_{amb} \leq T_{max}$		1.4	3.2 3.2	mA
V_{icm}	Input common mode voltage range	± 11	+15 -12		V
CMR	Common mode rejection ratio ($R_S = 10\text{k}\Omega$) $T_{min} \leq T_{amb} \leq T_{max}$	70 70	86		dB
I_{OS}	Output short-circuit current $T_{min} \leq T_{amb} \leq T_{max}$	10 10	40	60 60	mA
$\pm V_{opp}$	Output voltage swing $R_L = 2\text{k}\Omega$ $R_L = 10\text{k}\Omega$ $T_{min} \leq T_{amb} \leq T_{max}$ $R_L = 2\text{k}\Omega$ $R_L = 10\text{k}\Omega$	10 12 10 12	12 13.5		V
SR	Slew rate, $V_i = 10\text{V}$, $R_L = 2\text{k}\Omega$, $C_L = 100\text{pF}$, unity gain	12	16		V/ μs
t_r	Rise time, $V_i = 20\text{mV}$, $R_L = 2\text{k}\Omega$, $C_L = 100\text{pF}$, unity gain		0.1		μs
K_{ov}	Overshoot, $V_i = 20\text{mV}$, $R_L = 2\text{k}\Omega$, $C_L = 100\text{pF}$, unity gain		10		%
GBP	Gain bandwidth product, $f = 100\text{kHz}$, $V_{in} = 10\text{mV}$, $R_L = 2\text{k}\Omega$, $C_L = 100\text{pF}$	2.5	4		MHz
R_i	Input resistance		10^{12}		Ω

Рис. 5. Документация на ОУ

Как видим из документации – микросхема имеет широкий диапазон напряжений питания, в который попадает и наша линия 5 В. Величина входного сопротивления достаточна, токи допустимы, остановимся на этом варианте микросхемы ОУ, внешний вид которой приведен на рис. 6.



Рис. 6. Микросхема LF353D

2.5. Выбор способов индикации

Так как предполагается возможное использование устройства на аппаратуре специального назначения – кроме стандартных параметров устройств важно учесть допустимые условия работы, в частности, температуру, которая должна находиться в диапазоне от -40 до 80 градусов цельсия. В результате – мы вынуждены отсеять большинство доступных для использования ЖК дисплеев, в том числе – и знакосинтезирующих. Для вывода информации будем использовать семисегментные индикаторы.

Изучим рынок. В результате анализа имеющихся предложений – выберем модель SA05-11GWA, рисунок 6, так как она отличается небольшим ценником и приемлимыми параметрами.



Рис. 6. Семисегментный индикатор

Индикаторы можно подключить непосредственно к микроконтроллеру, но так как была выбрана модель с небольшим количеством выводов, а также для упрощения печатного монтажа – имеет смысл подключить индикаторы через сдвиговые регистры, создав таким образом последовательный интерфейс.

Для выбора микросхем сдвигового регистра постараемся уложиться в требование по отечественной компонентной базе, в результате – обнаруживаем микросхему сдвигового регистра от завода «Интеграл» К561ИР2. Рассмотрим её параметры, которые приведены на рисунке 7.

ОСНОВНЫЕ ЭЛЕКТРИЧЕСКИЕ ПАРАМЕТРЫ при температуре $(25 \pm 10)^\circ \text{C}$			
Наименование параметра, единица измерения, режим измерения	Буквенное обозначение	Норма	
		не менее	не более
Максимальное выходное напряжение низкого уровня, В, при: $U_{CC} = 10 \text{ В}; U_{IH} = 7,0 \text{ В}; U_L = 3,0 \text{ В}$	U_{OLmax}	-	1,0
Минимальное выходное напряжение высокого уровня, В, при: $U_{CC} = 10 \text{ В}; U_{IH} = 7,0 \text{ В}; U_L = 3,0 \text{ В}$	U_{OHmin}	9,0	-
Входной ток низкого уровня и высокого уровня, мкА, при: $U_{CC} = 18 \text{ В}; U_{IH} = 18 \text{ В}; U_L = 0$	I_L, I_{IH}	-	0,3
Выходной ток низкого уровня, мА, при: $U_{CC} = U_{IH} = 10 \text{ В}; U_L = 0; U_O = 0,5 \text{ В}$	I_{OL}	1,3	-
Выходной ток высокого уровня, мА, при: $U_{CC} = U_{IH} = 10 \text{ В}; U_L = 0; U_O = 9,5 \text{ В}$	I_{OH}	1,3	-
Ток потребления, мкА, при: $U_{CC} = 18 \text{ В}; U_{IH} = 18 \text{ В}; U_L = 0$	I_{CC}	-	100
Время задержки распространения сигнала при включении и выключении, нс, при: $U_{CC} = 10 \text{ В}; U_{IH} = 10 \text{ В}; U_L = 0;$ $C_L = 50 \text{ пФ}$	t_{PHL} t_{PLH}	-	160

Рис. 7. Параметры микросхемы К561ИР2.

Следует уточнить, что данная микросхема представляет собой два спаренных четырёхразрядных сдвиговых регистра и способна питаться от напряжения 3 В. Такой уровень напряжения будет присутствовать на плате, поэтому это допустимо. Также следует отметить, что при закупке компонентов, если система контроля тока будет выпускаться серийно, это микросхема, за счёт структуры из 2 ч-разрядных регистров, будет более универсальной и сможет использоваться в других цепях без необходимости покупать другие микросхемы у других поставщиков. Её выходной ток также отвечает требованиям, поэтому остановимся на данной микросхеме. Внешний вид регистра приведён на рисунке 8.

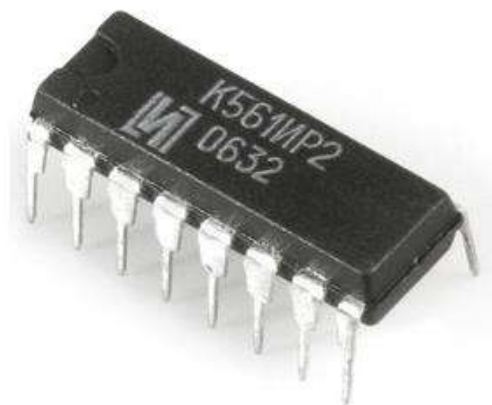


Рис. 8. Микросхема K561IP2.

2.6. Выбор системы питания

Устройство будет питаться от высокого напряжения бортовой сети грузового автомобиля 27 В. Для решения этого вопроса можно применить внутрисхемный источник питания, но разработка его является дорогой и сложной, так как требуется произвести выбор расчёт многообмоточного трансформатора. Другой подход – использование линейного стабилизатора, но при перепаде напряжения с 27 до 5 Вольт выделится значительное количества тепла и серьёзно упадёт эффективность устройства, при этом – снизится надёжность схемы. Поэтому будем использовать готовые решения в виде DC-DC конверторов. Это устройство содержит внутри себя полноценный импульсный преобразователь напряжения, обеспечивая защиту от короткого замыкания и высокий КПД.

Следует обратить внимание на выходной ток источника. У нас в схеме присутствует 3 семисегментных индикатора с точкой, каждый из сегментов которых имеет потребление 6 мА, таким образом все сегменты индикаторов будут потреблять 144 мА. Учитывая потребление остальной схемы – можно принять эту величину равной 200 мА

Проанализировав рынок, остановимся на стабилизаторе K7805-500R3 и изучим его характеристики. Его вид приведён на рисунке 9, а характеристики на рисунке 10.



Рис. 9. Стабилизатор K7805-500R3

Selection Guide						
Certification	Part Number	Input Voltage (VDC)	Output		Efficiency (Nominal Input Voltage) (% Min./Typ.) @ Full Load	Max. Capacitive Load (μF)
		Nominal (Range)	Output Voltage (VDC)	Max. Output Current (mA)		
UL/CE	K7803-500R3	24 (4.75-36)	3.3	500	78/81	680
UL/CE	K7805-500R3	24 (6.5-36)	5.0	500	82/85	680
		12 (7-31)	-5.0	-300	78/81	330

Рис. 10. Характеристики стабилизатора K7805-500R3

Можно наблюдать, что максимальный выходной ток составляет 500 мА. Это значение вдвое покрывает необходимый запас мощности, но не является избыточным. При этом номинальное входное напряжение стабилизатора – 24 В, на 3 В больше, чем напряжение бортовой сети, однако – допустимый диапазон напряжений всё равно составляет до 36 Вольт, это означает, что стабилизатор будет стабильно работать при напряжении 27 В, но, при этом, просадки напряжения до 24 Вольт и менее – будут переноситься им нормально и он будет по-прежнему питать нашу схему. Это всё является причиной для выбора данного стабилизатора.

Для питания микроконтроллера и микросхем регистров требуется выбрать стабилизатор напряжения с 5 до 3.3 В, проанализировав предложения – остановимся на модели ADP122AUJZ-3.3-R7, изображение которой

приведено на рисунке 11. Данный стабилизатор, согласно спецификации, обеспечивает максимальный ток нагрузки до 300 мА, работу при температурах от -40 до +125 градусов и выходное напряжение 3.3 В, чего вполне достаточно для обеспечения работы микросхем, питающихся от данного напряжения и светодиодной индикации.



Рис. 11. Стабилизатор ADP122AUJZ-3.3-R7

3. Моделирование и разработка принципиальной схемы

3.1. Разработка токового зеркала

Так как Multisim имеет ограниченный функционал в эмуляции микроконтроллерных систем – проэмулируем основную рабочую часть устройства – токовое зеркало. Перед этим выполним расчёт схемы – измеряемая цепь находится под напряжением 27 вольт, примем величину нагрузки равной 5 Ом. Сопротивление шунта равно 7.5 мОм. По закону Ома:

$$I_H = \frac{U_{\text{пит}}}{R_H} = \frac{27 \text{ В}}{5 \text{ Ом}} = 5,4 \text{ А}$$

$$U_{\text{ш}} = I_H * R_{\text{ш}} = 5,4 * 0,0075 = 40 \text{ мВ}$$

Запустим эмуляцию в Multisim и проверим справедливость наших расчётов на токовом зеркале. Эмуляция схемы приведена на рисунке 12.

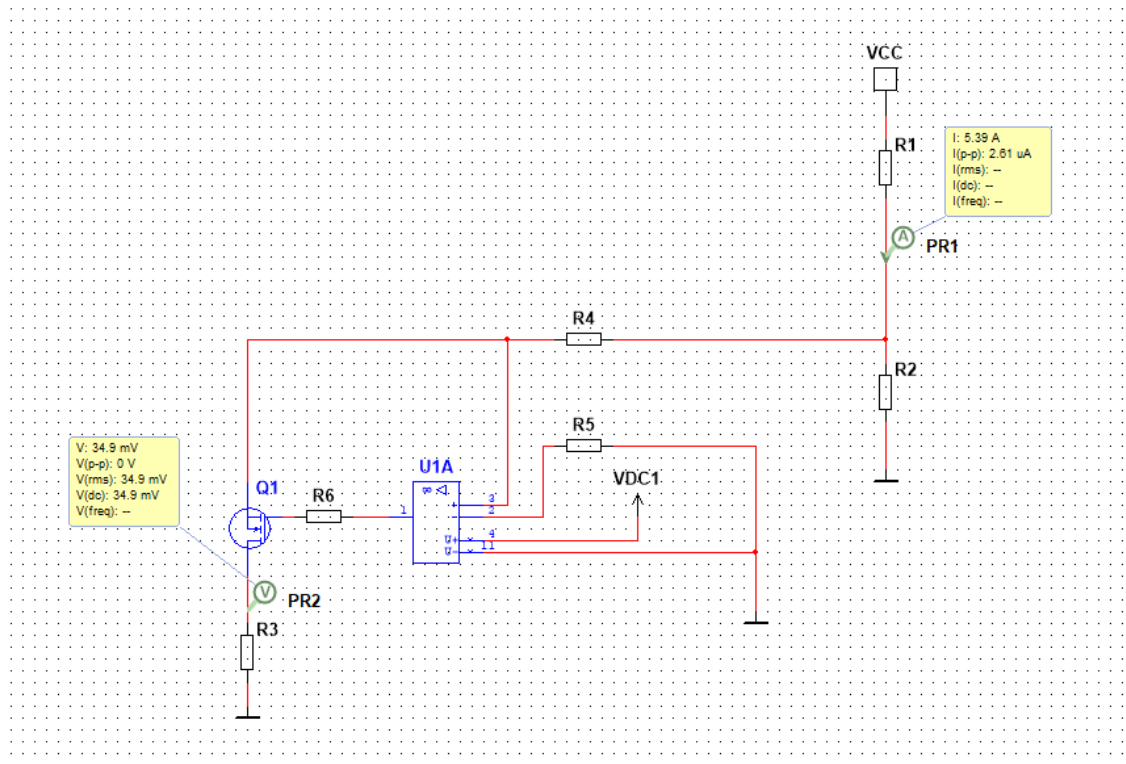


Рис. 12. Эмуляция работы токового зеркала в Multisim

Параметры схемы приведены в таблице 1.

Таблица 1. Параметры схемы.

Компонент	Тип компонента	Номинал
R1	Сопротивление (имитация нагрузки)	5 Ом
R2	Сопротивление (шунт)	0,0075 Ом
R3, R4	Резисторы	510 Ом
R5	Резистор	100 кОм
R6	Резистор	10 кОм
Q1	Полевой транзистор КП526А9	

Резисторы R3 и R4 в схеме служат для отображения падения на шунте, R6 и R5 для защиты полевого транзистора и операционного усилителя соответственно. Операционный усилитель, включённый по схеме с положительной обратной связью, поддерживает на входе 3 падение напряжения равное падению на шунте, так как инвертирующий вход ОУ

подключён ко второму зажиму шунта. Так как входное сопротивление ОУ крайне велико – утечкой в его цепи можно пренебречь и, так как резисторы имеют равный номинал и находятся в одной ветви электрической цепи – на R3 падает такая же величина напряжения, которая в дальнейшем считывается контроллером.

Как можно видеть из эмуляции – величины близки к расчётным, значит схема выполняет свою работу.

Разработаем принципиальную схему данного блока. В первую очередь оценим токи, протекающие через резисторы R4 и R3, расчёт мощности резисторов R5 R6 опустим, так как ток через них будет минимален

$$I_{R3} = I_{R4} = \frac{40 \text{ мВ}}{510 \text{ Ом}} = 78 \text{ мкА}$$

$$P_{R3} = P_{R4} = I^2 * R = 78^2 * 10^{-12} * 510 = 3.1 * 10^{-6} \text{ Вт}$$

Это крайне малое тепловыделение, поэтому никаких мер по обеспечению теплоотвода принимать не требуется, для полевого транзистора такой ток также является многократно меньшим, чем его граничные значения.

Выбор полевого транзистора здесь также сделан не случайно – при включении биполярного транзистора в данную цепь – операционный усилитель будет неизбежно оказывать влияние на величину напряжения на резисторе R3, так как его входное сопротивление невелико и часть тока утекает через переход БЭ. Утечка на полевых транзисторах крайне мала.

Разработаем этот узел в Altium Designer, принципиальная схема приведена на рисунке 13.

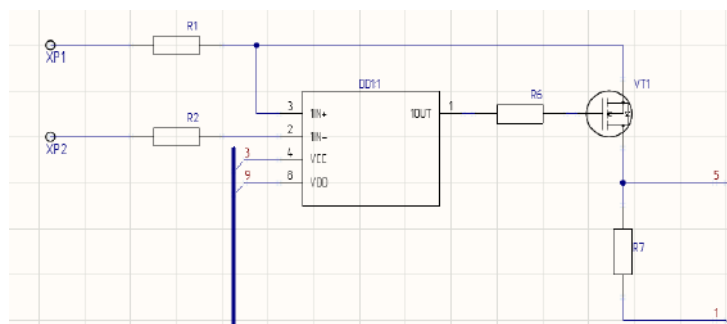
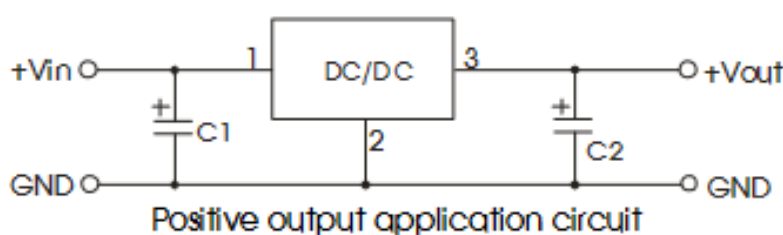


Рис. 13. Разработанная принципиальная схема токового зеркала

Компоненты здесь соответствуют описанным ранее при моделировании схемы в NI Multisim.

3.2. Разработка системы питания

Для питания устройство нам нужно понизить напряжение бортовой сети, для этого воспользуемся выбранными ранее преобразователями. Изучим документацию на K7805-500R3 чтобы определить схему включения этого преобразователя. Фрагмент документации приведён на рисунке 14.



1. C1 and C2 (C3 and C4) are required and should be connected close to the pin terminal of the module.
2. The capacitance of C1 and C2 (C3 and C4) refer to Sheet 1, it can be increased properly if required, and tantalum or low ESR electrolytic capacitors may also suffice.
3. When the products used as the circuit like figure 3, an inductor named as LDM up to 10μH is recommended in the circuit to reduce the mutual interference.
4. Cannot be used in parallel for output and hot swap.

Рис. 14. Типовая схема включения источника напряжения и пояснения

Разработаем эту стандартную схему в Altium Designer, результат приведен на рисунке 15. В качестве конденсаторов выбраны, как советует производитель, с номиналом 10 мкФ. Используем танталовые планарные конденсаторы K53-68 отечественного производства.

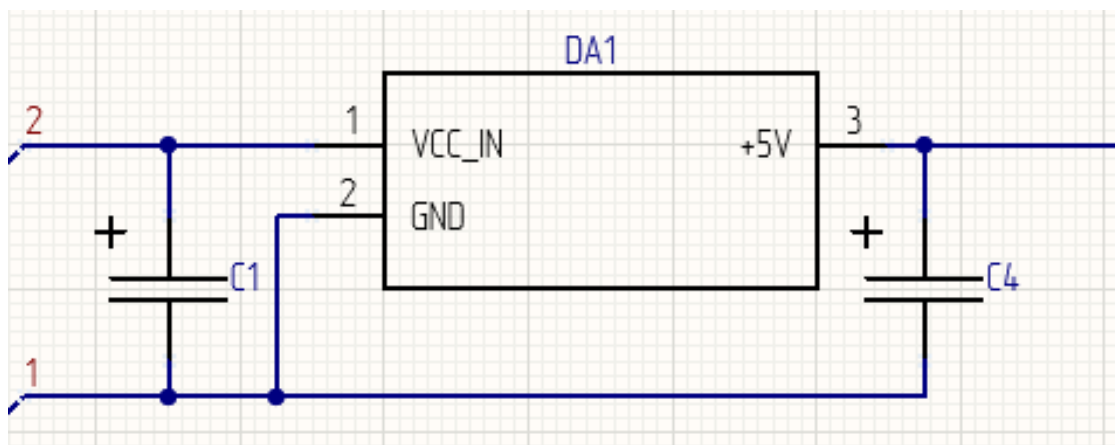


Рис. 15. Схема включения источника напряжения

3.3. Расчёт неинвертирующего усилителя на ОУ

На рисунке 16 приведён фрагмент с использованием ОУ, включённого по схеме неинвертирующего усилителя, коэффициент усиления которого можно определить из соотношения:

$$U_{\text{ВЫХ}} = U_{\text{ВХ}} * \frac{R_{10} + R_{11}}{R_{11}} = U_{\text{ВХ}} * \frac{9.1 + 1}{1} = U_{\text{ВХ}} * 10.1$$

Исходя из этого – данный узел обеспечивает усиление сигнала с токового зеркала в 10,1 раза. Если принять состояние системы, при котором на токовом зеркале формируется уровень напряжения 40 мВ, то после прохождения усилителя на вход АЦП микроконтроллера будет поступать уровень напряжения 0,4 В, что удобнее для считывания.

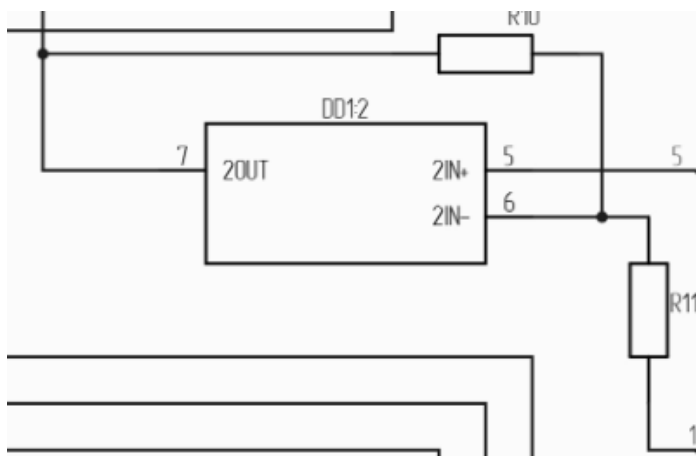


Рис. 16. Схема неинвертирующего усилителя на ОУ

3.4. Разработка источника опорного напряжения для АЦП микроконтроллера

На рисунке 17 приведён фрагмент, обеспечивающий опорное напряжение для работы аналого-цифрового преобразователя. В ней используется резистор, номиналом 1 кОм для защиты стабилитрона и микросхемы, а также конденсатор С7 для сглаживания возможных пульсаций напряжения. Стабилитрон VD1 обеспечивает стабилизацию напряжения на

уровне 2.4 В, с учётом, что величины напряжения, приходящие с токового зеркала, не превышают 100 мВ – этого достаточно для высокой точности измерений и охвата всего диапазона значений

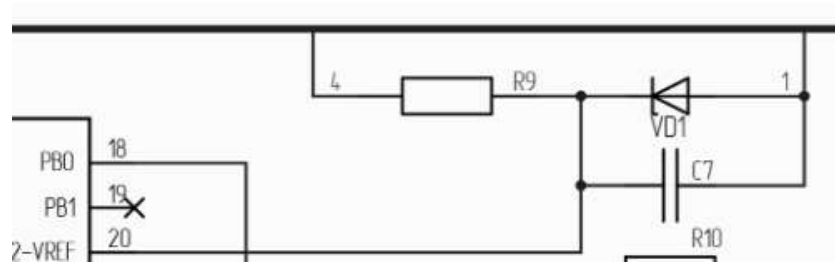


Рис. 17. Схема стабилизации опорного напряжения.

3.5. Разработка цифрового изолятора на микросхеме ISO7231CDWR

Для защиты входов USB микроконтроллера необходимо выполнить развязку его входов от внешней цепи, для этого существуют готовые схемные решения в виде специализированных микросхем, одной из которых является выбранная среди имеющихся предложений микросхема ISO7231CDWR, она является универсальной и служит для развязки различных интерфейсов, в том числе шины USB.

Изучим документацию. В ней приведена типовая схема включения для развязки, которая находится на рисунке 18.

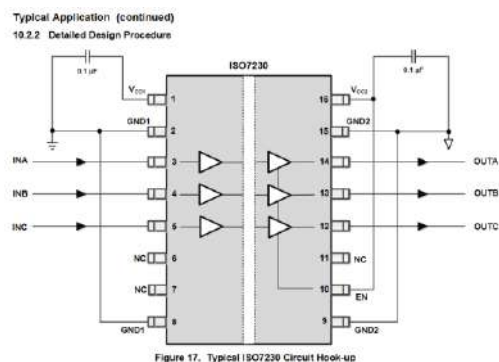


Рис. 18. Фрагмент документации на микросхему ISO7231CDWR

Разработаем данный фрагмент в Altium Designer, используя те же конденсаторы, номиналом 0.1 мкФ. Результат приведём на рисунке 19.

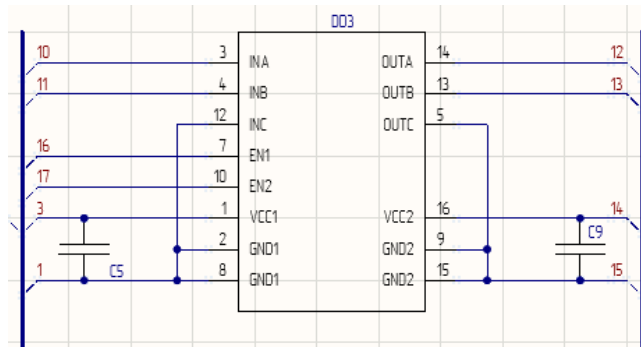


Рис. 19. Микросхема цифрового изолятора

3.6. Разработка индикации на сдвиговых регистрах

Индикация будет осуществляться посредством трёх сдвиговых регистров, подключённых к семисегментным индикаторам. Микросхемы сдвиговых регистров имеют 8 выводов, индикаторы имеют 8 входов и общий провод. Средний ток для данных индикаторов, согласно документации, составляет около 10 мА. Питая светодиоды мы будем линией 3.3 В, тогда необходимый номинал резисторов 510 Ом хорошо подходит под наши требования. Мощность в линиях составит около 0.015 Вт, резисторов на 0.25 Вт таким образом более, чем достаточно. Разработанный фрагмент принципиальной схемы приведён на рисунке 20.

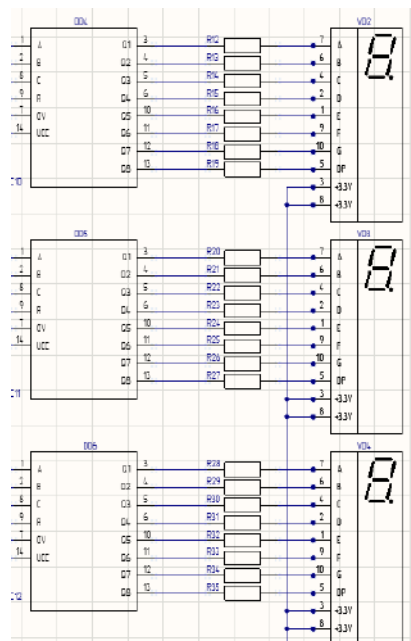


Рис. 20. Фрагмент принципиальной схемы – индикация.

3.7. Итог разработки принципиальной схемы

В результате разработки – сформирована принципиальная схема устройства, которая приведена на рисунке 21.

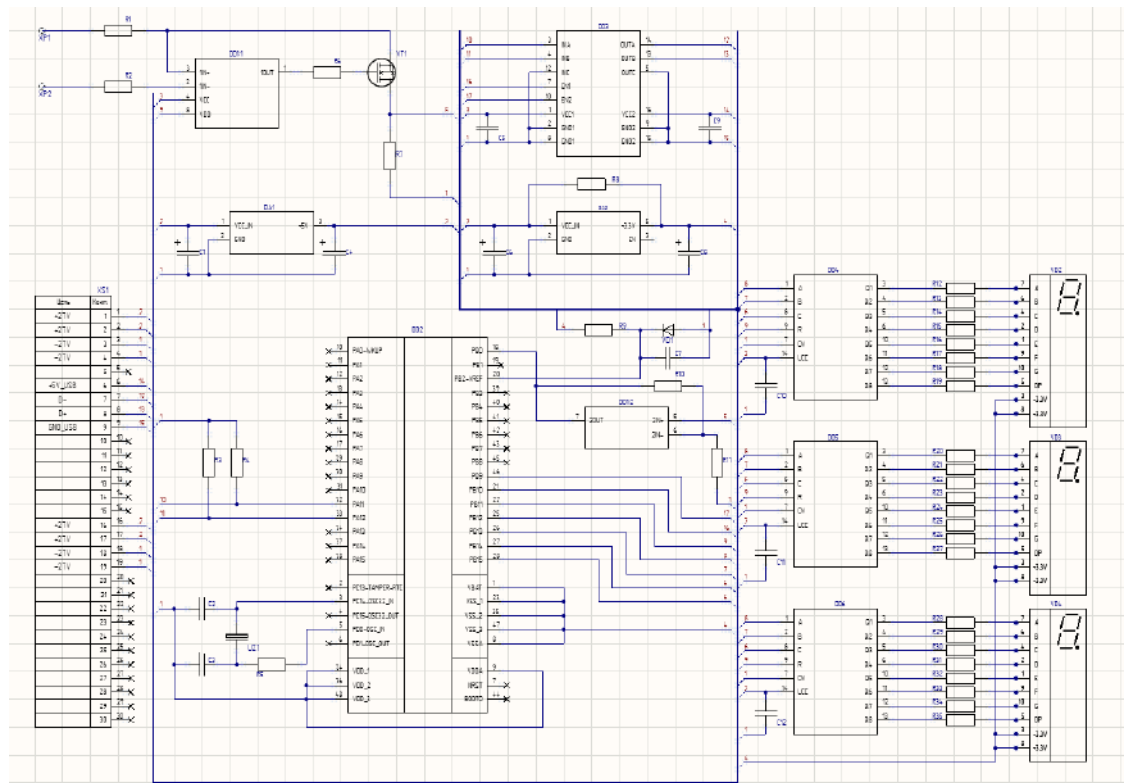


Рис. 21. Принципиальная схема системы контроля и индикации тока

4. Разработка печатной платы устройства

Первым делом определим класс точности изготавливаемой платы. Так как у нас используется микроконтроллер в малом корпусе, а схема выполняет работу по измерению токов на шунте – он должен быть не самым низким. Изучим возможные классы точности, которые приведены на рисунке 22.

Минимально допустимые геометрические параметры печатных плат, мм	Класс точности				
	1	2	3	4	5
Ширина проводника t	0,75	0,45	0,25	0,15	0,10
Расстояние между проводниками S	0,75	0,45	0,25	0,15	0,10
Ширина гарантийного пояса b	0,30	0,20	0,10	0,05	0,025
Относительная толщина ПП J	0,40	0,40	0,33	0,25	0,20

Рис 22. Параметры ПП в зависимости от класса точности

Выберем класс точности 4. Производители печатных плат способны выпускать ПП с классом точности 5, но даже в таком случае требуется делать запас по толщине проводников во избежании брака. Будем считать, что 4 класс точности выбран с запасом.

Из того же ГОСТа определим и толщину фольги. Таблица приведена на рисунке 22.

Толщина фольги (проводника), мкм	Метод изготовления	Ширина проводника, мм				
		0,1	0,2	0,3	0,4	0,5
35	Химический	0,07	0,15	0,21	0,28	0,35
50	То же	0,1	0,20	0,30	0,40	0,50
35 (80)	Комбинированный	0,16	0,32	0,48	0,64	0,80
50 (95)	То же	0,19	0,38	0,57	0,76	0,95

Рис. 22. Определение толщины фольги

Как более простой – выберем химический способ изготовления. Толщина фольги окажется равна 35 микрон. Исходя из имеющихся данных – теперь можно определить минимальную ширину дорожки печатной платы.

Определим необходимую толщину дорожки для проведения разводки печатной платы, для этого будем исходить из нескольких определений. Во первых – ток потребления одного сегмента семисегментного индикатора составляет около 6 мА, тогда при максимально нагруженном режиме работы, когда все индикаторы светят, потребление тока в этом узле составляет 144 мА. Условно увеличим это число до 200 мА, учитывая потребление всех остальных узлов схемы и добавляя запас по току. Во вторых – допустим максимальную плотность тока в проводнике величиной, равной 60 А/мм², как рекомендует гост для химически-осаждённой меди. В третьих – толщина фольги печатной платы, для лучшего теплоотвода и повышения надёжности, будет равна 35 микрон. Исходя из этого – определим минимально допустимую толщину дорожки печатного проводника:

$$l = \frac{I_{max}}{35 * h} = \frac{0.2}{60 * 0,035} = 0.095 \text{ мм}$$

Таким образом – при максимальном токе 0.2 А толщина печатных проводников должна составлять не менее 0.095 мм. Малая толщина проводников может причиной брака при производстве печатной платы, к тому же, это слишком малое значение для нашего класса точности, поэтому заложим запас и примем толщину печатных проводников на всей площади платы равной 0.5 мм. Такой толщины достаточно для обеспечения протекания тока величиной до 1 А.

Для дальнейшей работы – требуется создать РСВ всех используемых компонентов и их модели, после чего можно сформировать печатную плату устройства. С помощью инструментов автоматической трассировки, правил трассировки и ручных корректировок работы системы – получаем результат, приведённый на рисунке 23 и рисунке 24, соответствующие лицевой (Top) и обратной (Bottom) сторонам печатной платы.

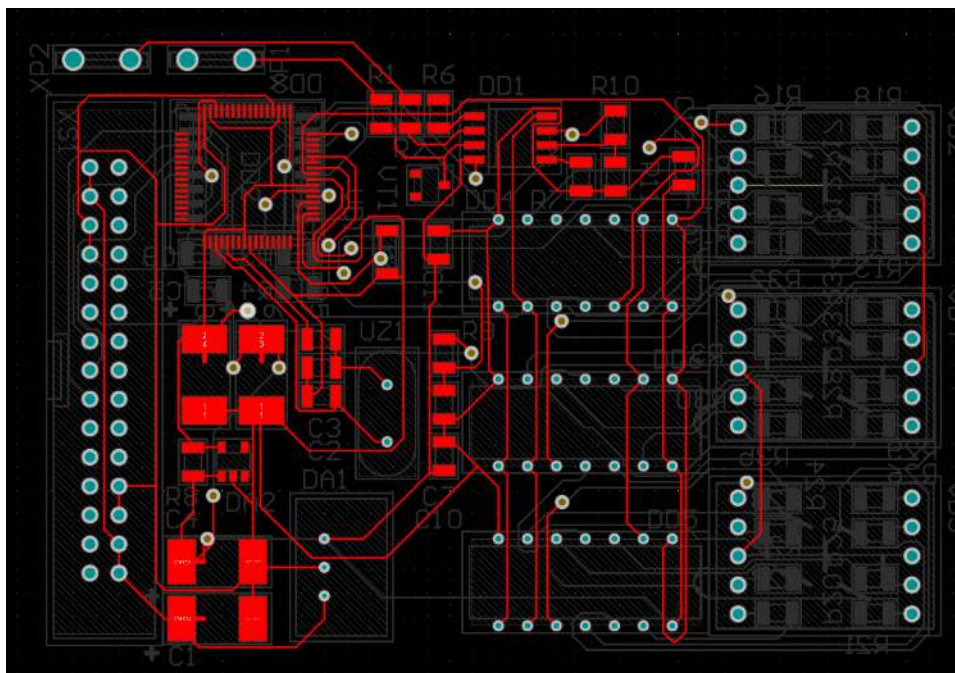


Рис. 23. Тор-слой разведённой печатной платы в Altium Designer

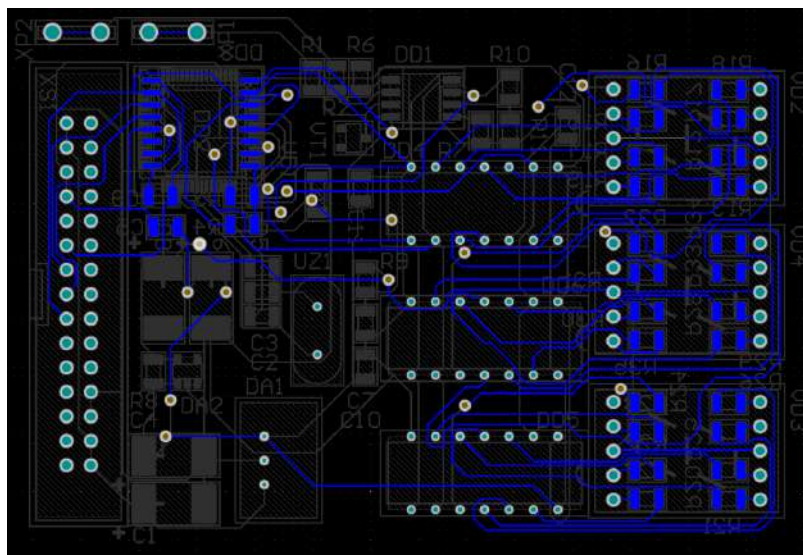


Рис. 16. Bottom-слой разведённой печатной платы в Altium Designer

После создания 3д моделей можно взглянуть на итоговый вид разработанной печатной платы, который приведён на рисунке 25.

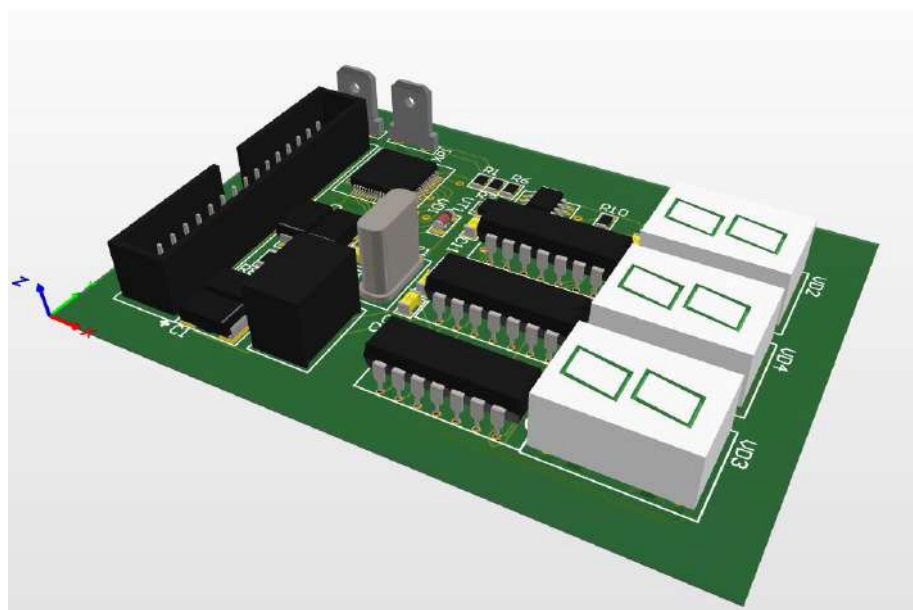


Рис. 25. 3д модель печатной платы в Altium Designer

5. Разработка корпуса устройства

Далее остаётся сформировать корпус печатной платы в системе SolidWorks. Корпус должен отвечать требованиям жёсткости и обеспечивать достаточную защиту для устройства. Примем для корпуса нашего изделия

прямоугольную форму со скруглёнными краями. Не будем фиксировать плату внутри устройства винтами чтобы позволить ей небольшое смещение при вибрационных нагрузках. Корпус будем изготавливать из АБС-пластика методом 3д печати, что обеспечит нам высокую прочность корпуса. Плата должна удерживаться на месте посредством крышки, которая закрывается в основу и фиксирует её на небольших выступах. Толщина стенок – 5 мм, что обеспечит изделию достаточную прочность.

Разработанные элементы корпуса приведены на рисунках 26, 27 и 28. На рисунке 29 показано устройство в сборе с разнесённым видом корпуса

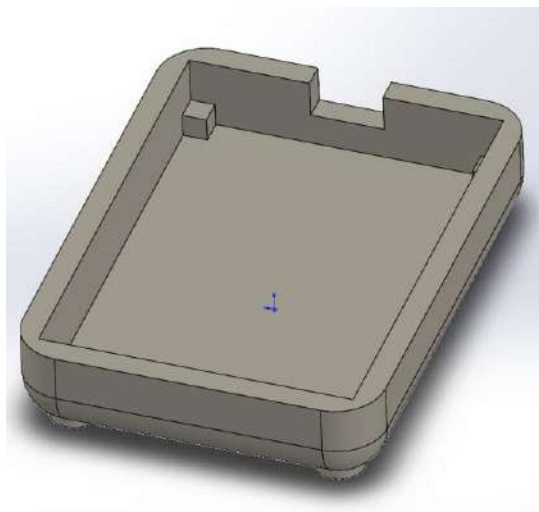


Рис. 26. Основание корпуса

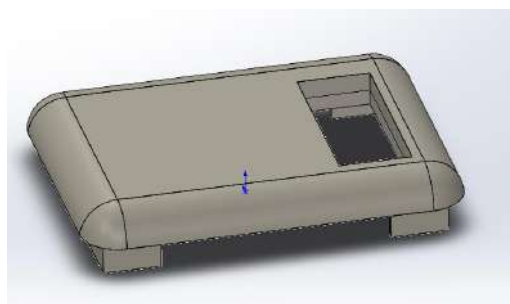


Рис. 27. Крышка корпуса – сверху

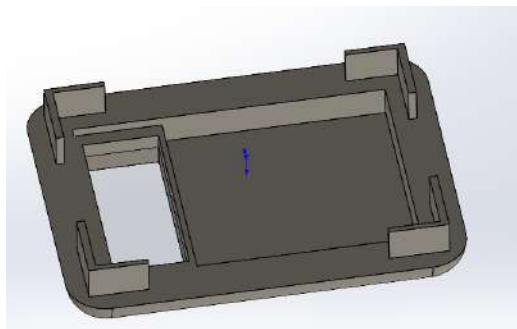


Рис. 28. Крышка корпуса – снизу.

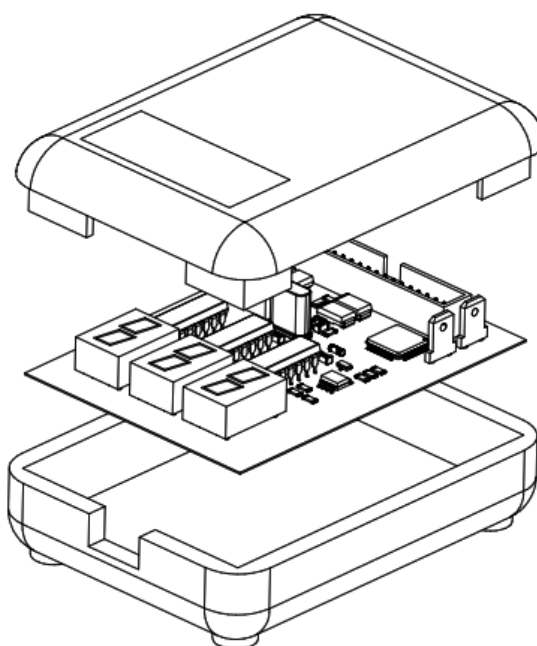


Рис. 29. Разнесённый вид модели устройства

6. Заключение

В ходе выполнения курсового проекта были закреплены навыки работы в САПР Altium Designer и других системах инженерного проектирования, симуляторе NI Multisim, системах моделирования Solidworks и Компас-3Д. Были освоены навыки разработки электронных устройств, подбора элементной базы, электрических расчётов узлов электронной аппаратуры и моделирования корпусов РЭА.

7. Список литературы

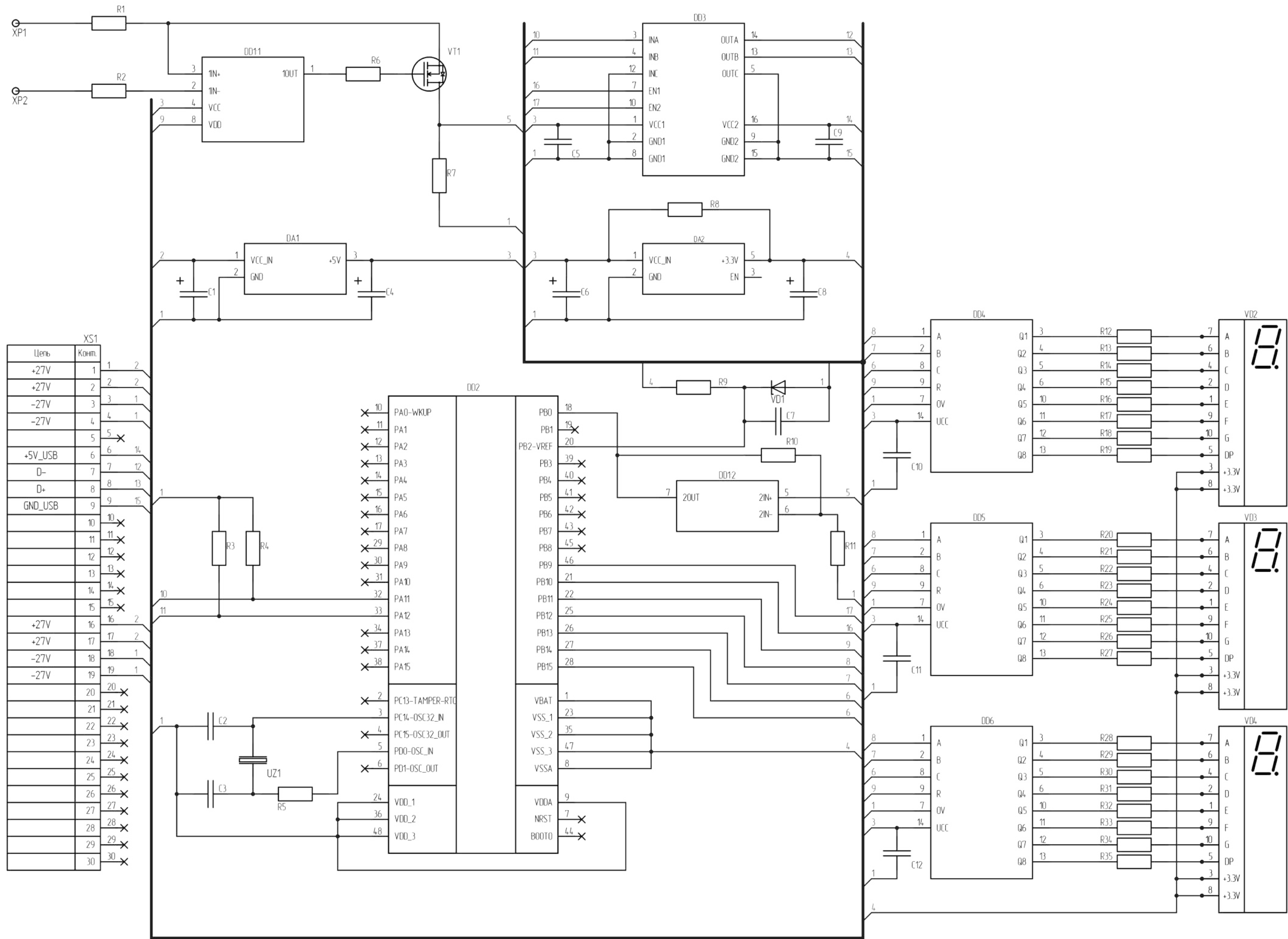
1. Дударева, Н. Ю. SolidWorks : оформление проектной документации /Наталья Дударева, Сергей Загайко. –Санкт-Петербург : БХВ-Петербург, 2009. –368 с. : ил. ; 24. –Библиогр.: с. 353. –Предм. указ.:с. 367-368. –ISBN 978-5-9775-0390-73.
2. Суходольский В.Ю. Altium Designer. Проектирование функциональных узлов РЭС на печатных платах. —СПб.: БХВ-Петербург, 2010. —С. 480. —ISBN 978-5-9775-0542-0.4.
3. Соседко, В. В. Система автоматизированного проектирования печатных плат -Altium Designer : учебное пособие / В. В. Соседко, А. Г. Янишевская, Л. Ю. Забелин. —Новосибирск : Сибирский государственный университет телекоммуникаций и информатики, 2019. —198 с. —ISBN 2227-8397. —Текст : электронный // Электронно-библиотечная система IPR BOOKS : [сайт]. —URL: <http://www.iprbookshop.ru/90599.html>
4. В.Ф.Курочкин, Ю.И.Степанов, Л.Л.Тимошук, Н.Н.Назарова, Межгосударственный стандарт ГОСТ 2.710-81, единая система конструкторской документации. «Обозначения буквенно-цифровые в электрических схемах»
5. Межгосударственный стандарт ГОСТ 2.702-2011, единая система конструкторской документации. «Правила выполнения электрических схем»

Перв. примен.		Поз. обозначение		Наименование		Кол.		Примечание	
ЖДИТ.68724.3.222				Конденсаторы К53-68 АЖЯР.673546.007 ТУ					
				Конденсаторы К10-69В лужёные АДПК.673511.004 ТУ					
		С1		К53-68"Е"-50 В-1 мкФ±20 %		1			
		С2, С3		К10-69В-МП0-50 В-3216М-22 пФ±10 %		2			
		С4		К53-68"Е"-50 В-1 мкФ±20 %		1			
		С5		К10-69В-Н30-25 В-3216М-0,1 мкФ±20 %		1			
		С6		К53-68"Е"-50 В-1 мкФ±20 %		1			
		С7		К10-69В-Н30-25 В-3216М-0,1 мкФ±20 %		1			
		С8		К53-68"Е"-50 В-1 мкФ±20 %		1			
		С9-С12		К10-69В-Н30-25 В-3216М-0,1 мкФ±20 %		4			
Справ. АД-4-П/28,5-3ВМЗ									
				Резисторы Р1-12 ШКАБ.434110.002ТУ		1			
		R1		Р1-12-0,25-510 Ом±5 %-М		1			
		R2		Р1-12-0,25-100 кОм±5 %-М		1			
		R3, R4		Р1-12-0,25-15 кОм±5 %-М		2			
		R5		Р1-12-0,25-1 кОм±5 %-М		1			
		R6		Р1-12-0,25-10 кОм±5 %-М		1			
		R7		Р1-12-0,25-510 Ом±5 %-М		1			
		R8		Р1-12-0,25-10 кОм±5 %-М		1			
		R9		Р1-12-0,25-1 кОм±5 %-М		1			
		R10		Р1-12-0,25-1 кОм±5 %-М		1			
		R11		Р1-12-0,25-10 кОм±5 %-М		1			
		R12-R35		Р1-12-0,25-510 Ом±5 %-М		24			
		DA1		Преобразователь К7805-500R3		1			
		DA2		Стабилизатор ADP122AUJZ-3.3-R7		1			
		DD1		Микросхема LF353D		1			
		DD2		Микросхема STM32F102R4 T6A		1			
		DD3		Микросхема ISO7231CDWR		1			

[illegible]

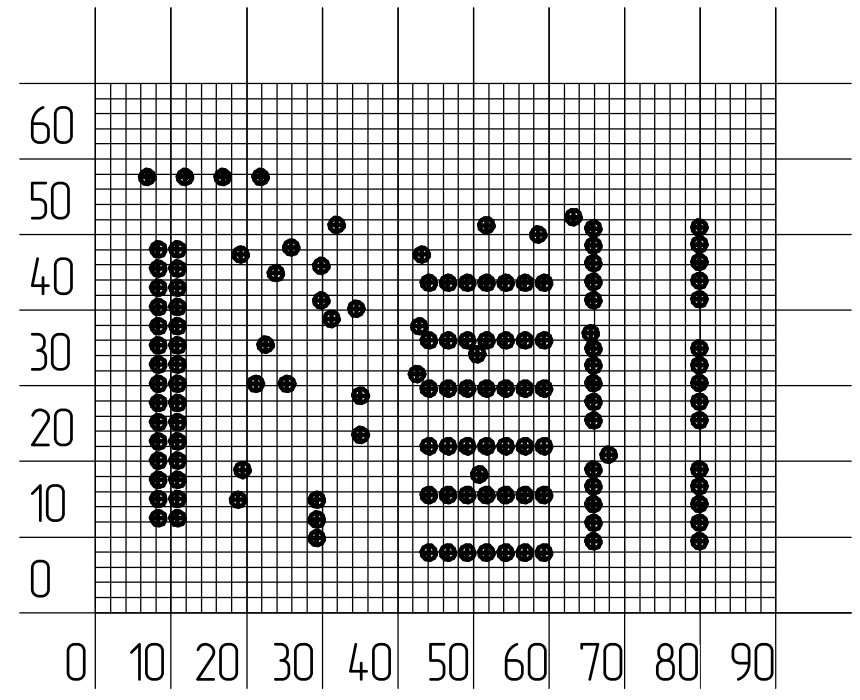
					КП-ИП-11.03.04- -	Лист
Изм.	Лист	докум.	Подп.	Дата		2

КП-ИП-11.03.04-



					КП-ИП-11.03.04- -				
Изм.	Лист	№ докум.	Подп.	Дата	Система контроля тока нагрузки Схема электрическая принципиальная	Лит.	Масса	Масштаб	
Разраб.								1:1	
Проб.		Дюдюн Д.Е.							
Т.контр.						Лист	Листов	1	
Н.контр.									
Утв.									

Расположение отверстий



АксонOMETрический вид платы

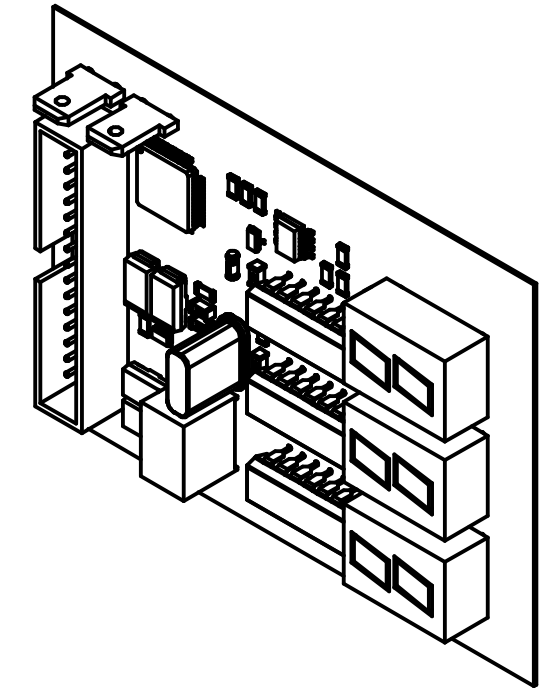
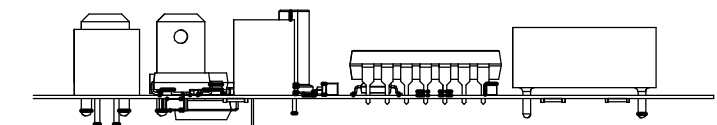


Таблица 1 – обозначение диаметров отверстий

Условное обозначение	Вид контактной площадки	Диаметр монтаж. отверстия, мм	Диаметр контакт. площадки, мм	Количество, шт	Наличие металлизации
		1	1.5	60	Есть
		1.5	2	4	Есть
		0.6	1	22	Есть
		0.75	1.25	47	Есть

Вид платы сбоку



- 1. Количество переходных отверстий – 22
- 2. Количество компонентов – 65
- 3. Количество контактных площадок (включая переходные отверстия) – 133
- 4. Шаг координатной сетки 1 мм.

					КП-ИП-11.03.04- -			
					Система контроля тока нагрузки Расположение отверстий и вид печатной платы	Лит.	Масса	Масштаб
Изм.	Лист	докум.	Подп.	Дата				1:1
Разраб.								
Пров.	Дюдюн Д.Е.							
Т.контр.						Лист	Листов	1
Н.контр.					[Ф - 2 - 35Г			
Утв.								

Перв. примен.

Справ.

Подп. и дата

Изм. дораб.

Изм. инв.

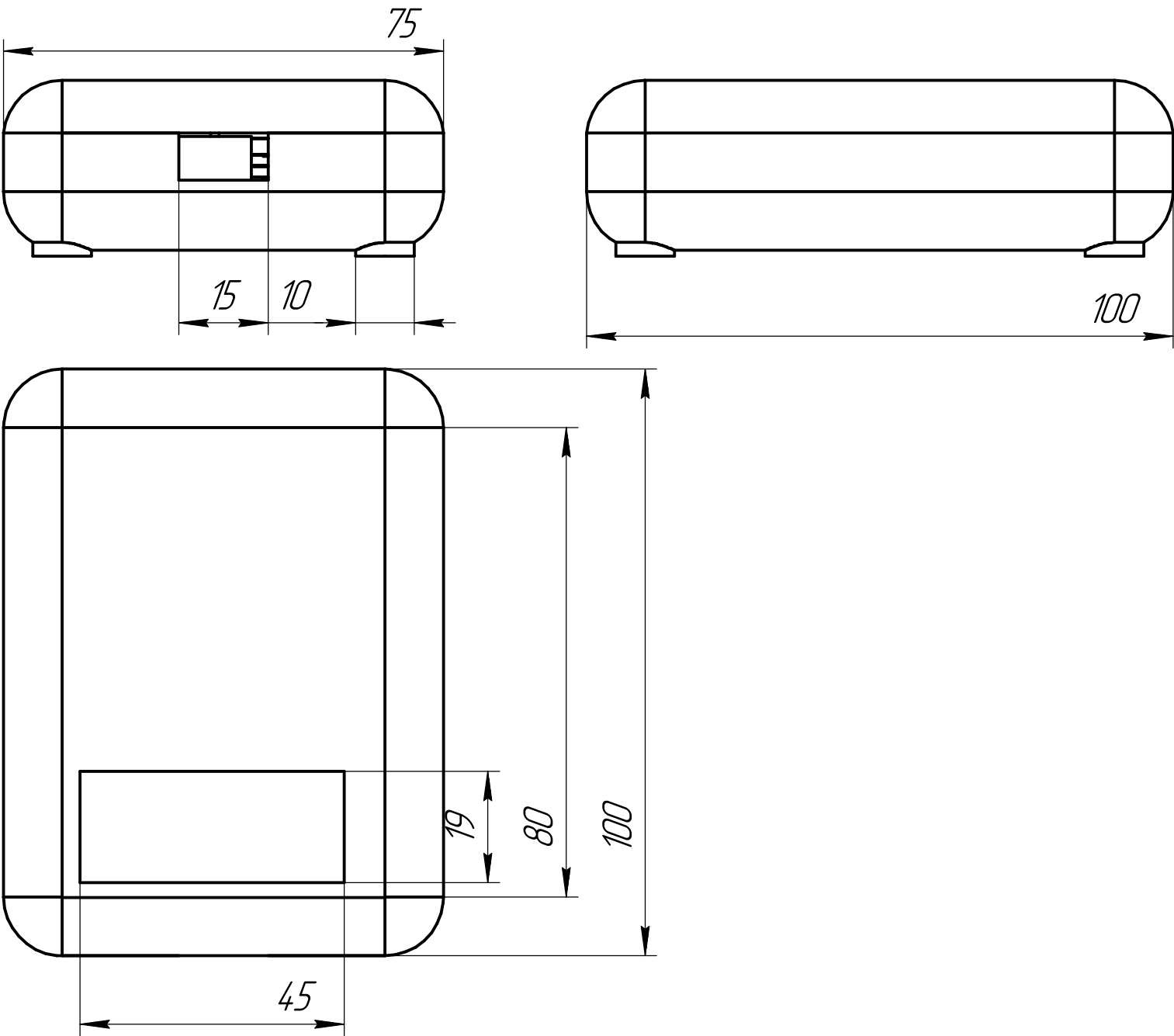
Взам. инв.

Подп. и дата

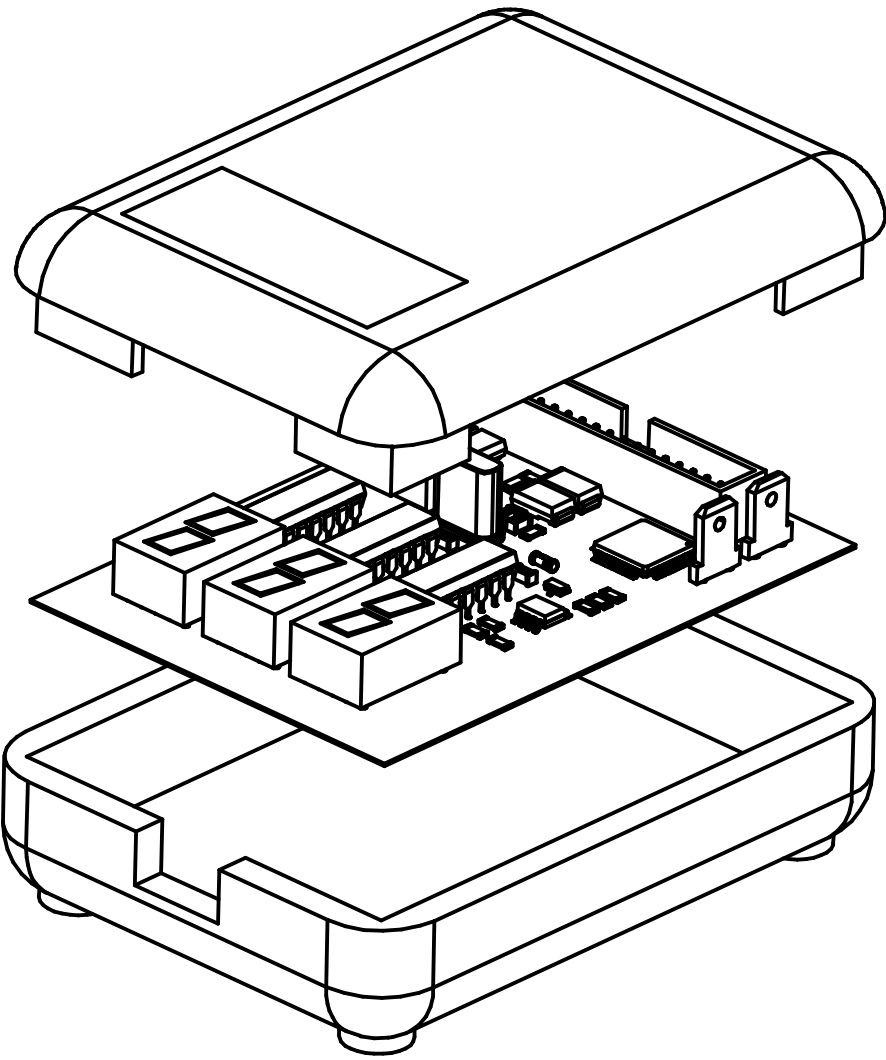
Изм. подл.

Изм.

Сборочный чертёж корпуса

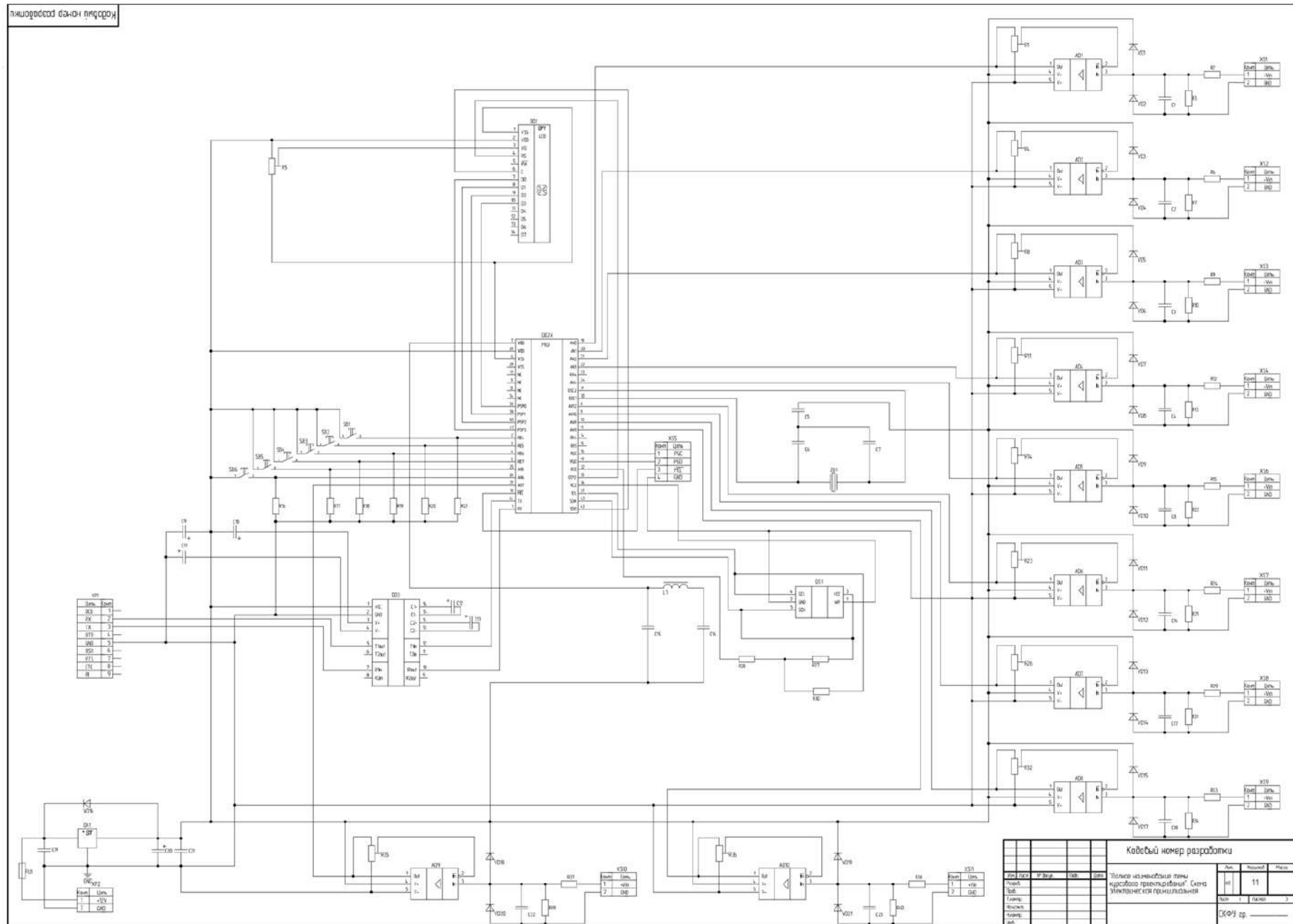


Разнесённый вид



					КП-ИП-11.03.04- -			
Изм.	Лист	докум.	Подп.	Дата	Системы контроля тока нагрузки Сборочный чертёж	Лит.	Масса	Масштаб
Разраб.								1:1
Пров.	Дюдюн Д.Е.					Лист	Листов	1
Т.контр.								
Н.контр.								
Утв.								

Приложение 4. Примеры чертежей



Кодный номер разработки

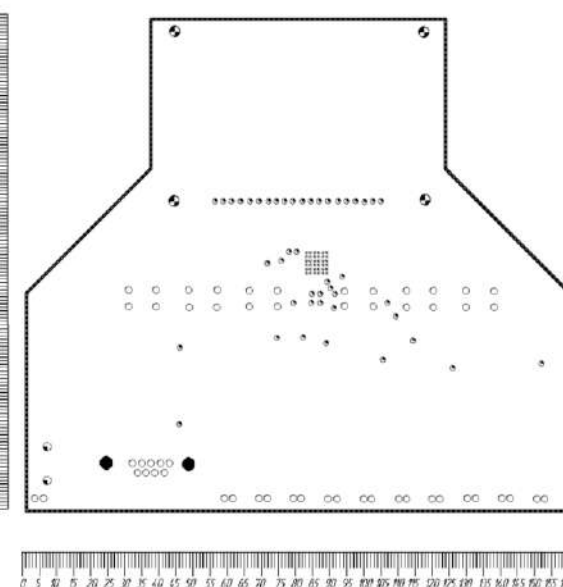
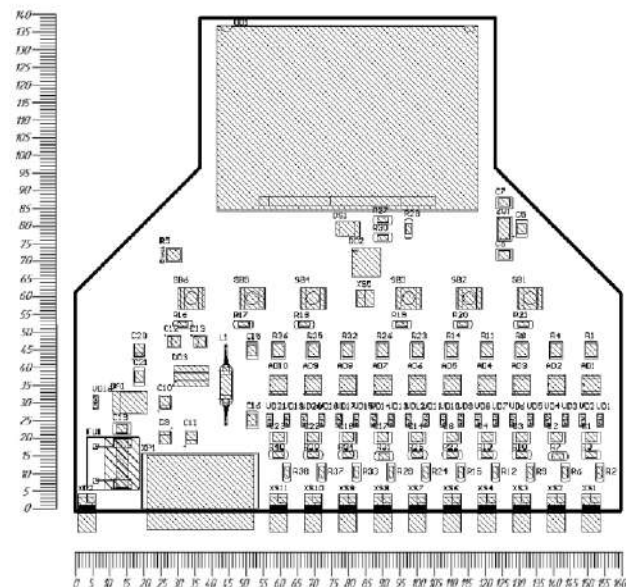
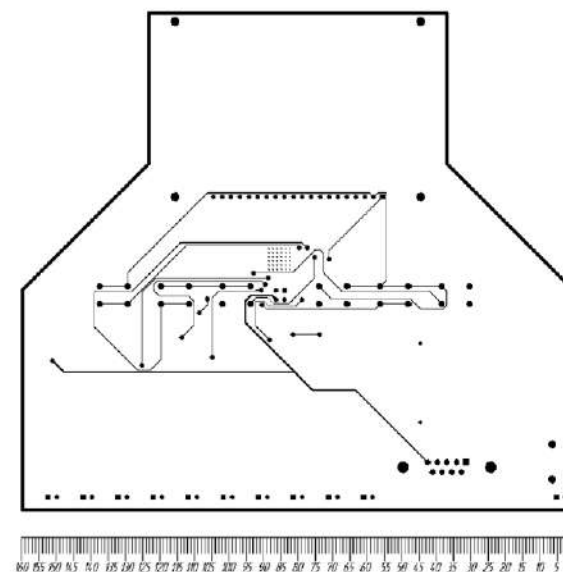
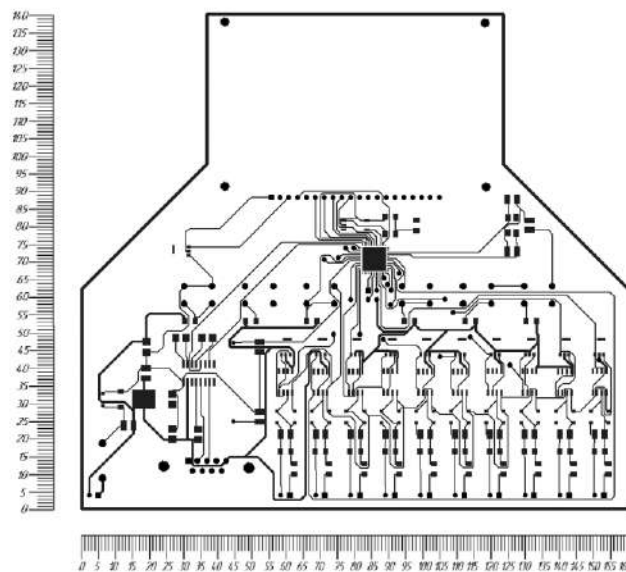
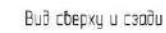
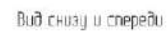


Таблица 1 - Обозначение диаметров отверстий платы

Типовой диаметр	Диаметр монтажного отверстия	Диаметр монтажного отверстия, мм	Диаметр монтажного отверстия, мм	Диаметр монтажного отверстия, мм	Диаметр монтажного отверстия, мм
1	1	16	52	60	60
2	2	14	46	56	56
3	3	12	42	52	52
4	4	10	38	48	48
5	5	8	34	44	44
6	6	6	30	40	40
7	7	4	26	36	36
8	8	3	22	32	32
9	9	2	18	28	28
10	10	1	14	24	24

1. Все монтажные размеры даны в мм.
2. Нормированные предельные отклонения должны соответствовать ГОСТ 2317-76.
3. Платы изготавливать гальваническим методом.
4. Конфигурация монтажных отверстий должна соответствовать чертежу с отклонением $\pm 0,05$ мм.
5. Минимальное расстояние между проводниками должно быть не менее 0,25 мм.
6. Плата двусторонняя.

Кодовый номер разработки				Имя	Имя	Имя
И. Разработчик	И. Проверен	И. Утвержден	И. Согласован	"Полное наименование предприятия-изготовителя"		
И. Проект	И. Конструктор	И. Технолог	И. Монтажник	"Полное наименование предприятия-изготовителя"		
И. Контроль	И. Прием	И. Прием	И. Прием	"Полное наименование предприятия-изготовителя"		
				115		
				СКС-9		



→ Предел теоретски: 2.027×10^6



						Кодовый номер разработки							
Авт./Изм./Введ.	Дата	Лист	Форм.	Планка изданий: план, разработка разработчик - Ю. Михайловский и прочее: дата и период							Дат.	Место	Подпись
автор													11
ред.													
Г. Введ.											Дат.	Место	
Г. Изм.											Инф. ар.		

Список основной литературы.

1. Кравец, А. В. Схемотехника радиоэлектронных устройств: учебное пособие / А. В. Кравец. — Ростов-на-Дону, Таганрог : Издательство Южного федерального университета, 2021. — 156 с. — ISBN 978-5-9275-3746-4. — Текст : электронный // Цифровой образовательный ресурс IPR SMART : [сайт]. — URL: <https://www.iprbookshop.ru/117182.html>
2. Войтович И.Д. Интеллектуальные сенсоры / Войтович И.Д., Корсунский В.М.— М.: Интернет-Университет Информационных Технологий (ИНТУИТ), 2016.— 1164 с. [Электронный ресурс]
3. Галочкин В.А. Схемотехника аналоговых и цифровых устройств Электронный ресурс: учебное пособие / В.А. Галочкин; ред. С.Н. Елисеев. - Самара: Поволжский государственный университет телекоммуникаций и информатики, 2016. - 441 с. - Книга находится в базовой версии ЭБС IPRbooks. - ISBN 978-5-904029-51-7.
4. Новиков Ю.В. Введение в цифровую схемотехнику Электронный ресурс: учебное пособие / Ю.В. Новиков. - Введение в цифровую схемотехнику, 2019-12-01. - Москва: Интернет-Университет Информационных Технологий (ИНТУИТ), 2016. - 392 с. - Книга находится в базовой версии ЭБС IPRbooks. - ISBN 5-94774-600-X.
5. Дуркин В.В. Схемотехника аналоговых электронных устройств Электронный ресурс / Дуркин В.В., Тырыкин С.В., Белоруцкий Р.Ю.: учебно-методическое пособие. - Новосибирск: НГТУ, 2019. - 88 с. - ISBN 978-5-7782-3937-1
6. Войтович И.Д. Интеллектуальные сенсоры / Войтович И.Д., Корсунский В.М.— М.: Интернет-Университет Информационных Технологий (ИНТУИТ), 2016.— 1164 с. [Электронный ресурс]
7. Воробьева, Н.В. Сенсорные системы : учебное пособие / Н.В. Воробьева, А.Н. Лачинов ; - Уфа : БГПУ, 2015. - 86 с. : схем., ил. - Библиогр.: с. 81-83. [Электронный ресурс].
8. Датчики: Справочное пособие / В.М. Шарапов, Е.С. Полищук, Н.Д. Кошевой и др. ; под ред. В. Шарапов, Е. Полищук. - М. : РИЦ "Техносфера", 2012. - 624 с. - ISBN 978-5-94836-316-5; [Электронный ресурс].

Список дополнительной литературы.

1. Яценков, В. С. Микроконтроллеры MicroCHIP : практ. руководство / В. С. Яценков. - 2-е изд. - М. : Горячая линия-Телеком, 2008. - 280 с. : ил. - ISBN 5-93517-203-8
2. Датчики температуры : Курс лекций / Е. С. Рембеза, Б. М. Синельников, С. И. Рембеза, Н. И. Каргин. - Ставрополь : СевКавГТУ, 2004. - 156 с. - Библиогр.: с.156-157 [Электронный ресурс].
3. Рембеза, Е. С. Химические сенсоры [Текст] : Курс лекций / Е. С. Рембеза, Б. М. Синельников. - Ставрополь : СевКавГТУ, 2002. - 73 с. - Библиогр.: с.73 [Электронный ресурс].
4. Уваров А. С. Программа P-CAD. Электронное моделирование. – М.: Издательство «Диалог-МИФИ», 2008. – 188 с. ISBN 978-5-86404-220-5 [Электронный ресурс]
5. Яцук, А. Н. Система автоматизированного проектирования Altium Designer. Практикум Электронный ресурс : Учебное пособие / А. Н. Яцук, Ю. С. Сычёва. - Система автоматизированного проектирования Altium Designer. Практикум, 2024-05-24. - Минск : Республиканский институт профессионального образования (РИПО), 2018. - 144 с. - Книга находится в премиум-версии ЭБС IPR BOOKS. - ISBN 978-985-503-781-2
6. Суходольский В. Ю. Сквозное проектирование функциональных узлов РЭС на печатных платах в САПР Altium Designer 6.: Учебное пособие. Часть 1. СПб.: Изд-во СПбГЭТУ “ЛЭТИ”, 2008. 152 с.
7. Суходольский В. Ю. Сквозное проектирование функциональных узлов РЭС на печатных платах в САПР Altium Designer 6.: Учебное пособие. Часть 2. СПб.: Изд-во СПбГЭТУ “ЛЭТИ”, 2009. 108 с.
8. Торгонский, Л.А. Проектирование центральных и периферийных устройств ЭВС : учебное пособие / Л.А. Торгонский, П.Н. Коваленко ; Министерство образования и науки Российской Федерации, Томский Государственный Университет Систем Управления и Радиоэлектроники (ТУСУР). - Томск : Эль Контент, 2012. - Ч. II. Микропроцессорные ЭВС. - 176 с. - ISBN 978-5-4332-0059-3 [Электронный ресурс].
9. Борисов, А. В. Цифровая обработка сигналов / А. В. Борисов, А. А. Шауэрман. — Новосибирск : Сибирский государственный университет телекоммуникаций и информатики, 2019. — 142 с. — Текст : электрон-ный // Цифровой образовательный ресурс IPR SMART : [сайт]. — URL: <https://www.iprbookshop.ru/102147.html>

10. Датчики: Справочное пособие / В.М. Шарапов, Е.С. Полищук, Н.Д. Кошевой и др. ; под ред. В. Шарапов, Е. Полищук. - М. : РИЦ "Техносфера", 2012. - 624 с. - ISBN 978-5-94836-316-5; [Электронный ресурс].
11. Гуров, В.В. Архитектура микропроцессоров : учебное пособие / В.В. Гуров. - М. : Интернет-Университет Информационных Технологий, 2010. - 272 с. : табл., схем. - (Основы информационных технологий). - ISBN 978-5-9963-0267-3; [Электронный ресурс].
12. Лоскутов Е.Д. Схемотехника аналоговых электронных устройств Электронный ресурс: Учебное пособие / Е.Д. Лоскутов. - Саратов: Вузовское образование, 2016. - 264 с. - Книга находится в премиум-версии ЭБС IPR BOOKS. - ISBN 2227-8397.
13. Микушин А.В. Цифровая схемотехника Электронный ресурс: монография / В.И. Сединин / А.В. Микушин. - Новосибирск: Сибирский государственный университет телекоммуникаций и информатики, 2016. - 319 с. - Книга находится в базовой версии ЭБС IPRbooks. - ISBN 978-5-91434-036-7.
14. Червяков Н.И. Цифровая схемотехника: Учебное пособие / Н.И. Червяков, А.И. Галушкин; Сев.-Кав. федер. - Ставрополь: СКФУ, 2015. - 198 с.

ИНЖЕНЕРНОЕ ПРОЕКТИРОВАНИЕ
МЕТОДИЧЕСКИЕ УКАЗАНИЯ К КУРСОВОМУ ПРОЕКТУ

по направлению подготовки

11.03.04 Электроника и наноэлектроника
направленность (профиль)
Интеллектуальные программируемые системы и устройства

Составитель: Дюдюн Дмитрий Евгеньевич

Редактор: _____

Формат _____	Подписано в печать _____	Уч.-изд. л. – ____.
Бумага _____	Усл. п. л. – ____	Заказ _____
Печать _____	Тираж _____ экз.	

ФГАОУ ВО «Северо-Кавказский федеральный университет»
г. Ставрополь, ул. Пушкина, 1

Издательство Северо-Кавказского федерального университета
Отпечатано в типографии СКФУ

МИНИСТЕРСТВО НАУКИ И ВЫСШЕГО ОБРАЗОВАНИЯ РОССИЙСКОЙ ФЕДЕРАЦИИ
ФЕДЕРАЛЬНОЕ ГОСУДАРСТВЕННОЕ АВТОНОМНОЕ ОБРАЗОВАТЕЛЬНОЕ
УЧРЕЖДЕНИЕ ВЫСШЕГО ОБРАЗОВАНИЯ
«СЕВЕРО-КАВКАЗСКИЙ ФЕДЕРАЛЬНЫЙ УНИВЕРСИТЕТ»

Методические указания

по организации и проведению
самостоятельной работы
по дисциплине «ИНЖЕНЕРНОЕ ПРОЕКТИРОВАНИЕ» для
студентов направления подготовки
11.03.04 «Электроника и наноэлектроника» Направленность
(профиль)
«Интеллектуальные программируемые системы и устройства»

**Ставрополь
2026**

Печатается по решению
Учебно-методического совета
Северо-Кавказского федераль-
ного университета

УДК
ББК

Дюдюн Д.Е. Инженерное проектирование: методические указания для студентов по организации самостоятельной работы. – Ставрополь: Изд-во СКФУ, 202_. – _ с.

Настоящие методические рекомендации предназначены для организации самостоятельной работы по дисциплине «Инженерное проектирование» для студентов очной формы обучения направления подготовки 11.03.04 Электроника и нанoeлектроника, направленность (профиль) Интеллектуальные программируемые системы и устройства. В методических рекомендациях приведён план график выполнения самостоятельной работы по дисциплине, представлены вопросы для обсуждения, а также задания и вопросы для формирования и контроля владения компетенциями и список основной литературы, рекомендуемой для самостоятельной работы. Представлен список дополнительной литературы, позволяющий студентам более глубоко познакомиться с изучаемым предметом.

Методические рекомендации к самостоятельной работе студентов составлены в соответствии с требованиями ФГОС ВО по направлению подготовки 11.03.04 Электроника и нанoeлектроника, направленность (профиль) Интеллектуальные программируемые системы и устройства, рабочими учебными планами и программами дисциплины «Инженерное проектирование».

УДК
ББК

© ФГАОУ ВО «Северо-Кавказский
федеральный университет», 202_

СОДЕРЖАНИЕ

Введение.....	4
1 ОБЩАЯ ХАРАКТЕРИСТИКА САМОСТОЯТЕЛЬНОЙ РАБОТЫ СТУДЕНТА ПРИ ИЗУЧЕНИИ ДИСЦИПЛИНЫ «ИНЖЕНЕРНОЕ ПРОЕКТИРОВАНИЕ»	5
1.1 Цель и задачи самостоятельной работы студентов	5
1.2 Тематика выполнения СРС, указания по форме контроля	9
2 ПЛАН-ГРАФИК ВЫПОЛНЕНИЯ СРС	11
3 КОНТРОЛЬНЫЕ ТОЧКИ И ВИДЫ ОТЧЕТНОСТИ ПО НИМ.....	13
4 МЕТОДИЧЕСКИЕ РЕКОМЕНДАЦИИ ПО ИЗУЧЕНИЮ ТЕОРЕТИЧЕСКОГО МАТЕРИАЛА	14
4.1 Работа с литературой	15
4.2 Критерии оценки для проверки уровня обученности в рамках текущего контроля.....	22
5 МЕТОДИЧЕСКИЕ РЕКОМЕНДАЦИИ К ВЫПОЛНЕНИЮ КУРСОВОГО ПРОЕКТА.....	24
5.1 Цель, задачи и реализуемые компетенции	24
5.2 Тематика курсового проекта по дисциплине	25
5.3 Структура проекта.....	28
5.4 Критерии оценивания курсового проекта	32
5.5. Описание шкалы оценивания.....	33
5.6 Методические материалы, определяющие процедуры оценивания знаний, умений, навыков и (или) опыта деятельности, характеризующих этапы формирования компетенций.....	36
5.7. Оформление пояснительной записки.....	38
5.8. Защита курсового проекта.....	39
5.9 Список рекомендуемой литературы.....	40
6 МЕТОДИЧЕСКИЕ РЕКОМЕНДАЦИИ ПО ПОДГОТОВКЕ К ЭКЗАМЕНУ ...	44
7 СПИСОК РЕКОМЕНДУЕМОЙ ЛИТЕРАТУРЫ	46
7.1 Основная литература.....	46
7.2. Дополнительная литература:.....	46

Введение

Современные стандарты подготовки специалистов предусматривают значительный объем внеаудиторной работы. Освоение программы курса предполагает получение как теоретических знаний в области инженерного проектирования, так и формирование навыков практической работы. Поэтому самостоятельная работа в рамках курса ориентирована как на теоретический, так и на практический аспект.

Самостоятельная работа студентов – это выполнение теоретических и практических заданий студентами по усвоению изучаемой дисциплины «Инженерное проектирование».

1 ОБЩАЯ ХАРАКТЕРИСТИКА САМОСТОЯТЕЛЬНОЙ РАБОТЫ СТУДЕНТА ПРИ ИЗУЧЕНИИ ДИСЦИПЛИНЫ «ИНЖЕНЕРНОЕ ПРОЕКТИРОВАНИЕ»

1.1 Цель и задачи самостоятельной работы студентов

Целью самостоятельной работы является закрепление и углубление знаний, полученных студентами на лекциях, подготовке к текущим практическим занятиям, промежуточным формам контроля знаний и к итоговому контролю.

Дидактические цели самостоятельных занятий:

- формирование профессиональных умений;
- формирование умений и навыков самостоятельного умственного труда;
- мотивирование регулярной целенаправленной работы по освоению специальности;
- развитие самостоятельности мышления;
- формирование убежденности, волевых черт характера, способности к самоорганизации;
- овладение технологическим учебным инструментом.

Задача самостоятельной работы студентов – систематическое изучение дисциплин в течение семестра, закрепление и углубление полученных знаний и навыков, подготовка к предстоящим занятиям, а также формирование культуры умственного труда и самостоятельности в поиске и приобретении новых знаний и умений, и, в том числе, формирование компетенций.

Основная тенденция инноваций в области образования определяется как переход от «научения к изучению»

Именно систематическое изучение учебной дисциплины позволяет студенту достигнуть уровня требований федерального государственного образовательного стандарта высшего профессионального образования (ФГОС ВПО) к профессиональной подготовленности, которые сформулированы следующим образом: знать, уметь, владеть.

В современной науке существует несколько классификаций самостоятельной работы студентов. Один из вариантов такой классификации представлен в табл. 1.

Таблица 1.

Виды самостоятельной работы студентов

Виды	Содержание
Репродуктивная	Повторение учебного материала, самостоятельный просмотр, прочтение, конспектирование учебной литературы; прослушивание, запоминание, заучивание и пересказ магнитофонных записей лекций, Интернет-ресурсы и др.
Познавательная-поисковая	Написание курсовых, контрольных работ и рефератов. Разработка сообщений, эссе, докладов, докладов с презентациями. Подготовка выступлений на практических и семинарских занятиях, проработка литературы по дисциплинарным проблемам, и др.
Творческая	Подготовка дипломной работы (дипломного проекта), научных статей, рефератов, участие в научно-исследовательской работе, в студенческих и научно-практических конференциях.

Студенты в ходе выполнения самостоятельной работы должны руководствоваться ориентировочной основой деятельности на каждом этапе:

- 1 этап – определить цели самостоятельной работы;
- 2 этап – конкретизировать познавательные (практические или проблемные) задачи;
- 3 этап – оценить собственную готовность к самостоятельной работе по решению познавательных задач;
- 4 этап – выбрать оптимальный способ действий (технологии, методы и средства), ведущий к достижению поставленной цели через решение конкретных задач;
- 5 этап – спланировать (самостоятельно или с помощью преподавателя) программу самостоятельной работы;
- 6 этап – реализовать программу самостоятельной работы.

Планирование и контроль преподавателем самостоятельной работы студентов необходим для успешного ее выполнения. Преподаватель заранее планирует систему самостоятельной работы, учитывает все ее цели, формы, отбирает учебную и

научную информацию и методические средства коммуникаций, продумывает свое участие и роль студента в этом процессе.

Вопросы для самостоятельной работы студентов, указанные в рабочей программе дисциплины, предлагаются преподавателями в начале изучения дисциплины. Студенты имеют право выбирать дополнительно интересующие их темы для самостоятельной работы.

Содержание деятельности преподавателя и студента при выполнении самостоятельной работы представлено в табл. 2.

Таблица 2.

Содержание деятельности при выполнении самостоятельной работы

Основные характеристики	Деятельность преподавателя	Деятельность студентов
Цель выполнения СР	• объяснить смысл и цель самостоятельной работы; • дать подробный инструктаж о требованиях, предъявляемых к самостоятельной работе и методах ее выполнения; • продемонстрировать образец самостоятельной работы	• понять и принять цель самостоятельной работы как лично значимую; • познакомиться с требованиями и образцами самостоятельной работы
Мотивация	• раскрыть теоретическую и практическую значимость выполнения самостоятельной работы, • сформировать познавательную потребность студента и готовность к выполнению самостоятельной работы; • мотивировать студента на достижение цели	• сформировать у себя познавательную потребность в выполнении самостоятельной работы; • сформировать целевую установку и принять решение о выполнении самостоятельной работы
Управление	• осуществлять управление через воздействие на каждом этапе процесса выполнения самостоятельной работы; • дать оптимальные технологии выполнения самостоятельной работы	самому осуществлять управление самостоятельной работой (проектировать, планировать, рационально распределять время и т.д.) на основе предложенных технологий

Основные характеристики	Деятельность преподавателя	Деятельность студентов
Контроль и коррекция выполнения	• осуществлять входной контроль, предполагающий выявление начального уровня готовности студента к выполнению самостоятельной работы; • намечать дальнейшие пути выполнения самостоятельной работы; • осуществлять итоговый контроль конечного результата выполнения самостоятельной работы	• осуществлять текущий и итоговый операционный самоконтроль за ходом выполнения самостоятельной работы; • самоанализ и исправление допущенных ошибок и внесение корректив в работу; • ведение поиска оптимальных способов выполнения самостоятельной работы; • осуществлять рефлексию к собственной деятельности
Оценка	• давать оценку самостоятельной работе на основе сличения результата с образцом; • давать методические рекомендации по выполнению самостоятельной работы выявлять затруднения и типичные ошибки; подчеркивать положительные и отрицательные стороны; • устанавливать уровень и определять уровень продвижения студента и тем самым сформировать у него мотивацию достижения успеха в учебной деятельности	дать оценку собственной работе, своим познавательным возможностям и способностям сопоставляя достигнутый результат с целью самостоятельной работы

Самостоятельная работа включает те разделы курса, которые не получили достаточного освещения на лекциях по причине ограниченности лекционного времени и большого объема изучаемого материала.

Методическое обеспечение самостоятельной работы состоит из:

- 1) Определения учебных вопросов, которые студенты должны изучить самостоятельно;
- 2) Подбора необходимой учебной литературы, обязательной для проработки и изучения;
- 3) Поиска дополнительной научной литературы, к которой студенты могут обращаться по желанию, если у них возникает интерес в данной теме;

4) Определения контрольных вопросов, позволяющих студентам самостоятельно проверить качество полученных знаний;

5) Организации консультаций преподавателя со студентами для разъяснения вопросов, вызвавших у обучающихся затруднения при самостоятельном освоении учебного материала.

1.2 Тематика выполнения СРС, указания по форме контроля

Тематика СРС соответствует рабочей программе дисциплины «Инженерное проектирование» по направлению подготовки 11.03.04 «Электроника и нанoeлектроника», направленность (профиль) «Интеллектуальные программируемые системы и устройства». Темы разделов дисциплины и виды самостоятельной работы приведены в таблице 3.

Таблица 3 – Темы разделов дисциплины и виды самостоятельной работы

№	Наименование разделов и тем дисциплины, их краткое содержание; вид самостоятельной работы	Форма контроля	Зач. ед. (часы)
6 семестр			
	Подготовка к лекционным занятиям	Выборочный опрос	0,050 (1,35)
	Подготовка к практическим занятиям	Выборочный опрос	0,100 (2,7)
	Самостоятельное дополнительное изучение тем лекций	Выборочный опрос	0,630 (17,0)
	Самостоятельное дополнительное изучение темы «Структуры информационно-управляющих систем».	Выборочный опрос	0,090 (2,429)
	Самостоятельное дополнительное изучение темы «Типовой состав технических средств ИУС».	Выборочный опрос	0,090 (2,429)
	Самостоятельное дополнительное изучение темы «Датчики температуры. Оптоволоконные датчики.».	Выборочный опрос	0,090 (2,429)
	Самостоятельное дополнительное изучение темы «Датчики физических величин».	Выборочный опрос	0,090 (2,429)
	Самостоятельное дополнительное изучение темы «Интерфейсы ТСАУ».	Выборочный опрос	0,090 (2,429)
	Самостоятельное дополнительное изучение темы «Промышленные компьютеры и программируемые контроллеры. Сети.».	Выборочный опрос	0,090 (2,429)
	Самостоятельное дополнительное изучение темы «Исполнительные устройства для реализации управляющих воздействий».	Выборочный опрос	0,090 (2,429)
	Самостоятельное дополнительное изучение отдельных вопросов дисциплины	Выборочный опрос	0,220 (5,95)

№	Наименование разделов и тем дисциплины, их краткое содержание; вид самостоятельной работы	Форма контроля	Зач. ед. (часы)
	Итого за 6 семестр		1,000 (27)
7 семестр			
	Подготовка к лекционным занятиям	Выборочный опрос	0,050 (1,35)
	Подготовка к практическим занятиям	Выборочный опрос	0,100 (2,7)
	Самостоятельное дополнительное изучение тем лекций	Выборочный опрос	0,630 (17,0)
	Самостоятельное дополнительное изучение темы «Организация проектирования электронной аппаратуры. Техническая документация».	Выборочный опрос	0,057 (1,545)
	Самостоятельное дополнительное изучение темы «Условия эксплуатации и их влияние на конструкцию электронной аппаратуры».	Выборочный опрос	0,057 (1,545)
	Самостоятельное дополнительное изучение темы «Конструирование элементов, узлов и устройств электронной аппаратуры».	Выборочный опрос	0,057 (1,545)
	Самостоятельное дополнительное изучение темы «Обеспечение надежной работы конструкции электронной аппаратуры».	Выборочный опрос	0,057 (1,545)
	Самостоятельное дополнительное изучение темы «Электрические соединения в электронной аппаратуре».	Выборочный опрос	0,057 (1,545)
	Самостоятельное дополнительное изучение темы «Основы проектирования технологических процессов в производстве электронной аппаратуры».	Выборочный опрос	0,057 (1,545)
	Самостоятельное дополнительное изучение темы «Печатные платы».	Выборочный опрос	0,057 (1,545)
	Самостоятельное дополнительное изучение темы «Методы обработки и формообразования материалов при производстве электронной аппаратуры».	Выборочный опрос	0,057 (1,545)
	Самостоятельное дополнительное изучение темы «Сборка и монтаж электронной аппаратуры».	Выборочный опрос	0,057 (1,545)
	Самостоятельное дополнительное изучение темы «Регулировка, настройка, контроль и испытания электронной аппаратуры».	Выборочный опрос	0,057 (1,545)
	Самостоятельное дополнительное изучение темы «Эрго-дизайн электронной аппаратуры».	Выборочный опрос	0,057 (1,545)
	Самостоятельное дополнительное изучение отдельных вопросов дисциплины	Выборочный опрос	0,220 (5,95)
	Итого за 7 семестр		1,000 (27)
8 семестр			
	Подготовка к лекционным занятиям	Выборочный опрос	0,055 (1,5)
	Подготовка к практическим занятиям	Выборочный	0,111

№	Наименование разделов и тем дисциплины, их краткое содержание; вид самостоятельной работы	Форма контроля	Зач. ед. (часы)
		опрос	(3,0)
	Самостоятельное изучение тем лекций	Выборочный опрос	1,389 (37,5)
	Самостоятельное дополнительное изучение темы «Общий состав микропроцессорной информационно-управляющей системы».	Выборочный опрос	0,154 (4,167)
	Самостоятельное дополнительное изучение темы «Микропроцессорный комплект I82XX (K580)».	Выборочный опрос	0,154 (4,167)
	Самостоятельное дополнительное изучение темы «Основные характеристики микроконтроллеров PICMicro. Младшее подсемейство PICMicro».	Выборочный опрос	0,154 (4,167)
	Самостоятельное дополнительное изучение темы «Протоколы обмена в системах сбора данных и управления на контроллерах MicroChip».	Выборочный опрос	0,154 (4,167)
	Самостоятельное дополнительное изучение темы «Модуль LCD».	Выборочный опрос	0,154 (4,167)
	Самостоятельное дополнительное изучение темы «Система команд микропроцессоров PICMicro».	Выборочный опрос	0,154 (4,167)
	Самостоятельное дополнительное изучение темы «Системы аналого-цифрового преобразования в микроконтроллерах PICMicro».	Выборочный опрос	0,154 (4,167)
	Самостоятельное дополнительное изучение темы «Протоколы обмена в микроконтроллерах PICMicro».	Выборочный опрос	0,154 (4,167)
	Самостоятельное дополнительное изучение темы «Последовательный внутрисхемный интерфейс программирования микроконтроллеров PICMicro (ICSP)».	Выборочный опрос	0,154 (4,167)
	Выполнение курсового проекта на тему «Разработка системы сбора данных и управления на основе микроконтроллера»	Защита курсового проекта	1,000 (27)
	Итого за 8 семестр		2,556 (69)
	Подготовка к экзамену	Опрос в рамках экзамена	1,333 (36)
	Итого		5,889 (159,0)

2 ПЛАН-ГРАФИК ВЫПОЛНЕНИЯ СРС

Подготовка к лекциям и практическим занятиям осуществляется непосредственно перед каждым занятием. План-график выполнения самостоятельной работы приведен в таблице 4.

Таблица 4 - План-график выполнения самостоятельной работы

Коды реализуемых компетенций	Вид деятельности студентов	Итоговый продукт самостоятельной работы	Средства и технологии оценки	Объем часов, в том числе
6 семестр				
ПК-3 (ИД-1 _{ПК-3} ; ИД-2 _{ПК-3} ; ИД-3 _{ПК-3}) ПК-4 (ИД-1 _{ПК-4} ; ИД-2 _{ПК-4} ; ИД-3 _{ПК-4}) ПК-5 (ИД-1 _{ПК-5} ; ИД-2 _{ПК-5} ; ИД-3 _{ПК-5})	Подготовка к лекционным занятиям	конспект	Собеседование по вопросам для собеседования	1,35
ПК-3 (ИД-1 _{ПК-3} ; ИД-2 _{ПК-3} ; ИД-3 _{ПК-3}) ПК-4 (ИД-1 _{ПК-4} ; ИД-2 _{ПК-4} ; ИД-3 _{ПК-4}) ПК-5 (ИД-1 _{ПК-5} ; ИД-2 _{ПК-5} ; ИД-3 _{ПК-5})	Подготовка к практическим занятиям	отчет	Защита практических работ	2,7
ПК-3 (ИД-1 _{ПК-3} ; ИД-2 _{ПК-3} ; ИД-3 _{ПК-3}) ПК-4 (ИД-1 _{ПК-4} ; ИД-2 _{ПК-4} ; ИД-3 _{ПК-4}) ПК-5 (ИД-1 _{ПК-5} ; ИД-2 _{ПК-5} ; ИД-3 _{ПК-5})	Самостоятельное изучение источников и литературы по теме №1 и отдельным вопросам дисциплины	конспект	Собеседование по вопросам для собеседования и вопросам по дополнительному изучению отдельных тем дисциплины	22,95
Итого за 6 семестр				27,0
7 семестр				
ПК-3 (ИД-1 _{ПК-3} ; ИД-2 _{ПК-3} ; ИД-3 _{ПК-3}) ПК-4 (ИД-1 _{ПК-4} ; ИД-2 _{ПК-4} ; ИД-3 _{ПК-4}) ПК-5 (ИД-1 _{ПК-5} ; ИД-2 _{ПК-5} ; ИД-3 _{ПК-5})	Подготовка к лекционным занятиям	конспект	Собеседование по вопросам для собеседования	1,35
ПК-3 (ИД-1 _{ПК-3} ; ИД-2 _{ПК-3} ; ИД-3 _{ПК-3}) ПК-4 (ИД-1 _{ПК-4} ; ИД-2 _{ПК-4} ; ИД-3 _{ПК-4}) ПК-5 (ИД-1 _{ПК-5} ; ИД-2 _{ПК-5} ; ИД-3 _{ПК-5})	Подготовка к практическим занятиям	отчет	Защита практических работ	2,7
ПК-3 (ИД-1 _{ПК-3} ; ИД-2 _{ПК-3} ; ИД-3 _{ПК-3}) ПК-4 (ИД-1 _{ПК-4} ; ИД-2 _{ПК-4} ; ИД-3 _{ПК-4}) ПК-5 (ИД-1 _{ПК-5} ; ИД-2 _{ПК-5} ; ИД-3 _{ПК-5})	Самостоятельное изучение источников и литературы по теме №2 и отдельным вопросам дисциплины	конспект	Собеседование по вопросам для собеседования и вопросам по дополнительному изучению отдельных тем дисциплины	22,95
Итого за 7 семестр				27,0
8 семестр				
ПК-3 (ИД-1 _{ПК-3} ; ИД-2 _{ПК-3} ; ИД-3 _{ПК-3}) ПК-4 (ИД-1 _{ПК-4} ; ИД-2 _{ПК-4} ; ИД-3 _{ПК-4}) ПК-5 (ИД-1 _{ПК-5} ; ИД-2 _{ПК-5} ; ИД-3 _{ПК-5})	Подготовка к лекционным занятиям	конспект	Собеседование по вопросам для собеседования	1,5
ПК-3 (ИД-1 _{ПК-3} ; ИД-2 _{ПК-3} ; ИД-3 _{ПК-3}) ПК-4 (ИД-1 _{ПК-4} ; ИД-2 _{ПК-4} ; ИД-3 _{ПК-4}) ПК-5 (ИД-1 _{ПК-5} ; ИД-2 _{ПК-5} ; ИД-3 _{ПК-5})	Подготовка к практическим занятиям	отчет	Защита практических работ	3,0
ПК-3 (ИД-1 _{ПК-3} ; ИД-2 _{ПК-3} ; ИД-3 _{ПК-3}) ПК-4 (ИД-1 _{ПК-4} ; ИД-2 _{ПК-4} ; ИД-3 _{ПК-4}) ПК-5 (ИД-1 _{ПК-5} ; ИД-2 _{ПК-5} ; ИД-3 _{ПК-5})	Самостоятельное изучение источников и литературы по темам №№3-4 и отдельным вопросам дисциплины	конспект	Собеседование по вопросам для собеседования	37,5
ПК-3 (ИД-1 _{ПК-3} ; ИД-2 _{ПК-3} ; ИД-3 _{ПК-3}) ПК-4 (ИД-1 _{ПК-4} ; ИД-2 _{ПК-4} ; ИД-3 _{ПК-4})	Выполнение курсового проекта на тему	курсовой проект	Защита курсового проекта	27

Коды реализуемых компетенций	Вид деятельности студентов	Итоговый продукт самостоятельной работы	Средства и технологии оценки	Объем часов, в том числе
ПК-5 (ИД-1 _{ПК-5} ; ИД-2 _{ПК-5} ; ИД-3 _{ПК-5})	«Разработка системы сбора данных и управления на основе микроконтроллера»			
Итого за 8 семестр				69,0
ПК-3 (ИД-1 _{ПК-3} ; ИД-2 _{ПК-3} ; ИД-3 _{ПК-3}) ПК-4 (ИД-1 _{ПК-4} ; ИД-2 _{ПК-4} ; ИД-3 _{ПК-4}) ПК-5 (ИД-1 _{ПК-5} ; ИД-2 _{ПК-5} ; ИД-3 _{ПК-5})	Подготовка к экзамену	конспект	Ответы на вопросы в рамках экзамена	36
Итого				159,0

3 КОНТРОЛЬНЫЕ ТОЧКИ И ВИДЫ ОТЧЕТНОСТИ ПО НИМ

Контроль знаний студентов включает формы текущего и итогового контроля. Текущий контроль осуществляется в процессе изучения курса и включает в себя оценку работы студентов на практических занятиях, а также защиту контрольной работы. Рейтинговая оценка знаний студентов в рамках текущего контроля приведена в таблице 5.

Таблица 5 – Рейтинговая оценка знаний студентов.

№ п/п	Вид деятельности студентов	Сроки выполнения, неделя	Количество баллов
6 семестр			
1.	Зачетное занятие по практической работе № 2. Собеседование по результатам самостоятельного изучения литературы	7	25
2.	Зачетное занятие по практической работе № 3 Собеседование по результатам самостоятельного изучения литературы Собеседование по результатам дополнительного самостоятельного изучения отдельных тем дисциплины	11	15
3.	Зачетное занятие по практической работе № 4 Собеседование по результатам самостоятельного изучения литературы Собеседование по результатам дополнительного самостоятельного изучения отдельных тем дисциплины	15	15
Итого за 6 семестр			55
7 семестр			

№ п/п	Вид деятельности студентов	Сроки выполнения, неделя	Количество баллов
1.	Зачетное занятие по практической работе № 5. Собеседование по результатам самостоятельного изучения литературы Собеседование по результатам дополнительного самостоятельного изучения отдельных тем дисциплины	5	25
2.	Зачетное занятие по практической работе № 6 Собеседование по результатам самостоятельного изучения литературы Собеседование по результатам дополнительного самостоятельного изучения отдельных тем дисциплины	9	15
3.	Зачетное занятие по практическим работам № 7-8 Собеседование по результатам самостоятельного изучения литературы Собеседование по результатам дополнительного самостоятельного изучения отдельных тем дисциплины	17	15
	Итого за 7 семестр		55
8 семестр			
1.	Зачетное занятие по практической работе № 9. Собеседование по результатам самостоятельного изучения литературы	2	14
2.	Зачетное занятие по практической работе № 10 (практическое занятие №12) Собеседование по результатам самостоятельного изучения литературы	4	13
3.	Зачетное занятие по практической работе № 10 (практическое занятие №14) Собеседование по результатам самостоятельного изучения литературы	8	13
4.	Зачетное занятие по практической работе № 10 (практическое занятие №15) Собеседование по результатам самостоятельного изучения литературы	10	15
	Итого за 8 семестр		55

4 МЕТОДИЧЕСКИЕ РЕКОМЕНДАЦИИ ПО ИЗУЧЕНИЮ ТЕОРЕТИЧЕСКОГО МАТЕРИАЛА

Опрос по темам, изученным самостоятельно, может проходить в интерактивной форме в виде дискуссий или презентаций.

Выполнение заданий ведется в тетрадях для СРС или в электронном виде. Второй вид может быть использован для конспектирования.

Подготовка к практическим занятиям представляет собой внеаудиторную самостоятельную работу студентов и заключается в чтении:

- конспекта соответствующей лекции (если она читалась по данной теме);
- соответствующего раздела учебника и первоисточников (основная и дополнительная литература, интернет-ресурсы).

4.1 Работа с литературой

Важной составляющей самостоятельной внеаудиторной подготовки является работа с литературой ко всем видам занятий: семинарским, практическим, при подготовке к зачетам, экзаменам, тестированию, участию в научных конференциях.

Умение работать с литературой означает научиться осмысленно пользоваться источниками. Прежде чем приступить к освоению научной литературы, рекомендуется чтение учебников и учебных пособий.

Существует несколько методов работы с литературой.

Один из них – самый известный – метод повторения: прочитанный текст можно заучить наизусть. Простое повторение воздействует на память механически и поверхностно. Полученные таким путем сведения легко забываются.

Наиболее эффективный метод – метод кодирования: прочитанный текст нужно подвергнуть большей, чем простое заучивание, обработке. Чтобы основательно обработать информацию и закодировать ее для хранения, важно произвести целый ряд мыслительных операций: прокомментировать новые данные; оценить их значение; поставить вопросы; сопоставить полученные сведения с ранее известными.

Для улучшения обработки информации очень важно устанавливать осмысленные связи, структурировать новые сведения.

Изучение научной, учебной и иной литературы требует ведения рабочих записей.

Форма записей может быть весьма разнообразной: простой или развернутый план, тезисы, цитаты, конспект.

План – первооснова, каркас какой-либо письменной работы, определяющие последовательность изложения материала.

План является наиболее краткой и потому самой доступной и распространенной формой записей содержания исходного источника информации. По существу, это перечень основных вопросов, рассматриваемых в источнике. План может быть простым и развернутым. Их отличие состоит в степени детализации содержания и, соответственно, в объеме.

Преимущество плана состоит в следующем.

Во-первых, план позволяет наилучшим образом уяснить логику мысли автора, упрощает понимание главных моментов произведения.

Во-вторых, план позволяет быстро и глубоко проникнуть в сущность построения произведения и, следовательно, гораздо легче ориентироваться в его содержании.

В-третьих, план позволяет – при последующем возвращении к нему – быстрее обычного вспомнить прочитанное.

В-четвертых, с помощью плана гораздо удобнее отыскивать в источнике нужные места, факты, цитаты и т. д.

Выписки – небольшие фрагменты текста (неполные и полные предложения, отдельные абзацы, а также дословные и близкие к дословным записи об излагаемых в нем фактах), содержащие в себе квинтэссенцию содержания прочитанного.

Выписки представляют собой более сложную форму записей содержания исходного источника информации. По сути, выписки – не что иное, как цитаты, заимствованные из текста. Выписки позволяют в концентрированной форме и с максимальной точностью воспроизвести в произвольном (чаще последовательном) порядке наиболее важные мысли автора, статистические и даталогические сведения. В отдельных случаях — когда это оправданно с точки зрения продолжения работы над текстом – вполне допустимо заменять цитирование изложением, близким к дословному.

Тезисы – сжатое изложение содержания изученного материала в утвердительной (реже опровергающей) форме.

Отличие тезисов от обычных выписок состоит в следующем. *Во-первых*, тезисам присуща значительно более высокая степень концентрации материала. *Во-вторых*, в тезисах отмечается преобладание выводов над общими рассуждениями. *В-*

третьих, чаще всего тезисы записываются близко к оригинальному тексту, т. е. без использования прямого цитирования.

Исходя из сказанного, нетрудно выявить основное преимущество тезисов: они незаменимы для подготовки глубокой и всесторонней аргументации письменной работы любой сложности, а также для подготовки выступлений на защите, докладов и пр.

Аннотация – краткое изложение основного содержания исходного источника информации, дающее о нем обобщенное представление. К написанию аннотаций прибегают в тех случаях, когда подлинная ценность и пригодность исходного источника информации исполнителю письменной работы окончательно неясна, но в то же время о нем необходимо оставить краткую запись с обобщающей характеристикой. Для указанной цели и используется аннотация.

Характерной особенностью аннотации наряду с краткостью и обобщенностью ее содержания является и то, что пишется аннотация всегда после того, как (хотя бы в предварительном порядке) завершено ознакомление с содержанием исходного источника информации. Кроме того, пишется аннотация почти исключительно своими словами и лишь в крайне редких случаях содержит в себе небольшие выдержки оригинального текста.

Резюме – краткая оценка изученного содержания исходного источника информации, полученная, прежде всего, на основе содержащихся в нем выводов. Резюме весьма сходно по своей сути с аннотацией. Однако, в отличие от последней, текст резюме концентрирует в себе данные не из основного содержания исходного источника информации, а из его заключительной части, прежде всего выводов. Но, как и в случае с аннотацией, резюме излагается своими словами – выдержки из оригинального текста в нем практически не встречаются.

Конспект – сложная запись содержания исходного текста, включающая в себя заимствования (цитаты) наиболее примечательных мест в сочетании с планом источника, а также сжатый анализ записанного материала и выводы по нему.

Для работы над конспектом следует:

- определить структуру конспектируемого материала, чему в значительной мере способствует письменное ведение плана по ходу изучения оригинального текста;
- в соответствии со структурой конспекта произвести отбор и последующую запись наиболее существенного содержания оригинального текста — в форме цитат или в изложении, близком к оригиналу;
- выполнить анализ записей и на его основе — дополнение записей собственными замечаниями, соображениями, "фактурой", заимствованной из других источников и т. п. (располагать все это следует на полях тетради для записей или на отдельных листах-вкладках);
- завершить формулирование и запись выводов по каждой из частей оригинального текста, а также общих выводов.

Систематизация изученных источников позволяет повысить эффективность их анализа и обобщения. Итогом этой работы должна стать логически выстроенная система сведений по существу исследуемого вопроса.

Необходимо из всего материала выделить существующие точки зрения на проблему, проанализировать их, сравнить, дать им оценку.

Обзор — краткое точное изложение сущности какого-либо вопроса, темы на основе одной или нескольких книг, монографий или других первоисточников. Обзор должен содержать основные фактические сведения и выводы по рассматриваемому вопросу.

Обзор выполняет следующие функции:

- информативная;
- поисковая;
- справочная;
- сигнальная;
- индикативная;
- коммуникативная.

Степень выполнения этих функций зависит от содержательных и формальных качеств обзора, а также от того, кто и для каких целей их использует. Язык обзора

должен отличаться ясностью, точностью, краткостью и простотой. Содержание следует излагать объективно от имени автора.

При оценке обзора учитывается не только качество реферирования прочитанной литературы, но и аргументированное изложение собственных мыслей студента по рассматриваемому вопросу. Результат работы студента оценивается преподавателем по бальной системе. Также допускается оценивать работы, удовлетворяющие или не удовлетворяющие предъявляемым требованиям, «зачтено» или «не зачтено» соответственно.

Письменный обзор должен содержать следующие структурные элементы: титульный лист, заполненный по единой форме; оглавление с указанием всех разделов обзора и номерами страниц; введение объемом не более 1,5-2 печатные страницы; основная часть, которая содержит одну или несколько глав, состоящих из 2-3 параграфов (пунктов, разделов); заключение, которое содержит главные выводы основной части, и в котором отмечается выполнение задач и достижение цели, сформулированных во введении; приложения, включающие график и таблицы (если таковые имеются); библиографическое описание использованных источников оформленных по ГОСТ 7.82–2001, ГОСТ 7.1-2003. В тексте обзора обязательны ссылки на первоисточники.

Печатный вариант работы выполняется на белой бумаге формата А4 (210x297 мм). Текст работы излагается на одной стороне листа. Все линии, цифры, буквы и знаки работы должны быть черного цвета.

Текст обзора, рисунки, формулы, таблицы, а также номера страниц не должны выходить за пределы двухсантиметровой рамки листа А4. Номера страниц должны быть проставлены внизу по центру. При использовании текстового редактора Word, для выполнения этих условий необходимы следующие настройки:

- размер бумаги А4;
- поля слева, сверху, справа по 2 см, нижнее поле 2,5 см, расстояние от нижнего края страницы до нижнего колонтитула 2 см;
- номер страницы – внизу по центру.

Основной текст обзора быть должен быть набран шрифтом Times New Roman, размер 14 пт, начертание обычное, через полуторный интервал, выравнивание по

ширине страницы. Для оформления таблиц и подписей к рисункам допускается Times New Roman, размер 12 пт.

Название каждой главы начинается с новой страницы, объем главы не может быть меньше 5 страниц. Заголовки и подзаголовки должны быть выделены и отличаться от основного текста (шрифтом, жирностью, курсивом и пр.). Подзаголовки следует отделять от основного текста сверху двумя строками, снизу – одной. В тексте должны отсутствовать сокращения, кроме общепринятых ГОСТ 7.88–2003, общепринятые или необходимые сокращения при первоначальном употреблении должны быть расшифрованы. Каждый рисунок, график или таблица в письменном обзоре должны быть пронумерованы и иметь заголовки или подпись. При наличии в обзоре ссылок на использованные научные или нормативные источники, ссылки должны быть оформлены в соответствии с установленной формой по ГОСТ 7.32–2001.

Письменный обзор должен быть переплетен в обложку или помещен в папку–скоросшиватель (картонную или пластиковую).

Письменный обзор должен быть предоставлен в установленный преподавателем срок. В случае несвоевременного представления работы, Письменный обзор не проверяется преподавателем и не зачитывается как выполненный.

В процессе работы над обзором можно выделить 4 этапа:

- вводный – выбор темы, работа над планом и введением;
- основной – работа над содержанием и заключением обзора;
- заключительный – оформление обзора;
- защита обзора (на практическом занятии, экзамене, студенческой конференции и т.д.)

Работа над обзором начинается с выбора темы исследования. Заинтересованность автора в проблеме определяет качество проводимого исследования и соответственно успешность его защиты. Выбирая круг вопросов своей работы, не стоит спешить воспользоваться списком тем, предложенным преподавателем. Надо попытаться сформулировать проблему своего исследования самостоятельно. При определении темы обзора нужно учитывать и его информационную обеспеченность. С этой

целью, во-первых, можно обратиться к библиотечным каталогам, а во-вторых, проконсультироваться с преподавателем и библиотекарем.

Выбрав тему обзора и изучив литературу, необходимо сформулировать цель работы и составить план обзора. Возможно, формулировка цели в ходе работы будет меняться, но изначально следует ее обозначить, чтобы ориентироваться на нее в ходе исследования. Определяясь с целью дальнейшей работы, параллельно надо думать над составлением плана: необходимо четко соотносить цель и план работы.

План – это точный и краткий перечень положений в том порядке, как они будут расположены в обзоре, этапы раскрытия темы. Существует два основных типа плана: простой и сложный (развернутый). В простом плане содержание обзора делится на параграфы, а в сложном на главы и параграфы. При работе над планом обзора необходимо помнить, что формулировка пунктов плана не должна повторять формулировку темы.

При работе над введением необходимо опираться на навыки, приобретенные при написании изложений и сочинений. В объеме обзора введение, как правило, составляет 1-2 машинописные страницы. Введение обычно содержит вступление, обоснование актуальности выбранной темы, формулировку цели и задач обзора, краткий обзор литературы и источников по проблеме, историю вопроса и вывод. Содержание обзора должно соответствовать теме, полно ее раскрывать. Все рассуждения нужно аргументировать. Обзор показывает объективное отношение автора к излагаемому материалу. Следует стремиться к тому, чтобы изложение было ясным, простым и точным.

Заключение – самостоятельная часть обзора. Оно не должно быть переложением содержания работы. Заключение должно содержать основные выводы в сжатой форме, а также оценку полноты и глубины решения тех вопросов, которые вставали в процессе изучения темы.

Объем заключения не должен превышать 2 печатных страниц.

Типичными ошибками, допускаемыми студентами при подготовке обзора, являются:

- недостаточное обоснование актуальности, практической и теоретической значимости полученных результатов, поверхностный анализ используемого материала;
- неглубокие критические оценки и рекомендации по решению исследуемой проблемы;
- поверхностные выводы и предложения;
- нарушение требований к оформлению письменного обзора;
- использование информации без ссылок на источник.

4.2 Критерии оценки для проверки уровня обученности в рамках текущего контроля

Оценка «отлично» выставляется студенту, если студент показал глубокое, прочное и аргументированное освоение программного учебного материала, при этом поставленный вопрос раскрыт последовательно, четко и логически стройно, в полном исчерпывающем объеме, основные категории, понятия и термины учебного курса формулировались правильно, не допущено при ответе ошибок

Оценка «хорошо» выставляется студенту, если студент показал твердое знание программного учебного материала, при этом поставленный вопрос раскрыт грамотно и по существу, в достаточно полном объеме, основные категории, понятия и термины учебного курса формулировались правильно, допущены при ответе отдельные неточности или одна ошибка

Оценка «удовлетворительно» выставляется студенту, если студент показал знание только основной части учебного материала без его частных деталей, при этом поставленный вопрос раскрыт с нарушением логической последовательности, не в полном объеме; были допущены неточные формулировки основных категорий, понятий и терминов учебного курса, а также ошибки (не более двух) или ряд незначительных неточностей, не исказивших существенно суть ответа.

Оценка «неудовлетворительно» выставляется студенту, который не знает значительной части программного материала, допускает существенные ошибки (более двух), существенно исказившие его суть. Оценка неудовлетворительно выставляется также, если отсутствует ответ на вопрос, либо студент отказался его сдавать.

По результатам опроса в рамках текущего контроля выставляется рейтинговый балл по каждому рейтинговому мероприятию. Рейтинговый балл, выставляемый студенту за текущее контрольное мероприятие, сданное студентом в установленные графиком контрольных мероприятий сроки, определяется следующим образом (Таблица 6):

Таблица 6 - Расчет рейтинговых баллов по результатам текущего контроля

Уровень выполнения контрольного задания	Рейтинговый балл (в % от максимального балла за контрольное задание)
Отличный	100
Хороший	80
Удовлетворительный	60
Неудовлетворительный	0

Конкретное значение рейтингового балла определяется распределением рейтинговых баллов по контрольным мероприятиям.

5 МЕТОДИЧЕСКИЕ РЕКОМЕНДАЦИИ К ВЫПОЛНЕНИЮ КУРСОВОГО ПРОЕКТА

Курсовой проект по дисциплине «Инженерное проектирование» выполняется студентами направления подготовки 11.03.04 Электроника и наноэлектроника, направленность (профиль) «Интеллектуальные программируемые системы и устройства», в рамках изучения соответствующей дисциплины и является квалификационной работой студентов. Тематика курсового проекта подобрана таким образом, чтобы применить уже известные приемы конструирования и моделирования радиоэлектронной аппаратуры разработки конструкции и проведения анализа получившегося прибора по варианту задания.

Работа над курсовым проектом способствует систематизации, углублению знаний, полученных при изучении дисциплины «Инженерное проектирование», повышению уровня профессиональной (теоретической и практической) подготовки студентов. Разработка конструкции конкретного прибора и ее анализ в рамках курсового проекта способствует более глубокому проникновению в суть изучаемой проблемы, формирует навыки исследовательской деятельности студентов, развивает интерес и навыки самостоятельной работы с научной и справочной литературой.

5.1 Цель, задачи и реализуемые компетенции

Выполнение курсового проекта имеет целью расширение знаний студентов, обучение методам теоретического анализа явлений и закономерностей науки, отработку навыков самостоятельного применения теоретических знаний к комплексному решению профессиональных задач, использования справочной литературы, методов математической обработки экспериментальных данных, компьютерных технологий.

В процессе выполнения курсового проекта студентом должны решаться следующие задачи:

- приобретение новых теоретических знаний и практических навыков в соответствии с темой проекта и заданием руководителя;
- умение систематизировать, обобщать и логично излагать концепции, альтернативные точки зрения по исследуемой проблеме;
- развитие учебно-исследовательских и методических навыков, необходимых для системного анализа изучаемой проблемы;
- совершенствование профессиональной подготовки.

Место дисциплины в структуре ООП, компетенции, формируемые в результате изучения дисциплины, установленные ФГОС ВПО и отраженные в программе дисциплины, представлены в таблице.

Направление подготовки	11.03.04
Место дисциплины в структуре ООП	Дисциплина «Инженерное проектирование» относится к дисциплинам части, формируемой участниками образовательных отношений, Блока 1 Дисциплины (модули). Изучается в 6, 7, 8 семестре
Формируемые компетенции	ПК-2; ПК-3

5.2 Тематика курсового проекта по дисциплине

Курсовой проект выполняется по тематике: «Разработка системы сбора данных и управления».

Курсовой проект предусматривает углубленное изучение вопросов проектирования и моделирования элементов и узлов конструкций радиоэлектронной аппаратуры.

Каждый студент получает для разработки задание, представляющее собой наименование реального устройства радиоэлектроники либо конфигурацию системы сбора данных и управления. Варианты заданий выдаются преподавателем либо из списка типовых вариантов, либо по согласованию с представителем предприятия реального сектора экономики в области радиоэлектроники, в этом случае

одним из результатов выполнения курсового проекта является готовое устройство/модуль/блок. В рамках выполнения курсового проекта должна быть создана принципиальная схема в системе Altium Designer (задание к разработке выбирается в соответствии с вариантом задания или получается от преподавателя по согласованию с предприятием), выполнена автоматическая трассировка соответствующей печатной платы, разработан алгоритм и листинг программы работы прибора, а также разработан корпус прибора.

В первой части проекта разрабатывается структурная и функциональная схемы устройства, выбирается элементная база, проводится разработка принципиальных схем отдельных блоков устройства (выделенных в рамках разработки функциональной схемы), на основе которых разрабатывается общая принципиальная устройства, разрабатывается алгоритм работы устройства и листинги программы его работы. Разработка алгоритма работы прибора и листинга программы должна сопровождаться (при необходимости) диаграммами работы. Листинг может быть представлен в сокращенном виде (листинг основных блоков программы).

Отчет по первой части курсового проекта должен содержать всю необходимую информацию по принципиальной схеме устройства и алгоритму его работы.

Разработка печатной платы должна быть выполнена в системе Altium Designer, либо в ПО, аналогичном по техническим характеристикам. Отчет по второй части курсового проекта должен включать краткое описание основных принципов разработки печатных плат в системе AltiumDesigner, выбор метода производства, описание ограничений, накладываемых на печатную плату и их обоснование (количество слоев разводки, ширина дорожки, расстояние между дорожками, диаметры контактных площадок, шаг сетки и т.д.) – не более 15 страниц.

Разработка корпуса должна быть выполнена в системе SolidWorks 10.0 или более новой. В рамках разработки корпуса разрабатывается его конструкция, выбирается материал, проводится анализ тепловых режимов работы печатной платы устройства (или прочностных характеристик разработанной конструкции). При создании сборочного чертежа создается трехмерная модель разработанной печатной

платы. Отчет по третьей части курсового проекта должен содержать выбранные параметры и размеры корпуса, а также обоснование выбора, протоколы проведения моделирования (допускается в виде экранных копий) – не более 15 страниц.

На чертежах должны быть размещены:

1. Схема электрическая принципиальная устройства.
2. Сторона пайки, сторона монтажа (для односторонней печатной платы отсутствует), схема расположения элементов, таблица отверстий и контактных площадок, необходимые технические пояснения и перечень элементов (перечень элементов может быть оформлен на отдельном листе формата А4 и входить в курсовой проект в качестве приложения).
3. Алгоритм работы устройства, циклограмма его работы (при необходимости).
4. Чертеж корпуса устройства в трех проекциях с указанием размеров, а также сборочный чертеж устройства в аксонометрической проекции.
4. Полученные изображения тепловых режимов работы печатной платы устройства, тепловая карта печатной платы и устройства в целом (или, в случае исследования, напряжений и деформаций корпуса).

Курсовой проект должен содержать выводы по работе.

Курсовой проект оформляется в виде пояснительной записки и приложений общим объемом от 25 до 35 листов формата А4. Чертежи, схемы электрические принципиальные и рисунки выполняются с соблюдением требований соответствующих государственных стандартов, ЕСПД, ЕСКД, ЕСТД.

Экспериментальный образец устройства/модуля/блока должен быть представлен в рамках защиты курсового проекта в случае получения задания по заявке предприятия. Кроме того, должно быть представлено заключение представителя предприятия реального сектора экономики в области радиоэлектроники, рекомендовавшего к разработке данное устройство и/или протоколы испытаний устройства/модуля/блока.

Примеры тем курсового проекта:

1. Построение системы сбора данных с четырьмя аналоговыми входами, внешней памятью, шестиклавишной клавиатурой и индикацией с использованием

- ЖКИ, связанным с микроконтроллером по четырехбитной шине, на микроконтроллере MicroChip
2. Построение системы сбора данных с четырьмя аналоговыми входами (1 вход 0В..5В, 1 вход 0В..10В, 1 вход -10В..10В, , 1 вход -5В..+5В), внешней памятью, шестиклавишной клавиатурой и индикацией с использованием ЖКИ, связанным с микроконтроллером по четырехбитной шине, на микроконтроллере MicroChip
 3. Построение системы сбора данных с пятью аналоговыми входами (2 входа -5..0В, 1 вход 0..1В, 1 вход 0..10В, 1 вход 4..20мА), внешней памятью, двенадцатиклавишной клавиатурой, внешним последовательным интерфейсом и индикацией с использованием СДИ на микроконтроллере MicroChip
 4. Разработки подсистемы контроля параметров процесса роста для установки получения тонких пленок методом вытягивания из раствора
 5. Разработка подсистемы оплаты для блока управления электромобилем
 6. Разработка подсистемы контроля параметров процесса заряда аккумуляторных батарей для малогабаритного зарядного устройства на основе солнечных элементов
 7. Построение системы сбора данных с восемью аналоговыми входами (2 входа -5..+5В, 2 входа 0..5В, 2 входа 0..10В, 2 входа 4..20мА), внешней памятью, восьмиклавишной клавиатурой, внутренним последовательным интерфейсом и индикацией с использованием ЖКИ, связанным с МК по восьмибитной шине, на микроконтроллере MicroChip
 8. Построение системы сбора данных с четырьмя аналоговыми входами (1 вход -5..+5В, 1 вход 0..5В, 1 вход 0..10В, 1 вход 4..20мА), внешней памятью, шестиклавишной клавиатурой и индикацией с использованием ЖКИ, связанным с микроконтроллером по четырехбитной шине, на микроконтроллере MicroChip
 9. Разработка подсистемы сбора и хранения данных для микроконтроллерной системы управления на базе микроконтроллера STM32.

5.3 Структура проекта

Курсовой проект имеет следующую композиционную структуру: титульный лист, содержание, введение, основной текст, заключение, список используемых источников, приложения.

В структуре проекта выделяют три части.

В первой части проекта разрабатывается структурная и функциональная схемы устройства, выбирается элементная база, проводится разработка принципиальных схем отдельных блоков устройства (выделенных в рамках разработки функциональной схемы), на основе которых разрабатывается общая принципиальная устройства, разрабатывается алгоритм работы устройства и листинги программы

его работы (разработка алгоритма работы прибора и листинга программы должна сопровождаться (при необходимости) диаграммами работы, листинг может быть представлен в сокращенном виде (листинг основных блоков программы)).

Во второй части курсового проекта разрабатывается печатная плата(ты) устройства. Разработка печатной платы должна быть выполнена в системе Altium Designer, либо в ПО, аналогичном по техническим характеристикам. Отчет по первой части курсового проекта должен включать краткое описание основных принципов разработки печатных плат в системе AltiumDesigner, выбор метода производства, описание ограничений, накладываемых на печатную плату и их обоснование (количество слоев разводки, ширина дорожки, расстояние между дорожками, диаметры контактных площадок, шаг сетки и т.д.)

В третьей части курсового проекта проводится разработка корпуса устройства. Разработка корпуса должна быть выполнена в системе SolidWorks 10.0 или более новой. В рамках разработки корпуса разрабатывается его конструкция, выбирается материал, проводится анализ тепловых режимов работы печатной платы устройства (или прочностных характеристик разработанной конструкции). При создании сборочного чертежа создается трехмерная модель разработанной печатной платы.

Раздел 1. Разработка принципиальной схемы и алгоритма работы системы сбора данных и управления на основе микроконтроллера

Уровень обученности	Формулировка задания	Контролируемые компетенции или их части	
		Профессиональные	
		ПК-2	ПК-3
Самостоятельно в процессе инженерного проектирования выполняет расчет электронных приборов, схем и устройств в области электроники и нанoeлектроники. Уверенно в процессе инженерного проектирования использует средства автоматизации проектирования приборов, схем и устройств электроники различного функционального назначения. Самостоятельно, в полной мере используя принципы инженерного проектирования, проектирует электронные приборы, схемы и устройства различного функционального назначения в соответствии с техническим заданием. Уверенно в процессе инженерного проектирования использует принципы построения технического задания при разработке электронных блоков.	Разработать структурную схему системы сбора данных и управления на основе микроконтроллера		
	Разработать функциональную схему системы сбора данных и управления на основе микроконтроллера		
	Разработать принципиальную схему системы сбора данных и управления на основе микроконтроллера		

Уровень обученности	Формулировка задания	Контролируемые компетенции или их части	
		Профессиональные	
		ПК-2	ПК-3
Самостоятельно корректно использует нормативные и справочные данные при разработке проектно-конструкторской документации в процессе инженерного проектирования устройств РЭА. Самостоятельно, используя принципы и методики инженерного проектирования, разрабатывает проектно-конструкторскую документацию в соответствии со стандартами, техническими условиями и другими нормативными документами.	Разработать алгоритм работы системы сбора данных и управления на основе микроконтроллера и циклограмму работы системы (при необходимости)		
	Разработать графическую документацию на принципиальную схему и алгоритм в соответствии с ГОСТ и ЕСКД		

Графический материал 1. Схема принципиальная разрабатываемого прибора

2. Алгоритм работы системы сбора данных и управления на основе микроконтроллера

Раздел 2. Разработка печатной платы системы сбора данных и управления на основе микроконтроллера

Уровень обученности	Формулировка задания	Контролируемые компетенции или их части	
		Профессиональные	
		ПК-2	ПК-3
Самостоятельно в процессе инженерного проектирования выполняет расчет электронных приборов, схем и устройств в области электроники и нанoeлектроники. Уверенно в процессе инженерного проектирования использует средства автоматизации проектирования приборов, схем и устройств электроники различного функционального назначения. Самостоятельно, в полной мере используя принципы инженерного проектирования, проектирует электронные приборы, схемы и устройства различного функционального назначения в соответствии с техническим заданием. Уверенно в процессе инженерного проектирования использует принципы построения технического задания при разработке электронных блоков. Самостоятельно корректно использует нормативные и справочные данные при разработке проектно-конструкторской документации в процессе инженерного проектирования устройств РЭА. Самостоятельно, используя принципы и методики инженерного проектирования, разрабатывает проектно-конструкторскую документацию в соответствии со стандартами, техническими	Создать условно-графические обозначения всех элементов схемы для PCAD или Altium Designer в соответствии с ГОСТ и ЕСКД		
	Создать посадочные места всех элементов схемы для PCAD или Altium Designer по параметрам корпусов элементов в соответствии с ГОСТ и ЕСКД		
	Создать библиотеку элементов схемы для PCAD или Altium Designer		
	Сформировать принципиальную схему устройства по варианту задания в САПР PCAD или Altium Designer		
	Разработать проводящий рисунок печатной платы в САПР PCAD или Altium Designer		
	Разработать графическую документацию на печатную		

Уровень обученности	Формулировка задания	Контролируемые компетенции или их части	
		Профессиональные	
		ПК-2	ПК-3
условиями и другими нормативными документами.	плату в соответствии с ГОСТ и ЕСКД		

Графический материал 1. Плата печатная разрабатываемого прибора

Раздел 3 Разработка трехмерной модели печатной платы и корпуса системы сбора данных и управления на основе микроконтроллера

Уровень обученности	Формулировка задания	Контролируемые компетенции или их части	
		Профессиональные	
		ПК-2	ПК-3
Самостоятельно в процессе инженерного проектирования выполняет расчет электронных приборов, схем и устройств в области электроники и нанoeлектроники. Уверенно в процессе инженерного проектирования использует средства автоматизации проектирования приборов, схем и устройств электроники различного функционального назначения. Самостоятельно, в полной мере используя принципы инженерного проектирования, проектирует электронные приборы, схемы и устройства различного функционального назначения в соответствии с техническим заданием. Уверенно в процессе инженерного проектирования использует принципы построения технического задания при разработке электронных блоков. Самостоятельно корректно использует нормативные и справочные данные при разработке проектно-конструкторской документации в процессе инженерного проектирования устройств РЭА. Самостоятельно, используя принципы и методики инженерного проектирования, разрабатывает проектно-конструкторскую документацию в соответствии со стандартами, техническими условиями и другими нормативными документами.	Перенести разработанную печатную плату в САПР Solid-Works		
	Разработать трехмерные модели отдельных радиоэлектронных компонентов устройства		
	Разработать 3D модель печатной платы		
	Разработать корпус устройства в соответствии с ГОСТ и ЕСКД		
	Разработать сборочный чертеж устройства в соответствии с ГОСТ и ЕСКД		
	Провести анализ прочностных свойств корпуса устройства и устройства в сборе (или тепловых режимов работы печатной платы устройства)		
	Разработать документацию по результатам анализа в соответствии с ГОСТ и ЕСКД		

Графический материал 1. Сборочный чертеж корпуса разрабатываемого прибора, внешний вид прибора в сборе (разнесенный вид)

2. Результаты прочностного анализа корпуса разрабатываемого прибора (либо термического режима работы печатной платы)

5.4 Критерии оценивания курсового проекта

Критериями оценки курсового проекта являются:

- качество содержания проекта (достижение сформулированной цели и решение задач разработки, полнота раскрытия темы, системность подхода, отражение знаний литературы и различных точек зрения по теме, аргументированное обоснование выводов и предложений);
 - соблюдение графика выполнения курсового проекта;
 - соответствие содержания выбранной теме;
 - соответствие содержания глав и параграфов их названию;
 - логика, грамотность и стиль изложения;
 - внешний вид работы и ее оформление, аккуратность;
 - соблюдение заданного объема проекта;
 - наличие хорошо структурированного плана, раскрывающего содержание темы курсовой работы;
 - качество оформления рисунков, схем, таблиц;
 - правильность оформления списка использованной литературы;
 - достаточность и новизна изученной литературы.

Курсовой проект, не отвечающая данным критериям, не допускается до защиты.

Оценка **«отлично»** выставляется при выполнении курсового проекта в полном объеме; проект отличается глубиной проработки всех разделов содержательной части, оформлен с соблюдением установленных правил; студент свободно владеет теоретическим материалом, безошибочно применяет его при решении задач, сформулированных в задании; на все вопросы дает правильные и обоснованные ответы, убедительно защищает свою точку зрения.

Оценка **«хорошо»** выставляется при выполнении курсового проекта в полном объеме; проект отличается глубиной проработки всех разделов содержательной части, оформлен с соблюдением установленных правил; студент твердо владеет теоретическим материалом, может применять его самостоятельно или по указанию преподавателя; на большинство вопросов даны правильные ответы, защищает свою точку зрения достаточно обосновано.

Оценка **«удовлетворительно»** выставляется при выполнении курсового проекта в основном правильно, но без достаточно глубокой проработки некоторых разделов; студент усвоил только основные разделы теоретического материала и по указанию преподавателя (без инициативы и самостоятельности) применяет его практически; на вопросы отвечает неуверенно или допускает ошибки, неуверенно защищает свою точку зрения.

Оценка «**неудовлетворительно**» выставляется, когда студент не может защитить свои решения, допускает грубые фактические ошибки при ответах на поставленные вопросы или не отвечает на них.

5.5. Описание шкалы оценивания

Основными оцениваемыми элементами (показателями) курсового проекта являются:

1) качество отчетной документации: графической части ГЧ (чертежей устройств) и расчётно-пояснительной записки (РПЗ) курсового проекта:

– семантическое содержание расчётно-пояснительной записки в соответствии с темой и заданием на курсовой проект;

– документальное (текстуально-иллюстративное) оформление расчётно-пояснительной записки и графической части (чертежей устройств) в соответствии с требованиями ЕСКД и методических указаний.

2) Отзыв руководителя работы о качестве работы студента.

3) Защита проекта на заседании экзаменационной комиссии:

– качество содержания доклада;

– качество презентации (наглядного представления доклада);

– качество ответов на вопросы членов комиссии.

В соответствии с университетским Положением «Об организации образовательного процесса на основе рейтинговой системы знаний студентов...» оценка студенту за выполненный и защищенный курсовой проект (КП) выставляется экзаменационной комиссией по результатам набранных рейтинговых баллов за каждый показатель.

Итоговая оценка по КП определяется суммой баллов, набранных за качество выполнение проекта и отчетной документации, а также суммы баллов за ее защиту. Максимальная сумма баллов за выполненную и защищенную работу устанавливается в 100 баллов. При этом 60 баллов отводятся на текущий контроль (нормоконтроль), который проводится после сдачи отчета по работе на проверку и сводится к оценке качества проекта и отчетной документации. 40 баллов отводится на промежуточную аттестацию, которая сводится к защите курсового проекта студентом.

Если за качество проекта и отзыв руководителя набрано менее 33 баллов, то студент к защите не допускается, до тех пор, пока не устранит недостатки в пояснительной записке и не наберет требуемую сумму баллов.

Критерием оценки КП в целом и оцениваемых ее элементов является превышение суммой набранных рейтинговых баллов порогового уровня.

Структура рейтинговых оценок элементов работы и шкала пересчета рейтингового балла в оценку по 5-балльной системе.

Оцениваемый элемент КП	Макс. рейтинговый балл	Рейтинговый балл			
		Оценка 5	Оценка 4	Оценка 3	Оценка 2
1 Качество отчетной документации (РПЗ и ГЧ):	50	44	35	27	<27
1.1 Семантическое содержание РПЗ	40	36	28	21	0

Оцениваемый элемент КП	Макс. рейтинг-балл	Рейтинговый балл			
		Оценка 5	Оценка 4	Оценка 3	Оценка 2
1.2 Документальное оформление РПЗ и ГЧ	10	8	7	6	0
2 Отзыв руководителя работы	10	10	8	6	0
Итого за этап выполнения КП (текущий контроль)	60	Не менее 33 баллов для допуска к защите			
3 Защита выполненной работы:	40	36	30	20	<20
3.1 Содержание доклада	10	8	7	6	0
3.2 Презентация	10	8	7	6	0
3.3 Ответы на вопросы	20	20	16	12	0
Итого за этап защиты КР (итоговый контроль)	40	Не менее 20 баллов для положительной оценки			
Итого за выполнение и защиту КР	100	88 – 100	72 – 87	53 – 71	<53

Критерии выставления рейтинговых баллов за качество семантического содержания расчетно-пояснительной записки КП

Наименование критерия	Количество баллов			
	Оценка 5	Оценка 4	Оценка 3	Оценка 2
1 Соответствие содержания РПЗ заданию на КП	Полностью соответствует 10 баллов	В основном соответствует 8 баллов	Частично соответствует 6 баллов	Не соответствует 0 баллов
2 Полнота и глубина анализа объекта и предмета исследования	Полный 5 баллов	Достаточный 4 балла	Частичный 3 балла	Отсутствует 0 баллов
3 Правильность и точность расчетов с использованием ПЭВМ	5 баллов	4 балла	3 балла	0 баллов
4 Работоспособность и адекватность схемы устройства, алгоритма его работы	10 баллов	4 балла	3 балла	0 баллов
5 Наличие методики, правильность и точность результатов исследования	Высокая 10 баллов	Хорошая 8 баллов	Удовлетворительная 6 балла	отсутствует 0 баллов
6 Наличие обоснованных выводов по разделам и по работе в целом	Имеется в полном объеме 5 баллов	В основном имеется 4 балла	Частично имеется 3 балла	Не имеется 0 баллов

Критерии выставления рейтинговых баллов за качество документального оформления отчетной документации по КП

Наименование критерия	Количество баллов			
	Оценка 5	Оценка 4	Оценка 3	Оценка 2
1 Соответствие РПЗ и ГЧ требованиям нормативных документов	Полностью соответствует 5 баллов	В основном соответствует 4 баллов	Частично соответствует 3 баллов	Не соответствует 0 баллов
2 Грамотность изложения и качество оформления отчета	Оформлен правильно, ошибок нет	Оформлен в целом правильно,	Оформлен с рядом погрешностей, имеются	Оформлен неправильно,

Наименование критерия	Количество баллов			
	Оценка 5	Оценка 4	Оценка 3	Оценка 2
	3 баллов	имеются некоторые стилистические погрешности 2 баллов	стилистические и грамматические ошибки 1 балла	большое количество стилистических и грамматических ошибок 0 баллов
3 Объем РПЗ и ГЧ без учета справочных приложений	Полностью соответствует (25 – 35 стр.) 2 балла	Полностью соответствует (25 – 35 стр.) 2 балла	Не значительно отклоняется (до 3-х стр.) 1 балл	Значительно отклоняется (5 и более стр.) 0 балл

Критерии выставления рейтинговых баллов за отзыв руководителя о качестве работы студента

Оценка по 5-балльной системе	Рейтинговый балл
Отлично	10
Хорошо	8
Удовлетворительно	6
Неудовлетворительно	0

Критерии выставления рейтинговых баллов за качество содержания доклада в ходе защиты КП

Наименование критерия	Количество баллов			
	Оценка 5	Оценка 4	Оценка 3	Оценка 2
1 Соответствие содержания доклада содержанию КП, полнота его освещения	Полностью соответствует 3 балла	В основном соответствует 2 балла	Частично соответствует 1 балл	Не соответствует 0 баллов
2 Последовательность, аргументированность и доказательность в достижении цели и решении частных задач проектирования	Соблюдается 3 балла	В основном соблюдается 2 балла	Частично соблюдается 1 балл	Не соблюдается 0 баллов
3 Качество и научность изложения, лаконичность доклада	Четкое, свободное, и лаконичное 3 балла	Недостаточно свободное, с незначительными погрешностями 2 балла	Привязанность к тексту, косноязычность 1 балл	Низкое, ненаучное 0 баллов
4 Время доклада	Соответствует регламенту 2 балла	Соответствует регламенту 2 балла	Незначительно не соответствует регламенту 1 балл	Не соответствует регламенту 0 баллов

Критерии выставления рейтинговых баллов за качество презентации в ходе защиты КП

Наименование критерия	Количество баллов			
	Оценка 5	Оценка 4	Оценка 3	Оценка 2
1 Соответствие содержания презентации содержанию доклада и КП	Полностью соответствует 3 балла	В основном соответствует 2 балла	Частично соответствует 1 балл	Не соответствует 0 баллов
2 Структурированность, наглядность и полнота демонстрируемого материала	Имеется 3 балла	В основном имеется 2 балла	Частично имеется 1 балл	Нет 0 баллов
3 Качество графики, иллюстраций	Высокое 3 балла	Хорошее 2 балла	Удовлетворительное 1 балл	Низкое 0 баллов
4 Количество слайдов	достаточное для полного представления доклада 2 балла	достаточное для полного представления доклада 2 балла	Недостаточное или излишнее 1 балл	Отсутствие слайдов 0 баллов

Критерии выставления рейтинговых баллов за качество ответов на вопросы в ходе защиты КП

Наименование критерия	Количество баллов			
	Оценка 5	Оценка 4	Оценка 3	Оценка 2
Ответы на вопросы членов комиссии	Не менее 80% полных ответов, остальные 20% неполные ответы 20 баллов	Не менее 70% полных ответов и не более 10% ошибочных ответов 16 баллов	Не менее 50% полных ответов и не более 30% ошибочных ответов 12 баллов	Менее 50% полных ответов и более 30% ошибочных ответов 0 баллов

5.6 Методические материалы, определяющие процедуры оценивания знаний, умений, навыков и (или) опыта деятельности, характеризующих этапы формирования компетенций

Защита курсового проекта проводится в соответствии с Положением о выполнении и защите курсовых работ (проектов) в федеральном государственном автономном образовательном учреждении высшего образования «Северо-Кавказский федеральный университет».

Защита курсового проекта проводится не позднее, чем за неделю до начала зачётно-экзаменационной сессии по расписанию, установленном преподавателем (руководителем работы). К защите допускаются студенты, полностью выполнившие задание и представившие его в форме согласно требованиям настоящих методических указаний.

Защита курсового проекта является обязательной формой проверки выполнения работы. Защита производится на заседании кафедры, научно-методического семинара кафедры, научной проблемной группы специальной комиссией, утверждаемой директором института, состоящей обычно из 3 преподавателей кафедры, при непосредственном участии руководителя, в присутствии студентов. Результаты

наиболее интересных курсовых проектов могут быть доложены на научных конференциях.

Защита состоит в коротком докладе студента по выполненному проекту и в ответах на вопросы присутствующих на защите. При защите работы студент должен продемонстрировать не только знания теоретических аспектов рассматриваемых вопросов, но и прокомментировать полученные результаты.

Результаты защиты курсового проекта оцениваются дифференцированной отметкой по пятибалльной системе.

Предлагаемые студенту задания позволяют проверить профессиональные компетенции ПК-2, ПК-3.

Для выполнения курсового проекта по дисциплине необходимо 6 недель. График выполнения курсовой работы предусматривает выдачу заданий к курсовой работе: 1- 2 неделя семестра, сдача курсовой работы на проверку – 2 недели до конца семестра.

Время выполнения – 27 часов.

Для выполнения курсового проекта по дисциплине необходимо ориентироваться на сроки и литературу, рекомендованную в индивидуальном задании к курсовому проекту.

При проверке проекта, оцениваются:

- соответствие содержания РПЗ заданию на КП;
- полнота и глубина анализа объекта и предмета исследования;
- правильность и точность расчетов с использованием ПЭВМ;
- работоспособность и адекватность схемы устройства, алгоритма его работы;
- наличие методики, правильность и точность результатов исследования;
- наличие обоснованных выводов по разделам и по работе в целом;
- соответствие РПЗ и ГЧ требованиям нормативных документов;
- грамотность изложения и качество оформления отчета;
- объем РПЗ и ГЧ без учета справочных приложений.

При защите проекта оцениваются:

- соответствие содержания доклада содержанию КП, полнота его освещения;
- последовательность, аргументированность и доказательность в достижении цели и решении частных задач проектирования;
- качество и научность изложения, лаконичность доклада;
- время доклада;
- соответствие содержания презентации содержанию доклада и КП;
- структурированность, наглядность и полнота демонстрируемого материала;
- качество графики, иллюстраций;
- количество слайдов;
- качество ответов на вопросы членов комиссии.

5.7. Оформление пояснительной записки.

Пояснительная записка оформляется на стандартной белой бумаге формата А4 (210×297 мм), текст размещается на одной стороне каждого листа. Объём пояснительной записки должен быть равен, примерно, 20-30 страницам (2 – 4 печатных листа).

Пояснительная записка обязательно должна быть сброшюрована, допускается использование специальной папки.

Текст должен иметь следующие параметры:

- поля: нижнее и верхнее до нумерации стр. – 20 мм, левое – 30 мм, правое – 10 мм;
- межстрочное расстояние – полуторное (т. е. на одной странице должно быть не более 29 строк и 60 ± 2 знака в одной строке, учитывая пробелы);
- переплет 0 см;
- ориентация – книжная;
- шрифт – Times New Roman;
- размер шрифта – 14 пунктов;
- красная строка – 1,25 см;
- текст и другие отпечатанные элементы должны быть чёрными, контуры букв и знаков – чёткими, без ореола и затенения;
- название глав и параграфов выделяются полужирным шрифтом;
- формулы выравниваются по центру, их нумерация по правому краю в круглых скобках;
- рисунки нумеруются снизу (Рисунок 1 – Название), таблицы – сверху (таблица 1 – Название);
- страницы нумеруются в правом нижнем углу листа; начинается нумерация со страницы «Введение», на которой ставится цифра «3»; далее нумеруются все страницы, включая приложение.

Между названием главы и названием параграфа этой главы ставится пробел равный двум интервалам, а название параграфа не должно отделяться от текста этого параграфа пробелом. Названия параграфов отделяются от текста предыдущего параграфа пробелом, равным двум интервалам. Каждая глава, а также введение, выводы, приложения и список использованной литературы начинаются с новой страницы. Слово «Глава» не пишется. Главы имеют порядковые номера в пределах всей работы, обозначаемые арабскими цифрами (например: 1, 2, 3), после которых ставится точка. Слово «параграф» или значок параграфа в названии не ставятся. Параграфы имеют порядковые номера в пределах глав, обозначаемые арабскими цифрами

(например: 1.1 и 1.2). Заголовки глав и параграфов в тексте работы должны располагаться по центру, точку в конце названия главы и параграфа не ставят. Не допускается переносить часть слов в заголовке.

Графический материал выполняется на листах формата не ниже А3 (принципиальная схема) и А4 (нескольких склеенных листах формата А4 при необходимости).

При оформлении пояснительной записки необходимо соблюдать требования действующих ГОСТов и ЕСКД.

Список использованной литературы должен быть выполнен в соответствии с ГОСТ 7.32.2001 «Отчет о научно-исследовательской работе. Структура и правила оформления» и правилами библиографического описания документов ГОСТ 7.1-2003 «Библиографическая запись. Библиографическое описание».

Рекомендуется представлять единый список литературы к работе в целом. Список обязательно должен быть пронумерован. Каждый источник упоминается в списке один раз, вне зависимости от того, как часто на него делается ссылка в тексте работы.

Литература на иностранных языках ставится в конце списка после литературы на русском языке, образуя дополнительный алфавитный ряд.

Для каждого документа предусмотрены следующие элементы библиографической характеристики: фамилия автора, инициалы; название; подзаголовочные сведения (учебник, учебное пособие, словарь и т. д.); выходные сведения (место издания, издательство, год издания); количественная характеристика (общее количество страниц в книге) или конкретные страницы из журналов.

5.8. Защита курсового проекта

Защита курсового проекта проводится в соответствии с Положением о выполнении и защите курсовых работ (проектов) в федеральном государственном автономном образовательном учреждении высшего образования «Северо-Кавказский федеральный университет», утвержденным ректором 09.04.2013 г.

Защита курсового проекта проводится не позднее, чем за неделю до начала зачётно-экзаменационной сессии по расписанию, установленном преподавателем (руководителем работы). К защите допускаются студенты, полностью выполнившие задание и представившие его в форме согласно требованиям настоящих методических указаний.

Защита курсового проекта является обязательной формой проверки выполнения работы. Защита производится на заседании кафедры, научно-методического семинара кафедры, научной проблемной группы специальной комиссией, утверждаемой директором института, состоящей обычно из 3 преподавателей кафедры, при непосредственном участии руководителя, в присутствии студентов. Результаты

наиболее интересных курсовых проектов могут быть доложены на научных конференциях.

Защита состоит в коротком докладе студента по выполненному проекту и в ответах на вопросы присутствующих на защите. При защите работы студент должен продемонстрировать не только знания теоретических аспектов рассматриваемых вопросов, но и прокомментировать полученные результаты.

Результаты защиты курсового проекта оцениваются дифференцированной отметкой по пятибалльной системе.

Для выполнения курсового проекта по дисциплине необходимо 6 недель. График выполнения курсовой работы предусматривает выдачу заданий к курсовому проекту: 1-2 неделя семестра, сдача курсового проекта на проверку – 2 недели до конца семестра.

При проверке курсового проекта оцениваются:

- качество содержания проекта (достижение сформулированной цели и решение задач разработки, полнота раскрытия темы, системность подхода, отражение знаний литературы и различных точек зрения по теме, аргументированное обоснование выводов и предложений);

- соблюдение графика выполнения курсового проекта;
- соответствие содержания выбранной теме;
- соответствие содержания глав и параграфов их названию;
- логика, грамотность и стиль изложения;
- внешний вид работы и ее оформление, аккуратность;
- соблюдение заданного объема работы;
- наличие хорошо структурированного плана, раскрывающего содержание темы курсовой работы;
- качество оформления рисунков, схем, таблиц;
- правильность выполнения чертежей;
- правильность оформления списка использованной литературы;
- достаточность и новизна изученной литературы.

При защите работы оцениваются:

- полнота выполнения курсового проекта, соответствие доклада выполненной работе;
- глубина проработки всех разделов содержательной части;
- степень владения студентом теоретическим материалом;
- правильность, полнота и обоснованность ответов студента на вопросы по докладу.

5.9 Список рекомендуемой литературы

Основная литература

1. Кравец, А. В. Схемотехника радиоэлектронных устройств: учебное пособие / А. В. Кравец. — Ростов-на-Дону, Таганрог : Издательство Южного федерального университета, 2021. — 156 с. — ISBN 978-5-9275-3746-4. — Текст : электронный // Цифровой образовательный ресурс IPR SMART : [сайт]. — URL: <https://www.iprbookshop.ru/117182.html>
2. Войтович И.Д. Интеллектуальные сенсоры / Войтович И.Д., Корсунский В.М.— М.: Интернет-Университет Информационных Технологий (ИНТУИТ), 2016.— 1164 с. [Электронный ресурс]
3. Галочкин В.А. Схемотехника аналоговых и цифровых устройств Электронный ресурс: учебное пособие / В.А. Галочкин; ред. С.Н. Елисеев. - Самара: Поволжский государственный университет телекоммуникаций и информатики, 2016. - 441 с. - Книга находится в базовой версии ЭБС IPRbooks. - ISBN 978-5-904029-51-7.
4. Новиков Ю.В. Введение в цифровую схемотехнику Электронный ресурс: учебное пособие / Ю.В. Новиков. - Введение в цифровую схемотехнику, 2019-12-01. - Москва: Интернет-Университет Информационных Технологий (ИНТУИТ), 2016. - 392 с. - Книга находится в базовой версии ЭБС IPRbooks. - ISBN 5-94774-600-X.
5. Дуркин В.В. Схемотехника аналоговых электронных устройств Электронный ресурс / Дуркин В.В., Тырыкин С.В., Белоруцкий Р.Ю.: учебно-методическое пособие. - Новосибирск: НГТУ, 2019. - 88 с. - ISBN 978-5-7782-3937-1
6. Войтович И.Д. Интеллектуальные сенсоры / Войтович И.Д., Корсунский В.М.— М.: Интернет-Университет Информационных Технологий (ИНТУИТ), 2016.— 1164 с. [Электронный ресурс]
7. Воробьева, Н.В. Сенсорные системы : учебное пособие / Н.В. Воробьева, А.Н. Лачинов ; - Уфа : БГПУ, 2015. - 86 с. : схем., ил. - Библиогр.: с. 81-83. [Электронный ресурс].
8. Датчики: Справочное пособие / В.М. Шарапов, Е.С. Полищук, Н.Д. Кошевой и др. ; под ред. В. Шарапов, Е. Полищук. - М. : РИЦ "Техносфера", 2012. - 624 с. - ISBN 978-5-94836-316-5; [Электронный ресурс].

Дополнительная литература

1. Яценков, В. С. Микроконтроллеры MicroCHIP : практ. руководство / В. С. Яценков. - 2-е изд. - М. : Горячая линия-Телеком, 2008. - 280 с. : ил. - ISBN 5-93517-203-8
2. Датчики температуры : Курс лекций / Е. С. Рембеза, Б. М. Синельников, С. И. Рембеза, Н. И. Каргин. - Ставрополь : СевКавГТУ, 2004. - 156 с. - Библиогр.: с.156-157 [Электронный ресурс].

3. Рембеза, Е. С. Химические сенсоры [Текст] : Курс лекций / Е. С. Рембеза, Б. М. Синельников. - Ставрополь : СевКавГТУ, 2002. - 73 с. - Библиогр.: с.73 [Электронный ресурс].
4. Уваров А. С. Программа P-CAD. Электронное моделирование. – М.: Издательство «Диалог-МИФИ», 2008. – 188 с. ISBN 978-5-86404-220-5 [Электронный ресурс]
5. Яцук, А. Н. Система автоматизированного проектирования Altium Designer. Практикум Электронный ресурс : Учебное пособие / А. Н. Яцук, Ю. С. Сычёва. - Система автоматизированного проектирования Altium Designer. Практикум, 2024-05-24. - Минск : Республиканский институт профессионального образования (РИПО), 2018. - 144 с. - Книга находится в премиум-версии ЭБС IPR BOOKS. - ISBN 978-985-503-781-2
6. Суходольский В. Ю. Сквозное проектирование функциональных узлов РЭС на печатных платах в САПР Altium Designer 6.: Учебное пособие. Часть 1. СПб.: Изд-во СПбГЭТУ “ЛЭТИ”, 2008. 152 с.
7. Суходольский В. Ю. Сквозное проектирование функциональных узлов РЭС на печатных платах в САПР Altium Designer 6.: Учебное пособие. Часть 2. СПб.: Изд-во СПбГЭТУ “ЛЭТИ”, 2009. 108 с.
8. Торгонский, Л.А. Проектирование центральных и периферийных устройств ЭВС : учебное пособие / Л.А. Торгонский, П.Н. Коваленко ; Министерство образования и науки Российской Федерации, Томский Государственный Университет Систем Управления и Радиоэлектроники (ТУСУР). - Томск : Эль Контент, 2012. - Ч. II. Микропроцессорные ЭВС. - 176 с. - ISBN 978-5-4332-0059-3 [Электронный ресурс].
9. Борисов, А. В. Цифровая обработка сигналов / А. В. Борисов, А. А. Шауэрман. — Новосибирск : Сибирский государственный университет телекоммуникаций и информатики, 2019. — 142 с. — Текст : электрон-ный // Цифровой образовательный ресурс IPR SMART : [сайт]. — URL: <https://www.iprbookshop.ru/102147.html>
10. Датчики: Справочное пособие / В.М. Шарапов, Е.С. Полищук, Н.Д. Кошевой и др. ; под ред. В. Шарапов, Е. Полищук. - М. : РИЦ "Техносфера", 2012. - 624 с. - ISBN 978-5-94836-316-5; [Электронный ресурс].
11. Гуров, В.В. Архитектура микропроцессоров : учебное пособие / В.В. Гуров. - М. : Интернет-Университет Информационных Технологий, 2010. - 272 с. : табл., схем. - (Основы информационных технологий). - ISBN 978-5-9963-0267-3; [Электронный ресурс].
12. Лоскутов Е.Д. Схемотехника аналоговых электронных устройств Электронный ресурс: Учебное пособие / Е.Д. Лоскутов. - Саратов: Вузовское образование, 2016. - 264 с. - Книга находится в премиум-версии ЭБС IPR BOOKS. - ISBN 2227-8397.

13. Микушин А.В. Цифровая схемотехника Электронный ресурс: монография / В.И. Сединин / А.В. Микушин. - Новосибирск: Сибирский государственный университет телекоммуникаций и информатики, 2016. - 319 с. - Книга находится в базовой версии ЭБС IPRbooks. - ISBN 978-5-91434-036-7.
14. Червяков Н.И. Цифровая схемотехника: Учебное пособие / Н.И. Червяков, А.И. Галушкин; Сев.-Кав. федер. - Ставрополь: СКФУ, 2015. - 198 с.

6 МЕТОДИЧЕСКИЕ РЕКОМЕНДАЦИИ ПО ПОДГОТОВКЕ К ЭКЗАМЕНУ

Основной формой итоговой аттестации по дисциплине является экзамен. Экзамен имеет своей целью оценить теоретические знания студента, его способность к творческому мышлению, приобретенные им навыки самостоятельной работы, умение синтезировать полученные знания и применять их к решению практических задач.

Готовиться к экзаменам необходимо в течение всего учебного времени, т.е. с первого дня очередного семестра: вся работа студента на лекциях, семинарских занятиях, консультациях, а также написание рефератов и выполнение курсовых работ и т.п. - это и есть этапы подготовки студента к зачетам и экзаменам.

Подготовка к сессии должна быть нацелена не столько на приобретение новых знаний, сколько на закрепление ранее изученного материала и повторение его. Сумму полученных знаний студенту перед сессией надо разумно обобщить, привести в систему, закрепить в памяти, для чего ему надо использовать учебники, лекции, консультации, курсовые работы, рефераты и т.п., а также методические пособия. Повторение необходимо производить по разделам, темам.

Экзамен предусматривает следующую цель: оценить знания студента по предмету, их прочность, развитие творческого мышления, приобретенные навыки самостоятельной работы, умение синтезировать полученные знания и применять их на практике.

Методика подготовки к экзамену состоит из двух взаимосвязанных этапов.

1. Регулярное посещение всех учебных занятий в течение всего семестра: лекций, семинарских занятий, консультаций и т.п., а также активное изучение рекомендованной литературы.

2. Непосредственная подготовка к экзамену, когда студенту нужно в короткий срок (2-4 дня) охватить весь изученный материал по дисциплине. В первую очередь, мысленно в спокойной обстановке необходимо вспомнить весь материал, изученный за семестр, с тем, чтобы выявить разделы дисциплины, слабо изученные или плохо

поняты при первоначальном изучении с целью устранения пробелов в своих знаниях.

Для успешной подготовки к экзаменам студенту необходимо составить рабочий график, в котором отразился бы последовательный переход от темы к теме, от раздела к разделу.

Во время подготовки к экзамену необходимо просмотреть конспекты прослушанных лекций и самостоятельно проработанных тем семинарских занятий. Это позволит ему восстановить в памяти ранее изученные положения, выявить пробелы в своих знаниях и восполнить их из других источников.

7 СПИСОК РЕКОМЕНДУЕМОЙ ЛИТЕРАТУРЫ

7.1 Основная литература

1. Войтович И.Д. Интеллектуальные сенсоры / Войтович И.Д., Корсунский В.М.— М.: Интернет-Университет Информационных Технологий (ИНТУИТ), 2016.— 1164 с. [Электронный ресурс]
2. Сускин В. В., Шевченко В. Ф., Коваленко В. В. ,Кулавина Н. Ю, Соколина Е. Н. Проектирование РЭС: CAD/CAM/CAE/PDM - М.: Национальный Открытый Университет «ИНТУИТ», 2016, 436 с. [Электронный ресурс]

Дополнительная литература

7.2. Дополнительная литература:

1. Датчики: Справочное пособие / В.М. Шарапов, Е.С. Полищук, Н.Д. Кошевой и др. ; под ред. В. Шарапов, Е. Полищук. - М. : РИЦ "Техносфера", 2012. - 624 с. - ISBN 978-5-94836-316-5; [Электронный ресурс].
2. Дударева, Н. Ю. SolidWorks : оформление проектной документации / Наталья Дударева, Сергей Загайко. – Санкт-Петербург : БХВ-Петербург, 2009. – 368 с. : ил. ; 24. – Библиогр.: с. 353. – Предм. указ.: с. 367-368. – ISBN 978-5-9775-0390-7
3. Яценков, В. С. Микроконтроллеры MicroCHIP : практ. руководство / В. С. Яценков. - 2-е изд. - М. : Горячая линия-Телеком, 2008. - 280 с. : ил. - ISBN 5-93517-203-8
4. Гуров, В.В. Архитектура микропроцессоров : учебное пособие / В.В. Гуров. - М. : Интернет-Университет Информационных Технологий, 2010. - 272 с. : табл., схем. - (Основы информационных технологий). - ISBN 978-5-9963-0267-3; [Электронный ресурс].
5. Торгонский, Л.А. Проектирование центральных и периферийных устройств ЭВС : учебное пособие / Л.А. Торгонский, П.Н. Коваленко ; Министерство об-

разования и науки Российской Федерации, Томский Государственный Университет Систем Управления и Радиоэлектроники (ТУСУР). - Томск : Эль Контент, 2012. - Ч. II. Микропроцессорные ЭВС. - 176 с. - ISBN 978-5-4332-0059-3 [Электронный ресурс]. Яценков, В. С. Микроконтроллеры MicroCHIP : практ. руководство / В. С. Яценков. - 2-е изд. - М. : Горячая линия-Телеком, 2008. - 280 с. : ил. - ISBN 5-93517-203-8

МЕТОДИЧЕСКИЕ РЕКОМЕНДАЦИИ ДЛЯ СТУДЕНТОВ
ПО ОРГАНИЗАЦИИ САМОСТОЯТЕЛЬНОЙ РАБОТЫ
ПО ДИСЦИПЛИНЕ
ИНЖЕНЕРНОЕ ПРОЕКТИРОВАНИЕ

по направлению подготовки

11.03.04 Электроника и нанoeлектроника
направленность (профиль)

Интеллектуальные программируемые системы и устройства

Составитель: Дюдюн Дмитрий Евгеньевич

Редактор: _____

Подписано в печать _____
Формат _____ Усл. п. л. – _____ Уч.-изд. л. – _____.
Бумага _____. Печать _____. Заказ Тираж _____ экз.

ФГАОУ ВО «Северо-Кавказский федеральный университет»
355029, г. Ставрополь, пр. Кулакова, 2

Издательство Северо-Кавказского федерального университета
Отпечатано в типографии СКФУ