

Документ подписан простой электронной подписью
 Информация о владельце:
 ФИО: Петренко Вячеслав Иванович
 Должность: и.о. директора Института цифрового развития
 Дата подписания: 06.06.2024 12:44:15
 Уникальный идентификатор: b47f96eea65a15e178f044b7f80b10000e7ad4d

Аннотация дисциплины

Наименование дисциплины	Архитектура ЭВМ и микропроцессорная техника
Краткое содержание	<p>История развития вычислительных средств, поколения ЭВМ. Классификация основных компонентов ПК. Системы счисления. Экспоненциальная запись чисел. Нормализованная запись. Представление чисел в ЭВМ. Прямой, обратный и дополнительный код. Представление чисел в ЭВМ. Числа с плавающей запятой. BCD. Представление информации в ЭВМ, способы кодирования информации. Представление информации в ЭВМ, способы кодирования информации: текст, звук, графика. Стандарты в области кодирования различных видов информации для обработки в ЭВМ (UTF8, MP3, JPEG, MPEG и др.). Представление команд в ЭВМ. Команды микропроцессоров Intel IA-32. Архитектура и принципы работы основных логических блоков вычислительных систем. Логические основы ЭВМ. Логические элементы и вентили. Графические обозначения, таблицы истинности. Физическая реализация. Триггеры. Виды триггеров. Асинхронный RS-триггер. Синхронный RS-триггер, T-триггер, D-триггер, JK-триггер, триггер с любым числом состояний. Счетчики. Счетчик числа импульсов. Двоичный счетчик. Сумматоры. Четверть сумматор, полусумматор, полный сумматор. Шифраторы. Дешифраторы. Цифровой компаратор. Мажоритарный элемент. Основы ЭВМ. Внутренняя организация процессора. Определение конфигурации компьютера. Таблица векторов прерываний рабочего ПК. Утилита: Сведения о системе. Выбор конфигурации ПК, MPI Intel и AMD для трех вариантов применения ПК. Назначение основных блоков, цикл выполнения команды, конвейер, суперскалярность, прогнозирование ветвлений. Классы процессоров CISC, RISC, MISC, VLIW. Организация работы памяти компьютера. Понятие интерфейса. Организация работы памяти компьютера: кэш-память. Классификация, принципы работы. Режимы работы микропроцессора. Реальный режим работы, защищенный режим работы. Линейная, сегментная модель работы памяти компьютера. Локальные и глобальные дескрипторные таблицы. Страничная модель, сегментно-страничная модель работы памяти компьютера. Интерфейс, шина. Внутренние шины системной платы FSB, ISA, PCI, PCI-X, AGP, PCI-E. Внешние интерфейсы системной платы IDE, SCSI, SATA, SAS, USB, FireWire, Ethernet, LPT, COM. Основы программирования процессора. Организация и классификация вычислительных систем. Параллельные вычисления. Параллельные и распределенные вычислительные системы. Классификация Флинна. Симметричная и ассиметричная мультипроцессорность, MPP. Технологии совместного использования памяти UMA, NUMA, COMA. Принципы организации микропроцессорных систем. Основы программирования процессора Intel x86 (IA-32), классификация команд, программное обеспечение. Базовая терминология микропроцессорной техники. Организация микропроцессорных структур связей. Режимы работы и основные типы микропроцессорных систем. Шины микропроцессорной системы. Циклы обмена информацией. Программный обмен, обмен по прерываниям, обмен в режиме ПДП. Функции устройств магистрали. Принцип функционирования процессора. Принципы организации микроконтроллеров. Методы адресации операндов. Сегментирование памяти. Регистры процессора. Система команд процессора. Быстродействие процессора. Классификация и структура микроконтроллеров. Процессорное ядро микроконтроллера. Память программ и данных микроконтроллера. Регистры и стек микроконтроллера.</p>
Результаты освоения дисциплины	<p>Знает логику построения и принципы функционирования современных языков программирования и языков работы с базами данных, сред разработки информационных и интеллектуальных систем и технологий, принципы разработки алгоритмов и компьютерных программ</p>

Трудоемкость, з.е.	3
Форма отчетности	Зачет с оценкой, 5 семестр
Перечень основной и дополнительной литературы, необходимой для освоения дисциплины	
Основная литература	<p>1. Леонтьев, А. С. Архитектура вычислительных систем : учебное пособие / А. С. Леонтьев. — Москва : РТУ МИРЭА, 2021. — 125 с. — Текст : электронный // Лань : электронно-библиотечная система. — URL: https://e.lanbook.com/book/176539 (дата обращения: 07.06.2023). — Режим доступа: для авториз. пользователей.</p> <p>2. Журавлев, А. Е. Инфокоммуникационные системы. Аппаратное обеспечение : учебник для вузов / А. Е. Журавлев, А. В. Макшанов, А. В. Иванищев. — 2-е изд., стер. — Санкт-Петербург : Лань, 2021. — 392 с. — ISBN 978-5-8114-8514-7. — Текст : электронный // Лань : электронно-библиотечная система. — URL: https://e.lanbook.com/book/176657 (дата обращения: 07.06.2023). — Режим доступа: для авториз. пользователей.</p>
Дополнительная литература	<p>1. Архитектура ЭВМ : учебное пособие / составители Е. В. Крахоткина, В. И. Терехин. — Ставрополь : СКФУ, 2015. — 80 с. — Текст : электронный // Лань : электронно-библиотечная система. — URL: https://e.lanbook.com/book/155217 (дата обращения: 07.06.2023). — Режим доступа: для авториз. пользователей.</p> <p>2. Сухатерин, А. Б. Архитектура микроконтроллеров ARM серии Cortex-M : учебное пособие / А. Б. Сухатерин. — Москва : РТУ МИРЭА, 2023. — 114 с. — ISBN 978-5-7339-1731-3. — Текст : электронный // Лань : электронно-библиотечная система. — URL: https://e.lanbook.com/book/331628 (дата обращения: 07.06.2023). — Режим доступа: для авториз. пользователей.</p>